

# **CLASS J GÜÇ YÜKSELTEÇ TASARIMI**

**2019**  
**YÜKSEK LİSANS TEZİ**  
**ELEKTRİK VE ELEKTRONİK MÜHENDİSLİĞİ**

**Ayşegül SAĞLAM**

# **CLASS J GÜÇ YÜKSELTEÇ TASARIMI**

**Ayşegül SAĞLAM**

**Karabük Üniversitesi  
Fen Bilimleri Enstitüsü**

**Elektrik ve Elektronik Mühendisliği Anabilim Dalında  
Yüksek Lisans Tezi  
Olarak Hazırlanmıştır**

**KARABÜK  
Şubat 2019**

Ayşegül SAĞLAM tarafından hazırlanan “CLASS J GÜÇ YÜKSELTEÇ TASARIMI” başlıklı bu tezin Yüksek Lisans Tezi olarak uygun olduğunu onaylarım.

Dr. Öğr. Üyesi Ahmet Hayrettin YÜZER

Tez Danışmanı, Elektrik-Elektronik Mühendisliği Anabilim Dalı



Bu çalışma, jürimiz tarafından oy birliği ile Elektrik-Elektronik Mühendisliği Anabilim Dalında Yüksek Lisans tezi olarak kabul edilmiştir. 08/02/2019

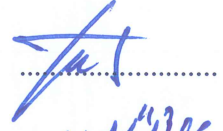
Ünvanı, Adı SOYADI (Kurumu)

İmzası

Başkan : Prof. Dr. Şimşek DEMİR (ODTÜ)



Üye : Prof. Dr. Necmi Serkan TEZEL (KBÜ)



Üye : Dr. Öğr. Üyesi Ahmet Hayrettin YÜZER (KBÜ)

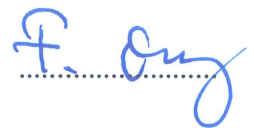


...../...../2019

KBÜ Fen Bilimleri Enstitüsü Yönetim Kurulu, bu tez ile, Yüksek Lisans derecesini onamıştır.

Prof. Dr. Filiz ERSÖZ

Fen Bilimleri Enstitüsü Müdürü V.





*“Bu tezdeki tüm bilgilerin akademik kurallara ve etik ilkelere uygun olarak elde edildiğini ve sunulduğunu; ayrıca bu kuralların ve ilkelerin gerektirdiği şekilde, bu çalışmadan kaynaklanmayan bütün atıfları yaptığımı beyan ederim.”*

Ayşegül SAĞLAM

## **ÖZET**

**Yüksek Lisans Tezi**

### **CLASS J GÜÇ YÜKSELTEÇ TASARIMI**

**Ayşegül SAĞLAM**

**Karabük Üniversitesi**

**Fen Bilimleri Enstitüsü**

**Elektrik-Elektronik Mühendisliği Anabilim Dalı**

**Tez Danışmanı:**

**Dr. Öğr. Üyesi Ahmet Hayrettin YÜZER**

**Şubat 2019, 56 sayfa**

Bu tez çalışmasında yeni bir Güç Yükselteç (GY) Sınıfı olan Class J GY topolojisi anlatılmıştır. Agilent ADS programı kullanılarak elde edilen devre topolojisinde Cree firmasına ait CGH40010 transistörü kullanılmıştır. Sabit elemanlar olarak Murata firmasının bobin ve kapasitörleri kullanılmıştır. Tasarımın simülasyon ile doğruluğunun sağlanması için transistörün ve lumped elemanların designkit leri ADS programına yüklenmiştir. Tasarım aşamasında Class J yük topolojisi yapılırken çıkış uyumlama devresinde iki farklı tasarım denenmiştir. GY tasarımında DC-4GHz frekans bandında çalışan kazancı 10dB Class J GY devresi tasarımı yapılması amaçlanmıştır. Bu amaca uygun olan tasarım topolojisi LPKF' de basılarak ölçümleri yapılmıştır.

Sonuç olarak tek transistörlü yapı ile hedeflenen 40dBm çıkış gücü, %52.91 verimlilik ve 100MHz-3.25GHz çalışma frekansı sağlanarak Class J GY' nin mobil

haberleşmede (LTE baz istasyonunda mak.46dBm transmit gücü ve mobil WiMAX baz istasyonu için mak. 43dBm transmit gücü) kullanılabileceği gösterilmiştir.

**Anahtar Sözcükler :** Güç Yükselteçleri, Class J, Alçak Geçiren Filtre.

**Bilim Kodu** : 905.1.034



## **ABSTRACT**

**M. Sc. Thesis**

### **CLASS J POWER AMPLIFIER DESIGN**

**Ayşegül SAĞLAM**

**Karabük University**

**Graduate School of Natural and Applied Sciences**

**Department of Electrical and Electronic Engineering**

**Thesis Advisor:**

**Assist. Prof. Dr. Ahmet Hayrettin YÜZER**

**February 2019, 56 pages**

In this thesis, Class J Power Amplifier (PA) topology which is a new GY class is described. The circuit topology obtained by Agilent ADS program was used by Cree's CGH40010 transistor. Coils and capacitors of Murata were used as fixed elements. In order to ensure the accuracy of the design by the simulation, the designkit of the transistor and lumped elements are loaded into the ADS program. In the design phase, while the Class J load topology is being performed, two different designs have been tried in the output matching circuit. It is aimed to design Class J PA which is works in DC-4GHz frequency band and 10dB gain. The design topology, which is suitable for this purpose, was printed in LPKF and measured.

As a result, the target output power 40dB with only one transistor structure, providing operating frequency 100MHz-3.25GHz and 52.91% efficient Class J GY is shown to be used in mobile communication (For LTE base station max.46dBm transmission power and for mobile WiMAX 43dBm transmission power).

**Key Word** : Power Amplifier, Class J, Low Pass Filter.

**Science Code** : 905.1.034





## TEŞEKKÜR

Bu tez çalışmasının planlanmasında, araştırılmasında, yürütülmesinde ve oluşumunda ilgi ve desteğini esirgemeyen, engin bilgi ve tecrübelerinden yararlandığım, yönlendirme ve bilgilendirmeleriyle çalışmamı bilimsel temeller ışığında şekillendiren sayın hocam Dr. Öğr. Üyesi Ahmet Hayrettin YÜZER'e sonsuz teşekkürlerimi sunarım.

BAP projesi kapsamında tezimin desteklenmesinde ve akademik katkı yapılmasını sağlayan Karabük Üniversitesi' ne teşekkür ederim.

Class J Güç Yükselteç devresinin üretilmesi ve ölçümlerinin yapılmasında PRF Arge şirket olanaklarını kullanmama izin veren ODTÜ Mühendislik Fakültesi öğretim üyesi Prof. Dr. Şimşek DEMİR' e ve yardımlarını esirgemeyen iş arkadaşım Emine Betül ŞAHİN' e teşekkür ederim.

Tezimin desteklenmesinde katkılarını esirgemeyen Necip ŞAHAN Bey' e ve RFTR Elektronik şirketi çalışanlarına teşekkür ederim.

Hayatımın her kısmında yanımda olan sevgili annem Sevgi KAPLAN ve babam Yalçın KAPLAN' a bana destek oldukları için sonsuz teşekkürlerimi sunarım. Değerli ablam Sibel KAPLAN ve kıymetli eşim Muhammet SAĞLAM' a manevi hiçbir yardımı esirgmeden yanımda oldukları için tüm kalbimle teşekkür ederim.

## İÇİNDEKİLER

	<u>Sayfa</u>
KABUL.....	ii
ÖZET.....	iv
ABSTRACT.....	vi
TEŞEKKÜR.....	viii
İÇİNDEKİLER .....	ix
ŞEKİLLER DİZİNİ.....	xi
ÇİZELGELER DİZİNİ .....	xiii
SİMGELER VE KISALTMALAR DİZİNİ .....	xiv
BÖLÜM 1 .....	1
GİRİŞ .....	1
BÖLÜM 2 .....	4
GÜÇ YÜKSELTEÇLERİ .....	4
2.1. GaN YARI İLETKEN MAZLEMESİ .....	4
2.2. GY TEMEL PARAMETRELERİ.....	6
2.2.1. Güç Yükselteçlerinde Verim .....	7
2.2.2. Güç Yükselteçlerinde Kazanç.....	8
2.1.3. 1dB Bastırma Noktası.....	8
2.1.4. Güç Yükselteçlerinde Kararlılık .....	9
2.1.5. Güç Yükselteçlerinde IMD Seviyesi .....	10
2.1.6. Güç Yükselteç Çalışma Sınıfları ve J Sınıfının İncelenmesi.....	10
2.2. TASARIM VE ÜRETİM (GERÇEKLEME) YÖNTEMİ .....	14
BÖLÜM 3 .....	16
GY DEVRE TASARIMI .....	16
3.1. TRANSİSTÖRÜN SEÇİMİ .....	17

3.2. SEÇİLEN TRANSİSTÖRÜN CLASS J İÇİN FORMÜLLERİNİN ÇIKARILMASI.....	20
3.3. CLASS J DEVRE TASARIMI .....	21
3.3.1. Class J Bias Devresi .....	21
3.3.2. Class J Kararlılık Devresi .....	22
3.3.3. Class J Uyumlama Devresi.....	26
BÖLÜM 4 .....	35
PROTOTİP DEVRE ÜRETİMİ VE ÖLÇÜMÜ .....	35
4.1. İDEAL ELEMANLARIN İLETİM HATLARINA DÖNÜŞTÜRÜLMESİ VE PROTOTİP DEVRE ÜRETİMİ.....	35
4.2. CLASS J GY DEVRE ÖLÇÜM SONUÇLARI.....	39
BÖLÜM 5 .....	45
SONUÇ VE ÖNERİLER .....	45
KAYNAKLAR .....	47
EK AÇIKLAMALAR A. ....	49
CREE CGH40010 VERİ SAYFASI (DATASHEET).....	49
EK AÇIKLAMALAR B. ....	54
TASARLANAN CLASS J GÜÇ YÜKSELTEÇ DEVRELİRİNİN UYGULAMASI .....	54
ÖZGEÇMİŞ .....	56

## ŞEKİLLER DİZİNİ

### Sayfa

Şekil 2.1 Farklı yarıiletken malzemeleri için voltaj kırılma ve kesim frekansı değerleri[19].....	5
Şekil 2.2 Yarı iletken cihazların drain voltajına göre güç yoğunluğu [19].....	6
Şekil 2.3 RF güç yükselteci devre bloğu [2].....	7
Şekil 2.4 GY 1dB bastırma noktası.....	9
Şekil 2.5 Giriş ve harmanik sinyalleri.....	10
Şekil 2.6 Güç yükselteçlerinin transfer karakteristiği .....	11
Şekil 2. 7 GY akım dalga şekli .....	12
Şekil 2.8 Class AB ile ClassJ GY lerinin karşılaştırılması .....	13
Şekil 3.1 Tasarım ve üretime ait akış şeması .....	16
Şekil 3.2 Transistör analizi için oluşturulan devre şeması.....	18
Şekil 3.3 Transistörün kazancı(a) ve yüke aktarılan gücü(b).....	19
Şekil 3.4 Transistörün yansıma eğrisi: (a)giriş yansıması,(b)çıkış yansıması .....	19
Şekil 3.5 ADS DC-IV karakteristik aracı ile transistörün incelenmesi.....	21
Şekil 3.6 Transistör için ADS DC-IV karakteristik aracı sonucu .....	22
Şekil 3.7 Kararlılık devre örnekleri.....	23
Şekil 3.8 Seri direnç-kapasite yöntemi.....	23
Şekil 3.9 Seri direnç-kapasite devresi .....	24
Şekil 3.10 Paralel direnç-kapasite devresi .....	24
Şekil 3.11 Paralel direnç-kapasite devresi .....	25
Şekil 3.12 Kararlılık Devresinin Tüm Devreye Etkisi.....	25
Şekil 3.13 Transistör yük analizi sonucu .....	27
Şekil 3.14 Class J GY giriş uyumlama devresi .....	28
Şekil 3.15 Çıkış uyumlama devre topolojisi (kademeli filtre) tasarım A[21].....	29
Şekil 3.16 Class J GY çıkış uyumlama devresi (stub filtre) tasarım B[21] .....	29
Şekil 3.17 Tasarım A Class J GY devresi S-param sonucu .....	30
Şekil 3.18 Tasarım B Class J GY devresi S-param sonucu .....	30
Şekil 3.19 Class J harmonik balans simülasyon devresi .....	31
Şekil 3.20 Class J harmonik balans sonucu .....	31
Şekil 3.21 Giriş gücüne karşılık gelen çıkış gücü .....	32

Şekil 3.22 GY PAE sonucu.....	33
Şekil 3.23 GY' nin ADS modüleli sinyal analizi.....	34
Şekil 3.24 GY' nin ADS modüleli sinyal analizi sonucu.....	34
Şekil 4.1 Tasarımı tamamlanan Class J GY devresi .....	36
Şekil 4.2 Class J devresinin 2.5GHz frekansında giriş-çıkış gücü, kazanç ve IMD değerleri.....	37
Şekil 4.3 Class J devresinin 2GHz frekansında giriş-çıkış gücü, kazanç ve IMD değerleri.....	37
Şekil 4.4 Class J devresinin EAGLE çizimi.....	38
Şekil 4.5 GY devresi ölçüm kurulumu.....	39
Şekil 4.6 Class J devresinin VNA ölçüm sonucu.....	40
Şekil 4.7 ADS ile VNA ölçüm sonucunun kıyaslanması.....	41
Şekil EK A. 1 Tasarım B devresi .....	55
Şekil EK A. 2 Tasarım A devresi.....	55

## ÇİZELGELER DİZİNİ

	<b><u>Sayfa</u></b>
Çizelge 4. 1 Class J GY devresi eleman ve değerleri .....	38
Çizelge 4.2 Giriş-çıkış gücü sonucu( $F=2\text{GHz}$ , $V_{GS}=-2.7$ ile $V_{DS}=28\text{V}$ ve $I_g=0.2\text{mA}$ ).....	42
Çizelge 4.3 Pre-amplifikatör devresi kullanılarak ölçülen sonuçlar( $F=2\text{GHz}$ ).....	42
Çizelge 4.4 Giriş-çıkış gücü sonucu( $F=2.5\text{GHz}$ , $V_{GS}=-2.7\text{V}$ ile $V_{DS}=28\text{V}$ ve $I_g=0.2\text{mA}$ ).....	43
Çizelge 4.5 Pre-amplifikatör devresi kullanılarak ölçülen sonuçlar( $F=2.5\text{GHz}$ )...	43
Çizelge 4.6 GY tasarımlarının kıyaslanması.....	44

## SİMGELER VE KISALTMALAR DİZİNİ

### SİMGELER

GAN : galyum nitrat

Si : silisyum

GaAs : galyum arsenit

3G : 3.nesil

4G : 4.nesil

$\eta$  : eta işareti

$\alpha$  : alpha işareti

$\Theta$  : kutupsal açı

$\Gamma$  : gama işareti

dB : desibel

dBm : desibel-miliwatt

S11 : yansıma kaybı (insertion loss)

S21 : kazanç-desibel

ZL : yük empedansı

dBc : taşıyıcıya göre desibel (decibel relative to the carrier)

## KISALTMALAR

ACPR : Komşu Kanal Güç Oranı

ADS : Advanced Design System (Gelişmiş Tasarım Sistemi)

CMOS: Bütünleyici Metal Oksit Yataı İletken

HEMT: Yüksek Elektron Hareketlilikli Transistör

GHz : giga hertz

GY : Güç Yükselteci

RF : Radyo Frekansı

IMD : Ara Kipleme Bozunumu (Inter Modulation Distortion)

PCB : Baskılı Devre Kartı

LPKF : Prototip Pcb Baskı Makinesi

MHz : mega hertz

VNA : Vektör İşaret Analizörü

VSG : Vektör İşaret Üreteci

SA : Sinyal ve Spektrum Analizör



## BÖLÜM 1

### GİRİŞ

Kablosuz haberleşme sistemlerinde güç yükselteçleri (GY), verici bloğunda sinyalin yükseltilerek antene iletiildiği kattır. GY lerinin hali hazırdaki tasarımlarda verimlilikleri düşük olduğu için gücün en fazla tüketildiği katmandır ve toplam sistemin verimliliğini negatif yönde etkileyen katman burasıdır. Bu parametreler düşünülüğünde iletim bandının gereksinimlerine göre GY' lerin yüksek çıkış gücü, yüksek verim ya da düzgün bir kazanç eğrisine sahip olması gibi farklı hedefler belirlenerek tasarımı yapılır. Bu nedenle kullanılan telefon, telsiz gibi haberleşme araçlarında pil ömrünün etkin bir şekilde kullanılması GY'nin verimliliğine bağlıdır. GY' nin verimi kısaca şu şekilde tanımlanabilir; toplam çıkış gücünün DC giriş gücüne oranının yüzde olarak ifade edilmesidir. Ayrıca GY' nin mümkün olduğunca yüksek çıkış gücüne sahip olması ve çalıştığı (yayın yaptığı) frekans bandında sabit bir kazanç düzlüğüne sahip olması istenilir. GY'nin istenilen frekans bandında kullanılabilmesi için giriş ve çıkış empedans uyumlama devrelerinin optimum değerleri sağlaması gerekmektedir [1-2].

2009 yılında S. Cripps [1] tarafından ortaya atılan Class J GY' lerin ortaya çıkışı da günümüz iletişim araçlarının ihtiyaçlarından kaynaklanmıştır. Bu yeni yöntem AB/B sınıfı GY' lerin çıkış uyumlama devresinde yapılan değişiklik ile elde edilmiştir. Bilindiği üzere AB/B sınıfı GY'ler teorik olarak %50-%70 arasında verimliliğe sahiptir. Ama bu verimlilik değeri, transistör saturasyon bölgesinde çalıştırılmadığı için teorik değerlere ulaşmamaktadır. Geliştirilen yeni yöntem ile GY' de bulunan transistörün drain-source arasında oluşan kapasitör değeri kullanılarak yapılan çıkış uyumlama devresi ile verimlilik artışı sağlanmıştır. Böylece istenilen GHz seviyelerinde transistörü daha verimli olarak kullanmak mümkün olacaktır [1].

Haberleşme sistemlerinde, özellikle mobil haberleşmede artan kullanıcı sayısı ve ihtiyaç duyulan bant genişliği için güç yükselteçlerinin de fonksiyonlarının gelişmesi kaçınılmaz bir gereklilik halini almaktadır. Bu sebeple de iletişim teknolojisinde giderek daha fazla bant genişliğini destekleyen iletişim yöntemleri (3G, 4G, 5G, ...) ortaya çıkmaktadır. Başlangıçta Si (Silisyum) ve GaAs (Galyum Arsenit) transistörler bulunuyordu. Bu transistör yapılarına GaN (Galyum Nitrat) transistörlerin eklenmesi ile daha ucuz, yüksek çıkış gücü ve geniş bant uygulamaları elde edilmiştir [3]. Bu tez çalışmasında hedeflenen frekans bandı, güç seviyesi ve verim için en uygun olduğu düşünülen malzeme yapısına sahip transistör seçilmiştir.

Bu çalışmada yeni bir yöntem olan J sınıfı güç yükseltecinin çalışmasının öğrenilmesi ve haberleşme sistemlerinde kullanılmak üzere bir güç yükselteç tasarımının yapılması amaçlanmıştır.

Yapılan literatür taraması ile GY çalışmaları ve geliştirilen farklı çıkış uyumlama devreleri incelenmiştir. Temelde yapılan çalışmalar iki ana grup altında toplanabilir; birincisi, farklı geometride iletim hattı kullanılarak giriş ve çıkış uyumlama devreleri yapılarak en optimum sonuç elde edilmesidir. Diğer yöntem ise, besleme drain voltajının transistörün girişi kısmına eklenen varaktör diyotlar kullanılarak en iyi sonuç bulunmaya çalışılmasıdır. Fakat [4], [5] ve [6]' da yapılan çalışmaların sonucunda varaktör diyotun bant genişliğini azalttığı gözlenmiş ve geniş bantlı uygulamalarda kullanılması önerilmemiştir. Bu yüzden bu çalışmada iki yöntem denenmiştir. Bunlar; [7-14]' deki makalelerde denenmiş olan çıkış uyumlama devresinde ikinci ve üçüncü harmonikleri sönmleyen alçak geçiren filtre yöntemi ile [15-17]' makalelerinde short stub kullanılarak tasarlanan uyumlama devreleridir. Konstantinos et al.[18] tarafından önerilen transistörün geniş bantlı ya da çok katlı(multistage) olması için bu iki yöntemin uyumlama devreleri tasarlanırken yer değiştirilerek yapılabileceği savunulmuştur. Konstantinos et al.[18] topoloji de tasarım aşamasında denenmiş ve en uygun devre topolojisi bulunarak Class J için en uygun devre tasarımı gerçekleştirilmiştir.

Bu çalışmanın giriş bölümünde bu çalışmanın kısa özeti ve amacı verilmiştir. İkinci bölümde, S. Cripps tarafından geliştirilen Class J tipi GY' nin anlaşılması için teorik

formüller ayrıntılı olarak açıklanmıştır ve seçilen transistör için hesaplamalar yapılmıştır. Üçüncü bölümde Agilent ADS programı kullanılarak GY devre tasarımı gerçekleştirilmiştir.

Dördüncü bölümde, tasarımı tamamlanan devrenin Agilent ADS programı araçları kullanılarak gerçekleştirilen eş devresi üretilip ölçümleri yapılmıştır. Ölçüm sonuçları, literatür taraması sonucu elde edilen diğer devreler ile karşılaştırılması yapılmıştır.

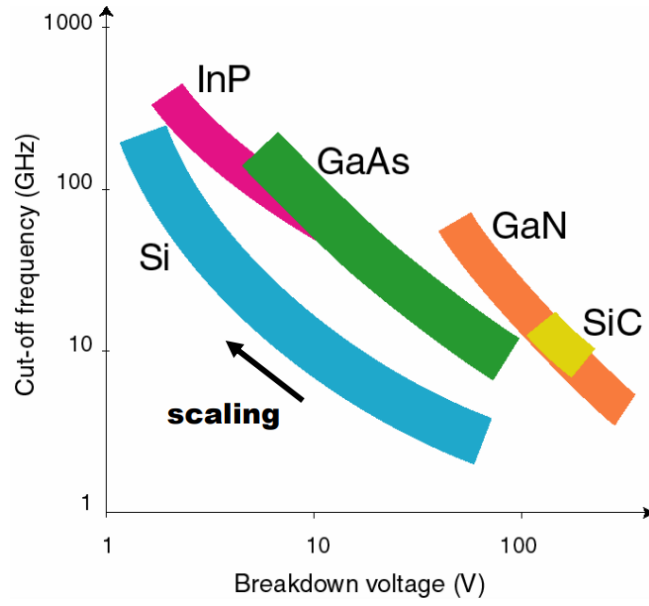
Teorik çalışmaların nihai sonuçlarının açıklandığı beşinci ve son bölüm, ADS programındaki çalışmalar sonucu elde edilen sonuçlar, teorik çalışmanın amacına uygun bir biçimde yorumlanarak sonuçlandırılmıştır.

## BÖLÜM 2

### GÜÇ YÜKSELTEÇLERİ

#### 2.1. GaN YARI İLETKEN MAZLEMESİ

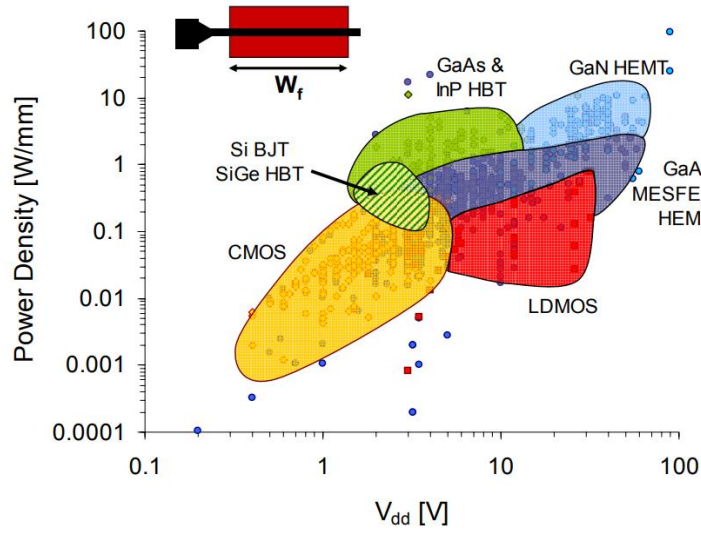
1990'lı yılların başında, Galyum Nitrit (GaN) temelli transistörler ile büyük enerji band aralığı, yüksek elektron mobilitesi ve yüksek doymuş elektron hızı gibi umut verici malzeme özelliğine sahip oldukları ve bu malzemelerin yardımıyla çok yüksek güç yoğunluğunun elde edildiğini çalışmalar yayımlanmıştır. Yüksek enerji band aralığı, çalışma esnasında daha büyük gerilim salınmalarını sağlayan GaN drain-source kanalı arasında yüksek kırılma elektrik alanını ifade eder. Şekil 2.1' de, farklı yarı iletken teknolojileri için kesim frekansına (cut-off freq.) kıyasla voltaj kırılma (voltage breakdown) ilişkisini özetlenmiştir. Grafiklerden, çok yüksek frekanslarda GaN malzemelerinin boşaltılmasına çok daha büyük voltaj uygulanması ile sağlanabileceği sonucuna varılabilir. Böylece yüksek frekanslarda kullanılacak olan GaN malzemeye sahip transistörlerin drain kısmına daha fazla voltaj uygulanabileceği anlamına gelmektedir [19].



Şekil 2.1 Farklı yarıiletken malzemeleri için voltaj kırılma ve kesim frekansı değerleri[19].

Şekil 2.2' de farklı yarıiletken malzemelerin güç yoğunlukları ile ilgili bilgi verilmiştir. Verilen grafikten, uygulanan drain voltajına göre en yüksek güç yoğunluğuna sahip malzemenin GaN olduğu görülmektedir.

Yüksek drain voltajının uygulanabilir olması, daha yüksek drain empedansları ile daha düşük akı değerleri elde edilmesine olanak sağlar. Matching in/uyumlamannın kolay olması bant genişliğine ve iki empedansın (50 Ohm load ve transistör çıkış empedansı) oranına bağlı olduğundan GaN cihazların uyumlamasının daha kolay olmasını ve daha büyük bant genişliği (wider fractional bandwidth) elde edilmesine imkân verir. GY tasarımının amacı mümkün olduğu kadar güç elde etmektir. Fakat cihaz kanalındaki güç dağılımı nedeniyle, GaN cihazlarının kanallarında daha yüksek kanal sıcaklığı görülür. Bu nedenle, içinde GaN kullanılan yükselteçlerin soğutulması önem arz etmektedir [19-20].



Şekil 2.2 Yarı iletken cihazların drain voltajına göre güç yoğunluğu [19].

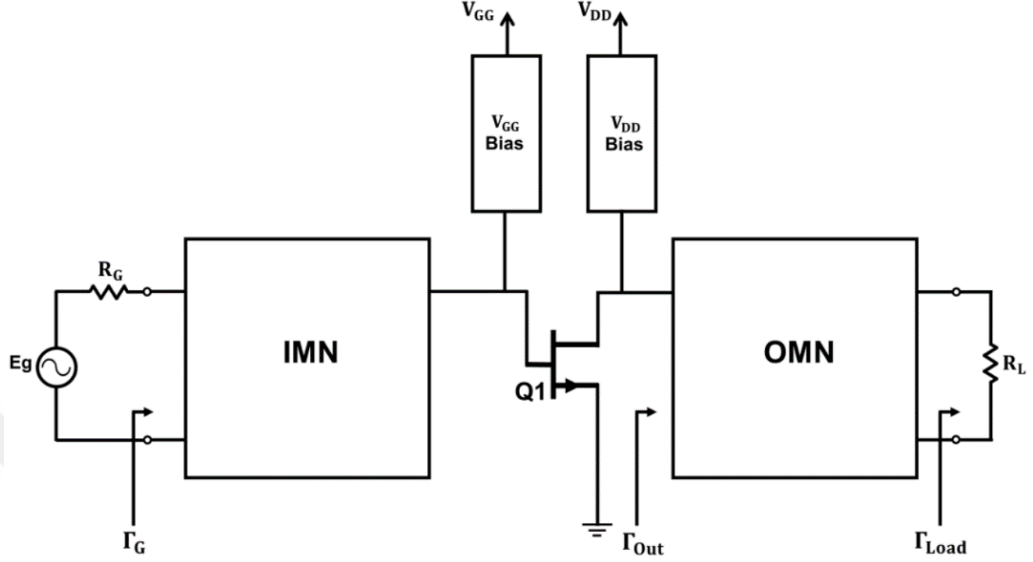
## 2.2. GY TEMEL PARAMETRELERİ

Güç yükseltici, genellikle vericideki son aşamadır ve gelen işaretin yükseltilerek çıkışa ya da antene aktarılmasını sağlayan cihazlardır. Nonlineer eleman olarak transistörün kullanılmasından dolayı güç yükselteç devre tasarımı yapmak zordur ve yüksek güç istenildiği için kırılma(breakdown) gerilimleri önemli bir sorundur. Ayrıca verimlilik GY için önemlidir. Ne kadar verimliliği arttırılırsa batarya kullanım süresi uzayacaktır. Bir RF GY'ni tanımlarken bazı önemli parametreler vardır. Bunlar;

1. Verimlilik
2. Çıkış Gücü
3. Kazanç
4. Çalışma sınıfı (A, B, C, D gibi)
5. Kararlılık

Bir GY devresini oluşturmak için temel bloklar Şekil 2.3' de verilmektedir. GY devresinde yükseltme işlemini aktif eleman olan transistör yapmaktadır. Gücün tamamının transistöre aktarılması için giriş uyumlama devresi (IMN) kullanılır. İstenilen yükseltilmiş çıkış gücünün yüke aktarılabilmesi için çıkış uyumlama devresi (OMN) kullanılır. Transistörün istenilen çalışma bölgesinde çalışması için ise

V<sub>GG</sub> bias ve V<sub>DD</sub> bias uyumlama devreleri ile transistörün DC beslemeleri sağlanır [3, 20].



Şekil 2.3 RF güç yükselteci devre bloğu [2].

Bu çalışmada, GY devre tasarımı yapılırken Agilent ADS programı kullanılmıştır. Agilent ADS programında yansıma hesaplama işlemi yapılırken Şekil 2.3’ deki isimlendirmeler kullanılacaktır ve ifadeleri şu şekilde olacaktır;

1.  $\Gamma_G = \text{gamma\_G}$
2.  $\Gamma_{Out} = \text{gamma\_Out}$
3.  $\Gamma_{Load} = \text{gamma\_L}$
4. Yüke aktarılan güç = P<sub>del</sub>
5. RF güç kazancı = RF<sub>gain</sub>

### 2.2.1. Güç Yükselteçlerinde Verim

GY tasarımında verimlilik önemli bir kriterdir. GY devreleri DC gücü kullanarak AC bir işareti güçlendirirler. Bu yüzden güç tüketimi önem kazanmaktadır. Verim, RF çıkış gücünün DC giriş gücüne oranı olarak tanımlanır. “ $\eta$ ” ile sembolize edilir.

$$\eta = \frac{P_{out}}{P_{DC}} \quad (2.1)$$

“ $P_{out}$ ” GY’ nin çıkış gücünü ve “ $P_{DC}$ ” GY’ nin DC gücünü ifade etmektedir.

(2.1) ile yapılan tanımda RF giriş gücü kullanılmadığı için yeni bir tanım olarak Güç Eklemeli Verim (Power Added Efficiency, PAE) ile giriş gücü de hesaba katılarak verim hesabı yapılır. Genellikle GY tasarımlarında PAE dikkate alınır.  $P_{in}$  güç yükseltecine uygulanan RF güç olmak üzere;

$$n_{PAE} = \frac{P_{out} - P_{in}}{P_{DC}} \quad (2.2)$$

biçiminde formülize edilir [2-3].

### 2.2.2. Güç Yükselteçlerinde Kazanç

Kazancın farklı tanımları bulunmaktadır. Bu tanımlardan en yaygın olanı, yüke aktarılan kazanç ile kaynaktaki mevcut olan gücün oranı olan transdüser kazançtır ve matematiksel olarak (2.3)’ te verilmiştir.

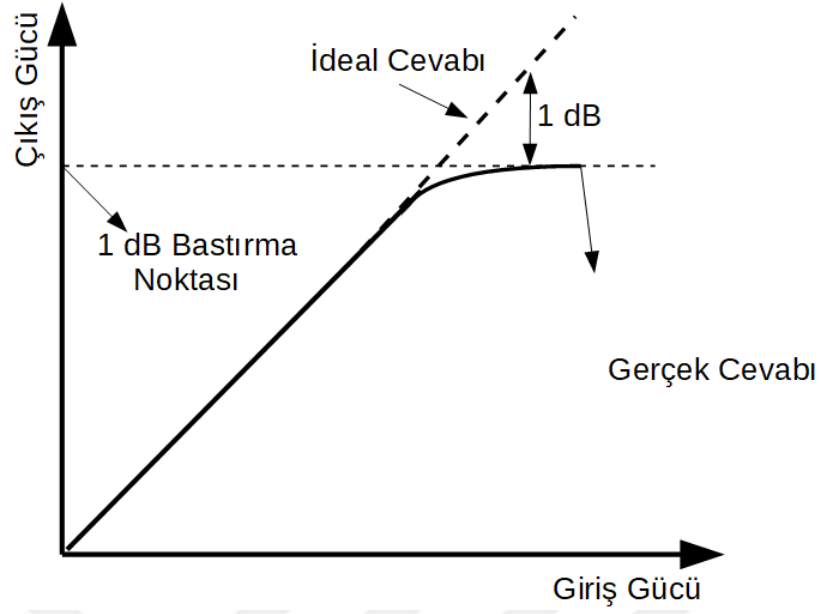
$$G = \frac{P_L}{P_S} \quad (2.3)$$

“ $P_S$ ” RF sürücü gücü ve “ $P_L$ ” ise RF çıkış gücünü göstermektedir [2-3].

### 2.1.3. 1dB Bastırma Noktası

Şekil 2.4’ deki yatay ekseninde dBm cinsinden giriş gücü ve dikey ekseninde dBm cinsinden çıkış gücü verilmektedir. GY tepkisi ideal tepkiyi belirli bir aralık boyunca izlemektedir. Transistörün doyuma ulaştığı noktada kazançta azalma olur ve giriş-çıkış güçleri arasındaki lineerlik bozulur. Kazancın 1 dB düştüğü bu nokta 1 dB bastırma noktası olarak tanımlanır [2-3].





Şekil 2.4 GY 1dB bastırma noktası

#### 2.1.4. Güç Yükselteçlerinde Kararlılık

Bir yükseltecin kararlı olma durumu tasarım aşamasında dikkat edilmesi gereken bir husustur. Kararlılık ya da salınım yapmaya karşı direnci güç yükseltecinin S-parametreleri, uyumlaştırma devreleri ya da sonlandırma değerine göre belirlenebilir. Giriş-çıkış iki portlu olan bir sistemde salınım olma durumu ancak giriş ya da çıkış portunun negatif bir direç sergilemesi ile mümkündür. Bu durum ise  $|\Gamma_{in}| < 1$  ( $\Gamma_{in} = \Gamma_G$ ) ya da  $|\Gamma_{out}| < 1$  olduğunda gerçekleşir.

Şartsız kararlılığı sistemin sağlaması için uyması gereken koşul;

$$|\Gamma_{in}| = \left| S_{11} + \frac{S_{12}S_{21}\Gamma_S}{1-S_{11}\Gamma_S} \right| < 1 \quad (2.4)$$

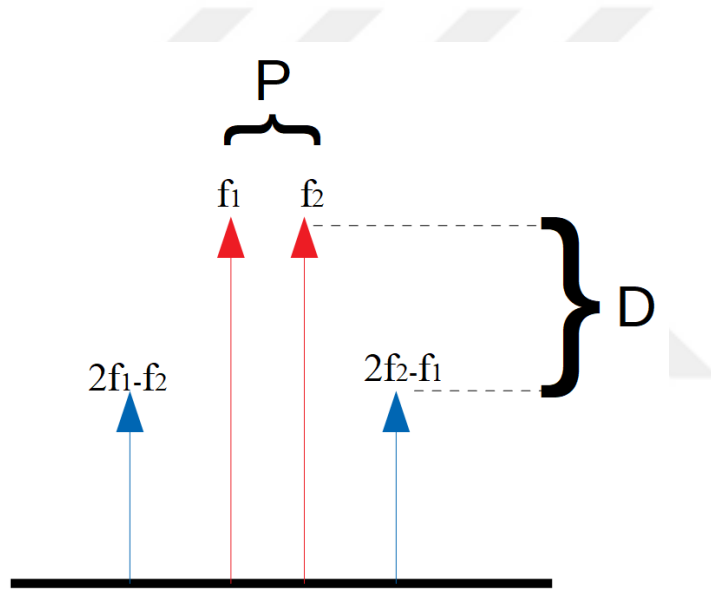
$$|\Gamma_{out}| = \left| S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1-S_{11}\Gamma_S} \right| < 1 \quad (2.5)$$

şeklinde ifade edilir [2-3].

### 2.1.5. Güç Yükselteçlerinde IMD Seviyesi

Transistör belirli bir noktaya kadar lineer olarak çalışır. Transistörün saturasyon bölgesine yaklaşması ile base akımı sınıra ulaşır ve transistör lineer olmayan özellik göstermeye başlar. Bunun sonucunda transistör girişte uygulanan sinyalin şeklini bozar ve çıkışta istenmeyen sinyaller oluşmaya başlar. Bu olay IMD (Inter Modulation Distortion) olarak adlandırılır.

Şekil 2.5’ de yöntem kullanılarak IMD seviyesi ölçülebilir. P giriş sinyalinin gücünü ifade eder. D ise giriş sinyali ile harmonik arasındaki güç farkını ifade eder ve birimi dBc dir [2-3].



Şekil 2.5 Giriş ve harmanik sinyalleri

### 2.1.6. Güç Yükselteç Çalışma Sınıfları ve J Sınıfının İncelenmesi

Çalışma durumuna göre GY sınıf tanımlarını ifade eden görsel Şekil 2.6’ da verilmiştir. Genel olarak A sınıfı, B sınıfı, C sınıfı ve AB sınıfı güç yükselteçleri tasarımlarda daha sıklıkla kullanılmaktadır.

A Sınıfı GY’ ler tüm döngü boyunca(360°) akımı iletir. A Sınıfı, tasarımı en verimsiz olandır ve düşük güç uygulamalarında kullanılır. Aynı zamanda üst düzey müzik

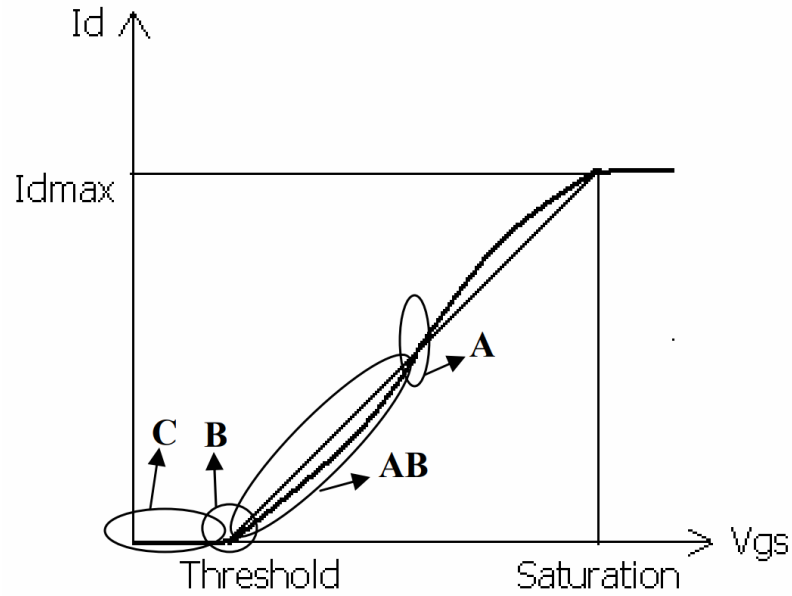
setlerinde kullanılır. Bu tür cihazlarda harcanan enerjinin %85 ini ısı olarak harcar ve sadece enerjinin %15 ini verimli bir şekilde kullanabilir.

B sınıfında akım ancak  $180^\circ$  yarım saykıl boyunca akar. B sınıfında iki transistör push-pull çalıştırılarak kullanılır. A sınıfına göre daha verimlidir.

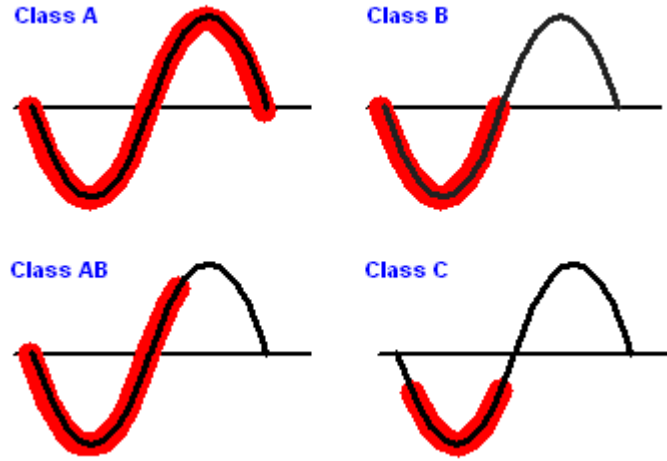
AB sınıfı güç yükselteçler lineerlik olarak A sınıfı güç yükselteçlerin çalışma şekline daha benzerdir. Verimlilik kıyaslandığında ise B sınıfı güç yükselteçlere daha benzer bir çalışma şekli gösterir. AB sınıfı güç yükselteçlerin kolektöründen akan akımı  $180^\circ$  fazla ama  $360^\circ$  dan azdır. Verimliliği %50-%70 arasındadır.

C Sınıfı yükselteçler bir dalga çevriminin ( $90^\circ$  den az) yarısından daha azında çalışır. C sınıfı, yukarıdaki sınıflara göre en verimli olanıdır.

GY'lerin bir çevrim boyunca akımın nasıl aktığı Şekil 2. 7' de verilmektedir. Kırmızı kısım, akımın bir çevrim boyunca zamanın ne kadarında aktığını göstermektedir [2-3].



Şekil 2.6 Güç yükselteçlerinin transfer karakteristiği



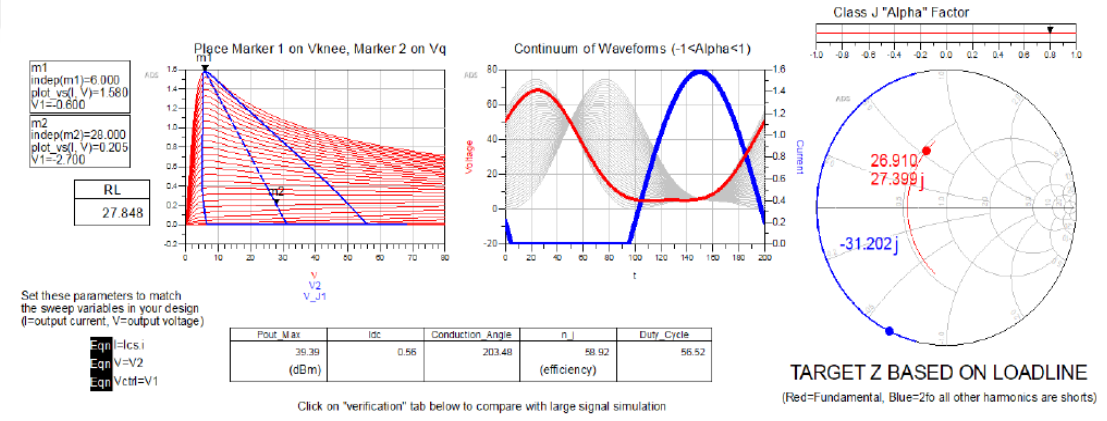
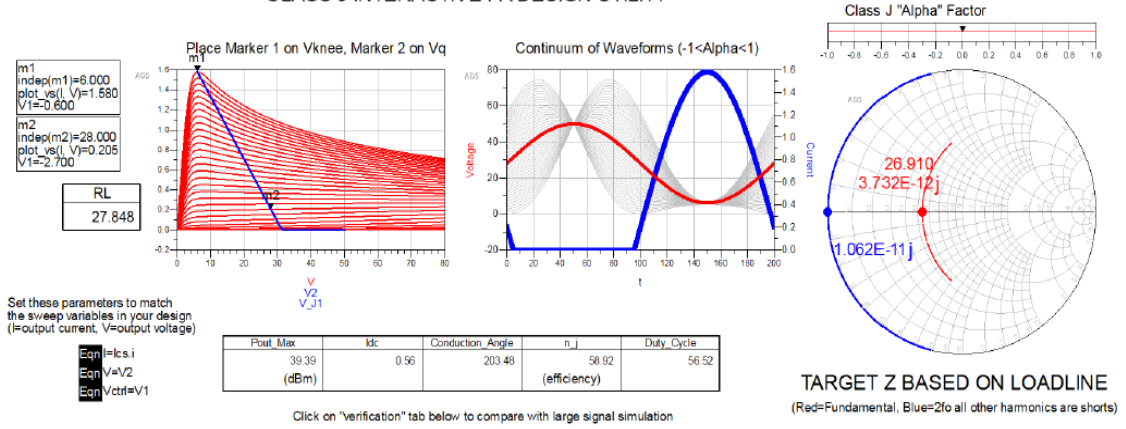
Şekil 2. 7 GY akım dalga şekli

GY lerini verimli kullanmak için rezistif yük ile transistörün beslenmesi gerekmektedir. Ayrıca voltaj ile akımın üst üste binmesi engellenerek güç kaybının minimum düzede kalması sağlanır. Böylece istenilen çalışma sınıfında uygun verimlilik elde edilmiş olunur.

Class A GY leri sadece lineer bölgede çalıştırılır. Verimliliği arttırmak için biası azaltıp transistörün sadece RF saykılta akımın akmasını sağlayarak verimlilik artırılır. Bu lineer olmayan akım dalga şeklinden dolayı harmonikler Class AB de kısa devre olur.

Class B/AB GY lerinin dalga formunun değiştirilmesiyle J sınıfı GY leri elde edilir. Class B nin rezistif yükünün, yani birinci harmonik olan temel yükünün endüktif yapılması ve 2. harmonik frekansında oluşan yükün kapasitif yapılması ile elde edilen yeni dalga şekli ile Class AB/B ile aynı verimliliğe sahip ve çıkış gücü değişmeyen Class J GY' i elde edilir. Böylece Class J GY leri ile Class AB ler için teorikte elde edilemeyen %70 lerde verimlilik elde edilebilir. Şekil 2.8' de Class AB ile Class J dalga şekilleri ve verimliliğin dalga şeklinin değişmesine rağmen sabit kaldığı gösterilmektedir [4-19].

## CLASS J INTERACTIVE PA DESIGN UTILITY



Şekil 2.8 Class AB ile ClassJ GY lerinin karşılaştırılması

Class AB voltaj dalga formülü;

$$V_{A/B}(t) = V_{dc} * (1 + \sin\theta) \quad (2.6)$$

Yukarıdaki formüle [-1,1] aralığında değişen  $\alpha$  sabiti eklenirse;

$$V_J(t) = V_{A/B}(t) * (1 + \alpha \cos\theta) \quad (2.7)$$

$$V_J(t) = V_{dc} * [1 + \sin\theta + \cos\theta + \alpha \sin\theta \cos\theta] \quad (2.8)$$

$$V_J(t) = V_{dc} * [1 + \sin\theta + \cos\theta + \frac{1}{2} * \alpha (\sin(2\theta))] \quad (2.9)$$

Class J voltaj dalga formülü elde edilmiş olunur. Bunun sonucunda ise Class J yük empedans formülü;

$$Z_{f0} = R_L + j\alpha R_L \quad (2.10)$$

$$Z_{2f0} = -j\alpha*(3\pi/8)*R_L \quad (2.11)$$

olarak ifade edilir.

$R_L$  değerini bulmak için;

$$R_L = 2(V_{dc} - V_k) / I_{max} \quad (2.12)$$

formülü kullanılır [4-19].

## 2.2. TASARIM VE ÜRETİM (GERÇEKLEME) YÖNTEMİ

Bu tez çalışmasında teorik yapının simülasyonunun ve modellemenin doğrulanması için Agilent ADS programı kullanılmıştır. GY devresinin üretilmiş halinin tes edilip ölçülmesinde spektrum analizör, network analizör gibi mikrodalga test cihazları kullanılmıştır. Yapılan çalışmalarda kullanılan modellemeler kıyaslanarak ve Agilent ADS programında seçilen yöntemin eş devresi elde edilerek sayısal verilerle ve diğer makale/tezler ile kıyaslanarak Class J GY devresinin incelenmesi tamamlanmıştır.

Üretim aşamasında LPKF robotu kullanıldı. İki yüzlü 20 mil kalınlığına sahip RO4003 plakası kullanılmıştır. GY devre tasarımı yapılırken uyumlama devrelerinin iyi bir şekilde yapılması ve yansımanın azaltılarak uygulandığı sisteme hasar vermesi önlenmelidir. Yüksek güçlere çıkıldığında transistör fazla ısınabilir ya da dc bias kısmında direnç değeri yüksek olmazsa (akım yeterince azaltılmazsa) DC voltajın bir kısmı boşa gider bu da çıkış gücü ve verimliliği düşürür. Kararsız çalışan bir güç yükselteci hemen hemen her frekansta salınımı transistöre zarar verebilir. Kararsızlığı ortadan kaldırmak için GY devresinin girişine seri şekilde direnç ve kapasitörden oluşan pararel devre eklenerek transistörün kararlı olması sağlanır. GY

devre tasarımı yapılırken izlenen aşamalar bir sonraki bölümde ayrıntılı bir şekilde verilmiştir.

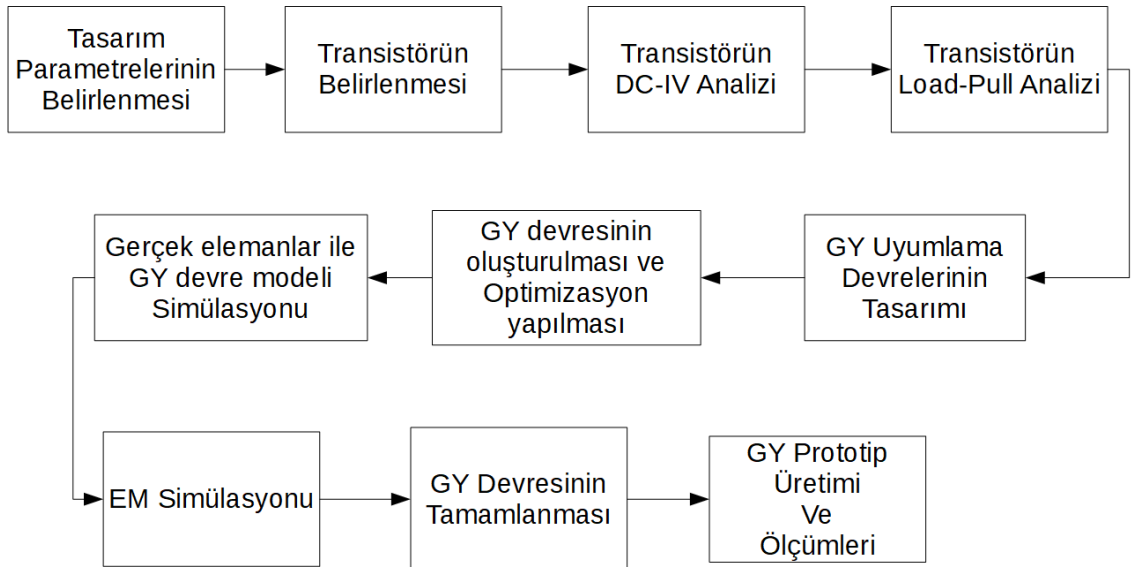


## BÖLÜM 3

### GY DEVRE TASARIMI

Bu bölümde lineer olmayan eleman modeli kullanılarak oluşturulacak geniş bantlı GY devresinin tasarım adımları anlatılmıştır. Tasarım için sağlanması gereken parametreler belirlenerek ve tasarıma uygun devre topolojisi seçilerek tasarıma başlanmıştır.

Tasarımı yapılacak devrenin haberleşme sistemlerinde kullanılması için DC-4GHz band aralığında ve tepe gücü (peak power) en az 5W güç olacak şekilde çıkış gücü hedeflenmiştir. Bu hedef doğrultusunda CREE firmasına ait DC-6GHz çalışma aralığına sahip çıkış gücü 10W olan CGH40010(EK A' de datasheet'i verilmiştir) GaN transistörü seçilmiştir. Bu transistöre ait ADS design kit eleman modeli üreticiden elde edilmiştir ve tasarım adımlarına başlanmıştır. Tasarım aşamasında izlenen adımlar Şekil 3.1' de verilmiştir.

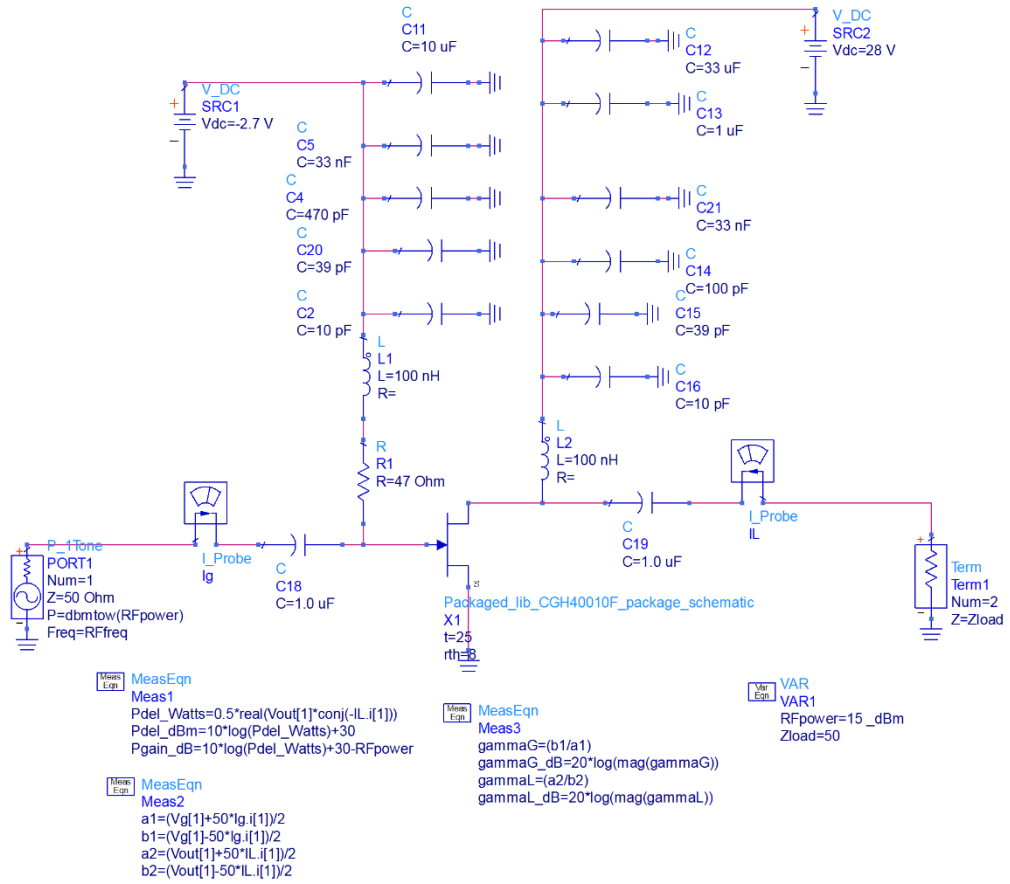


Şekil 3.1 Tasarım ve üretime ait akış şeması



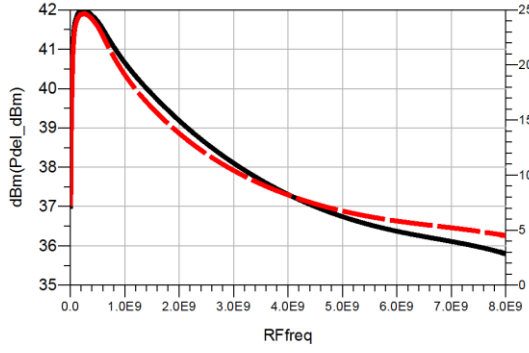
### 3.1. TRANSİSTÖRÜN SEÇİMİ

Cree firmasından elde edilen transistörün design kit modelini EK A' daki veriler ile karşılaştırmak ve performansını doğrulamak için Agilent ADS programı kullanılmıştır. Şekil 3.2' de oluşturulan devre şeması verilmiştir. Burada GY devre tasarımında kullanılacak olan transistör hakkında bilgi sahibi olmak amaçlanmıştır. RF işaret giriş ve çıkış portu 50 Ohm ile sonlandırılmıştır. Transistörün beslemesi için seçilen drain ve base voltajları EK A veri sayfasından 28 V ve -2.7 V olarak uygulanmıştır. EK A' daki örnek devre şemasından bias ve drain beslemelerine paralel bağlanan kapasitörler eklenmiştir. Bu farklı değerdeki kapasitörler transistörün geniş bantta RF dalgalanmaların oluşmasını engellemek için kullanılmaktadır. Böylece GND den gelebilecek RF dalgalanmaların besleme hattını etkilememesi sağlanmış olur. Giriş ve çıkışta bulunan seri kapasitörler ise DC akımı süzmek için bulunmaktadır. DC besleme kısmındaki seri bobinler ise AC sinyalin DC beslemeye sızmasını engelleyerek direkt olarak transistöre girmesi için konulmuştur. Son olarak base kısmındaki direnç ise akımı sınırlamak için konulmuştur.

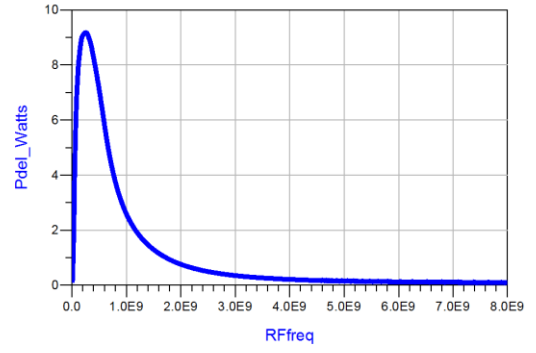


Şekil 3.2 Transistör analizi için oluşturulan devre şeması

Şekil 3.2’ deki devre ADS programında Harmonik Balance (temel ton harmonik denge) simülasyonuna tabi tutulmuş ve 0-8 GHz aralığında elde edilen sonuçlar Şekil 3.3 ve Şekil 3.4’ te verilmiştir (Şekil 3.3 ve Şekil 3.4 de yatay eksenin birimi frekansıdır).

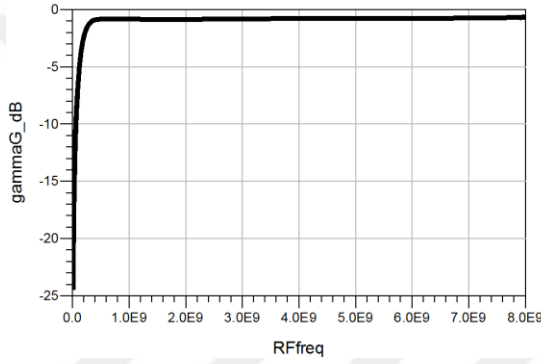


(a)

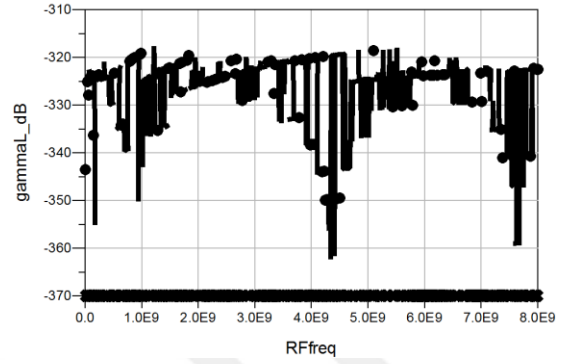


(b)

Şekil 3.3 Transistörün kazancı(a) ve yüke aktarılan gücü(b)



(a)



(b)

Şekil 3.4 Transistörün yansımaya eğrisi: (a)giriş yansımaları,(b)çıkış yansımaları

Şekil 3.3' te Şekil 3.2' de kurulan devreden elde edilen kazanç ve yüke aktarılan gücün grafiği verilmektedir. Şekil 3.3 a' da, frekansa karşılık gelen dBm cinsinden yüke aktarılan güç (siyah çizgi) ve RF frekansa göre transistörden elde edilen kazanç dB cinsinden verilmektedir (kırmızı kesik çizgi). Şekil 3.3 b' de, RF frekansa karşılık yüke aktarılan gücün Watt cinsinden değeri verilmektedir. Bu grafiklerden anlaşıldığı üzere istediğimiz çalışma bandında (DC-4GHz) transistörün cevabı oldukça değişkendir ve bunun sonucunda frekansa göre çıkış gücü oldukça değişiklik göstermektedir.

Şekil 3.4' te ise Şekil 3.2' de verilen devreye ait giriş ve çıkışta meydana gelen yansımaya sonuçları verilmiştir. Şekil 3.4 (a)'da verilen grafikte dB cinsinden gamma\_G (S11 e eşittir) parametresi verilmektedir. Gamma\_G, kaynaktan bakıldığında transistörden geri dönen yansımayı ifade etmektedir. Şekil 3.4 (b)' de

ise dB cinsinden gamma\_L (S22 ye eşittir) parametresi verilmektedir. Gamma\_L, transistörden yüke doğru bakıldığında transistöre geri dönen yansımayı ifade etmektedir. Bu grafikler göz önünde bulundurulduğunda, transistörün yük tarafının neredeyse yansımatsız olduğu ve transistörden çıkan gücün tamamının yüke aktarıldığı görülmektedir. Fakat transistörün girişindeki yansıma değeri kabul edilebilir aralıkta değildir (<-10dB) ve gücün neredeyse tamamı transistöre girmeden geri yansımaktadır.

Şekil 3.2' deki devreden elde edilen sonuçlar ile istenilen frekans bandında transistörün kullanılması için tasarlanması gereken uyumlama devrelerinin önemli olduğu görülmektedir. Bu aşamadan sonra transistörün giriş yansımalarını istenilen değerler altına getirmek için giriş uyumlama devresi tasarımı yapılacaktır. Daha sonra düz bir kazanç ve yüksek çıkış gücü elde etmek için çıkış uyumlama devresi tasarımı yapılacaktır.

### 3.2. SEÇİLEN TRANSİSTÖRÜN CLASS J İÇİN FORMÜLLERİNİN ÇIKARILMASI

EK A' da verilen Cree firmasına ait transistörün özellikleri;

Çalışma Frekansı= 0-6 GHz

Kazancı=14.5dB (Vd=28V, Id=200mA)

Çıkış Gücü=12.5W (Vd=28V, Id=200mA)

Verimliliği= %65 (Vd=28V, Id=200mA)

Maks. Drain Akımı= 2.2A

Gate Eşik Voltajı= -3V (Vds=10V, Id=3.6mA)

Gate Çalışma Voltajı= -2.7V(Vds=28V, Id=200mA)

olarak özetlenebilir. Transistörün datasheet' ine göre Class J yük empedansını bulmak için gerekli  $R_L$  değerinin hesaplanması (2.12) kullanılarak yapılabilir.

$R_L = 2(V_{dc} - V_k) / I_{max} = 2(28 - (-3)) / 2.2 = 28.18$  Ohm olarak bulunur.

Denklem (2.10)' dan Class J için kullanılacak olan yük empedans değeri  $Z_{f0} \approx 28 + j*28$  olarak elde edilir. Denklem (2.11)' den 2.harmonik empedans değeri  $Z_{2f0} = -$

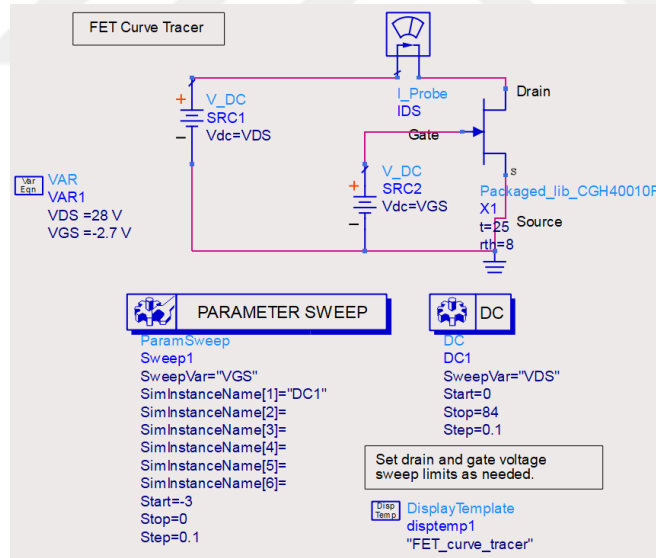
j\*32.97 olarak elde edilir. Hesaplanan empedans değerleri ADS programında Load-Pull analizi ile doğrulanmıştır.

### 3.3. CLASS J DEVRE TASARIMI

Bu bölümde Agilent ADS programı kullanılarak tasarlanan GY' nin devre şeması ve tasarım aşamaları ayrıntılı olarak anlatılmıştır.

#### 3.3.1. Class J Bias Devresi

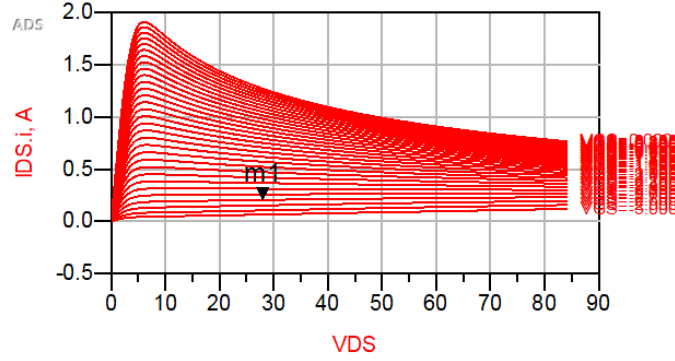
GY' lerinin gate ve drain kısımlarına uygulanan voltaj değerlerine göre çalışma sınıfları belirlenmektedir. EK A' da seçilen transistörün Class AB/J için uygun drain voltajı  $V_d=28\text{ V}$ ' tur. ADS programında DC-IV karakteristiğinden elde edilen gate voltajı ise  $V_g=-2.7\text{ V}$ ' tur. Şekil 3.5' te ADS DC-IV karakteristiği devresi ve Şekil 3.6' da ise DC-IV karakteristiği sonucu verilmektedir.



Şekil 3.5 ADS DC-IV karakteristik aracı ile transistörün incelenmesi

## FET Bias Characteristics

Use with FET\_curve\_tracer Schematic Template



Values at bias point indicated by marker m1.  
Move marker to update.

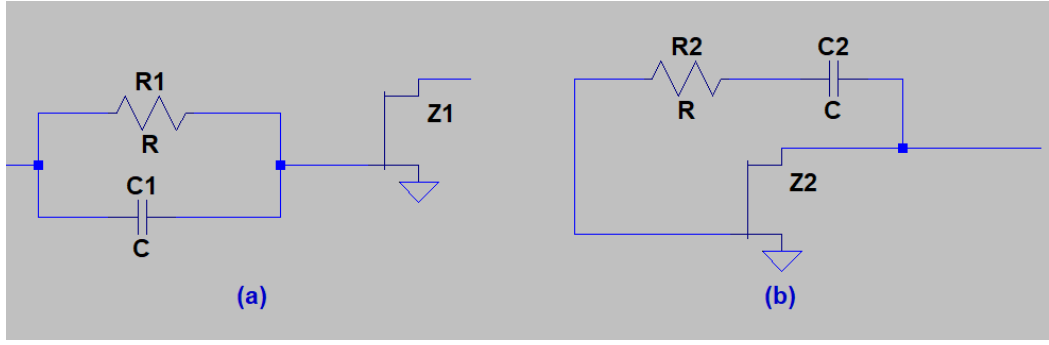
m1  
VDS=28.000  
IDS.i=0.205  
VGS=-2.700

VDS	Device Power Consumption, Watts
28.000	5.746

Şekil 3.6 Transistör için ADS DC-IV karakteristik aracı sonucu

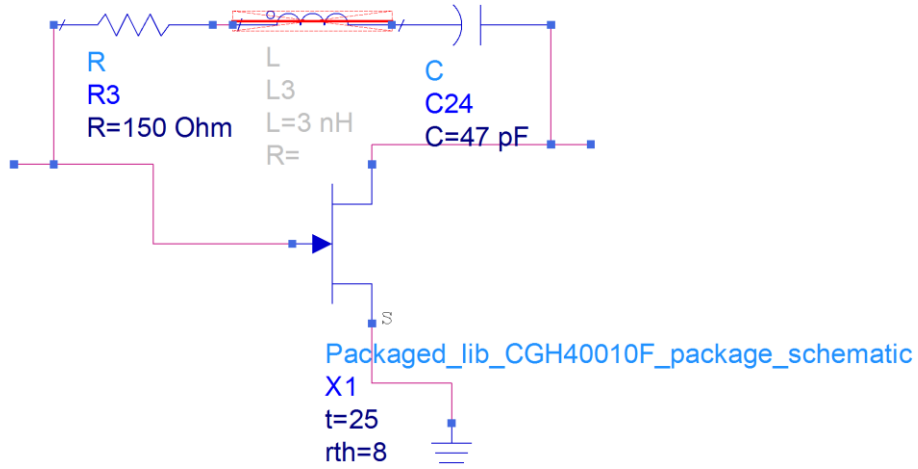
### 3.3.2. Class J Kararlılık Devresi

GY' lerinin bias voltaj ve draininden akması planlanan akım değeri ADS DC-IV karakteristiği ile bulunduktan sonra transistörün kararlı çalışabilmesi için kararlılık devresi gerekmektedir. Transistörün girişinde uyumlama devresine ek olarak kararlılık devresi eklenerek transistörün kararlı çalışması sağlanır. Şekil 3.7' de transistörün kararlı çalışması için devreye eklenecek uyumlama devre örnekleri verilmiştir. Şekil 3.7 a ve Şekil 3.7 b yapıları denenmiş ve en uygun olanına karar verilmiştir.

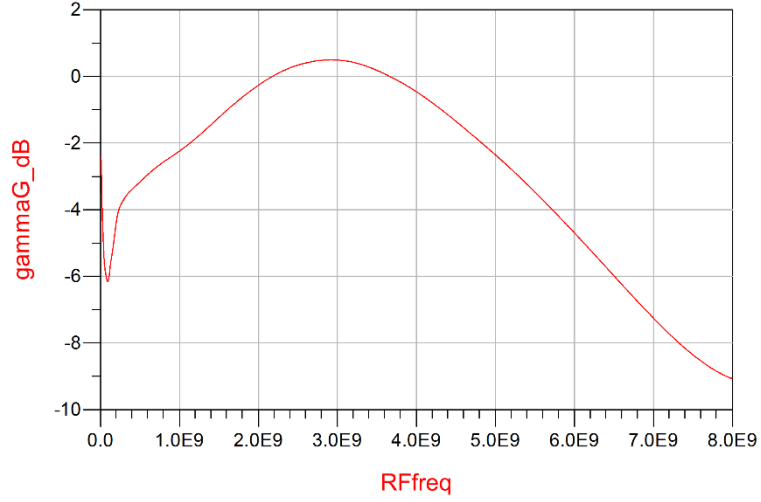


Şekil 3.7 Kararlılık devre örnekleri

Şekil 3.8’ de Şekil 3.7 b kararlılık devresi bulunmaktadır. Şekil 3.9’ de devrenin sonucu bulunmaktadır. Bu kararlılık devresi ile elde edilen sonuçta GY’ nin çalışması için karar verilen frekans aralığında S11 yani  $\gamma_{dB}$  değeri -10dB nin altına inmemektedir. Buna ek olarak devrede gate ile drain arasındaki seri bağlı devreden dolayı girişe geri dönen güç kazanç oluşturmaktadır. Giriş portuna dönen güç GY lerinde istenilen bir durum değildir.

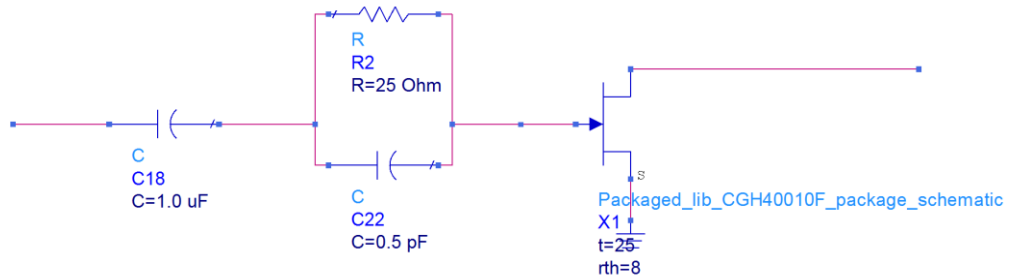


Şekil 3.8 Seri direnç-kapasite yöntemi



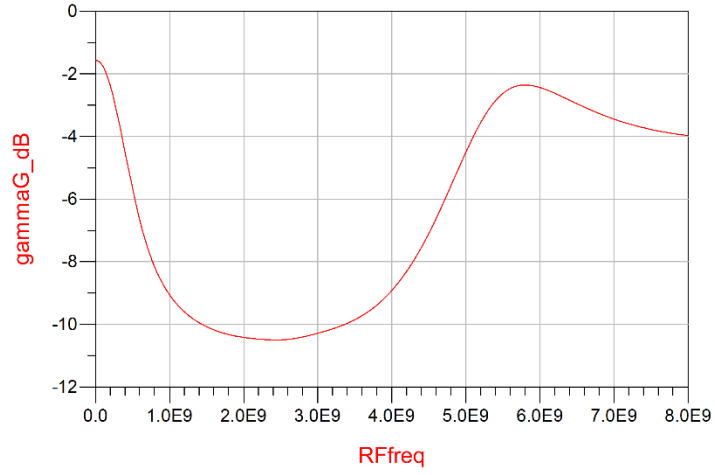
Şekil 3.9 Seri direnç-kapasite devresi

Şekil 3.10’ da Şekil 3.7 a devresi bulunmaktadır. Şekil 3.11’ de devrenin sonucu bulunmaktadır. Bu kararlılık devresi ile elde edilen sonuçta GY’ nin çalışması için karar verilen frekans aralığında S11 yani gamaG\_dB değeri -10dB nin altında olduğu görülmektedir. Denklem (2.4) de belirtildiği gibi devrenin kararlı olması için “ $|\Gamma_{in}| < 1$ ” gereksinimi sağlanmıştır. Transistörün kararlı olması için eklenen bu devrenin girişe eklenen seri dirençten dolayı verimliliği düşüreceği bilirse de sistemin kararlı olması daha önemli olduğu için bu kayıp göz ardı edilmiştir.



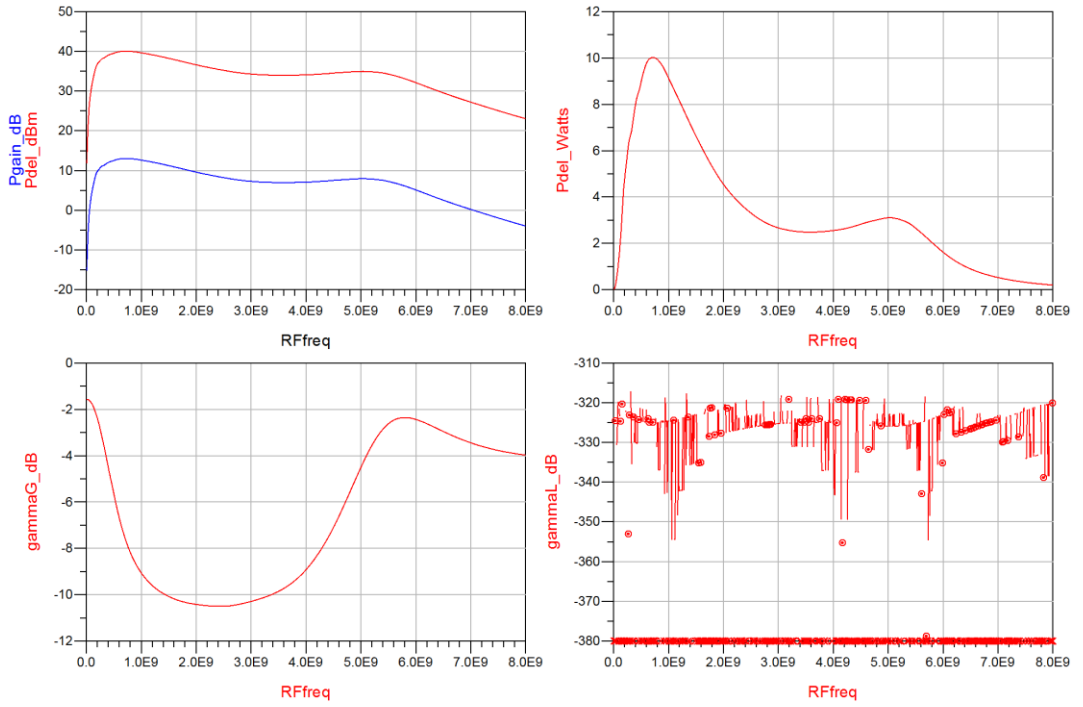
Şekil 3.10 Paralel direnç-kapasite devresi





Şekil 3.11 Paralel direnç-kapasite devresi

Şekil 3.10' daki kararlılık devresi transistöre eklenerek ADS' te S-parametre analizi yapılmıştır. ADS sonucu Şekil 3.12' de verilmektedir. Şekil 3.12' den görüldüğü üzere GY devresinin kazancı  $10\text{dB} \pm 2\text{dB}$  dir. GY nin çıkış gücü yaklaşık  $35\text{dBm}$  dir.

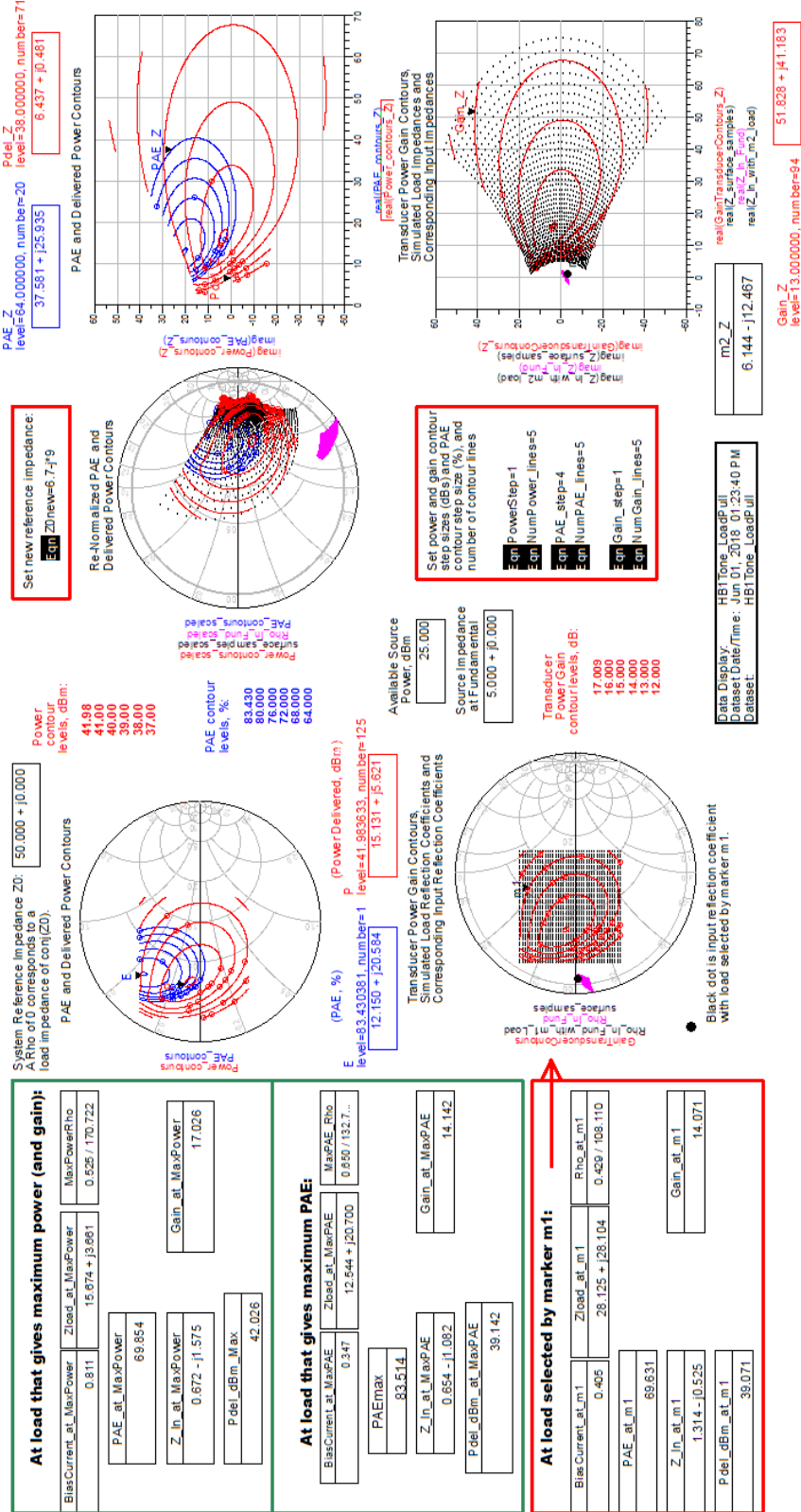


Şekil 3.12 Kararlılık Devresinin Tüm Devreye Etkisi

### 3.3.3. Class J Uyumlama Devresi

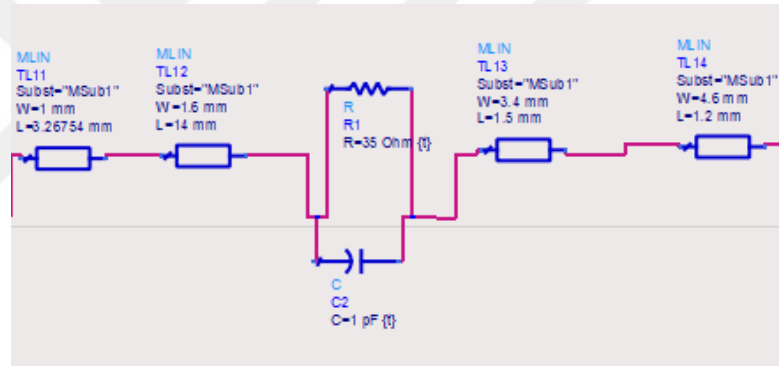
Class J GY' i, yük empedans değerinin değiştirilmesi ile elde edildiği “2.1.6. Güç Yükselteç Çalışma Sınıfları ve J Sınıfının İncelenmesi” bölümünde belirtilmiştir. ADS programının yük analizi aracı (Load-Pull) kullanılarak transistörün giriş-çıkış yük empedans değerleri bulunmuştur. Denklem (2.10)' dan hesaplanan  $28+j*28$  Ohm değeri yük analizinde görülmektedir. Şekil 3.13' te yük analizi sonucu verilmektedir.



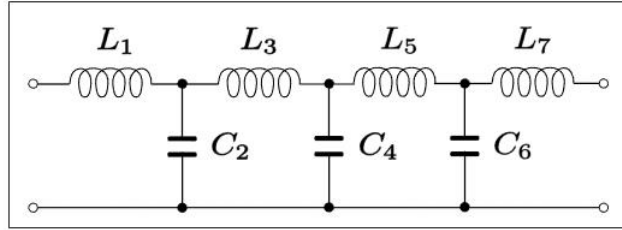
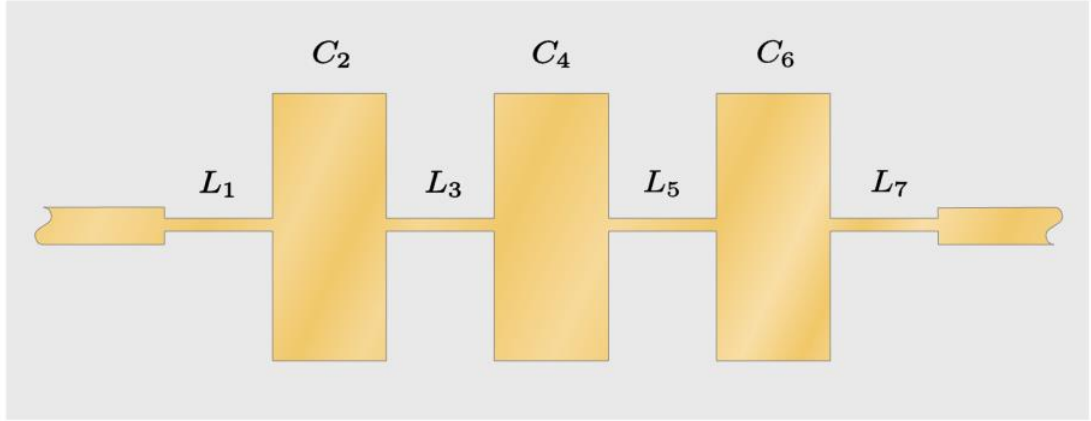


Şekil 3.13 Transistör yük analizi sonucu

Transistörün yük analizi sonucundan elde edilen  $Z_{in} = 1.31 - j*0.53$  giriş empedans değeri ile  $Z_{out} = 28.13 + j*28.1$  Ohm çıkış empedans değeri ADS in SmithChart aracı ile 50 Ohm a transform edilmiştir. SmithChart aracı kullanılarak elde edilen giriş uyumlama devresi tüm devreye eklenmiştir. Fakat SMD elemanların boylarından kaynaklı iletim hatlarının boylarında değişiklik oluşmuştur. Bu yüzden optimizasyon yapılmıştır. Şekil 3.14’ de optimizasyon yapıldıktan sonra elde edilen devre şekli verilmektedir. Şekil 3.15 ve Şekil 3.16’ da ise çıkış uyumlama devre topolojisi verilmektedir. Çıkış uyumlama devresi tasarımı yapılırken iki farklı model denenmiştir. Tasarım A, Stepped Impedance Low-Pass Filter (Kademeli Empedans Alçak Geçiren Filtre) ve Şekil 3.15’ de devre şekli verilmiştir. Tasarım B, Open-Circuit Stub ile yapılan LPF devresi kullanılarak elde edilen çıkış uyumlama devresidir ve Şekil 3.16’ da devre şeması verilmektedir.



Şekil 3.14 Class J GY giriş uyumlama devresi



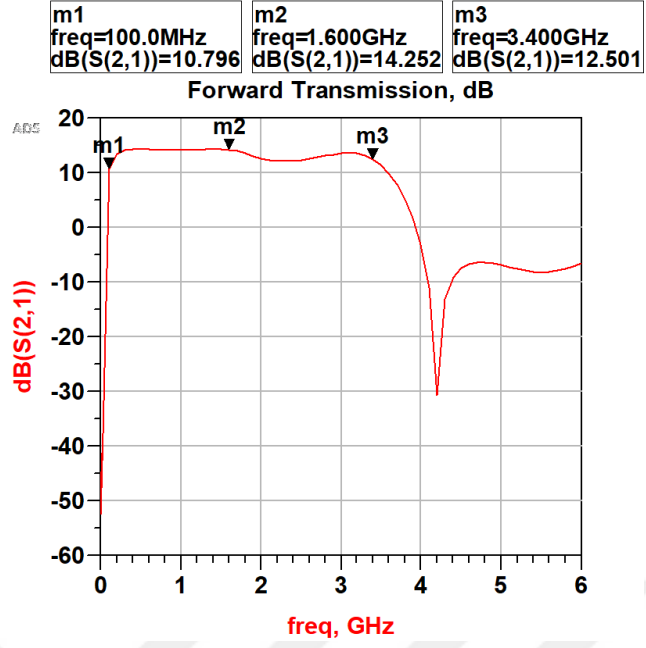
Şekil 3.15 Çıkış uyumlama devre topolojisi (kademeli filtre) tasarım A[21]



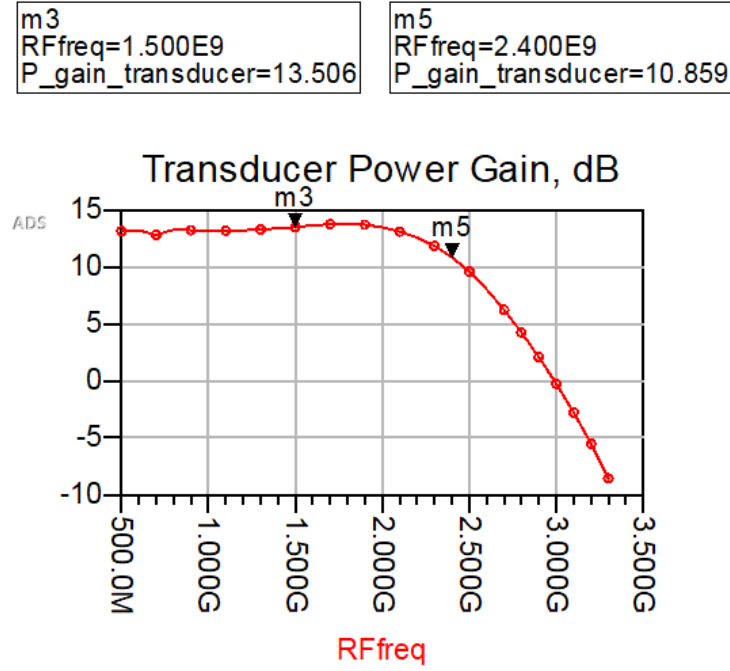
Şekil 3.16 Class J GY çıkış uyumlama devresi (stub filtre) tasarım B[21]

Tasarım A ile elde edilen GY' inin S-param sonucu Şekil 3.17' de verilmektedir. Tasarım B ile elde edilen GY' inin S-param sonucu Şekil 3.18' de verilmektedir.

Kademeli filtre topolojisi kullanılarak elde edilen devrenin S21 kazancı daha iyi olduğu için Tasarım A devresi üzerinden simülasyonun devam edilmesine karar verilmiştir.



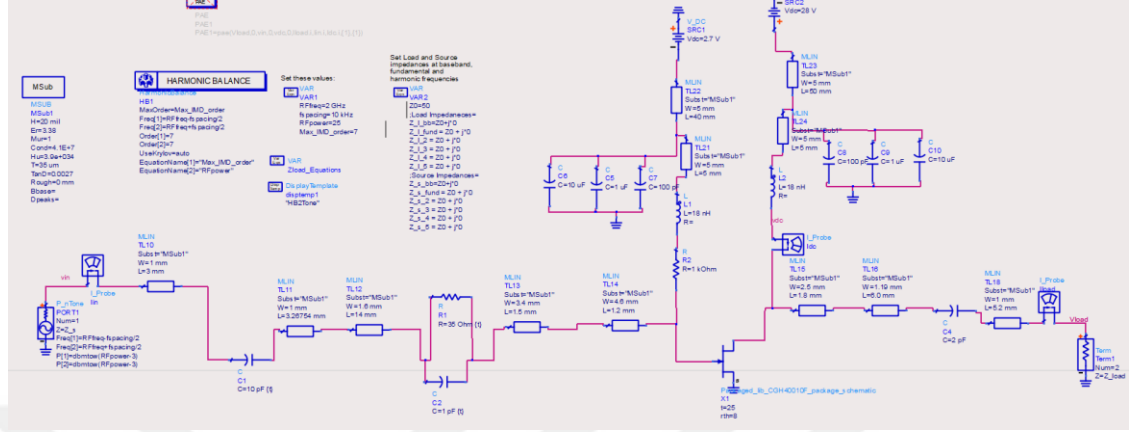
Şekil 3.17 Tasarım A Class J GY devresi S-param sonucu



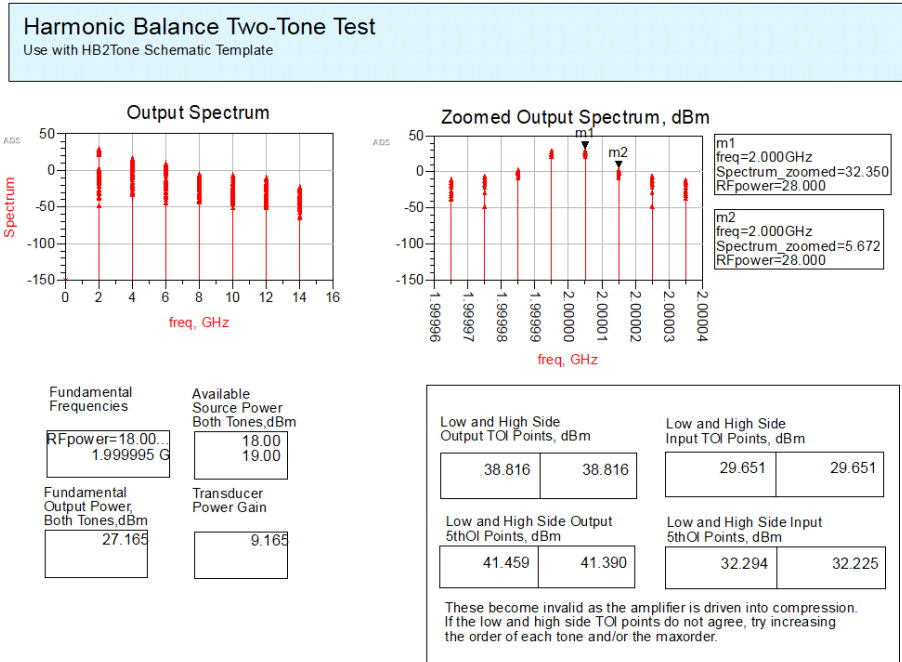
Şekil 3.18 Tasarım B Class J GY devresi S-param sonucu

Tasarım A ile elde edilen devrenin ADS' te Harmonik Balans Analiz simülasyonu gerçekleştirilmiştir. Devre şeması Şekil 3.19' da verilmektedir. Devrenin girişine 25dBm iki tonlu sinyal verildiği taktirde çıkış gücü 32.35dBm olarak elde edilmiştir.

Çıkış karakteristik sonucu Şekil 3.20’ de verilmiştir. Şekil 3.20’ deki şekilden GY devresinin IMD seviyesinin 26.68 dBc olduğu görülmektedir.



Şekil 3.19 Class J harmonik balans simülasyon devresi

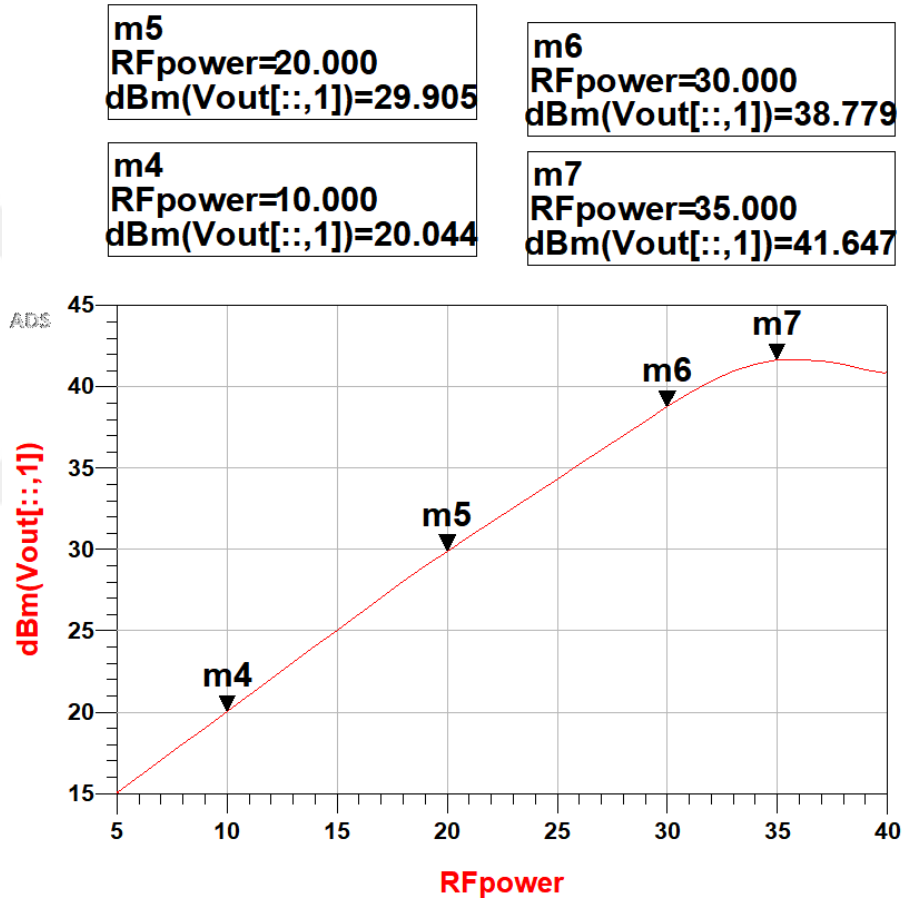


Şekil 3.20 Class J harmonik balans sonucu

Bölüm “2.1.3. 1dB Bastırma Noktası” de belirtildiği gibi transistör satürasyon bölgesine gidene kadar giriş-çıkış arasında doğrusal bir artış ilişkisi bulunmaktadır. Şekil 3.21’ de yatay eksen dBm cinsinden giriş gücünü ve dikey eksen dBm

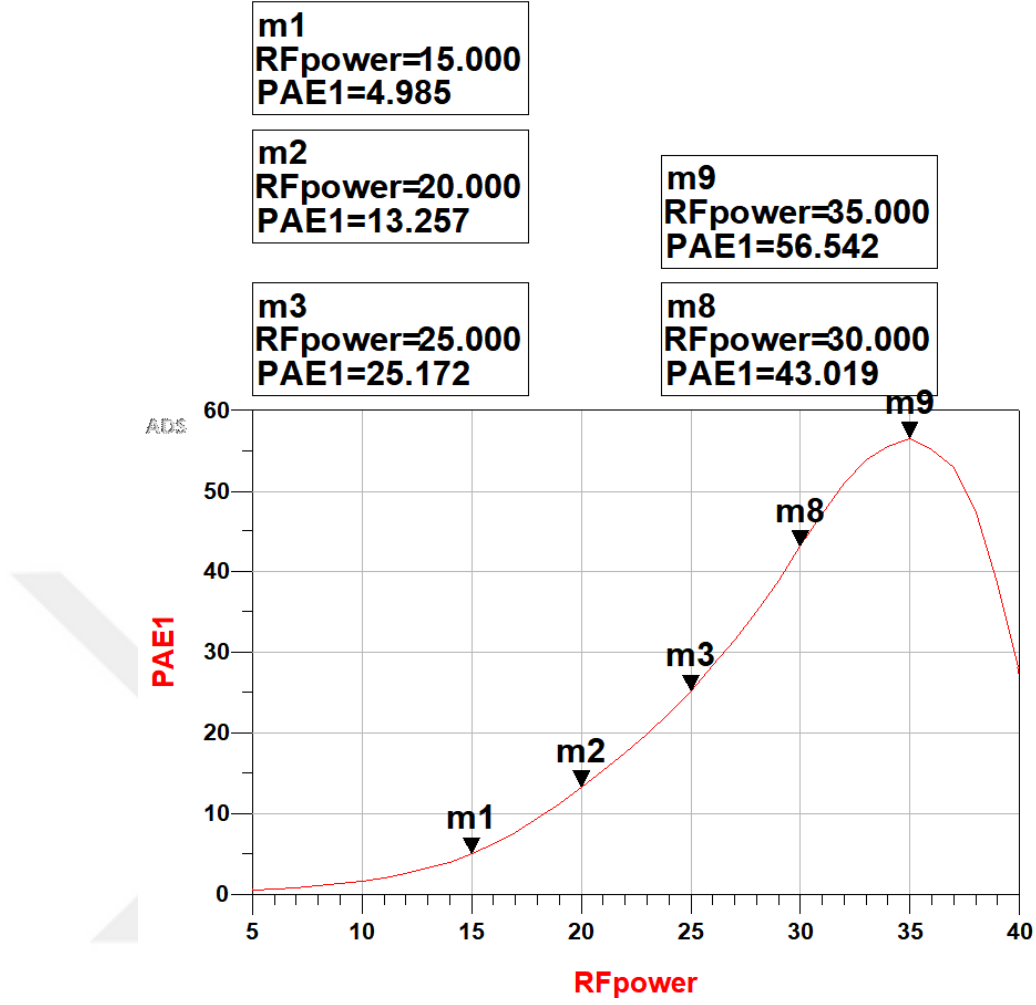
cinsinden çıkış gücünü ifade etmektedir. Tansistörün doyuma ulaştığını görmek için girişte 35dBm in üzerinde güç uygulamak gerekmektedir.

Denklem (2.2)' de yüzde olarak PAE tanımı yapılmıştır. GY' nin verim hesabı ADS de bulunan PAE aracı kullanılarak Şekil 3.22' de GY devresinin verimi verilmiştir. Şekil 3.22' de yatay eksen dBm cinsinden giriş gücünü ve dikey eksen yüzde olarak PAE' i ifade etmektedir. Class J GY devresinin verimi %56.5 olarak elde edilmiştir.



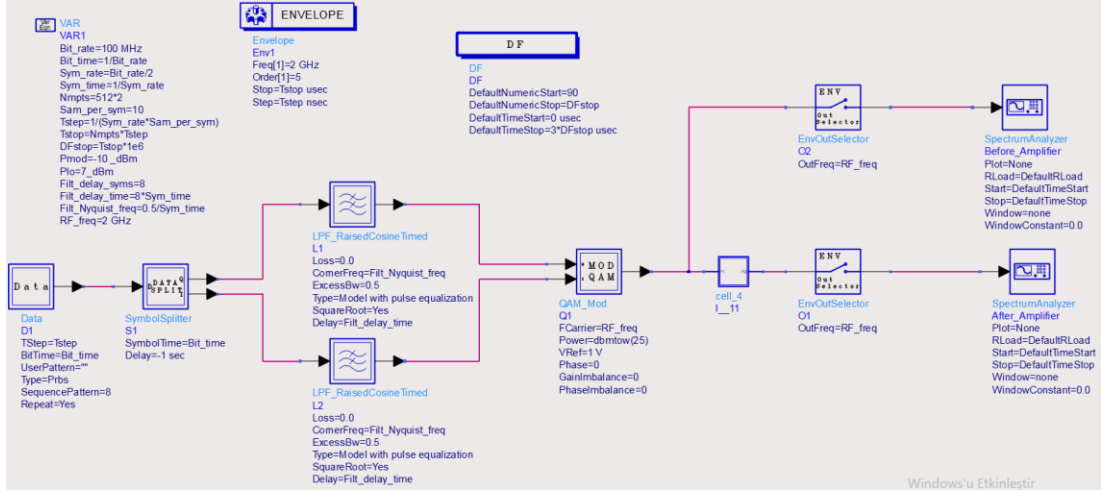
Şekil 3.21 Giriş gücüne karşılık gelen çıkış gücü



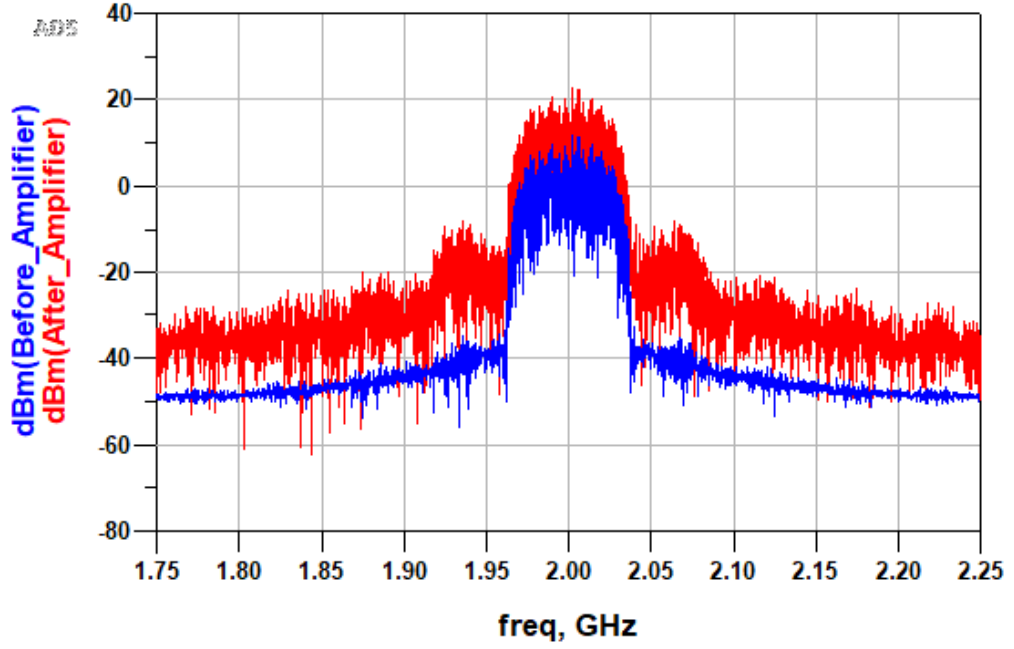


Şekil 3.22 GY PAE sonucu

ADS tasarımı tamamlaman Class J güç yükseltecinin mobil haberleşmede kullanılması hedeflenmiştir. Bu yüzden kullanılacak frekans bandındaki ACPR (Adjacent Channel Power Ratio) değerinin hesaplanması gerekmektedir. ACPR, komşu frekans kanalındaki ortalama gücün, iletilen frekans kanalındaki ortalama güce oranı olarak tanımlanır. ADS’ de ACPR değerini görmek için kurulan devre Şekil 3.23’ te verilmektedir. Devrenin simülasyon sonucu Şekil 3.24’ de verilmektedir. Şekil 3.24’ deki mavi renkli sonuç modüleli sinyalin tasarlanan Class J GY’ den geçmemiş halidir. Şekil 3.24’ deki kırmızı renkli sonuç modüleli sinyalin yükselteçten geçirildikten sonraki spektrum sonucudur.



Şekil 3.23 GY' nin ADS modüleli sinyal analizi



Şekil 3.24 GY' nin ADS modüleli sinyal analizi sonucu

## BÖLÜM 4

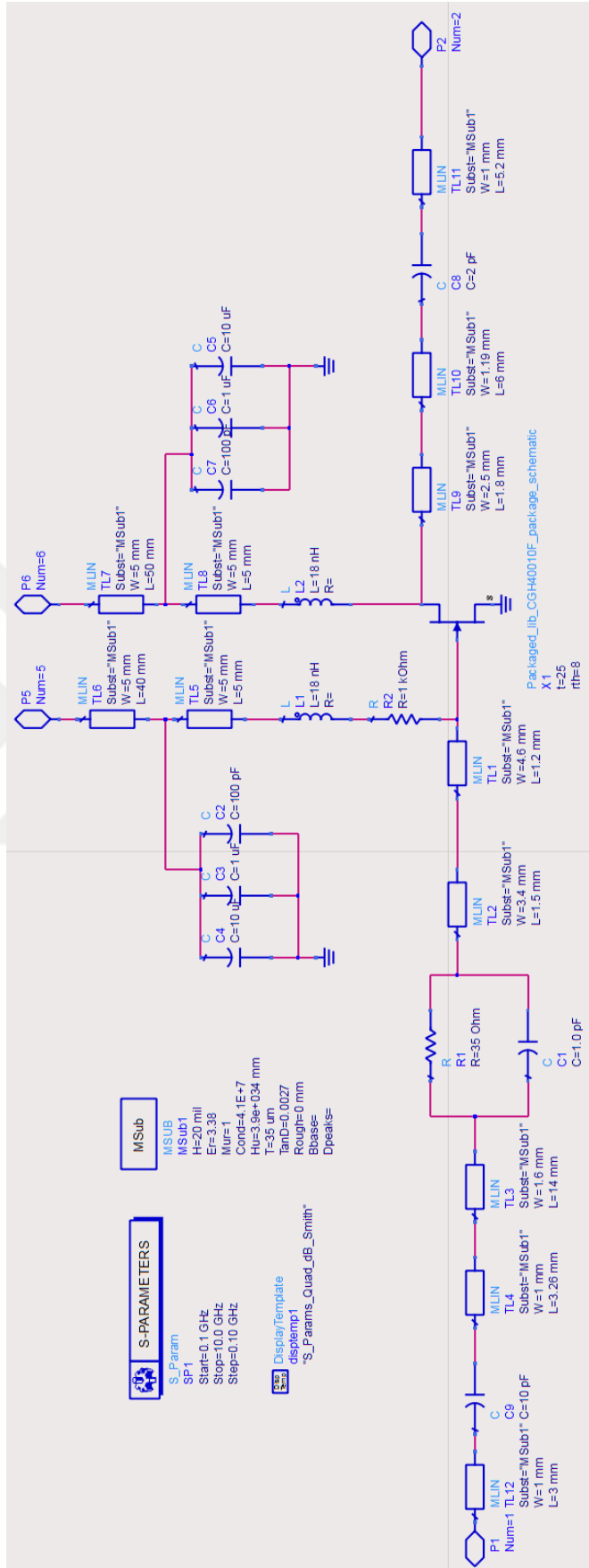
### PROTOTİP DEVRE ÜRETİMİ VE ÖLÇÜMÜ

Bu bölümde devre tasarımı tamamlanan GY devresinin PCB üretimi ve ölçüm sonuçları verilmektedir.

#### 4.1. İDEAL ELEMANLARIN İLETİM HATLARINA DÖNÜŞTÜRÜLMESİ VE PROTOTİP DEVRE ÜRETİMİ

Bias, uyumlama ve kararlılık devreleri de dahil olmak üzere tasarıma göre Class J GY devrenin son hali Şekil 4.1' de verilmiştir. Üretilen devre ile simülasyonun kıyaslanması için ADS' te 5-30dBm giriş gücüne karşılık gelen çıkış gücü, kazancı ve IMD seviyeleri ölçüm değerleri çıkarılmıştır. Merkez frekansı 2GHz ve 2.5GHz olmak üzere iki sonuç Şekil 4.2 ve Şekil 4.3' de verilmektedir.

Devre tasarımı tamamlandıktan sonra PCB üretimi yapılmıştır ve PCB için EAGLE çizim programı kullanılmıştır. Devrenin layout'u Şekil 4.4' de verilmektedir. PCB üzerinde bulunan elemanlar Çizelge 4. 1' de özetlenmiştir.



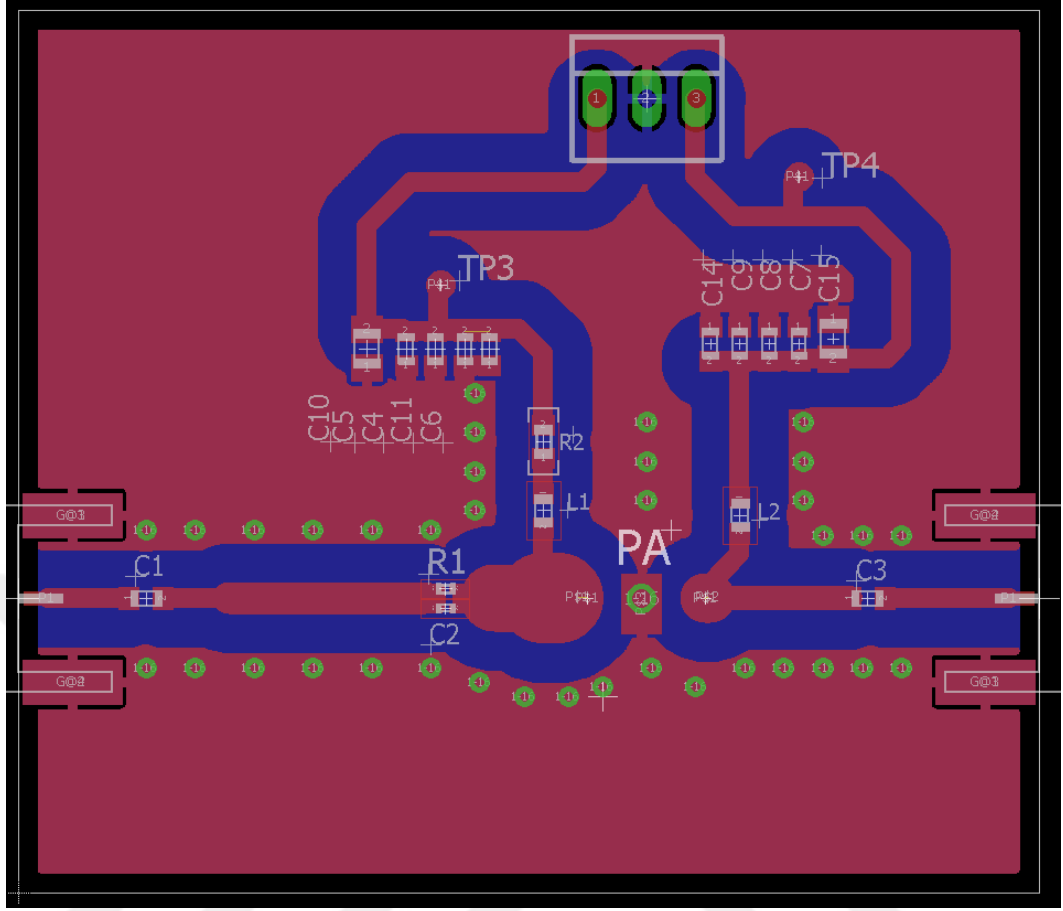
Şekil 4.1 Tasarımı tamamlanan Class J GY devresi

Fundamental Frequency	Available Source Power dBm	Fundamental Output Power dBm	Transducer Power Gain	Second Harmonic dBc	Third Harmonic dBc	Fourth Harmonic dBc	Fifth Harmonic dBc
2.500 GHz	5.000	14.57	9.574	-61.58	-91.40	-101.3	-128.3
	6.000	15.58	9.575	-60.59	-89.22	-98.00	-124.1
	7.000	16.58	9.577	-59.61	-87.01	-94.65	-119.9
	8.000	17.58	9.578	-58.63	-84.73	-91.22	-115.7
	9.000	18.58	9.581	-57.66	-82.39	-87.70	-111.4
	10.00	19.58	9.583	-56.70	-79.96	-84.06	-107.0
	11.00	20.59	9.587	-55.78	-77.41	-80.31	-102.5
	12.00	21.59	9.591	-54.88	-74.74	-76.41	-97.97
	13.00	22.60	9.595	-54.06	-71.90	-72.35	-93.30
	14.00	23.60	9.600	-53.34	-68.87	-68.12	-88.52
	15.00	24.61	9.605	-52.80	-65.62	-63.72	-83.60
	16.00	25.61	9.608	-52.57	-62.11	-59.13	-78.55
	17.00	26.61	9.608	-52.91	-58.33	-54.38	-73.38
	18.00	27.60	9.599	-54.11	-54.30	-49.49	-68.16
	19.00	28.57	9.572	-54.10	-50.07	-44.57	-62.99
	20.00	29.52	9.515	-47.97	-45.80	-39.81	-58.19
	21.00	30.42	9.421	-41.74	-42.03	-35.95	-54.90
	22.00	31.31	9.313	-37.78	-39.43	-33.66	-53.92
	23.00	32.21	9.206	-35.35	-37.74	-32.43	-54.08
	24.00	33.10	9.095	-33.67	-36.62	-32.01	-55.57
	25.00	33.99	8.987	-32.45	-35.81	-31.95	-58.01
	26.00	34.88	8.881	-31.54	-35.22	-32.12	-61.29
	27.00	35.78	8.779	-30.97	-34.73	-32.31	-61.86
	28.00	36.68	8.680	-30.88	-34.28	-32.36	-59.11
	29.00	37.58	8.582	-30.05	-33.85	-32.27	-56.65
	30.00	38.48	8.479	-29.88	-33.43	-32.09	-55.05

Şekil 4.2 Class J devresinin 2.5GHz frekansında giriş-çıkış gücü, kazanç ve IMD değerleri

Fundamental Frequency	Available Source Power dBm	Fundamental Output Power dBm	Transducer Power Gain	Second Harmonic dBc	Third Harmonic dBc	Fourth Harmonic dBc	Fifth Harmonic dBc
2.000 GHz	5.000	18.51	13.51	-50.66	-74.42	-87.66	-89.58
	6.000	19.51	13.51	-49.55	-72.10	-84.15	-85.22
	7.000	20.50	13.50	-48.40	-69.70	-80.52	-80.79
	8.000	21.50	13.50	-47.18	-67.18	-76.76	-76.26
	9.000	22.49	13.49	-45.86	-64.51	-72.85	-71.63
	10.00	23.47	13.47	-44.39	-61.68	-68.78	-66.90
	11.00	24.44	13.44	-42.68	-58.63	-64.55	-62.08
	12.00	25.40	13.40	-40.65	-55.35	-60.18	-57.19
	13.00	26.34	13.34	-38.21	-51.83	-55.72	-52.31
	14.00	27.25	13.25	-35.37	-48.15	-51.31	-47.63
	15.00	28.11	13.11	-32.28	-44.52	-47.30	-43.63
	16.00	28.93	12.93	-29.48	-41.53	-44.55	-41.67
	17.00	29.74	12.74	-27.39	-39.45	-43.20	-41.95
	18.00	30.55	12.55	-25.88	-38.07	-42.88	-44.03
	19.00	31.36	12.36	-24.73	-37.16	-43.59	-50.46
	20.00	32.17	12.17	-23.84	-36.53	-45.20	-53.81
	21.00	32.99	11.99	-23.14	-35.97	-47.04	-44.20
	22.00	33.82	11.82	-22.61	-35.44	-48.73	-39.86
	23.00	34.66	11.66	-22.21	-34.93	-49.84	-37.13
	24.00	35.50	11.50	-21.93	-34.45	-49.92	-35.16
	25.00	36.34	11.34	-21.77	-33.97	-49.08	-33.61
	26.00	37.18	11.18	-21.71	-33.50	-47.79	-32.32
	27.00	38.00	11.00	-21.79	-32.98	-46.21	-31.18
	28.00	38.78	10.78	-22.08	-32.32	-43.90	-30.15
	29.00	39.47	10.47	-22.73	-31.39	-40.86	-29.43
	30.00	40.02	10.02	-23.83	-30.36	-38.30	-29.28

Şekil 4.3 Class J devresinin 2GHz frekansında giriş-çıkış gücü, kazanç ve IMD değerleri



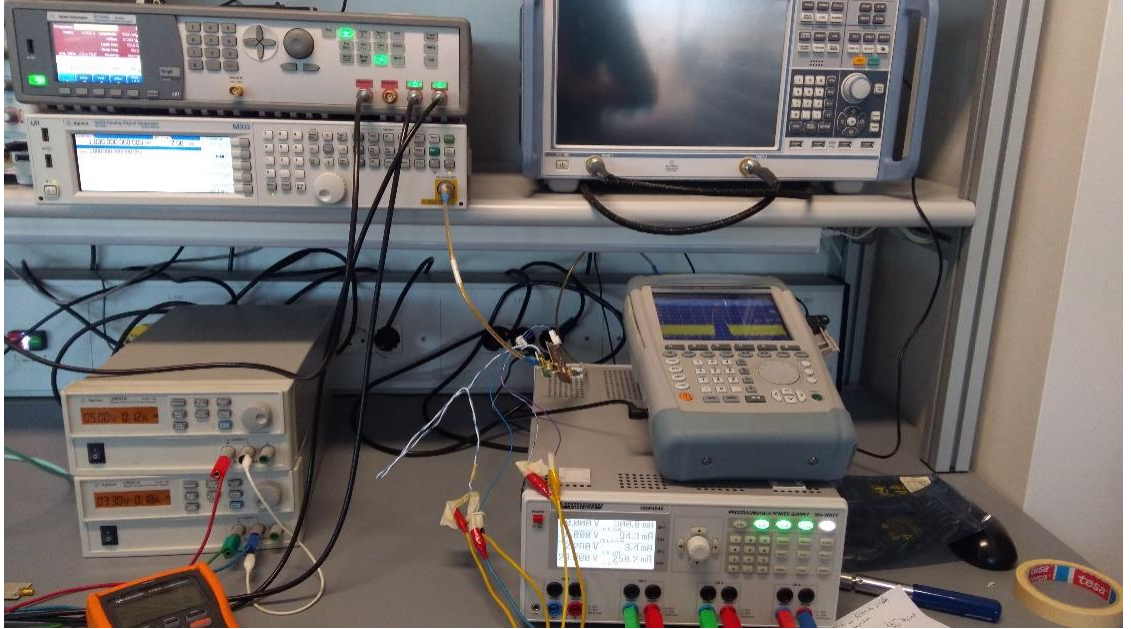
Şekil 4.4 Class J devresinin EAGLE çizimi

Çizelge 4. 1 Class J GY devresi eleman ve değerleri

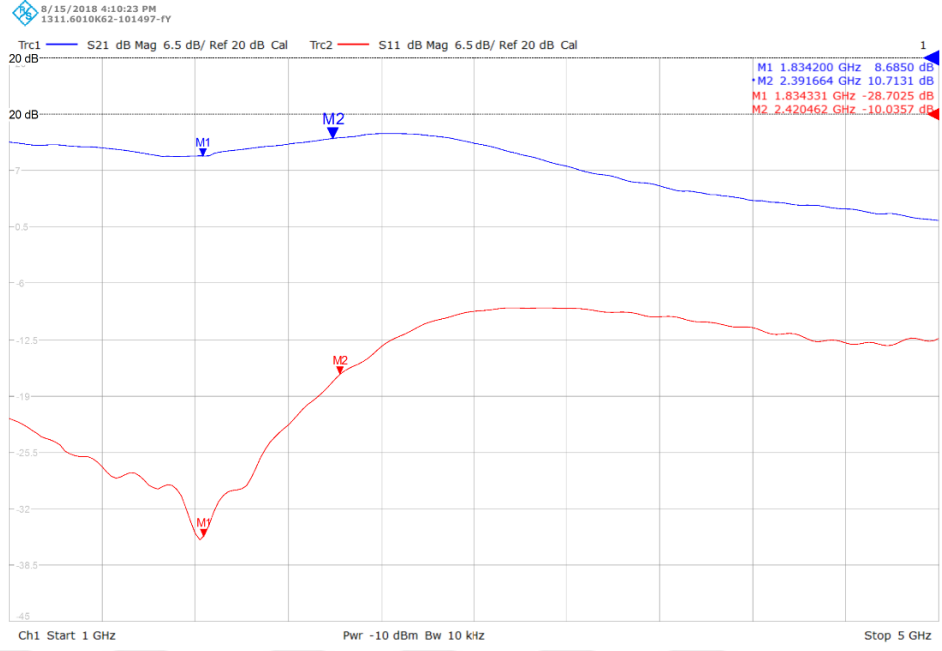
Komponent	Değeri	Açıklama
C1	10pF	Murata
R1	35 Ohm	Muticom
C2	1pF	Murata
C3	2pF	Murata
L1, L2	18nH	Murata
R2	1kOhm	Muticom
C6, C9	100pF	Murata
C8, C11	1uF	Murata
C10, C15	10uF	Murata
C4, C5, C7, C14	NC	-
PA	Transistör	Cree CGH40010

## 4.2. CLASS J GY DEVRE ÖLÇÜM SONUÇLARI

Üretilen Class J devresinin RF ölçümleri laboratuvar ortamında Şekil 4.5' te fotoğrafi verilen ölçüm sistemi ile yapılmıştır. GY devresinin ölçümünde ZNB 20 Vector Network Analyzer (VNA), Agilent MSO-X 4054A Signal Generator (SG), Keysight N6705C DC-Güç kaynağı ve Rohde-Schwarz FSH20 Spektrum Analyzer (SA) cihazları kullanılmıştır. Şekil 4.6' de GY' nin VNA sonucu verilmektedir. Transistörün S21 değerinin 3.25 GHz e kadar düz bir şekilde olduğu görülmektedir. S21 değeri 7-11 dB arasında değişmektedir. S11 değeri ise 2.5 GHz e kadar 10dB nin altında kalmaktadır.



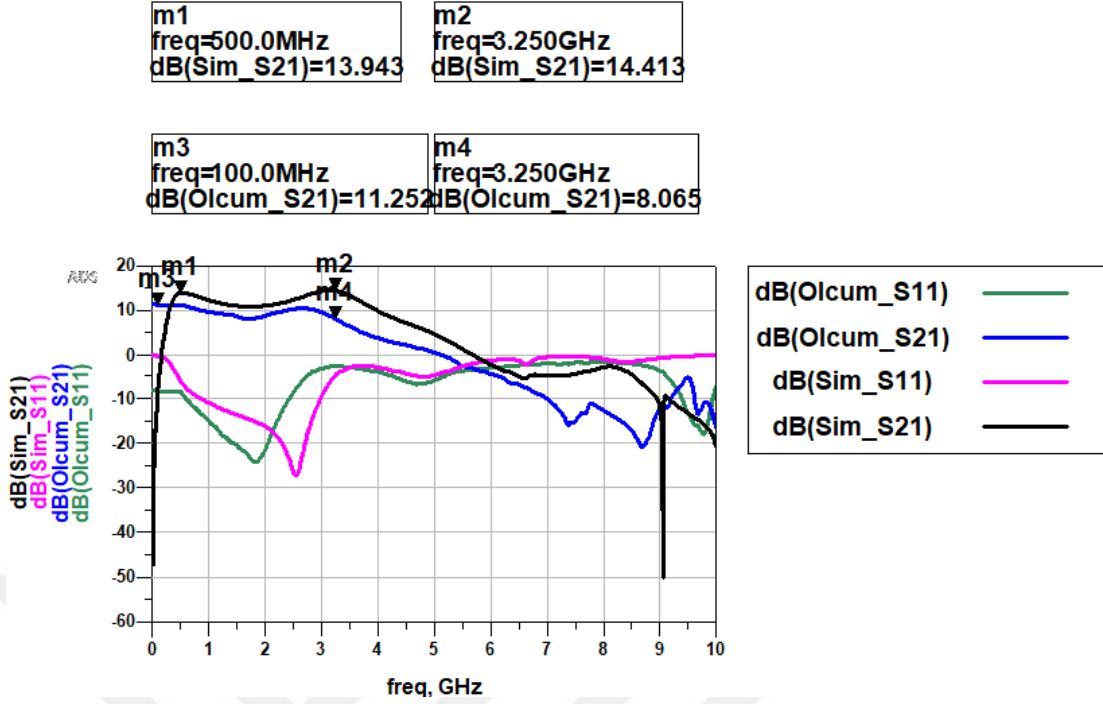
Şekil 4.5 GY devresi ölçüm kurulumu



Şekil 4.6 Class J devresinin VNA ölçüm sonucu

Şekil 4.7’ de ADS simülasyon ile ölçümü yapılan devrenin S-param sonuçları kıyaslanmıştır. S21 değerindeki 2dB lik azalma iletim hatlarındaki manyetik coupling/bağlaşımlardan olduğu düşünülmektedir. Fakat bu kazanç kaybına rağmen devrenin simülasyonunda elde edilen değerler ile benzer sonuçlar elde edilmiştir.





Şekil 4.7 ADS ile VNA ölçüm sonucunun kıyaslanması

GY' inin kazanç grafiği elde edildikten sonra SG ile GY' ine giriş gücü uygulanmış ve çıkış spektrum değerleri kaydedilmiştir. 5-19dBm aralığında giriş gücü GY devresine uygulanmış ve sonuçlar Çizelge 4.2' de özetlenmiştir. SG' ü 19dBm den fazla güç veremediği için pre-amplifikatör kullanılmış. Pre-amplifikatörün kazancı devreden çıkarıldığında, 25.8-36 dBm arasında giriş gücü GY' ine uygulanmış ve yükseltecin saturasyona girdiği gözlemlenmiştir. Çizelge 4.3' de ölçüm sonuçları özetlenmiştir.

5-19dBm aralığında giriş gücü GY devresine uygulanmış ve sonuçlar Çizelge 4.4' de özetlenmiştir. SG' ü 19dBm den fazla güç veremediği için pre-amplifikatör kullanılmış ve 25.8-36 dBm arasında giriş gücü GY' ine uygulanmış ve yükseltecin saturasyona girdiği gözlemlenmiştir. Çizelge 4.5' de ölçüm sonuçları özetlenmiştir. Satürasyon bölgesinde çalıştırılan yükseltecin PAE' i değeri % 52.91 olarak elde edilmiştir.

Çizelge 4.2 Giriş-çıkış gücü sonucu( $F=2\text{GHz}$ ,  $V_{GS}=-2.7$  ile  $V_{DS}=28\text{V}$  ve  $I_g=0.2\text{mA}$ )

Giriş Gücü(dBm)	Çıkış Gücü(dBm)	Kazanç(dB)
5	13.85	8.85
6	14.54	8.54
7	15.61	8.61
8	16.54	8.54
9	17.57	8.57
10	18.51	8.51
11	19.53	8.53
12	20.37	8.37
13	21.34	8.34
14	22.28	8.28
15	23.20	8.2
16	24.12	8.12
17	25.06	8.06
<b>18</b>	<b>25.03</b>	<b>8.03</b>
19	26.63	7.63

Çizelge 4.3 Pre-amplifikatör devresi kullanılarak ölçülen sonuçlar( $F=2\text{GHz}$ )

Giriş Gücü(dBm)	Çıkış Gücü(dBm)	Kazanç(dB)	IDS (mA)
25.8	33.5	7.7	422
28	35.1	7.1	511
30	36.7	6.7	616
32	38.1	6.1	733
34	39.6	5.6	877
36	40	4	958

Çizelge 4.4 Giriş-çıkış gücü sonucu( $F=2.5\text{GHz}$ ,  $V_{GS}=-2.7\text{V}$  ile  $V_{DS}=28\text{V}$  ve  $I_g=0.2\text{mA}$ )

Giriş Gücü(dBm)	Çıkış Gücü(dBm)	Kazanç	IDS (mA)
5	15.1	10.1	199.0
6	15.9	9.9	199.0
7	16.9	9.9	199.0
8	17.9	9.9	199.4
9	18.8	9.8	199.6
10	19.8	9.8	200.1
11	20.8	9.8	201.8
12	21.7	9.7	201.8
13	22.6	9.6	203.2
14	23.6	9.6	205.4
15	24.5	9.5	208.7
16	25.4	9.4	212.9
17	26.3	9.3	219.6
<b>18</b>	<b>27.2</b>	<b>9.2</b>	<b>229.1</b>
19	28	9	242.0

Çizelge 4.5 Pre-amplifikatör devresi kullanılarak ölçülen sonuçlar( $F=2.5\text{GHz}$ )

Giriş Gücü(dBm)	Çıkış Gücü(dBm)	Kazanç(dB)	IDS (mA)	PAE
25.8	37.7	11.9	515	% 38.2
28	39.4	11.4	623	% 46.32
<b>30</b>	<b>40.9</b>	<b>10.9</b>	<b>763</b>	<b>% 52.91</b>
32	42.3	8	930	% 59.13
34	42.4	6	921	% 57.65

Denklem 2.2' den PAE değeri  $P_{sat}$  ve  $P_{1dB}$  için hesaplanır.  $P_{1dB}=18\text{dBm}$  giriş gücüne göre  $PAE=\%7.2$  dir. Çizelge 4.5' de de görüldüğü üzere  $P_{sat}$ ' ta GY' inin verimi %52.91 olarak elde edilmiştir. Şekil 3.22 ADS tasarımında beklenen PAE değerlerine benzer sonuçlar ölçümde elde edilmiştir.

Ölçümü tamamlanan GY devresinin literatürdeki aynı modeller kullanılarak elde edilen GY lerinin özellikleri ve ölçüm sonuçları Çizelge 4.6' de özetlenmiştir.

Çizelge 4.6 GY tasarımlarının kıyaslanması

Kaynakça	Çalışma Bandı	PAE	Kazanç	Çıkış gücü	Transistör
[7]	1.6-3GHz	%60	10dB	40dBm	CGH40010
[9]	2.85-4.25GHz	%58	11dB	~40dBm	CGH40010
[10]	1-2.5GHz	%58	11dB	40dBm	CGH40010
Bu çalışma	0.1-3.25GHz	%52.91	~10dB	~40dBm	CGH40010

## BÖLÜM 5

### SONUÇ VE ÖNERİLER

Bu tez çalışmasında, mobil haberleşme sistemlerinde kullanılmak üzere GY tasarımı yapılması hedeflenmiştir. Tasarım toplojisi olarak yeni gelişmeye başlayan Class J GY modeli kullanılmıştır. S. Cripps tarafından ortaya atılan bu yöntemde ayrıntılı olarak ADS programında incelenmiş ve devre tasarım yapılmaya çalışılmıştır. ADS benzetim programında Class AB için belirlenen Gate-Drain voltajları kullanılarak yük empedansının değiştirilmesi ile Class J topolojisi elde edilmiştir. GY' inin performans kriteri olarak DC-4GHz, 10dB kazanç ve 38dBm çıkış gücü hedeflenmiştir.

Tasarım aşamasında ADS programında takip edilen adımlar ayrıntılı şekilde gösterilmiş ve simülasyon sonuçları aktarılmıştır. Tasarım sonucunda PCB olarak elde edilen devrenin ölçümleri Rodhe&Schwarz' ın FSH20 SA ve ZNB20 VNA ile yapılmıştır. Elde edilen ölçüm değerlerinin tasarım ile kıyaslanması yapılmış ve elde edilen sonuçlar şu şekildedir;

1. Simülasyon ortamı tasarım ile üretilen GY arasında 2dB lik kazanç farkı oluşmuştur.
2. Çıkış uyumlama devresinde kullanılan LPF (Alçak Geçiren Filtre) toplojisinin kesim frekansı, seri bağlı kapasitörün frekansa göre değerinin değişmesinden dolayı kaymıştır ve GY' nin çalışma frekansı 600MHz yer değiştirerek, çalışma frekansı 100MHz-3.25GHz olmuştur.
3. Giriş-çıkış gücü olarak, simülasyon ile PCB üretiminde benzer sonuçlar elde edilmiştir. Transistörün saturasyon bölgesindeki çıkış gücü 40dBm (SG' ün

maximum çıkış gücü 19dBm dir ve arada yükselteç amplifikatörü kullanılmıştır.) dir ve bu bölgedeki verimliliği %52.91' dir.

Sonuç olarak, 3G ve 4G haberleşme bantlarında kullanılacak bir GY den daha geniş kullanım bandına sahip Class J sınıfı bir GY devresi tasarımı yapıp üretimi yapılmıştır.

Bundan sonraki çalışmalarda GY' nin minimum düzeyde güç tüketmesi için verimliliği arttırmaya yönelik uyumlama devre topolojileri geliştirilebilir.



## KAYNAKLAR

1. Cripps, S. C., “RF Power Amplifiers for Wireless Communications”, 2nd ed., *Norwood*, (2006).
2. Kılınç, S., “Bir genişbantlı mikrodalga güç yükseltecinin doğrusal olmayan eleman modeli kullanılarak tasarlanması”, Yüksek Lisans Tezi, *İstanbul Teknik Üniversitesi Fen Bilimleri Enstitüsü*, Haziran (2015).
3. Döne, E., “2.4GHz ISM bandı kablosuz haberleşme sistemleri için kutuplamalı güç yükselteci tasarımı, sayısal simülasyonu ve gerçekleşmesi”, Yüksek Lisans Tezi, *Süleyman Demirel Üniversitesi Fen Bilimleri Enstitüsü*, (2012).
4. Du, X., You, C. J., and Cai, J., “Novel design space of load modulated continuous class-B/J power amplifier”, *IEEE Microwave and Wireless Components Letters*, (2018).
5. Hallberg, W., Gustafsson, D., and Özen, M., “A class-J power amplifier with varactor-based dynamic load modulation across a large bandwidth”, *IEEE MTT-S International Microwave Symposium*, (2015).
6. Amirpour, R., Darraji, R., Hannouchi, F. G. and Quay, R., “Enhancement of the broadband efficiency of a class-J power amplifier with varactor-based dynamic load modulation”, *IEEE Microwave and Wireless Components Letters*, (2017).
7. Rezaei, S., Belostotski, L., and Ghannouchi, F. M., “1.6 GHz – 3GHz, 10W, 60% efficiency class-J PA for cognitive radio applications”, *IEEE*, (2013).
8. Wu, T., Plett, C., Rogers, J. W. M. and Li, M., “A fully integrated 1-4GHz GaN class J power amplifier”, *IEEE*, (2014).
9. Li, Q., He, S., Shi, W., Dai, Z. and Qi, T., “Extend the class-B to class-J continuum mode by adding arbitrary harmonic voltage elements”, *IEEE Microwave and Wireless Components Letters*, (2016).
10. Meng, X., Yu, C., Liu, Y. and Wu, Y., “Design approach for implementation of class-J broadband power amplifiers using synthesized band-pass and low-pass matching topology”, *IEEE Transactions on Microwave Theory and Techniques*, (2017).
11. Huang, C., He, S., Shi, W. and Song, B., “Design of broadband high-efficiency power amplifiers based on the hybrid continuous modes with phase shift parameter”, *IEEE Microwave and Wireless Components Letters*, (2018).

12. Shi, W., He, S., Li, Q., and Liu, Q. “Design of broadband power amplifiers based on resistive-reactive series of continuous modes”, *IEEE Microwave and Wireless Components Letters*, (2018).
13. Moon, J., Kim, J. and Kim, B., “Investigation of a class-J power amplifier with a nonlinear  $C_{out}$  for optimized operation”, *IEEE Transactions on Microwave Theory and Techniques*, (2010).
14. Paidi, V., Xie, S. and Coffie, R., “High linearity and high efficiency of class-B power amplifiers in GaN HEMT technology”, *IEEE Transactions on Microwave Theory and Techniques*, (2003).
15. Wright, P., Lees, J., Benedikt, J., Tasker, P. J. and Cripps, S. C., “A methodology for realizing high efficiency class-J in a linear and broadband PA”, *IEEE Transactions on Microwave Theory and Techniques*, (2009).
16. Chen, J., He, S., You, F., Tong, R. and Peng, R., “Design of broadband high-efficiency power amplifiers based on a series of continuous modes”, *IEEE Microwave and Wireless Components Letters*, (2018).
17. Andersson, C. M., and Gustafsson, D., “Theory and design of class-J power amplifiers with dynamic load modulation”, *IEEE Transactions on Microwave Theory and Techniques*, (2012).
18. Mimis, K., Morris, K. A., Bensmida, S. and McGeehan, J. P., “Multichannel and wideband power amplifier design methodology for 4G communication systems based on hybrid class-J operation”, *IEEE Transactions on Microwave Theory and Techniques*, (2012).
19. Işık, A. İ., “X-band high power GaN power amplifier design and implementation”, *Orta Doğu Teknik Üniversitesi*, (2016).
20. Mengistu, E. S., “Large-signal modeling of Gan HEMTs for linear power amplifier design”, *Kassel University*, (2008).
21. İnternet: Wikipedia, “Distributed Element Filter”, [https://en.wikipedia.org/wiki/Distributed\\_element\\_filter](https://en.wikipedia.org/wiki/Distributed_element_filter) (2018).





**EK AÇIKLAMALAR A.**

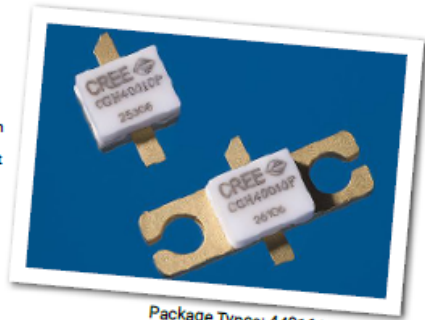
**CREE CGH40010 VERİ SAYFASI (DATASHEET)**



## CGH40010

### 10 W, DC - 6 GHz, RF Power GaN HEMT

Cree's CGH40010 is an unmatched, gallium nitride (GaN) high electron mobility transistor (HEMT). The CGH40010, operating from a 28 volt rail, offers a general purpose, broadband solution to a variety of RF and microwave applications. GaN HEMTs offer high efficiency, high gain and wide bandwidth capabilities making the CGH40010 ideal for linear and compressed amplifier circuits. The transistor is available in both screw-down, flange and solder-down, pill packages.



Package Types: 440166, & 440196  
PN's: CGH40010F & CGH40010P

#### FEATURES

- Up to 6 GHz Operation
- 16 dB Small Signal Gain at 2.0 GHz
- 14 dB Small Signal Gain at 4.0 GHz
- 13 W typical  $P_{SAT}$
- 65 % Efficiency at  $P_{SAT}$
- 28 V Operation

#### APPLICATIONS

- 2-Way Private Radio
- Broadband Amplifiers
- Cellular Infrastructure
- Test Instrumentation
- Class A, AB, Linear amplifiers suitable for OFDM, W-CDMA, EDGE, CDMA waveforms



Rev 4.0 - May 2015

Large Signal Models Available for ADS and MWO

Subject to change without notice.  
[www.cree.com/wireless](http://www.cree.com/wireless)

1



### Absolute Maximum Ratings (not simultaneous) at 25°C Case Temperature

Parameter	Symbol	Rating	Units	Conditions
Drain-Source Voltage	$V_{DS}$	84	Volts	25°C
Gate-to-Source Voltage	$V_{GS}$	-10, +2	Volts	25°C
Storage Temperature	$T_{STG}$	-65, +150	°C	
Operating Junction Temperature	$T_J$	225	°C	
Maximum Forward Gate Current	$I_{GMAX}$	4.0	mA	25°C
Maximum Drain Current <sup>1</sup>	$I_{DMAX}$	1.5	A	25°C
Soldering Temperature <sup>2</sup>	$T_S$	245	°C	
Screw Torque	$\tau$	60	in-oz	
Thermal Resistance, Junction to Case <sup>3</sup>	$R_{\theta JC}$	8.0	°C/W	85°C
Case Operating Temperature <sup>4,4</sup>	$T_C$	-40, +150	°C	

Note:

<sup>1</sup> Current limit for long term, reliable operation

<sup>2</sup> Refer to the Application Note on soldering at [www.cree.com/RF/DocumentLibrary](http://www.cree.com/RF/DocumentLibrary)

<sup>3</sup> Measured for the CGH40010F at  $P_{OUT} = 14$  W.

<sup>4</sup> See also, the Power Dissipation De-rating Curve on Page 6.

### Electrical Characteristics ( $T_C = 25^\circ\text{C}$ )

Characteristics	Symbol	Min.	Typ.	Max.	Units	Conditions
<b>DC Characteristics<sup>1</sup></b>						
Gate Threshold Voltage	$V_{GS(th)}$	-3.8	-3.0	-2.3	$V_{GS}$	$V_{DS} = 10$ V, $I_G = 3.6$ mA
Gate Quiescent Voltage	$V_{GS(Q)}$	-	-2.7	-	$V_{GS}$	$V_{DS} = 28$ V, $I_G = 200$ mA
Saturated Drain Current	$I_{DS}$	2.9	3.5	-	A	$V_{GS} = 6.0$ V, $V_{DS} = 2.0$ V
Drain-Source Breakdown Voltage	$V_{DS(BR)}$	120	-	-	$V_{DS}$	$V_{GS} = -8$ V, $I_G = 3.6$ mA
<b>RF Characteristics<sup>2</sup> (<math>T_C = 25^\circ\text{C}</math>, <math>F_s = 3.7</math> GHz unless otherwise noted)</b>						
Small Signal Gain	$G_{dB}$	12.5	14.5	-	dB	$V_{DS} = 28$ V, $I_{DS} = 200$ mA
Power Output <sup>3</sup>	$P_{SAT}$	10	12.5	-	W	$V_{DS} = 28$ V, $I_{DS} = 200$ mA
Drain Efficiency <sup>4</sup>	$\eta$	55	65	-	%	$V_{DS} = 28$ V, $I_{DS} = 200$ mA, $P_{SAT}$
Output Mismatch Stress	VSWR	-	-	10 : 1	∅	No damage at all phase angles, $V_{DS} = 28$ V, $I_{DS} = 200$ mA, $P_{OUT} = 10$ W CW
<b>Dynamic Characteristics</b>						
Input Capacitance	$C_{in}$	-	4.5	-	pF	$V_{DS} = 28$ V, $V_{GS} = -8$ V, $f = 1$ MHz
Output Capacitance	$C_{out}$	-	1.3	-	pF	$V_{DS} = 28$ V, $V_{GS} = -8$ V, $f = 1$ MHz
Feedback Capacitance	$C_{fb}$	-	0.2	-	pF	$V_{DS} = 28$ V, $V_{GS} = -8$ V, $f = 1$ MHz

Notes:

<sup>1</sup> Measured on wafer prior to packaging.

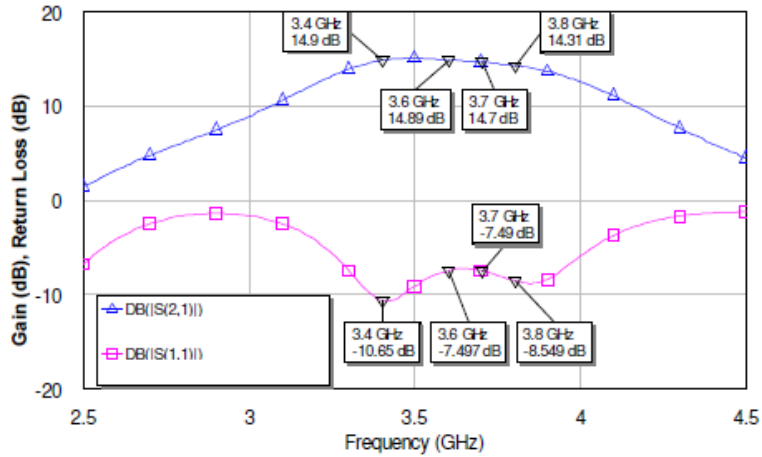
<sup>2</sup> Measured in CGH40010-AMP.

<sup>3</sup>  $P_{SAT}$  is defined as  $I_G = 0.36$  mA.

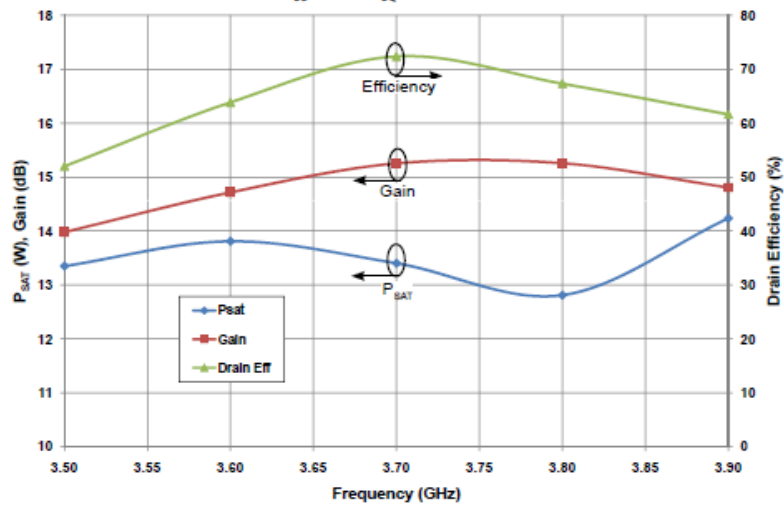
<sup>4</sup> Drain Efficiency =  $P_{OUT} / P_{DC}$

Typical Performance

Small Signal Gain and Return Loss vs Frequency of the CGH40010 in the CGH40010-AMP



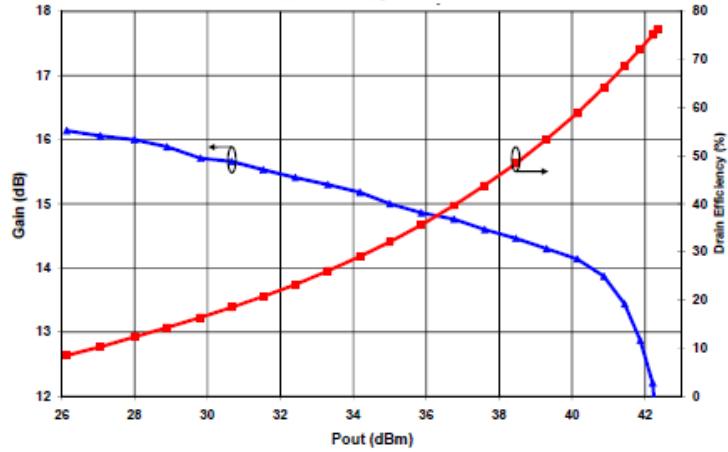
$P_{SAT}$  Gain, and Drain Efficiency vs Frequency of the CGH40010F in the CGH40010-AMP  
 $V_{DD} = 28\text{ V}$ ,  $I_{DQ} = 200\text{ mA}$



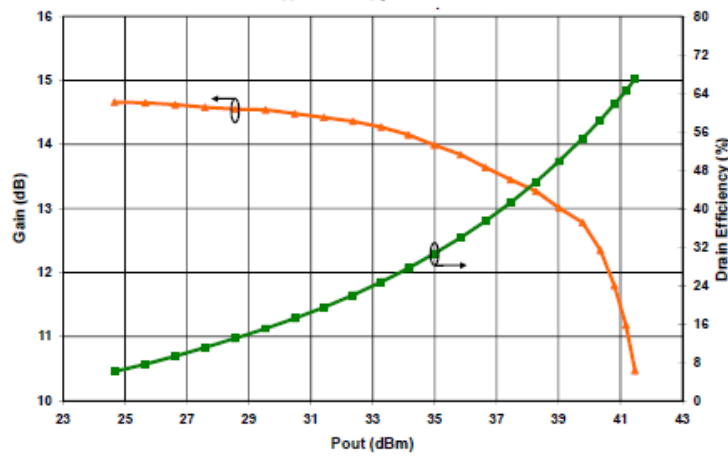


Typical Performance

Swept CW Data of CGH40010F vs. Output Power with Source and Load Impedances Optimized for Drain Efficiency at 2.0 GHz  
 $V_{DD} = 28\text{ V}$ ,  $I_{DQ} = 200\text{ mA}$

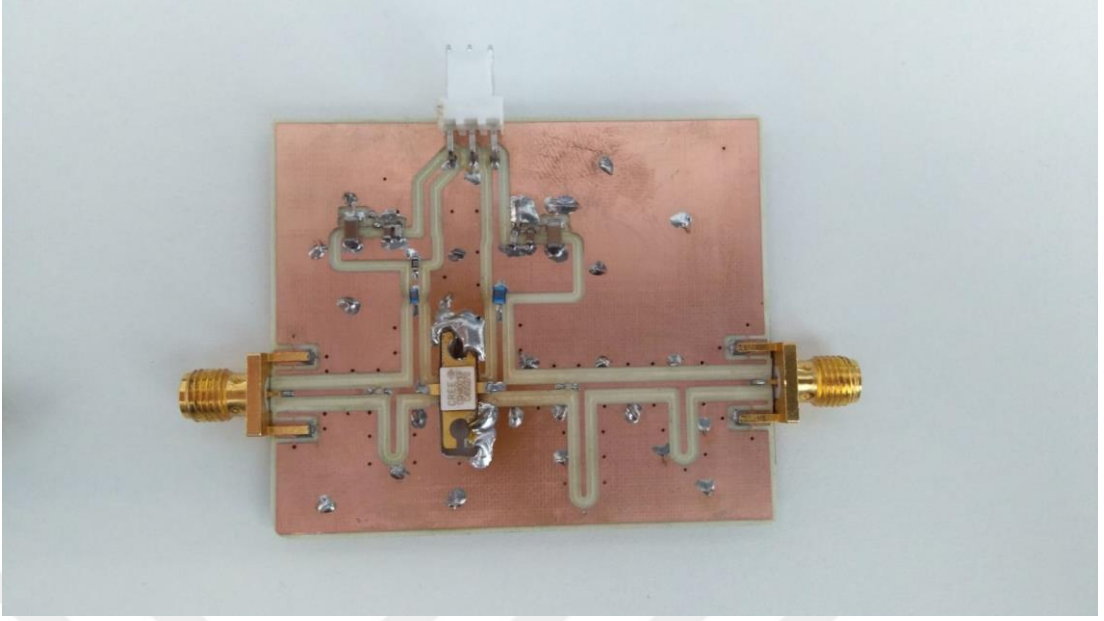


Swept CW Data of CGH40010F vs. Output Power with Source and Load Impedances Optimized for Drain Efficiency at 3.6 GHz  
 $V_{DD} = 28\text{ V}$ ,  $I_{DQ} = 200\text{ mA}$

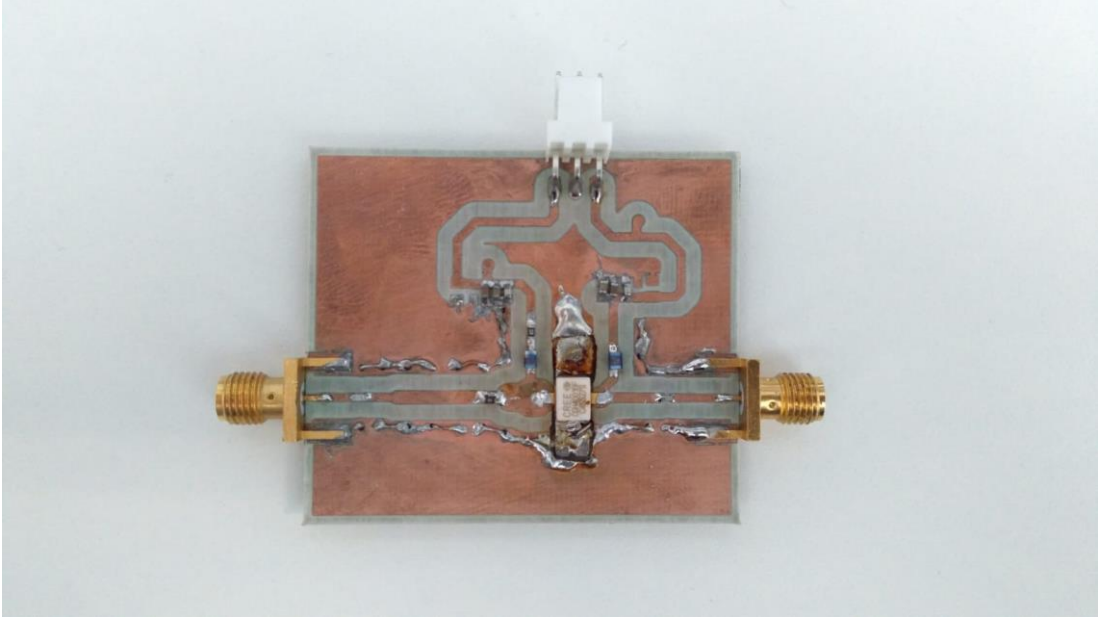


**EK AÇIKLAMALAR B.**

**TASARLANAN CLASS J GÜÇ YÜKSELTEÇ DEVRELİRİNİN  
UYGULAMASI**



Şekil EK A. 1 Tasarım B devresi



Şekil EK A. 2 Tasarım A devresi

## ÖZGEÇMİŞ

Ayşegül SAĞLAM 1992 yılında Muğla'da doğdu; ilk, orta ve lise öğrenimini aynı şehirde tamamladı. 2010 yılında Karabük Üniversitesi Mühendislik Fakültesi Elektrik ve Elektronik Mühendisliği (Ing.) Bölümü'nde öğrenime başlayıp 2015 yılında onur derecesi ile mezun oldu. Lisans mezuniyeti devamında Karabük Üniversitesinde Elektrik ve Elektronik Mühendisliği Anabilim Dalında Yüksek Lisans eğitimine devam etti. 2015-2016 yılları arasında Karabük Üniversitesi'nde Elektrik ve Elektronik Mühendisliği bölümünde Öğretim Görevlisi olarak kısmi zamanlı görev aldı. 2017 yılında PRF Ar-Ge Mühendislik San. Ve Tic. A.Ş. şirketinde çalışmaya başladı ve aynı yerde çalışmaya devam etmektedir.

### **ADRES BİLGİLERİ**

Adres : PRF Ar-Ge Müh. San ve Tic. A.Ş.  
ODTÜ Teknokent Silikon Blok ZK-9  
Çankaya / ANKARA  
Tel : (555) 729 7265  
E-posta : asaglam@prfarge.com.tr