



**T.C.
DÜZCE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

LCL FİLTRELİ ÜÇ FAZLI EVİRİCİNİN TASARIMI

İSRAFİL FİDAN

**YÜKSEK LİSANS TEZİ
ELEKTRİK ELEKTRONİK VE BİLGİSAYAR MÜH.
ANABİLİM DALI**

**DANIŞMAN
DR. ÖĞR. ÜYESİ MUSTAFA DURSUN**

DÜZCE, 2020

T.C.
DÜZCE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

LCL FİLTRELİ ÜÇ FAZLI EVİRİCİNİN TASARIMI

İsrafil FİDAN tarafından hazırlanan tez çalışması aşağıdaki jüri tarafından Düzce Üniversitesi Fen Bilimleri Enstitüsü Elektrik Elektronik ve Bilgisayar Müh. Anabilim Dalı'nda **YÜKSEK LİSANS TEZİ** olarak kabul edilmiştir.

Tez Danışmanı

Dr. Öğr. Üyesi Mustafa DURSUN

Düzce Üniversitesi

Jüri Üyeleri

Dr. Öğr. Üyesi Mustafa DURSUN

Düzce Üniversitesi

Doç. Dr. Kenan DÖŞOĞLU

Düzce Üniversitesi

Doç. Dr. Serhat DUMAN

Bandırma Onyedli Eylül Üniversitesi

Tez Savunma Tarihi: 27/07/2020

BEYAN

Bu tez çalışmasının kendi çalışmam olduğunu, tezin planlanmasından yazımına kadar bütün aşamalarda etik dışı davranışımın olmadığını, bu tezdeki bütün bilgileri akademik ve etik kurallar içinde elde ettiğimi, bu tez çalışmasıyla elde edilmeyen bütün bilgi ve yorumlara kaynak gösterdiğimi ve bu kaynakları da kaynaklar listesine aldığımı, yine bu tezin çalışılması ve yazımı sırasında patent ve telif haklarını ihlal edici bir davranışımın olmadığını beyan ederim.

27 Temmuz 2020

İsrafil Fidan



TEŐEKKÜR

Yüksek Lisans öğrenimimde ve bu tezin hazırlanmasında gösterdiği her türlü destek ve yardımdan dolayı çok değerli hocam Dr. Öğr. Üyesi Mustafa DURSUN'a en içten dileklerle teşekkür ederim.

Bu çalışma boyunca yardımlarını ve desteklerini esirgemeyen sevgili aileme ve çalışma arkadaşlarıma sonsuz teşekkürlerimi sunarım.

27 Temmuz 2020

İsrafil Fidan



İÇİNDEKİLER

Sayfa No

| | |
|--|------|
| ŞEKİL LİSTESİ..... | vii |
| ÇİZELGE LİSTESİ..... | ix |
| KISALTMALAR..... | x |
| SİMGELER..... | xi |
| ÖZET..... | xii |
| ABSTRACT..... | xiii |
| 1. GİRİŞ..... | 1 |
| 2. MATERYAL VE YÖNTEM..... | 5 |
| 2.1. EVİRİCİ YAPILARI..... | 5 |
| 2.1.1. Eviriciler ve Çalışma Prensipleri..... | 6 |
| 2.1.2. Evirici Devreleri..... | 8 |
| 2.1.3. Tek Fazlı Eviriciler..... | 8 |
| 2.1.3.1. Tek Fazlı Yarım Köprü Evirici..... | 9 |
| 2.1.3.2. Tek Fazlı Tam Köprü Evirici..... | 11 |
| 2.1.4. Üç Fazlı Tam Köprü Eviriciler..... | 12 |
| 2.2. ÜÇ FAZLI EVİRİCİLERDE FİLTRELEME..... | 14 |
| 2.2.1. Filtreleme Yöntemleri..... | 14 |
| 2.3. DARBE GENİŞLİK MODÜLASYON TEKNİKLERİ..... | 16 |
| 2.3.1. Sinüsoidal Darbe Genişlik Modülasyonu (SDGM) Tekniği..... | 16 |
| 2.3.2. Üçüncü Harmonik DGM (ÜHDGM) Tekniği..... | 17 |
| 2.3.3. Uzay Vektör Darbe Genişlik Modülasyonu (UVDGM) Tekniği..... | 18 |
| 2.4. DİJİTAL SİNYAL İŞLEYİCİ..... | 20 |
| 2.4.1. Delfino F28335 DSP..... | 21 |
| 2.4.1.1. Dijital Giriş/Çıkış Modülü..... | 21 |
| 2.4.1.2. Analog/Dijital Dönüşüm Modülü..... | 23 |
| 2.4.1.3. Sayıcı ve Zamanlayıcı..... | 25 |
| 2.4.1.4. Kesmeler..... | 25 |
| 2.4.1.5. Darbe Genişlik Modülasyonu (ePWM) Modülü..... | 26 |
| 2.4.2. Floating-Point, Integer ve Fixed-Point Kavramları..... | 29 |
| 2.4.3. IQN Kütüphanesi..... | 31 |
| 3. BENZETİM METODU..... | 35 |
| 3.1. LCL FİLTRENİN GENEL YAPISI..... | 35 |
| 3.1.1. LCL Filtre Modellemesi..... | 36 |
| 3.1.1.1. Yıldız Bağlı LCL Filtre..... | 36 |
| 3.1.1.2. Üçgen Bağlı LCL Filtre..... | 37 |
| 3.1.2. LCL Filtre Tasarım Süreci..... | 38 |
| 3.1.3. LCL Filtre Tasarım Parametrelerinin Belirlenmesi..... | 40 |
| 3.1.3.1. Baz Değerlerin Hesabı..... | 41 |
| 3.1.3.2. Filtre Kapasitör Değerinin Belirlenmesi..... | 41 |
| 3.1.3.3. İndüktör Değerinin Belirlenmesi..... | 42 |
| 3.1.3.4. Rezonans Frekansının Belirlenmesi..... | 42 |
| 3.1.3.5. Sönümlendirme Direncinin Hesaplanması..... | 42 |

| | | |
|--------|---|----|
| 3.1.4. | LCL Filtre Devre Uygulaması | 43 |
| 3.1.5. | LCL Filtrenin Transfer Fonksiyonu ve Frekans Cevabı | 44 |
| 4. | LCL FİLTRELİ 3 FAZLI EVİRİCİ SİMULİNK MODELİ | 46 |
| 4.1. | SİMULİNK MODEL SONUÇLARI..... | 47 |
| 5. | LCL FİLTRELİ DENEY DÜZENEĞİNİN KURULUMU | 55 |
| 5.1. | SEVİYE KAYDIRICI DEVRESİ..... | 56 |
| 5.2. | ÜÇ FAZLI EVİRİCİ MODÜLÜ..... | 56 |
| 5.3. | BESLEME DEVRESİ | 58 |
| 5.4. | AKIM VE GERİLİM ÖLÇÜM DEVRESİ..... | 59 |
| 6. | SİMULİNK ORTAMINDA DSP UYGULAMASI | 62 |
| 7. | UYGULAMA SONUÇLARI..... | 64 |
| 8. | SONUÇ VE ÖNERİLER | 79 |
| 9. | KAYNAKLAR..... | 81 |
| | ÖZGEÇMİŞ..... | 85 |

ŞEKİL LİSTESİ

Sayfa No

| | |
|---|----|
| Şekil 2.1. Evirici topolojilerinin sınıflandırılması. | 5 |
| Şekil 2.2. DA-AA evirici temel blok şeması. | 6 |
| Şekil 2.3. Tek fazlı yarım köprü evirici devresi. | 9 |
| Şekil 2.4. Omik yükte dalga formu. | 10 |
| Şekil 2.5. Omik yük dalga formu. | 10 |
| Şekil 2.6. Tek fazlı tam köprü evirici devresi. | 11 |
| Şekil 2.7. Üç fazlı iki seviyeli evirici genel görünümü. | 12 |
| Şekil 2.8. Üç fazlı evirici için darbe genişlik modülasyonu. | 17 |
| Şekil 2.9. Üçüncü harmonik DGM gösterimi. | 18 |
| Şekil 2.10. Gerilim beslemeli evirici lojik yapı gösterimi. | 19 |
| Şekil 2.11. Gerilim beslemeli evirici genel gösterimi. | 19 |
| Şekil 2.12. Delfino TMS320F28335 DSP ve Experiment Kit. | 21 |
| Şekil 2.13. Dijital giriş/çıkış Simulink blokları genel görünümü. | 22 |
| Şekil 2.14. Dijital giriş konfigürasyon sayfası. | 23 |
| Şekil 2.15. ADC Simulink bloğu. | 24 |
| Şekil 2.16. ADC kontrol bloğu ayar penceresi görünümü. | 25 |
| Şekil 2.17. ePWM Simulink bloğu. | 26 |
| Şekil 2.18. EPWM genel özelliklerin ayarlarının yapıldığı pencere. | 28 |
| Şekil 2.19. EPWM A kanalı ayar penceresi görünümü. | 28 |
| Şekil 2.20. EPWM ölü bant ayar penceresi görünümü. | 29 |
| Şekil 2.21. IQ sayı formatı. | 30 |
| Şekil 2.22. I1Q3 formattaki sayı. | 30 |
| Şekil 2.23. I3Q1 formattaki sayı. | 31 |
| Şekil 2.24. I8Q24 formattaki sayı. | 31 |
| Şekil 3.1. Evirici çıkışında LCL filtrenin kullanımının genel gösterimi. | 36 |
| Şekil 3.2. Faz başına LCL filtre eşitliği. | 36 |
| Şekil 3.3. Üçgen bağlı LCL filtre. | 37 |
| Şekil 3.4. LCL filtre devresi. | 43 |
| Şekil 3.5. Açık döngü Bode diyagramı. | 45 |
| Şekil 4.1. Üç fazlı eviricinin Simulink modeli. | 46 |
| Şekil 4.2. LCL filtrenin Simulink modeli. | 46 |
| Şekil 4.3. 900 Ω yük direnci ve $m_a=0,99$ altındaki gerilim sinyalinin FFT analizi. | 47 |
| Şekil 4.4. 900 Ω yük direnci ve $m_a=0,99$ altındaki üç fazlı gerilim sinyali. | 48 |
| Şekil 4.5. 900 Ω yük direnci ve $m_a=0,99$ altındaki üç fazlı akım sinyali. | 48 |
| Şekil 4.6. 900 Ω yük direnci ve $m_a=0,95$ altındaki akım sinyalinin FFT analizi. | 48 |
| Şekil 4.7. 900 Ω yük direnci ve $m_a=0,95$ altındaki üç fazlı gerilim sinyali. | 49 |
| Şekil 4.8. 900 Ω yük direnci ve $m_a=0,95$ altındaki üç fazlı akım sinyali. | 49 |
| Şekil 4.9. 1800 Ω yük direnci ve $m_a=0,99$ altındaki gerilim sinyalinin FFT analizi. | 50 |
| Şekil 4.10. 1800 Ω yük direnci ve $m_a=0,99$ altındaki üç fazlı gerilim sinyali. | 50 |
| Şekil 4.11. 1800 Ω yük direnci ve $m_a=0,99$ altındaki üç fazlı akım sinyali. | 50 |
| Şekil 4.12. 1800 Ω yük direnci ve $m_a=0,85$ altındaki akım sinyalinin FFT analizi. | 51 |
| Şekil 4.13. 1800 Ω yük direnci ve $m_a=0,85$ altındaki üç fazlı gerilim sinyali. | 51 |
| Şekil 4.14. 1800 Ω yük direnci ve $m_a=0,85$ altındaki üç fazlı akım sinyali. | 51 |
| Şekil 5.1. Üç fazlı eviricinin deney düzeneği. | 56 |
| Şekil 5.2. CD4504 seviye kaydırıcı devresi. | 56 |
| Şekil 5.3. SKM75GB12T4 kodlu IGBT modül. | 57 |

| | |
|---|----|
| Şekil 5.4. Skyper 32 pro ve anakart. | 57 |
| Şekil 5.5. Tasarlanan evirici kutusu. | 58 |
| Şekil 5.6. Güç besleme devreleri. | 58 |
| Şekil 5.7. Harici güç kaynağı. | 58 |
| Şekil 5.8. Ana kart devre şeması. | 59 |
| Şekil 5.9. Ölçüm ölçeklendirme devresi. | 60 |
| Şekil 5.10. Akım ölçüm devresi. | 60 |
| Şekil 5.11. Akım ölçüm devre ana kartı. | 61 |
| Şekil 5.12. Gerilim ölçüm devre ana kartı. | 61 |
| Şekil 6.1. Üç fazlı DGM üretimi için Simulink DSP blokları. | 62 |
| Şekil 6.2. DSP bloğunda üretilen sinyallerin yapısı. | 63 |
| Şekil 7.1. 900 Ω yük direnci ve $m_a=0,99$ gerilim sinyalinin osiloskop görüntüsü. | 65 |
| Şekil 7.2. 900 Ω yük direnci ve $m_a=0,99$ gerilim sinyalinin FFT analizi. | 65 |
| Şekil 7.3. 900 Ω yük direnci ve $m_a=0,95$ gerilim sinyalinin osiloskop görüntüsü. | 66 |
| Şekil 7.4. 900 Ω yük direnci ve $m_a=0,95$ gerilim sinyalinin FFT analizi. | 66 |
| Şekil 7.5. 900 Ω yük direnci ve $m_a=0,99$ akım sinyalinin osiloskop görüntüsü. | 68 |
| Şekil 7.6. 900 Ω yük direnci ve $m_a=0,99$ akım sinyalinin FFT analizi. | 68 |
| Şekil 7.7. 900 Ω yük direnci ve $m_a=0,95$ akım sinyalinin osiloskop görüntüsü. | 69 |
| Şekil 7.8. 900 Ω yük direnci ve $m_a=0,95$ akım sinyalinin FFT analizi. | 69 |
| Şekil 7.9. 1800 Ω yük direnci ve $m_a=0,99$ gerilim sinyalinin osiloskop görüntüsü. | 71 |
| Şekil 7.10. 1800 Ω yük direnci ve $m_a=0,99$ gerilim sinyalinin FFT analizi. | 71 |
| Şekil 7.11. 1800 Ω yük direnci ve $m_a=0,85$ gerilim sinyalinin osiloskop görüntüsü. ... | 72 |
| Şekil 7.12. 1800 Ω yük direnci ve $m_a=0,85$ gerilim sinyalinin FFT analizi. | 72 |
| Şekil 7.13. 1800 Ω yük direnci ve $m_a=0,99$ akım sinyalinin osiloskop görüntüsü. | 74 |
| Şekil 7.14. 1800 Ω yük direnci ve $m_a=0,99$ akım sinyalinin FFT analizi. | 74 |
| Şekil 7.15. 1800 Ω yük direnci ve $m_a=0,90$ akım sinyalinin osiloskop görüntüsü. | 75 |
| Şekil 7.16. 1800 Ω yük direnci ve $m_a=0,90$ akım sinyalinin FFT analizi. | 75 |

ÇİZELGE LİSTESİ

| | <u>Sayfa No</u> |
|---|------------------------|
| Çizelge 2.1. Yarım köprü eviricinin anahtarlama durumu. | 9 |
| Çizelge 2.2. Tek fazlı tam köprü eviricinin anahtarlama durumu. | 11 |
| Çizelge 2.3. Üç fazlı tam köprü eviricinin anahtarlama durumu..... | 13 |
| Çizelge 2.4. Anahtarlar için çıkış faz gerilimleri ve faz-faz gerilim ifadeleri. | 20 |
| Çizelge 2.5. IQN kütüphanesi blokları. | 32 |
| Çizelge 2.5. IQN kütüphanesi blokları. | 33 |
| Çizelge 2.5. IQN kütüphanesi blokları. | 34 |
| Çizelge 3.1. LCL Filtre tasarım parametreleri ön tanım değerleri..... | 41 |
| Çizelge 3.2. LCL Filtre kullanılan parametreler ve özellikleri..... | 44 |
| Çizelge 4.1. Simulink’de 50 Hz için akım ve gerilim sinyallerinin THD analizi..... | 52 |
| Çizelge 4.2. Simulink’de 25 Hz için akım ve gerilim sinyallerinin THD analizi..... | 53 |
| Çizelge 7.1. 50 Hz Frekansta çıkış geriliminin THD analizi..... | 67 |
| Çizelge 7.2. 50 Hz Frekansta çıkış akımının THD analizi. | 70 |
| Çizelge 7.3. 25 Hz Frekansta çıkış geriliminin THD analizi..... | 73 |
| Çizelge 7.4. 25 Hz Frekansta çıkış akımının THD analizi. | 76 |

KISALTMALAR

| | |
|--------|---|
| AA | Alternatif Akım |
| ADC | Analog Dijital Dönüştürücü |
| ALU | Aritmetik Hesaplama Ünitesi |
| BJT | Çift Kutuplu Eklemlı Transistör |
| C | Kapasitans |
| CPU | Merkezi İşlemci Birimi |
| DA | Doğru Akım |
| DAC | Dijital Analog Dönüştürücü |
| dB | Desibel |
| DGM | Darbe Genişlik Modülasyonu |
| DSP | Dijital Sinyal İşleyici |
| EN | Avrupa Standartları |
| ePWM | Kesme Darbe Genişlik Modülasyonu |
| FFT | Hızlı Fourier Dönüşümü |
| GPIO | Genel Amaçlı Giriş/Çıkış |
| GTO | Kapıda Kesmeli Tristör |
| IEEE | Elektrik ve Elektronik Mühendisleri Enstitüsü |
| IGBT | İzole Edilmiş Kapılı İki Kutuplu Transistör |
| IQN | Tamsayılı Bölüm Matematiği |
| IVT | Kesme Vektör Tablosu |
| L | Endüktans |
| MOSFET | Metal Oksit Yarı İletken Alan Etkili Transistör |
| MSPS | Saniye Başına Örnekleme Büyüklüğü |
| PIE | Kesme Genişletme Arayüzü |
| PLL | Faz Kitleme Döngüsü |
| PU | Per Unit |
| RMS | Effektif Değer |
| SCI | Seri İletişim Arayüzü |
| SDGM | Sinüsoidal Darbe Genişlik Modülasyonu |
| SPI | Seri Çevresel Arayüzü |
| THD | Toplam Harmonik Bozulma |
| TS | Türk Standartları |
| UART | Evrensel Asenkron Alıcı Verici |
| UPS | Kesintisiz Güç Kaynakları |
| UVDGM | Uzay Vektör Darbe Genişlik Modülasyonu |
| ÜHDGM | Üçüncü Harmonik Darbe Genişlik Modülasyonu |

SİMGELER

| | |
|----------|---------------------------|
| A | Akım |
| F | Farad |
| H | Henry |
| Hz | Frekans |
| m_a | Modülasyon İndeksi |
| P | Güç (elektrik akımı için) |
| ω | rad/sn |
| W | Watt |
| V | Volt |
| Ω | Ohm |



ÖZET

LCL FİLTRELİ ÜÇ FAZLI EVİRİCİNİN TASARIMI

İsrafil FİDAN

Düzce Üniversitesi

Fen Bilimleri Enstitüsü, Elektrik Elektronik ve Bilgisayar Müh. Anabilim Dalı

Yüksek Lisans Tezi

Danışman: Dr. Öğr. Üyesi Mustafa DURSUN

Temmuz 2020, 84 sayfa

Enerji ihtiyacının artması ile güneş panelleri, rüzgâr türbinleri gibi yenilenebilir enerji kaynaklarına talep artmaktadır. Yenilenebilir enerji kaynaklarından elde edilen enerjiler dönüşüme ve düzenlemeye ihtiyaç duymaktadır. Yarıiletken elemanların anahtarlanmaları ile dönüşümü gerçekleştirilen enerji temiz bir enerji olmayacağından çeşitli filtreleme yöntemleri kullanılarak temiz bir enerji haline getirilmeye çalışılmalıdır. Eviriciler girişte verilen Doğru Akım (DA) kaynak enerjisini çıkışta Alternatif Akım (AA) kaynak enerjisine dönüştürmektedir. Evirici sistemleri, akım kaynaklı ve gerilim kaynaklı gibi gruplara ayrılmaktadır. Çalışmamızda gerilim kaynaklı evirici tercih edilmiştir. Evirici modellerinde kullanılan yarıiletken elemanların anahtarlama işlemleri için sinüsoidal darbe genişlik modülasyonu (SDGM) ve uzay vektör darbe genişlik modülasyonu (UVDGM) gibi farklı darbe genişlik modülasyonu teknikleri bulunmaktadır. Benzetim çalışması yapıldıktan sonra tasarımı gerçekleştirilen deney düzeneğimizde, SDGM tekniği Delfino TMS320F28335 DSP ile üretilerek yapılmıştır. Üç fazlı evirici düzeneğinin çıkışında üretilen sinüsoidal akım ve gerilim sinyalleri temiz bir AA forma sahip olmadığından dolayı gerilim düşümleri, verimsiz motor çalışmaları gibi sorunlara sebep olmaktadır. Bu sorunları ortadan kaldırmak ve AA kaynak enerjisinin kalitesi ile verimini artırmak amacıyla aktif ve pasif filtre gibi filtreler kullanılmaktadır. Evirici çıkışında oluşacak harmoniklerin bastırılması ve sınırlamaların aşılmasını engellemek amacıyla eviricilerin çıkışında L, LC, LCL, LLCL gibi pasif filtre düzenekleri kullanılmaktadır. Bu çalışmanın temelinde yer alan filtreleme yöntemlerinden olan LCL filtreleme yöntemi, üç fazlı evirici topolojisi için hedeflenmiştir. Böylece eviricinin sebep olduğu harmonikler azaltılarak, IEEE 519 standartında belirlenen harmonik bozulma değerlerinin altında üç fazlı akım ve gerilim üretilmektedir.

Anahtar sözcükler: DGM, LCL filtre, Üç fazlı evirici, Toplam harmonik bozulma

ABSTRACT

DESIGN OF LCL FILTERED FOR THREE-PHASE INVERTER

İsrafil FİDAN

Düzce University

Institute of Science and Technology, Department of Electrical Electronics and
Computer Eng.

Master's Thesis

Supervisor: Asst. Prof. Dr. Mustafa DURSUN

July 2020, 84 pages

The demand for renewable energy sources such as solar panels and wind turbines is increasing as energy use increases. Energy obtained from renewable energy sources needs convert and regulate to more proper form. By the use of semiconductor elements, harmonic-containing electrical quantities are obtained by using various filtering methods to obtain clean AC signals. The inverters convert the supplied DC source energy into the AC source energy at the output. Inverter systems are divided into two groups as current source and voltage source. In our study, voltage sourced inverter is preferred because it is widely used. Different pulse width modulation methods such as sinusoidal pulse width modulation (SPWM) and space vector pulse width modulation (SVPWM) are available for the switching operations of the semiconductor elements used. After the simulation study was completed, it was produced and implemented by Delfino TMS320F28335 DSP using SPWM technique. As the output current and voltage signals of the three-phase inverter do not have a clean AC structure, they cause problems such as voltage drops, inefficient motor operation. To eliminate these problems, filters such as active and passive filters are used to improve the quality and efficiency of the AA source energy. Passive filter devices such as L, LC, LCL, LLCL are used at the output of the inverters to suppress the harmonics that will occur at the inverter output and to stay between the specified limits. In this study, LCL filtration method which is one of the filtering methods is aimed for three phase inverter topology. Thus, the harmonics caused by the inverters will be reduced and the three-phase current and voltage will be produced below the harmonic distortion values specified in the IEEE 519 standard.

Keywords: PWM, LCL filter, Three-phase inverter, Total harmonic distortion

1. GİRİŞ

Günümüzde teknolojik gelişmeler ve nüfus artışının yanı sıra çevre kirliliği gibi faktörlerle birlikte elektrik enerjisinin ihtiyacı artmakta ve kaliteli enerji kavramını ortaya çıkarmaktadır. Bu nedenle, yaşanabilir bir dünya amacıyla temiz enerji yöntemleri geliştirilmiş ve bu temiz enerji yöntemlerine doğru bir yönelim başlamıştır. Yenilenebilir enerji yöntemlerinden olan güneş ve rüzgar kaynaklı elektrik enerjisi üretim tesisleri, oluşan bu problemlerin çözümü açısından bir yöntem olmuştur [1]. Bu yöntemler sonucunda üretilen elektrik enerjisinin akım ve gerilim formlarının sinyal şekli temel frekanslı sinüsoidal bir değişim barındırmalıdır. Sistemlerin bu değişimlere sahip olması için sinüsoidal kaynaklı lineer yüklerle sahip olması gerekmektedir. Lakin güç sistemlerine sürekli eklenen ve sayıları her geçen gün artan güç elektroniği sistemleri, ark fırınları ve non-lineer yükler gibi sistemler nedeniyle, akım ve gerilim gibi büyüklüklerin sinüs formalarında bozulmalar meydana getirmektedir [2]. Harmoniklerin oluşturduğu problemlerin tesislerde oluşacağı olumsuz etkilerinin ortadan kaldırılması mümkündür. Bu çerçevede sistemlerde oluşan harmonik bozulmaların giderilmesi amacıyla aktif veya pasif filtreleme yöntemleri geliştirilmektedir.

Gerilim kaynaklı eviriciler, DA kaynak enerjisini AA çıkış enerjine dönüştürmek için kullanılır. Eviricinin temel olarak görevi, girişine uygulanan DA geriliminin çıkışta genlik ve frekansı istenilen değerde düzenlenebilecek bir sinüsoidal sinyal formu kazanmasını sağlamaktır. Eviricinin çıkışında elde edilecek olan sinyalin, frekans değeri sabit olabileceği gibi değişken de olabilir. Girişe uygulanan DA gerilimi değiştirilmek ve eviricinin gerilim kazancı sabit tutulmak koşuluyla, çıkışta değişken bir AA gerilimi elde edilebilir [3]. Temel olarak eviricinin gerilim kazancı, çıkışta elde edilen AA geriliminin girişe uygulanan DA gerilimine oranı olarak ifade edilebilir.

Evirici devresinin oluşturulması için kullanılacak temel yöntem, bir modülasyon tekniği sayesinde kontrol edilebilen köprü tipi evirici yapısıdır. Birçok evirici uygulamasında eviricinin boyutsal olarak küçük olması ve hafif olması istenmektedir. Köprü tipi eviricilerde girişteki DA geriliminin düşük olması, eviricinin maliyeti ve boyutunun

artması gibi olumsuz durumlara neden olabilmektedir. Evirici devreleri, kullanılacağı güç uygulamaları ve istenilen çıkış gerilimi değerleri nedeniyle tek fazlı veya üç fazlı yapıya sahip olarak tasarlanabilmektedir. Genel olarak tek fazlı eviriciler düşük güçlerdeki uygulamalar için yeterli görülürken, üç fazlı eviriciler orta ve yüksek güçlerdeki uygulamalar için tercih edilmektedir.

Eviricilerin çıkışında, alternatif akım bileşenine sahip olan bir akım ve gerilim sinyali istenir. Ancak evirici yapılarının çıkışlarında elde edilecek olan akım ve gerilim sinyallerinin yapısı sinüsoidal olmayabilir. Küçük veya orta güçlü evirici uygulamalarının çıkışında elde edilen sinyal kare dalga olsa da kabul edilebilirken, büyük güçlere sahip evirici uygulamalarında sinüsoidal bir çıkış olması istenmektedir. Bu nedenle eviricilerin çıkış sinyallerinin sinüsoidal bir forma sahip olması için kullanılacak en önemli yöntemler, darbe genişlik modülasyonu (DGM) teknikleridir. Darbe genişlik modülasyonu tekniğinin temel olarak amacı, üretilen kare dalgalarda darbe oluşturmak ve bu darbelerin genişliği değiştirilerek çıkıştaki sinyalin temel frekans ve genliğini ayarlamaktır [4].

Enerji dönüşümünde kullanılan farklı tiplerde evirici topolojileri bulunmaktadır. Bu topoloji yapıları; gerilim kaynaklı evirici, akım kaynaklı evirici ve empedans kaynaklı evirici olmak üzere 3'e ayrılmaktadır. Üç fazlı gerilim kaynaklı evirici topolojilerinde altı adet anahtarlama elemanı bulunmaktadır. Bu altı adet anahtarlama elemanlarının her biri IGBT/MOSFET ve bunlara ters paralel bağlı diyotlardan oluşmaktadır. Böylelikle çift yönlü bir akım akışı ile tek yönlü gerilim tutma özelliği kazanılmaktadır. Gerilim kaynaklı evirici topolojileri sıklıkla kullanılmakla birlikte, bu yöntemde teorik ve kavramsal yönlerden bazı sorunlar bulunmaktadır [5].

Gerilim kaynaklı eviricilerin çıkışında üretilen sinüsoidal gerilim değeri, girişe uygulanan gerilim değerinden düşük olmalıdır. Bu nedenle gerilim kaynaklı evirici topolojileri DA kaynak enerjisini AA kaynak enerjisine dönüştürürken düşürücü tipte davranmaktadır. Yüksek güçlü giriş geriliminin gerekli olduğu uygulamalarda, girişe uygulanacak olan DA gerilim değeri yeterli büyüklükte değilse, girişe DA-DA yükseltici tipte dönüştürücü eklenerek, evirici çıkışında istenilen büyüklükte AA gerilimine ulaşılabilir. Sisteme eklenecek bu tip dönüştürücüler kullanılan ekipman sayısını arttırmanın yanı sıra sistem maliyetini ve elde edilecek verimi azaltır [6].

Doğrusal olmayan yükler, kaynaklar, yarıiletken malzeme içeren evirici ve doğrultucu

gibi güç elektroniği ekipmanları harmoniklerin temel kaynağı olarak gösterilebilir. Bu çalışmanın ana konusu ve harmoniklerin sebebi olan eviriciler, endüstride rüzgar türbinlerinden kesintisiz güç kaynaklarına kadar birçok alanda kullanılmaktadır [7]. Harmoniklerin bastırılması için kullanılan aktif/pasif filtre çözümleri bulunmakla birlikte pasif L, LC, LCL, LLCL filtrelerinin kullanımı oldukça yaygındır [8], [9]. LCL filtreler diğer filtre topolojilerine nazaran maliyet tasarrufu ile birlikte daha yüksek bir harmonik bastırma ve daha küçük bileşen boyutları sağlamaktadır [10].

Harmonikler belirli ölçülerde şebekeyi ve sistemde bulunan yükleri olumsuz etkilenmekte hatta ciddi zararlar verebilmektedirler. Sistemlerde bulunan ekipmanların zarar görmesini engellemek ve daha kaliteli bir enerji akışı yapabilmek için harmonikler belirli bir seviyenin altında tutulmalıdır. Harmonik sınırlamalarını belirlemek için bazı ülkeler standartlar oluşturmuş ve bunu bir yaptırım olarak paydaşlara sunmuşlardır. Harmonik sınırlandırmalarının belirlenmesi amacıyla 1992 yılında IEEE tarafından, IEEE 519-1992 ve 1995 yılında IEC 1000-3-2 standartları oluşturulmuştur [11], [12]. Bu standartlarda, şebeke gücünün bir fonksiyonu olarak akım ve gerilim harmonik bileşenlerinin, temel bileşene oranları tanımlanmıştır. Farklı gerilimler için harmoniklerin sınırlanmış değerleri, toplam harmonik bozulma olarak verilmiştir. Ülkemizde TS EN 50160 standardına göre üretilen gerilim sinyalinde toplam harmonik sınırlama değerinin %5 'in altında olması beklenmektedir [13].

Literatürde L filtrenin basitçe tasarlanabilmesine rağmen alternatif filtre yapılarıyla kıyaslandığında daha hacimli, ağır ve maliyetli olduğu belirtilmektedir [8]. Ayrıca -20 dB/decade azaltma eğimine sahip olan L filtrede daha yüksek anahtarlama frekansına ihtiyaç duyulduğundan kayıplar artmaktadır [10], [14]-[15]. Belirtilen sorunlardan dolayı L filtrenin yerine LC, LCL gibi filtre kullanımı önerilmektedir. Özellikle şebeke bağlantısız eviricilerde tercih edilen LC filtre ikinci dereceden bir transfer fonksiyonuna ve -40 dB/decade azaltma eğimine sahiptir. Bu özelliğiyle L filtreden daha iyi harmonik bastırmasına rağmen uygun ölçekli bir kapasitörün sisteme eklenmesiyle birlikte maliyetin de bir miktar arttığı gözlenmektedir [16], [17]. Günümüzde L filtrenin hantallığı, LC filtrenin şebeke bağımsız uygulamalar için uygun olması sebebiyle LCL filtre kullanımı oldukça yaygındır. Yüksek harmonik bastırma özelliği sayesinde toplam harmonik bozulma değerleri IEEE-519 ve IEEE-1547 standartlarını karşılamaktadır. Bununla birlikte tasarımları zor, geri beslemeli kontrolörlerin kullanım gerekliliği, sönümlenme direncine ihtiyaç duyulması sebebiyle bir takım sıkıntıları bünyesinde

barındırmaktadır [18], [19].

Bu tez çalışmasında gerilim kaynaklı üç fazlı evirici için LCL filtre tasarımı üzerinde çalışılmıştır. Bu tasarım süresince öncelikle eviricinin çıkışında üretilecek sinüsoidal sinyaller için DGM metodları incelenmektedir. Ardından yarıiletken elemanların anahtarlanmaları gerçekleştirilerek girişten alınan DA formundaki gerilim sinyalinin çıkışta AA sinyal formatına dönüşümü sağlanmaktadır. AA formuna dönüşen sinyallerdeki harmonikler bastırılıp temiz bir enerji elde edilebilmek için bu tez çalışmasının ana konusu olan LCL filtre tasarımı gerçekleştirilmektedir. Tasarım sürecinde öncelikle LCL filtrenin denklemleri, transfer fonksiyonu ve frekans cevabının analizi gibi konular ele alınmaktadır. Analizleri tamamlanarak hesaplanan LCL filtrenin tasarım aşamaları ilgili bölümde detaylı olarak incelenmektedir. Matlab/Simulink ortamında tasarlanan filtrenin performansı incelendikten sonra oluşturulan deney düzeneği ile elde edilen veriler sunulmuş ve karşılaştırılması verilmiştir. Yapılan çalışmalar neticesinde tasarlanan filtrenin toplam harmonik bozulma değerinin genel olarak %5'in altında kaldığı gözlemlenmiştir.

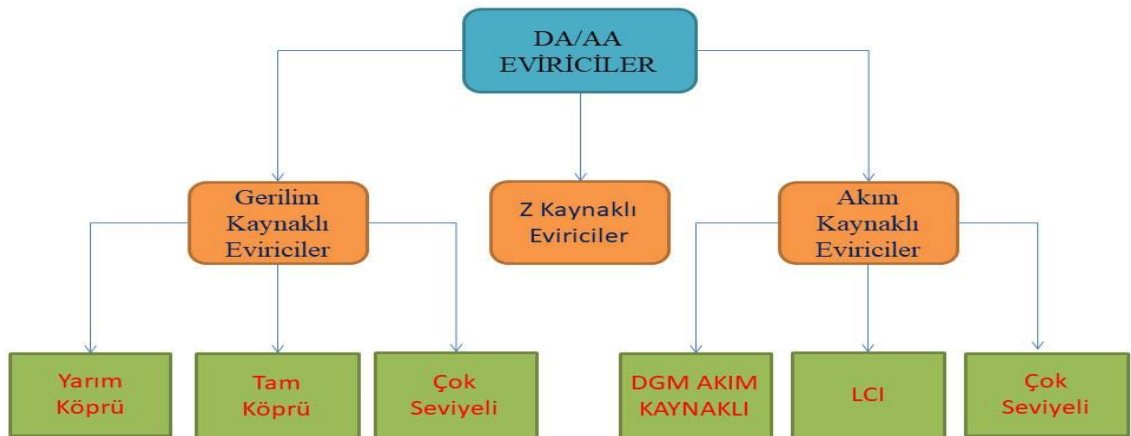


2. MATERYAL VE YÖNTEM

Bu bölümde ilk olarak farklı evirici topolojileri ve bu evirici topolojilerinin çalışma prensipleri incelenmektedir. Bu incelemeler çerçevesinde tek fazlı yarım köprü ve tam köprü ile üç fazlı tam köprü evirici yapıları incelenmektedir. Evirici çıkışlarında elde edilen sinüsoidal akım ve gerilim sinyalleri temiz bir sinyal olmadığından dolayı filtrelemeye ihtiyaç duyulmaktadır. Çalışmamızın ikinci bölümünde L, LC, LCL ve LLCL gibi filtreleme yöntemleri incelenmektedir. Ayrıca evirici topolojilerinde kullanılacak olan anahtarlama ekipmanları ve anahtarlanmaları için darbe genişlik modülasyon teknikleri kullanımından bahsedilmektedir. Bu modülasyon teknikleri içerisinde SDGM, UVDGM ve ÜHDGM gibi teknikler bulunmaktadır. Çalışmamızda yaygın ve kolaylıkla uygulanması açısından SDGM yöntemi kullanılarak anahtarlama işlemleri yapılmaktadır. Bu bölümün son kısmında ise SDGM üretiminde kullanılan TI Delfino TMS320F28335 DSP hakkında bilgiler verilmektedir.

2.1. EVİRİCİ YAPILARI

DA-AA dönüştürücüleri olarak adlandırılan eviriciler temel olarak üç sınıfa ayrılmaktadır. Bu 3 temel gruptaki eviriciler gerilim kaynaklı, akım kaynaklı ve empedans (Z) kaynaklı olarak sınıflandırılabilir. Şekil 2.1. Evirici topolojilerinin sınıflandırılması'de bu 3 grup altındaki eviricilerin temel topolojileri görülmektedir.



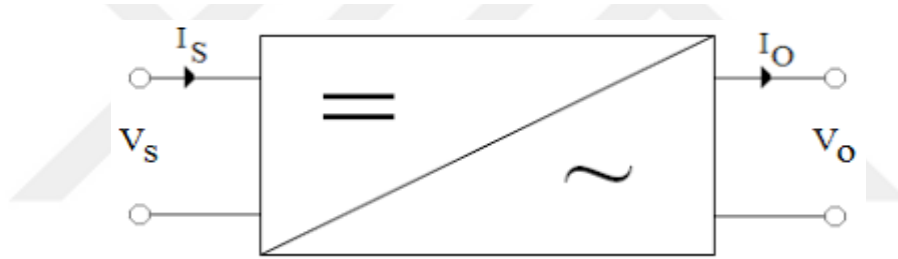
Şekil 2.1. Evirici topolojilerinin sınıflandırılması.

Bu bölümde Şekil 2.1’de bulunan ana başlıklar ve alt başlıkları görülen evirici topolojileri içerisinde gerilim kaynaklı eviricilerin incelenmesi ele alınmaktadır. Gerilim kaynaklı eviriciler temel olarak alçaltıcı tip evirici olarak tanımlanan dönüştürücü yapılarından geliştirilmiş olup, genel olarak çıkışta elde edilen gerilimler giriş gerilimine eşit veya daha düşük olmaktadır [20].

Tasarımı gerçekleştirilen evirici yüksek giriş gerilimi ile yüksek güçlerde kullanıma uygun bir topolojiye sahip olmalıdır. Ayrıca bu sistemlerde kullanılacak evirici topolojisinin yüksek giriş gerilimlerinde avantajlı olması beklenmektedir.

2.1.1. Eviriciler ve Çalışma Prensipleri

Evirici sistemleri genel olarak yarıiletken anahtarlama elemanları, endüktans(L), kapasitans(C) ve rezistans gibi reaktif bileşenler içerir [21]. Şekil 2.2’ de eviricinin temel blok şeması gösterilmektedir. Burada V_s DA giriş gerilimi, V_o AA çıkış gerilimi, I_s DA giriş akımı, I_o AA çıkış akımını ifade etmektedir.



Şekil 2.2. DA-AA evirici temel blok şeması.

Evirici sistemleri DA giriş gerilimini, tek faz veya üç fazlı istenilen genlik ve frekanstaki sinüsoidal forma sahip çıkış sinyaline dönüştürür. Sabit frekansta sabit bir çıkış gerilimi elde edilirken değişken frekanslarda değişken çıkış gerilimi elde edilir. Sabit evirici kazancında, girişteki DA gerilim değiştirilerek, değişken bir sinüsoidal yapıya sahip çıkış gerilimi üretilir. Eğer, sabit bir giriş gerilimi varsa ve bu DA gerilimi kontrol edilemiyor ise elde edilmesi düşünülen sinüsoidal sinyalin değişken bir yapıya sahip olması için eviricilerde genellikle modülasyon teknikleri uygulanır ve bu sayede evirici kazancı değiştirilir [22].

Eviriciler güneş paneli, yakıt hücreleri ve akü gibi DA kaynaklarından aldıkları gerilimi, sinüsoidal dalga şekline dönüştürerek AA gerilim formu kazandırır. Bu AA gerilimi kesintisiz güç kaynakları(UPS), regülatör, AA motor sürücüler, endüksiyonlu ısıtma, AA güç kaynakları ve anahtarlama güç kaynakları gibi endüstride birçok uygulamada

kullanılmaktadır.

Yarıiletken teknolojisinin geliştirilmesiyle üretilen BJT, IGBT, MOSFET gibi anahtarlama elemanları evirici yapılarının temelini oluşturmaktadır. Bu elemanların karakteristik özellikleri iletim ve kesim sürelerine bağlıdır. Eviricilerin temel yapısı da incelendiğinde girişte kullanılan DA gerilimin iki yarım periyotta çalıştığı görülmektedir. İlk periyotta pozitif, ikinci periyotta ise negatif yönde yüke gerilim uygulanmaktadır [23].

Anahtarlama elemanlara uygulanabilen farklı anahtarlama teknikleri bulunmaktadır. Bu kontrol yöntemleri darbe genişlik modülasyonu (DGM) olarak adlandırılmaktadır. Modülasyon yöntemlerinde anahtarlama sinyalleri, sinüs sinyalinin alternatif bir taşıyıcı gerilim sinyali (çoğunlukla üçgen bir sinyal) ile karşılaştırılmasıyla elde edilir [23].

Eviricilerde kare dalga anahtarlama, sinüsoidal çıkış geriliminde sadece frekansı etkiler ve bu anahtarlama yönteminde, harmonik oranı yükselir. Bu yöntemle DA giriş gerilimi değiştirilerek, çıkışta üretilen AA geriliminin genliğinin kontrolü mümkün olmaktadır. Eviricilerde darbe genişlik modülasyonu (DGM) kontrolü, genliğin değiştirilmesine olanak sağlar. Sinüs DGM yönteminde frekans ve genlik kontrol edildiği gibi çıkışta oluşacak dalgalanmayı filtrelemek diğer anahtarlama yöntemlerine göre daha kolaydır [21].

Günümüzde yarıiletken teknolojisindeki gelişmelerin artması ile birlikte, kullanılan güç elektroniği anahtarlama elemanlarının anahtarlama frekanslarının yükseldiği gözlenmektedir. Yüksek hızlardaki anahtarlama sayesinde sinüsoidal çıkış sinyali harmoniklerinin azaltılabileceği görülmektedir [24].

Evirici yapıları incelendiğinde, yüksek anahtarlama frekanslarına ihtiyaç duyulan sistemlerde anahtarlama frekansları yüksek olduğu için IGBT ve MOSFET gibi yarıiletken eleman kullanılmaktadır. Yüksek güçlü uygulamalarda ise GTO ve Tristör gibi elemanlar kullanılmaktadır. Lakin bu durumda yarıiletken elemanın yarı periyottaki darbe sayılarının sınırlı kaldığı görülmektedir. Ayrıca tristörlerin evirici yapılarında kullanılmamasının bir diğer nedeni ise tristörlerin sürüldükten sonra kesime giderken belirli bir süreye ihtiyaç duymasındır. MOSFET kullanılan uygulamalar incelendiğinde çıkışta üretilen akım ve gerilim sinyallerinin çıkış değerlerinin sınırlı olduğu görülmektedir. Lakin yüksek anahtarlama frekansları sayesinde yüksek frekanslı ve

küçük güçlü uygulamalar da kullanılabilir. BJT'ler ise anahtarlama frekanslarına bakıldığında MOSFET'lere göre yavaş kalırken, tristörlere oranla daha hızlı olmaktadır. İletim durumuna geçerken büyük baz akımlarına ihtiyaç duyarken, kesim durumuna geçmek için akımın kesilmesi yeterli olmaktadır. Anahtarlama elemanlarının cevap süreleri, çıkışta elde edilen gerilim sinyalinin frekansının ve genliğinin ayarlanması açısından önemli olduğundan çok kısa süreli olmalıdır [4].

2.1.2. Evirici Devreleri

Eviriciler besleme kaynağı açısından iki gruba ayrılmaktadır. Sabit giriş gerilimi gerekiyorsa gerilim beslemeli evirici, sabit giriş akımı gerekiyorsa akım beslemeli evirici olarak gruplandırılır. Gerilim kaynaklı eviriciler direnç ve endüktif yüklere güç sağlamaktadır. Ayrıca sabit moment ile çalışan AA motor uygulamaları gibi alanlar için de kullanılır. Akım kaynaklı eviriciler ise büyük kapasitif yüklü uygulamalar için daha uygundur. Gerilim kaynaklı eviriciler yükün harmonik akımlarına karşı yüksek empedans gösterdiği uygulamalarda, akım kaynaklı eviriciler ise yükün harmonik akımlara karşı düşük empedans gösterdiği uygulamalarda kullanılmaktadır. Endüstriyel uygulamalarda daha çok gerilim kaynaklı eviriciler kullanılmaktadır [25], [21].

Gerilim kaynaklı bir eviricinin kaynağına endüktans bağlayarak, akım kaynağına dönüştürülebilir. Geri beslemeli bir çevirim sayesinde gerilim kaynağında yapılan değişikliklerle istenilen akım değeri elde edilebilir. Gerilim kaynaklı bir evirici akım kontrolü modunda çalıştırılabileceği gibi akım kaynaklı bir evirici de gerilim kontrolü modunda çalıştırılabilir. Tek fazlı gerilim kaynaklı evirici ile akım kaynaklı eviriciler yarım köprü ve tam köprü gibi bağlantıya sahip olabilir. Tek fazlı eviriciler birbiri arasında bağlanarak üç fazlı veya çok fazlı evirici yapısına sahip sistemler elde edilebilir [3], [23].

Tek fazlı eviriciler genel olarak düşük güçlü uygulamalar ile birlikte kesintisiz güç kaynağı (UPS) uygulamalarında kullanılmaktadır. Üç fazlı eviriciler ise orta veya yüksek güç gerektiren uygulamalara yönelik çözümler sunmaktadır. Tek fazlı veya üç fazlı evirici sistemleri çıkış geriliminin faz, genlik ve frekans değerlerinin kontrol edilmesine olanak sağlayan çeşitli çözümler sunmaktadır [26].

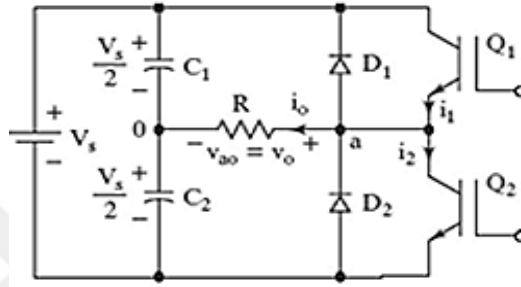
2.1.3. Tek Fazlı Eviriciler

Tek fazlı eviriciler devre yapısına göre 3 farklı sınıfa ayrılmaktadır. Bu evirici yapıları

yarım köprü evirici, tam köprü evirici ve push-pull evirici olarak adlandırılmaktadır.

2.1.3.1. Tek Fazlı Yarım Köprü Evirici

Şekil 2.3’de tek fazlı yarım köprü eviricinin devre yapısı görülmektedir. Bu yapıya göre sabit DA gerilime sahip iki kapasitans, evirici devresinin nötr noktasına bağlanmalıdır. C1 ve C2 kapasitanslarının, eviricinin çalışması sırasında oluşacak harmoniklerin bastırması amacıyla yüksek değerlere sahip olması gerekmektedir. Bu evirici yapısı incelendiğinde Q1 ve Q2 anahtarlarından aynı anda sadece 1 tanesinin ilettime geçmesi gerekmektedir.



Şekil 2.3. Tek fazlı yarım köprü evirici devresi.

Çıkışta görülecek yük gerilimi V_0 , Q1 anahtarı ilettime girdiği süre $T_0/2$ boyunca çıkışta $V_i/2$, Q2 anahtarının ilettime olduğu süre $T_0/2$ boyunca çıkışta $-V_i/2$ değeri görülür. Çizelge 2.1’de yarıiletken elemanların anahtarlama durumları ve çıkış yükü gerilim durumları görülmektedir.

Çizelge 2.1. Yarım köprü eviricinin anahtarlama durumu.

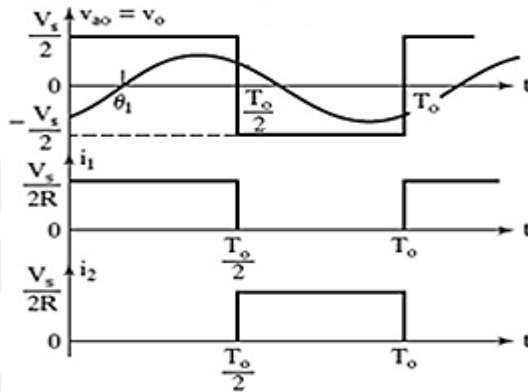
| Anahtar Durumu | Çıkış Gerilimi (V_0) | İletim Elemanları |
|---|--------------------------|------------------------------|
| Q ₁ iletimde ve Q ₂ kesimde | $\frac{V_i}{2}$ | $i_o > 0$ ise Q ₁ |
| | | $i_o < 0$ ise D ₁ |
| Q ₂ iletimde ve Q ₁ kesimde | $-\frac{V_i}{2}$ | $i_o > 0$ ise D ₂ |
| | | $i_o < 0$ ise Q ₂ |

$0 < t < T_0/2$ zaman aralığında elde edilen $V_i/2$ çıkış gerilimi ile $T_0/2 < t < T_0$ aralığında elde edilen $-V_i/2$ çıkış gerilimlerinin birleşimi AA bir sinyal olarak adlandırılır. Omik yükte evirici çıkış geriliminin (V_0) ve akımının (i_o) efektif değerleri aşağıdaki eşitlikler yardımıyla bulunmaktadır [27].

$$V_o = \left(\frac{2}{T_o} \int_0^{\frac{T_o}{2}} \frac{V_s^2}{4} dt \right)^{\frac{1}{2}} = \frac{V_s}{2} \quad (2.1)$$

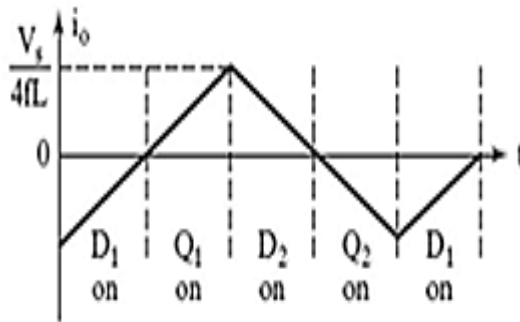
$$i_o = \frac{V_s}{2R} \quad (2.2)$$

Şekil 2.4'de tek fazlı yarım köprü eviricinin omik yük altında çıkışta elde edilen dalga formu görülmektedir



Şekil 2.4. Omik yükte dalga formu.

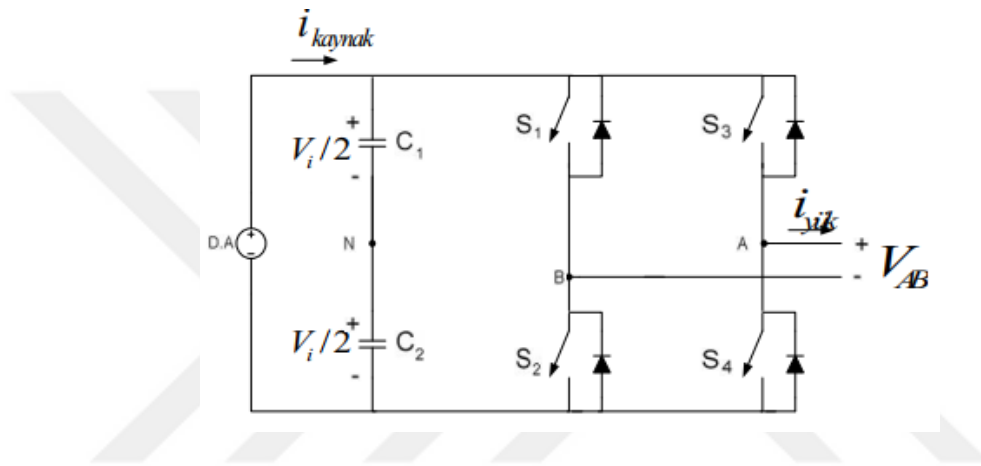
Şekil 2.5.'de yarım köprü eviricinin endüktif yük altında çıkış akımı ve anahtarlama elemanlarının iletme girdikleri aralıklar görülmektedir. Saf bir endüktif yük altında anahtarlama elemanları $T_o/2$ zaman aralığında iletim durumuna geçtiğine dikkat edilmelidir. Yük empedansının açısı incelendiğinde, anahtarlama elemanlarının iletme girdiği periyodun 90° ile 180° arasında değişim gösterdiği görülmektedir [22].



Şekil 2.5. Omik yük dalga formu.

2.1.3.2. Tek Fazlı Tam Köprü Evirici

Şekil 2.6 tek fazlı tam köprü evirici devresinin modeli görülmektedir. Tek fazlı tam köprü eviriciler tek fazlı yarım köprü eviricilerle benzer bir yapıya sahiptir. Lakin tek fazlı tam köprü eviriciler iki bacaklı bir yapıya sahiptir. Tam köprü eviricilerin anahtarlama durumları yarım köprü eviricilerin anahtarlama durumları ile aynı yapıdadır. Bu nedenle gerilim kaynağının kısa devre durumuna geçmemesi için aynı bacakta bulunan anahtarlama elemanlarının aynı anda iletim durumuna geçmemesi gerekmektedir. Çizelge 2.2’de tek fazlı tam köprü eviricinin anahtarlama durumlarına göre çıkış geriliminin aldığı değerler verilmektedir [28].



Şekil 2.6. Tek fazlı tam köprü evirici devresi.

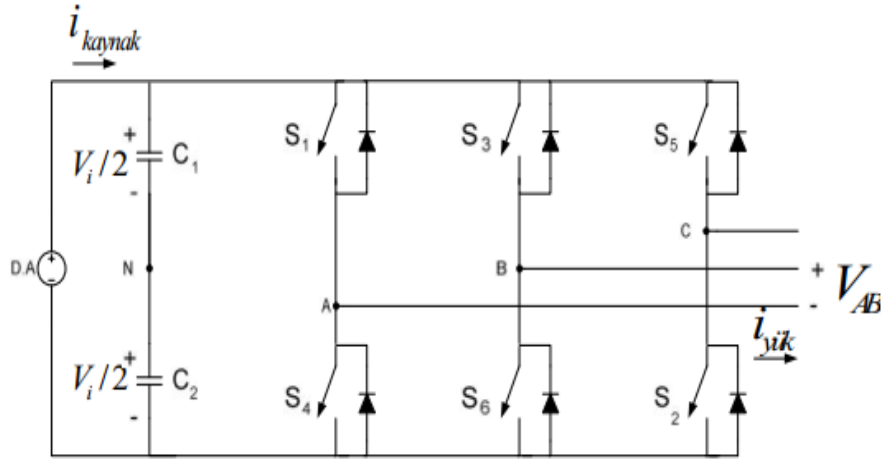
Çizelge 2.2. Tek fazlı tam köprü eviricinin anahtarlama durumu.

| Anahtar Durumu | A Kolundaki Gerilim | B Kolundaki Gerilim | Çıkış Gerilimi (V_{AB}) |
|---|---------------------|---------------------|-----------------------------|
| S_1 ve S_4 iletimde S_2 ve S_3 kesimde | $+V_i/2$ | $-V_i/2$ | $+V_i$ |
| S_2 ve S_3 iletimde S_1 ve S_4 kesimde | $-V_i/2$ | $+V_i/2$ | $-V_i$ |
| S_1 ve S_3 iletimde S_2 ve S_4 kesimde | $+V_i/2$ | $+V_i/2$ | 0 |
| S_1 ve S_3 iletimde S_2 ve S_4 kesimde | $-V_i/2$ | $-V_i/2$ | 0 |

2.1.4. Üç Fazlı Tam Köprü Eviriciler

Kesintisiz güç kaynakları, motor sürücüleri gibi bazı uygulamalarda üç fazlı yükleri beslemek amacıyla üç fazlı evirici devrelerine gereksinim duyulmaktadır. Gerilim kaynaklı üç fazlı evirici topolojilerinde genel olarak üç fazlı tam köprü evirici modeli tercih edilmektedir. Bu evirici yapısı, tek fazlı üç adet yarım köprü eviricinin birleştirilmesi ile elde edilmektedir.

Gerilim kaynaklı üç fazlı iki seviyeli eviricinin genel görünümü Şekil 2.7’de görülmektedir. Ayrıca bu evirici topolojisine ait anahtarlama durumu Çizelge 2.3’de gösterilmektedir. Bu çizelgeye göre 8 adet anahtarlama durumu mevcuttur. 8 anahtarlama durumundan iki tanesi (durum 7 ve 0) çıkışta sıfır hat gerilimi üretir. Diğer durumlarda ise sıfır olmayan çıkış gerilimleri üretilir. Bu sayede çıkış gerilimi $+V_i$, 0 ve $-V_i$ arasında değişim gösterir [28].



Şekil 2.7. Üç fazlı iki seviyeli evirici genel görünümü.

Çizelge 2.3. Üç fazlı tam köprü eviricinin anahtarlama durumu.

| Anahtarlama Durumu | Durum | A Kolundaki Gerilim | B Kolundaki Gerilim | C Kolundaki Gerilim | Çıkış Gerilimi (V_{AB}) |
|---|-------|---------------------|---------------------|---------------------|-----------------------------|
| S_1, S_2, S_6 iletimde S_3, S_4, S_5 kesimde | 1 | $+V_i/2$ | $-V_i/2$ | $-V_i/2$ | $+V_i$ |
| S_1, S_2, S_3 iletimde S_4, S_5, S_6 kesimde | 2 | $+V_i/2$ | $+V_i/2$ | $-V_i/2$ | 0 |
| S_2, S_3, S_4 iletimde S_1, S_5, S_6 kesimde | 3 | $-V_i/2$ | $+V_i/2$ | $-V_i/2$ | $-V_i$ |
| S_3, S_4, S_5 iletimde S_1, S_2, S_6 kesimde | 4 | $-V_i/2$ | $+V_i/2$ | $+V_i/2$ | $-V_i$ |
| S_4, S_5, S_6 iletimde S_1, S_2, S_3 kesimde | 5 | $-V_i/2$ | $-V_i/2$ | $+V_i/2$ | 0 |
| S_1, S_5, S_6 iletimde S_2, S_3, S_4 kesimde | 6 | $+V_i/2$ | $-V_i/2$ | $+V_i/2$ | $+V_i$ |
| S_1, S_3, S_5 iletimde S_4, S_6, S_2 kesimde | 7 | $+V_i/2$ | $+V_i/2$ | $+V_i/2$ | 0 |
| S_4, S_6, S_2 iletimde S_1, S_3, S_5 kesimde | 0 | $-V_i/2$ | $-V_i/2$ | $-V_i/2$ | 0 |

2.2. ÜÇ FAZLI EVİRİCİLERDE FİLTRELEME

Evirici topolojilerinin amacı girişte verilen DA sinyalini çıkışta AA sinyaline dönüştürmektir. Uygulama alanlarına göre dönüştürülecek olan AA gerilim sinyalinin frekans ve genliği, sabit veya değişken olabilir. Bu çalışmada kullanılan gerilim kaynaklı evirici modelinin çıkışında, değişken çıkış gerilimi elde edebilmek için girişteki DA besleme kaynağının gerilim hassasiyeti olmalıdır. Beslemede kullanılacak kaynak gerilimi DA, bir güç kaynağı tarafından elde edilebileceği gibi elektrik makinası tarafından üretilen bir AA sinyal doğrultulup, filtrelenerek de elde edilebilir. Gerilim kaynaklı eviricilerde, çıkışlarında üretilen sinüsoidal sinyal ile şebeke arasında oluşacak harmonikleri azaltmak ve iyi bir geri besleme kontrolü sağlamak için filtre kullanılması gerekmektedir. Şebekeye seri bir indüktör bağlayarak da filtreleme sağlanabilir lakin böyle bir durumda filtrenin performansı yeterli verimlilikte olmaz ve yüksek gerilim düşümlerine neden olabilir. Ayrıca bu yapı karşımıza oldukça büyük ve hantal bir yapı olarak çıkmaktadır [22]. Kapasitif ve endüktif elamanlara sahip olan sistemlerde yüksek değerlere sahip filtreler, kontrollü sistemlerde kararsızlığa neden olabilir. Oluşacak bu kararsızlığı giderebilmek ve sistemin kararlılığını arttırmak için rezonansı söndürmek amacıyla ek söndürme devreleri kullanılabilir [8]. Bu nedenle söndürme devrelerinin tasarımı gerçekleştirilirken harmoniklerin söndürülmesi, dayanıklılık durumları ve kayıplar filtre topolojilerinin incelenmesi ve deneysel uygulamaların yapılması açısından önemlidir [10].

Evirici uygulamalarında, çıkışta üretilen alternatif sinyallerin şebekeye aktarılan temel frekans akım ve gerilimlerinde oluşan toplam harmonik bozulma değerinin IEC 61727, IEEE 1547-2003 ve IEEE 929-2000 uluslararası standartlara göre % 5'in altında olması gerekir [12]. Bu standartlara göre şebekeye aktarılabilecek olan akım ve gerilim sinyallerinin harmoniklerinin bastırılması için mutlaka filtre kullanılmalıdır [29].

2.2.1. Filtreleme Yöntemleri

Evirici çıkışlarında harmonikleri bastırmak için kullanılan filtreleme yöntemlerini L, LC, LCL ve LLCL olmak üzere dört başlıkta incelemek mümkündür [30], [31].

Evirici çıkışında üretilen sinyallerde oluşan harmonikleri bastırmak için kullanılacak olan filtreleme yöntemlerinin birbirlerine göre farklı avantajları ve dezavantajları bulunmaktadır. Endüktif (L) filtrenin transfer fonksiyonunun çıkarılması ve bu transfer fonksiyonunun tasarımının gerçekleştirilmesi diğer filtreleme yöntemlerine göre daha

kolaydır. L filtrenin endüktans değerinin düşük değerlerde seçilmesi durumunda eviricinin anahtarlama frekansının yüksek olması gerekir. Bu durum, uygulama düzeneklerinin maliyetinin artmasına, oluşturulacak yapının hantal ve büyük bir yapı olmasına neden olmaktadır. Ayrıca L filtre ile uluslararası standart değerlere sahip olmak oldukça zordur [31], [32]. Uygulama düzeneklerinde oluşturulacak filtrelerin boyutunun düşürülerek, maliyetin azaltılabilmesi için LC ve LCL gibi filtreleme yöntemleri gerçekleştirilebilir. Bu filtreleme yöntemleri sayesinde L filtreye göre daha düşük değerlere sahip toplam harmonik bozulma değerleri elde edilebilir. İkinci dereceden filtreleme sistemlerinden olan LC filtre genel olarak güç kaynakları ile şebekeden bağımsız sistemlerde kullanılmaktadır. Şebeke bağlantılı LC filtreli sistemlerde problemler oluşabilir. LC filtre uygulamalarında kondansatör, bobine paralel olarak bağlandığında, yüksek frekans değerlerinde düşük empedans elde edilse de yüksek frekanstaki harmonikler filtreden geçer. Bu durum sonucunda çıkışta ani yüksek akımlar oluşur. Şebeke endüktansı, LC filtreye seri olarak bağlı olduğundan dolayı sisteme LC filtre bağlanmış bile olsa sistemde LCL filtre durumu oluşur. Bu nedenle LC filtre şebekeye bağlı oldukça, filtrenin analizinin ve tasarımının gerçekleştirilmesi bir hayli zor olmaktadır [33], [34]. Filtreleme metodları içerisinde en yaygın kullanım alanına sahip filtreleme yöntemi LCL filtredir. LCL filtre yöntemi, üçüncü dereceden bir filtreleme yöntemi olmanın yanı sıra boyut ve maliyet olarak diğer filtreleme yöntemlerine göre daha düşüktür. Lakin LCL filtrenin parametrelerinin elde edilmesi ve transfer fonksiyonlarının çıkarılması daha karmaşıktır. Örnek olarak bir L filtre sadece çıkış akımında oluşan dalgalanmaların miktarını düzenleme açısından önemli iken, LCL filtre akımda oluşan dalgalanma oranı, rezonans frekansı gibi parametreler üzerinde etki eder. Ayrıca kararlı bir sistem yapısına sahip olabilmek için filtre parametrelerinin dikkatli seçilmesi gerekir [18], [35]. LLCL filtre metodu ise boyut ve maliyeti en düşük sistemdir. Ayrıca harmoniklerin bastırılması konusunda daha verimli bir filtreleme yöntemidir. Lakin LLCL filtreleme yönteminde sistemin kararlı bir halde kalması oldukça zordur [36], [37]. Üç fazlı evirici sisteminin kararlı durumda kalabilmesi, maliyet ve boyut gibi önemli faktörler incelendiğinde tasarımı gerçekleştirilecek en uygun filtreleme yönteminin LCL filtre olduğu görülmektedir.

2.3. DARBE GENİŞLİK MODÜLASYON TEKNİKLERİ

Yarıiletken teknolojisi sistemlerinden olan eviricilerin girişine uygulanan DA gerilimi, eviricinin temelini oluşturan anahtarlama ekipmanına uygulanacak olan anahtarlama sinyaline göre çıkışta AA gerilim formuna dönüşmektedir. Bu metot sayesinde üretilmiş olan alternatif gerilim, rüzgâr enerjisi sistemleri, fotovoltaik sistemler, elektrik makineleri ve güç kontrolü sağlanacak sistemler gibi birçok alanda kullanılmaktadır. Bu sistemlerin oluşturulmasında başlıca gerekli olan anahtarlama sinyallerinin oluşturulması için birçok yöntem bulunmaktadır. Bu yöntemlerin arasında SDGM, UVDGM ve ÜHDGM gibi birçok yöntem bulunmaktadır. Bu yöntemlerin birbirlerine göre avantajlı ve dezavantajlı durumları mevcuttur. Bu yöntemlerin başlıca amacı, modülasyon tekniği sayesinde maksimum temel bileşenler ile minimum bozunumlara sahip bir çıkış elde etmektir [38].

2.3.1. Sinüsoidal Darbe Genişlik Modülasyonu (SDGM) Tekniği

Şekil 2.8’de SDGM yöntemi ile anahtarlama sinyallerinin üretim aşaması görülmektedir. Sinüsoidal darbe genişlik modülasyonu (SDGM) yöntemi taşıyıcı tabanlı bir yöntem olup, yüksek frekansa sahip bir taşıyıcı üçgen sinyal ile daha düşük frekanslı sinüsoidal bir sinyalin karşılaştırılması sonucu elde edilmektedir. Taşıyıcı işaret ve sinüs işaretlerinin karşılaştırılması ile anahtarlama elemanlarının durumlarını değiştirecek DGM işaretleri elde edilir. Yapılan karşılaştırma sonucunda Şekil 2.8’de görülen s_1, s_3, s_5 sinyalleri üretilirken, bu sinyaller ile IGBT anahtarlar sürülerek iletim ve kesim duruma girmeleri sağlanır. s_2, s_4, s_6 anahtarları ise sırasıyla s_5, s_1, s_3 tümleyeni olacak şekilde anahtarlanır. Eşitlik 2.3-2.4’de verilen V_a ve V_b gerilimleri V_S gerilimi ve anahtarlamanın bir fonksiyonu olarak sırasıyla s_1, s_3 ’e göre değişmektedir. [38]. Bu tez çalışmasında DGM metodu olarak SDGM yöntemi kullanılmıştır.

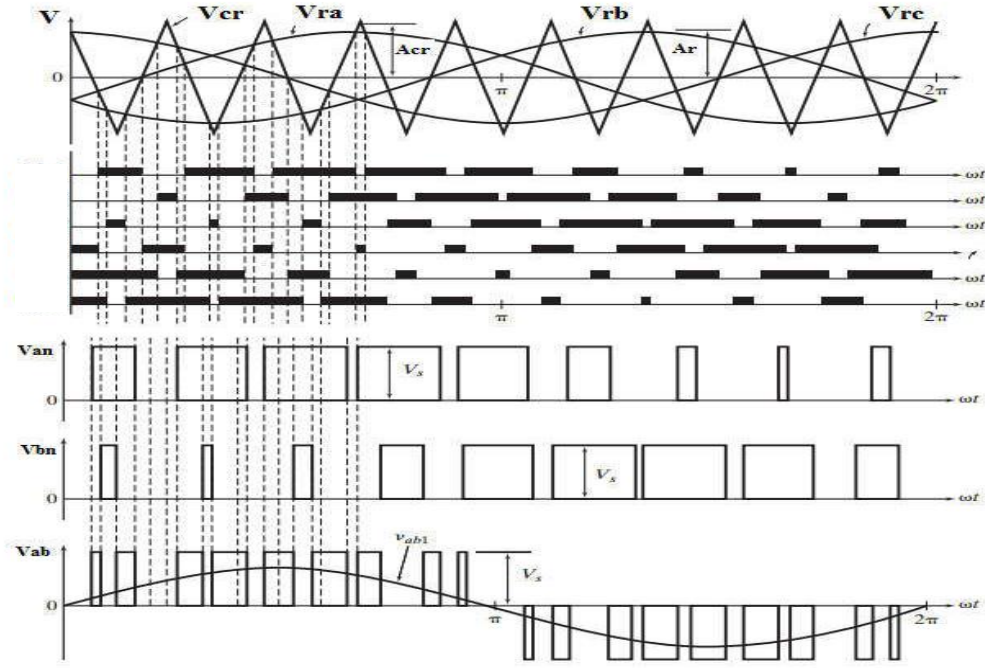
$$V_a = V_S \cdot s_1 \quad (2.3)$$

$$V_b = V_S \cdot s_3 \quad (2.4)$$

Fazlar arası hat gerilimi ise:

$$V_{ab} = V_S \cdot (s_1 - s_3) \quad (2.5)$$

olarak ifade edilir.



Şekil 2.8. Üç fazlı evirici için darbe genişlik modülasyonu.

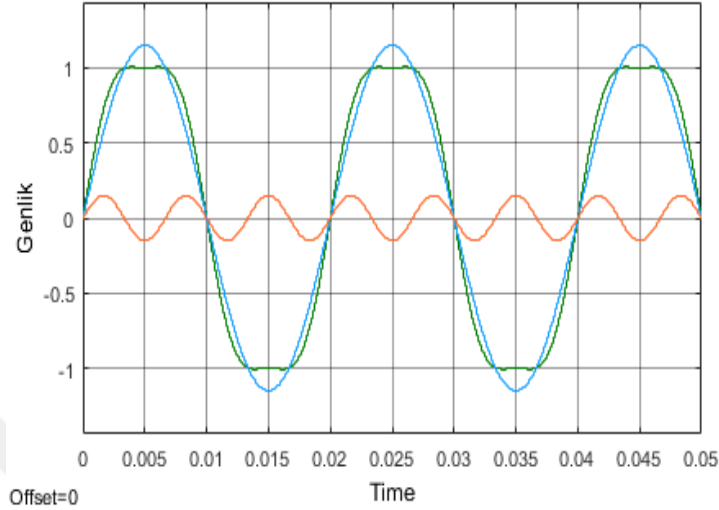
Aynı kolda birbirinin tümleyeni olacak şekilde bağlanan anahtarlar, aynı anda iletme girmeyecek şekilde tasarlanmalıdır. Normalize edilen üçgen dalga formundaki sinyalin frekansı, üçün katları olacak şekilde seçilmelidir. Bu sayede faz gerilimlerinde çift harmonikler oluşmaz ve birbirleriyle faz farkı dışında aynı olan sinyaller elde edilir. Lineer bölgede yani modülasyon indeksi $M_a < 1$ iken, ana hat gerilimi maksimum kaynak geriliminin $V_s/2$ olmasından dolayı Şekil 2.8’de görüleceği üzere V_{ab1} gerilimi Eşitlik 2.6’daki gibi bulunabilir.

$$V_{ab1} = M\sqrt{3} \frac{V_s}{2} \quad (2.6)$$

2.3.2. Üçüncü Harmonik DGM (ÜHDGM) Tekniği

SDGM tekniği, uygulanma ve anlaşılma açısından kolay bir DGM tekniği olmasının yanı sıra, girişteki DA kaynak gerilimini çıkışta AA kaynak gerilimine dönüştürürken yeterli verimle aktarım yapamadığından dezavantaja sahip olmaktadır. Bu dezavantajlı durumdan dolayı eviricinin çıkışında oluşacak performansı arttırmak için ÜHDGM yöntemi geliştirilmiştir. ÜHDGM yöntemi, temelde referans sinyaline üçüncü harmonik sinyali eklenerek çıkış tarafındaki alternatif gerilimde kayıp olmadan kalitenin artması sağlanabilir. Üçüncü ve birinci harmonik bileşenlerinde oluşan sinyaller dikkatli incelendiğinde ana harmoniklerden daha küçük genliğe sahip olduğu gözlemlenir.

Evirici çıkışında ise elde edilen birinci harmoniğin genliği, üçüncü referans harmoniğine eşit olmaktadır [23]. Şekil 2.9’da ÜHDGM yöntemini göstermektedir. Dikkat edilecek olursa üçüncü harmonik çıkışta görülmemektedir.



Şekil 2.9. Üçüncü harmonik DGM gösterimi.

$t = \pi/3$ ve $t = 2\pi/3$ referans sinyalinin maksimum olduğu iki noktadır. Birinci ve üçüncü harmoniğin eşitlikleri:

$$V_1 = V_{1\max} \sin t \quad (2.7)$$

$$V_3 = V_{3\max} \sin 3t \quad (2.8)$$

$t = \pi/3$ olduğunda, ilk harmoniğin çıkış gerilimi $V_{dc}/2$ olur. Bu durumda:

$$\frac{V_{dc}}{2} = V_{1\max} \sin (\pi/3) \quad (2.9)$$

sonuç olarak ilk harmoniğin genliği Eşitlik 2.10’da gösterilmektedir.

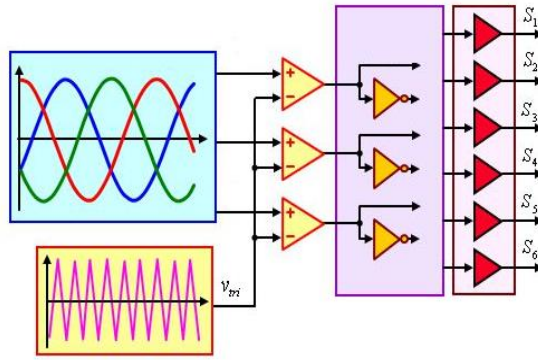
$$V_{1\max} = \frac{V_{dc}}{1,73} \quad (2.10)$$

2.3.3. Uzay Vektör Darbe Genişlik Modülasyonu (UVDGM) Tekniği

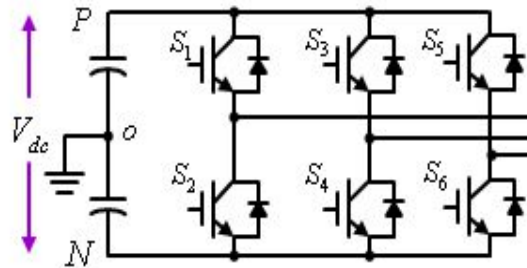
Günümüzde sabit DA gerilim kaynaklarından, değişken üç fazlı AA gerilimi üretmek için eviriciler kullanılmaktadır. Bilindiği üzere AA gerilimi faz farkı, genlik ve frekans büyüklükleri üzerinden tanımlanmaktadır. Darbe Genlik Modülasyonu (DGM), yeterince küçük periyot boyunca, değişken darbeler üreterek ortalama çıkış gerilimini

kontrol etme stratejisi olarak ifade edilebilir. Yeterince küçük periyot kavramı, anahtarlama sinyalinin çıkış gerilimi sinyaline kıyasla oldukça küçük olmasıdır. Böylece çıkış gerilimi istenen gerilim seviyesine eşitlenebilir. Literatürde farklı DGM teknikleri tanımlanmakla birlikte önemli tekniklerden biri sinüs darbe genişlik modülasyonudur (SDGM). Bu teknikte taşıyıcı sinyali olarak adlandırılan yüksek frekanslı üçgen dalga, referans çıkış gerilim sinyali ile bir karşılaştırıcı aracılığıyla karşılaştırılır, eğer taşıyıcı sinyal referans gerilimi sinyal değerinden küçükse pozitif değerli görev süreci (duty cycle) olan değişken darbe üretilir. Bu darbe oluşunca pozitif değerde iki anahtara sahip bir bacaklı eviricinin üst anahtarı kapatılır, alt anahtarı ise terslenerek açılır. Aksi şekilde taşıyıcı sinyal, referans geriliminden büyükse eviricinin üst anahtarı açılır, alt anahtarı kapatılır [39]. Kıyaslama lojji Şekil 2.10'de gösterilmiştir.

Klasik gerilim kaynaklı eviricinin yapısı Şekil 2.11'de gösterilmiştir. Bu devreye göre eviricinin çıkış gerilimleri V_a , V_b , V_c olarak ifade edilmiştir. Bu evirici devresinde, S_1 'den S_6 'ya kadar 6 adet anahtar bulunmakta ve bu anahtarları kontrol edecek sinyaller S_1 , S_2 , S_3 , S_4 , S_5 , S_6 olarak ifade edilmektedir. Anahtarlama sırasında üst anahtar kapalı duruma getirilirse, alt anahtar aynı anda açık duruma getirilmelidir.



Şekil 2.10. Gerilim beslemeli evirici lojik yapı gösterimi.



Şekil 2.11. Gerilim beslemeli evirici genel gösterimi.

Anahtarlama durum deęişkenleri $S_1 = a$, $S_3 = b$, $S_5 = c$ olarak ifade edilecek olursa, hat-hat çıkış gerilimleri vektörü $[V_{ab}, V_{bc}, V_{ca}]^T$ ve faz çıkış gerilimleri $[V_a, V_b, V_c]^T$ arasındaki ilişki eşitlik 2.11 ve 2.12’de verilmiştir.

$$\begin{bmatrix} V_{ab} \\ V_{bc} \\ V_{ca} \end{bmatrix} = V_{dc} \begin{bmatrix} 1 & -1 & 0 \\ 0 & 1 & -1 \\ -1 & 0 & 1 \end{bmatrix} \begin{bmatrix} a \\ b \\ c \end{bmatrix} \quad (2.11)$$

$$\begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} = \frac{V_{dc}}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} a \\ b \\ c \end{bmatrix} \quad (2.12)$$

Çizelge 2.4’de S_1, S_3, S_5 üst anahtarlarının iletim veya kesimde olma durumlarına göre 8 farklı durum oluşmaktadır. Bu 8 farklı durum için V_{dc} gerilimine baęlı olarak faz gerilimleri ve faz-faz gerilim durumları verilmiştir. UVDGM metodu, SDGM metodunda olduęu gibi 3 üst anahtara baęlı olarak 8 farklı anahtarlama durumu için anahtarlama sıralamasını belirlemenin başka bir yoludur. Bu metotla, SDGM metoduna kıyasla, çıkış akım ve gerilimlerinde daha az toplam harmonik bozulma deęerleri elde edilebileceęi gibi evirici girişindeki besleme gerilimi daha verimli olarak kullanılabilir.

Çizelge 2.4. Anahtarlar için çıkış faz gerilimleri ve faz-faz gerilim ifadeleri.

| a | b | c | V_a | V_b | V_c | V_{ab} | V_{bc} | V_{ca} |
|----------|----------|----------|----------------------|----------------------|----------------------|-----------------------|-----------------------|-----------------------|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 2/3 | -1/3 | -1/3 | 1 | 0 | 1 |
| 1 | 1 | 0 | 1/3 | 1/3 | -2/3 | 0 | 1 | -1 |
| 0 | 1 | 0 | -1/3 | 2/3 | -1/3 | -1 | 1 | 0 |
| 0 | 1 | 1 | -2/3 | 1/3 | 1/3 | -1 | 0 | 1 |
| 0 | 0 | 1 | -1/3 | -1/3 | 2/3 | 0 | -1 | 0 |
| 1 | 0 | 1 | 1/3 | -2/3 | 1/3 | 1 | -1 | 0 |
| 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |

2.4. DİJİTAL SİNYAL İŞLEYİCİ

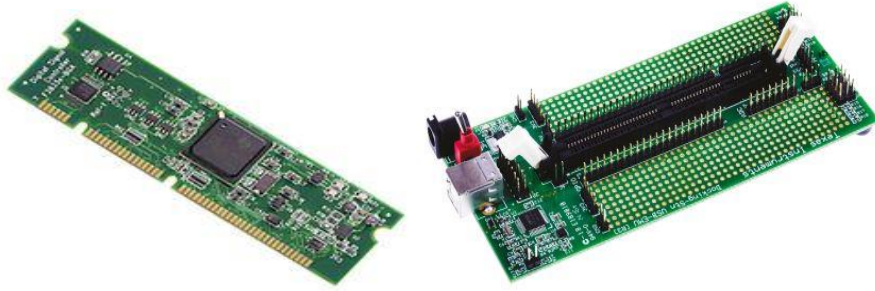
Günümüzde dijital sinyal işlemcilerin kullanıldığı birçok alan bulunmaktadır. Çok yüksek CPU hızlarına ulaşabilen işlemciler otomotiv, güvenlik sistemleri, haberleşme sistemleri, motor kontrolleri vb. birçok alanda sıklıkla kullanılmaktadır. Güç elektronięinin yüksek anahtarlama frekanslarına ihtiyaç duyduęu durumlarda, bu işlemciler ile denetleme ve kontrol edilme süreçleri hem daha hızlı hem de daha kolay

bir hale getirilmektedir [40]. Özellikle Analog Devices [41], Microchip [42], Texas Instruments [43], NXP [44] gibi firmalar DSP üretiminde öncü durumda bulunmaktadır.

2.4.1. Delfino F28335 DSP

Bu tez çalışmasında, Texas Instruments firmasına ait olan kayan noktalı (floating point) Delfino F28335 dijital sinyal işlemci (DSP) kullanılmıştır. Bu işlemci, 150 MHz hızında ve 32 bit merkezi işlemci birimine (CPU) sahiptir. Ayrıca 12 bitlik 16 A/D dönüşüm (ADC) kanalına, 18 adet genişletilmiş PWM kanalı, 88 adet genel amaçlı I/O portuna sahiptir. Ayrıca 3 adet 32-bit zamanlayıcı, 3 kanal SCI/UART portu, 2 kanal CAN-Bus haberleşme portu, 1 kanal I2C modülü, 1 SPI modülü gibi özelliklere de sahiptir [43], [45].

Bu çalışmada, Matlab/Simulink ortamında bulunan gömülü kodlayıcı (Embedded Coder Toolbox) araç kutusunu kullanılarak DSP'ye uygun kodları üretecek olan Texas Instruments firmasının C2000 destek paketi kullanılmıştır. Böylelikle Matlab/Simulink'e ve bu pakete özgü bloklar sayesinde birçok farklı algoritmanın oluşturulması mümkün olmaktadır. Şekil 2.12'de Delfino TMS320F28335 DSP ve Experiment kitin üstten görünümünü göstermektedir.

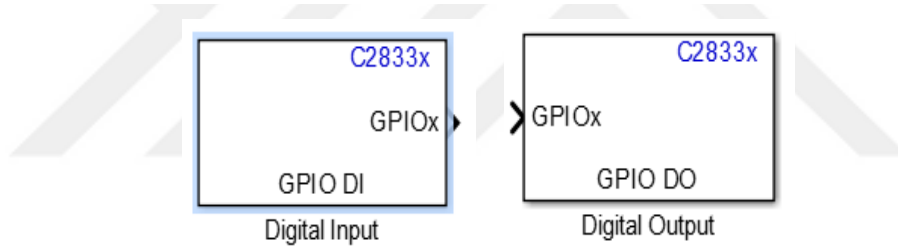


Şekil 2.12. Delfino TMS320F28335 DSP ve Experiment Kit.

2.4.1.1. Dijital Giriş/Çıkış Modülü

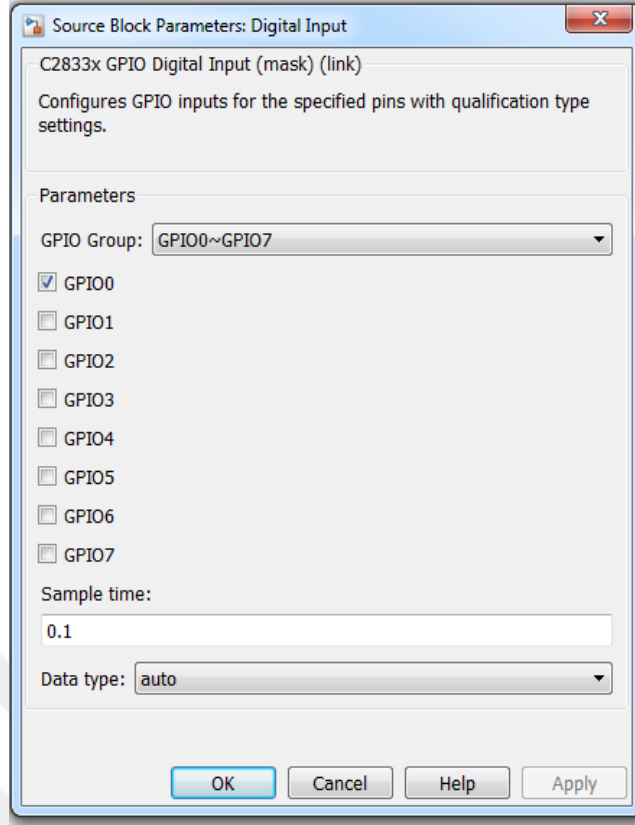
C2000 serisi dijital sinyal işlemcilerinde genel amaçlı giriş/çıkış(GPIO) olarak adlandırılan giriş/çıkış biriminden 87 (GPIO0 - GPIO87) adet bulunmaktadır. Bu giriş/çıkış birimlerinin genel amaçlı olarak adlandırılmasının en önemli nedeni aynı pin üzerindeki çeşitli özelliklerin seçilerek kullanılabilmesidir. Örnek olarak bir pin analog veya dijital giriş/çıkış olarak ayarlanabilmektedir. Bunu sağlamak için multiplexing (GPxMUXn) yazmaçları kullanılmaktadır. Bir dijital pinin giriş veya çıkış pini olarak ayarlanması için öncelikle yazmaçlardan ayarlanarak belirlenmesi

gereklidir. Bunu sağlamak için yön belirleme yazmacı (GPxDIR) kullanılır. Bunlara ek olarak ayrıca girişteki gürültüleri engellemek için GPxQSELn, GPACTRL ve GPBCTRL yazmaçları ayarlanmalıdır. Giriş/çıkış pinlerinin nasıl kullanılacağı ile ilgili yazmaçlarda ayarlama yapıldıktan sonra pinlerin enerjilendirilmesi ile ilgili yazmaçlar kontrol edilmelidir. Bunun için C2000 işlemcilerde dört adet yazmaç bulunur. GPxDAT yazmacı ilgili pin giriş olarak atanmış ise dışardan gelen veri (1 veya 0) bu yazmaca yazılır. İlgili pin çıkış olarak atanmış ise GPxSET yazmacına 1 (tüm pinler için bitsel haritalama yapılmalıdır.) yazılarak çıkışlar enerjilendirilir. Benzer şekilde GPxCLEAR yazmacına 1 yazılınca ilgili pinlerin enerjisi kesilir. GPxTOGGLE ise ilgili pinin bir önceki durumuna bakılarak terslenmesi sağlanır. Multiplexing işlemi özellikle ePWM, SPI, CAN modüllerinin doğru ayarlanması için önemlidir. Daha detaylı bilgiler F28335 veri sayfalarından bulunabilir [43], [46]. Delfino TMS320F28335 model DSP, 88 adet genel amaçlı giriş/çıkış portuna sahiptir. Şekil 2.13’de Simulink altında Embedded Coder Toolbox Kütüphanesi içinde bulunan dijital giriş/çıkışların genel görünümünü göstermektedir.



Şekil 2.13. Dijital giriş/çıkış Simulink blokları genel görünümü.

Şekil 2.14’de Simulink altında Embedded Coder Toolbox kütüphanesi içinde bulunan dijital çıkış modülünün konfigürasyon sayfası görülmektedir. Dijital giriş modülü ayar sayfası da çıkış modülü ayar sayfasıyla benzer görünüme sahip olduğu için görüntüsü eklenmemiştir. Bu modül Simulink altında sadece giriş çıkış biriminin konfigürasyonunu yapmak için kullanılmaktadır. Texas Instruments firmasının geliştirdiği CCS 6.0 yazılımı kullanılarak giriş/çıkış için çok daha fazla konfigürasyon yapmak mümkündür.



Şekil 2.14. Dijital giriş konfigürasyon sayfası.

2.4.1.2. Analog/Dijital Dönüşüm Modülü

Analogdan dijitale dönüştürücü modül, TMS320F28335 DSP 'in ADC pinlerinden elde edilen ölçümler analog değerlerden dijital değerlere dönüştürülerek ilgili register'lara kaydedilir. Dijital değerlerin elde edilmesi ile ADC modülü, analog sinyali çoklayıcılar (multiplexer) üzerinden geçirerek, S/H devresi tarafından değer tutulur. Kullanılan DSP ile tek tek veya sıralı örnekleme yapılabilir. 6.25 MSPS (mega samples per second) gibi oldukça hızlı dönüşüm yapma zamanına sahiptir. Oto sıralama özelliğiyle 16 kanal tek bir seferde dönüştürülebilir [45]. Ayrıca sırayla hangi kanalın okunacağı belirlenebilir. TMS320F28335 üzerinde bulunan ADC modülü 0-3 V arasında değer alabilmektedir. Algoritmanın ilgili yerlerinde negatif değerlerdeki verileri de yakalamak için 1.5 Voltluk ofset kullanılmıştır. Akım ve Gerilim sensörleri ölçüm kartlarındaki ölçüm aralıklarına bağlı olarak $\pm 15V$ (LEM LV25-P sensörü $\pm 1000 V$ 'u $\pm 15V$ 'a ölçeklendirmektedir.) arasında bir gerilim üretmektedir. Bu gerilim değerini DSP'nin ADC giriş kanallarına uygun olacak şekilde ölçeklendirmek amacıyla opampli ölçeklendirme devreleri tasarlanmıştır. ADC modülünde yapılan dijitale dönüştürme işlemi ve sensörlerden gelen sinyaller için, bazı matematiksel işlemlerin yapılması gerekir. Analog kanal girişindeki gerilim 0-3 V arasında bir gerilim değeri alır ve bu

gerilim değeri 0 ile 4096 (12 bit) arasında dijital dönüşüm değeri olarak sonuç yazmacına yazılır. Bu işlemler dikkate alındığında $0 < \text{Analog Giriş} < 3 \text{ V}$ aralığında 1.5 V kaydırılmış ölçeklendirme denklemi,

$$\text{gerçek değer} = [\text{ADCModuleOutput} - 2048] \times \frac{15}{2048} \quad (2.13)$$

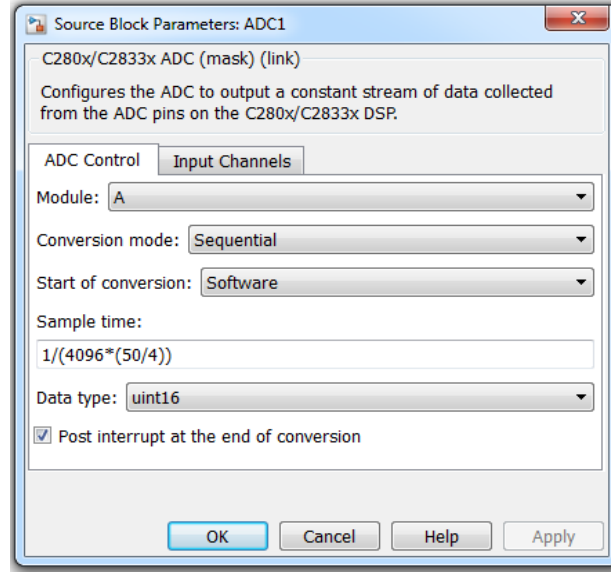
Bu eşitlik değeri 0-4096 (12 bit) arasında değişmektedir. Bu değer sıfır iken (0 V ölçülüyorsa) gerçek değer -15 V, 4096 iken (3 V ölçülüyorsa) +15 V değeri elde edilmektedir. Böylece $\pm 15 \text{ V}$ değeri temsil edilebilmektedir. Örnek olarak $\pm 500 \text{ V}$ (sensör çıkışı $\pm 7.5 \text{ V}$ olur) gerilim max $V_{\text{ölçmax}} = +500 * 1.5/1000 + 1.5 = 2.25 \text{ V}$ ($4096 * 2.25/3 = 3072$) olmaktadır. Benzer şekilde minimum gerilim $V_{\text{ölçmin}} = -500 * 1.5/1000 + 1.5 = 0.75 \text{ V}$ ($4096 * 0.75/3 = 1024$) olmaktadır. Denklem 3'de 3072 ve 1024 değerleri yerine yazılınca denklem çözümlerse gerçek değer $\pm 7.5 \text{ V}$ arasında değiştiği hesaplanır. Son olarak sensör çıkışında hesaplanan değer 1000/15 değeri ile çarpılırsa gerçek değer $\pm 500 \text{ V}$ olduğu bulunmaktadır.

TMS320F28335 DSP üzerinde her biri 12 bitlik çözünürlüğe sahip olan 16 adet analog giriş kanalı bulunmaktadır. Bu analog girişler 8'erli 2 grup halinde ePWM modülüne kesme oluşturacak şekilde ayarlanmışlardır. Bu ikişerli gruplar ayrı ayrı dönüşüm işlemi yapabilecekleri gibi birbirlerine kaskat bağlanacak şekilde de ayarlama yapılabilir. Sıralı veya bağımsız okuma işlemi yapıldıktan sonra işlem ADCRESULT yazmacına kaydedilir.

Simulink altında analog/dijital dönüşüm bloğu kullanılarak basit bir arayüzden analog kanalları konfigüre etmek mümkündür. Şekil 2.15 ADC modülünün Simulink altında genel blok diyagramını göstermektedir. Şekil 2.16'da ise ADC modül ile ilgili konfigürasyonların yapılacağı arayüz sayfası görülmektedir. Şekil 2.16'da örnekleme zamanı yaklaşık olarak $2e-5$ değerine denk gelmektedir ancak doğrudan $2e-5$ değeri de yazılabilirdi. Bu sayede 50 Hz bir sinyalin tek bir periyodu 1000 örnekleme ile temsil edilebilir. Daha farklı örnekleme zamanları da yazılabilir. Bu uygulamaya bağlı olarak değişmektedir



Şekil 2.15. ADC Simulink bloğu.



Şekil 2.16. ADC kontrol bloğu ayar penceresi görünümü.

2.4.1.3. Sayıcı ve Zamanlayıcı

TMS320F28335 işlemcisinde tüm modern dijital sinyal işlemcilerinde olduğu gibi elektromanyetik bozulmaları azaltmak için harici yavaş osilatörler kullanır. Dâhili bir faz kitleme döngüsü (PLL) devresiyle osilatör hızı daha yüksek bir hıza çıkarılabilir. TMS320F28335 ürünü dâhili 30 MHz sinyal üretici barındırır. 0x7021 adresinde bulunan PLL kontrol yazmacına (Control Register) veri sayfasında belirtilen değerler yazılarak dâhili frekans ayarlanabilir [47].

2.4.1.4. Kesmeler

Kesme, dâhili veya harici birimler tarafından üretilen asenkron olaylar olarak adlandırılır. Kesme oluştuktan sonra çalışmakta olan program kesilir ve önceden belirlenmiş bir hizmet rutinine sıçrama olur. Hizmet rutininde gerekli işlemler tamamlandıktan sonra program çalışmaya geri döner. Acil işlemleri bekletmeden yapmak ve giriş/çıkış aygıtlarını daha verimli kullanmak için kesmeler çok önemli role sahiptir. F28335 işlemcide 96 adet kesme 8 grupta tutulmaktadır, bu grupların her birine kesme genişletme arayüzü (Peripheral Interrupt Expansion-PIE) adı verilir. PIE aslında 96 adet kesme kaynağını gruplandırıp (multiplexing) daha az bölümlere ayırır böylece her grup 12 adet kesme (INT1-INT12) içerir. Birçok farklı kesme olduğu için bunların öncelikleri ile ilgili ön tanımlama yapmak gerekmektedir. Farklı kesmeler farklı hizmet rutinlerine dallanır, bu noktada Kesme Vektör Tablosu (IVT) bu rutinlerin adreslerini tutar böylece bir kesme isteği olunca doğru hizmet rutini çalıştırılabilir. Kesmeler ile ilgili olarak kontrol yazmacı (PIECTRL), teyit yazmacı (PIEACK), yetkilendirme

yazmacı (PIEIERx) ve işaret(flag) yazmacı (PIEIFRx) önemli yazmaçlardandır [43].

Çalışmamızda kesmeler çeşitli amaçlarla kullanılmıştır. En önemli kesme kullanım yöntemlerinden biri analog dijital dönüşüm işlemi tamamlandığında kesme oluşturmaktır. Böylece bir hizmet rutini içerisinde istediğimiz işlemleri yapıp ePWM modülüne gerekli sinyaller gönderilebilir. Sonrasında işlemimiz biter bitmez ePWM kesmesi ile analog dijital dönüşüm işlemi yeniden başlatılabilir. Bu sayede çok hızlı bir şekilde çalışma yapmak mümkün olmaktadır [48].

2.4.1.5. Darbe Genişlik Modülasyonu (ePWM) Modülü

DGM analog bir sinyalin dijital sinyallerle temsil edilmesini sağlayan bir yöntemdir. DGM sinyalleri sabit bir genliği olan ve değişken genişliğe sahip sinyallerdir. DGM sinyaller Güç elektroniği uygulamalarında oldukça önemli bir role sahiptir. F28335’de gelişmiş DGM (enhanced Pulse Width Modulator-ePWM) modülünden 18 adet bulunmaktadır. Temel olarak dijitalden analog değere dönüşüm (DAC) fonksiyonunu icra eder. ePWM modülü çeşitli alt özellikleriyle birlikte oldukça gelişmiş çözümler üretmesinin yanı sıra 2 adet (EPWMxA ve EPWMxB) kanaldan oluşmaktadır [48]. Şekil 2.17’de Simulink altındaki ePWM bloğunun genel görünümü gösterilmektedir.



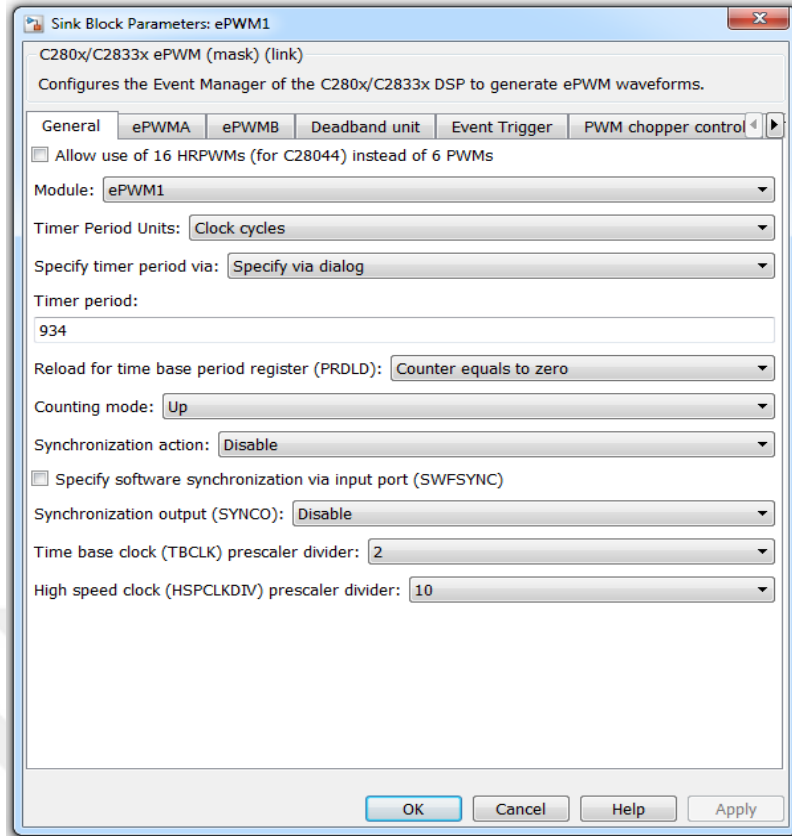
Şekil 2.17. ePWM Simulink bloğu.

Zaman tabanlı Sayıcı Modül (Time Base Counter Sub-Module - TBCTR) : Her bir ePWM modülü zamana bağlı olayları gerçekleştirmek için kendisine ait zaman-tabanlı alt modüle sahiptir. Zaman-tabanlı modülün bir özelliği olan dâhili senkronizasyon mekanizmasıyla çoklu ePWM çıkışı tek bir sistem gibi birlikte çalışabilir. Bu modül ile birlikte; TBCTR yazmacı ayarlanarak DGM frekansı değiştirilebilir, diğer ePWM modülleriyle senkronizasyon sağlanabilir, ePWM modülleri arasında faz farkı oluşturulması organize edilebilir, sayıcı olarak yukarı, aşağı veya yukarı/aşağı belirlenebilir. TBPRD yazmaç (Time-Base Period Register) anahtarlama frekansını belirlemek açısından oldukça önemlidir ve aşağıdaki eşitlikteki gibi ayarlanabilir [48].

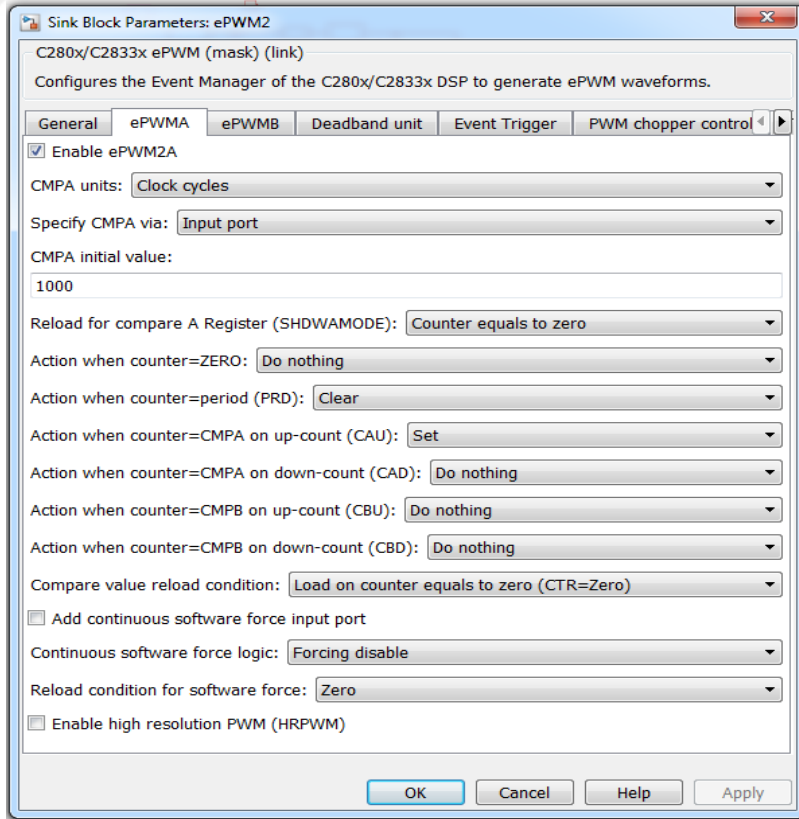
$$TBPRD = \frac{1}{2} \times \frac{f_{clk}}{f_{dgm} \times CLKDIV \times HSPCLKDIV} \quad (2.14)$$

Bu denklemde f_{clk} , Cpu frekansı, f_{pwm} İstenen DGM frekansı, CLKDIV CPU frekansı bölücüsü, HSPCLKDIV ise yüksek hızlı frekans bölücüsü olarak tanımlanmaktadır. Sayıcı karşılaştırma modülü (Counter Compare Sub-Module) : Bu modül zaman-tabanlı sayıcı modülünden sayma değerini (TBCTR-Time Base Counter) olarak sürekli olarak CMPA (Compare A) ve CMPB (Compare B) yazmaçlarıyla karşılaştırır. Bu karşılaştırma sonunda modül önceden belirlenmiş bir olay üretir. Aksiyon nitelendirme modülü (Action Qualifier Sub-Module) : Bu modül, sayıcı karşılaştırma modülünün ürettiği olayı alarak EPWMxA ve EPWMxB çıkışlarının nasıl davranacağını kontrol etmekte kullanılır. Sayıcının sıfır, TBPRD, CMPA ve CMPB değerlerine eşit olması durumları belirlenerek çıkışları 0, 1, durum değiştirme (Set, Clear, Toggle) şeklinde ayarlanabilir. Ölü-zaman üreteç alt-modülü (Dead-Band Generator Sub-Module) : Tetikleme kenarlarında ölü-zaman gerekiyorsa, bu modül çok önemli bir işleve sahiptir. Programlanabilen özellikleriyle yükselen kenar veya düşen kenarda ölü-zaman eklemesi yapılabilir. Bu modüllere ek olarak olay-tetikleme (Event Trigger) modülleri de mevcuttur. Bu modül temel olarak karşılaştırma sonucunda olay üretilmesini sağlamaktadır. Şekil 2.18, 2.19 ve 2.20 'de ePWM bloğunun parametre-ayar sayfaları verilmektedir. Şekil 2.18 temel olarak PWM kanallarının belirlenmesi, yukarı aşağı sayma konfigürasyonu, TBPRD yazmaç ayarları, zamanlayıcı periyodunu ve ön bölücü ayarları gibi ayarlar yapılmaktadır. Şekil 2.19'da temel olarak karşılaştırma ünitesi ayarları ve karşılaştırmaya bağlı olarak gerçekleştirilecek aksiyonların ayarlarının yapıldığı konfigürasyon sayfasıdır. Şekil 2.20 ePWM bloğunun ölü zaman ayarlarının yapıldığı konfigürasyon sayfasıdır. Bunun yanı sıra diğer birçok DGM ile ilgili ayarlar için veri sayfaları incelenebilir.

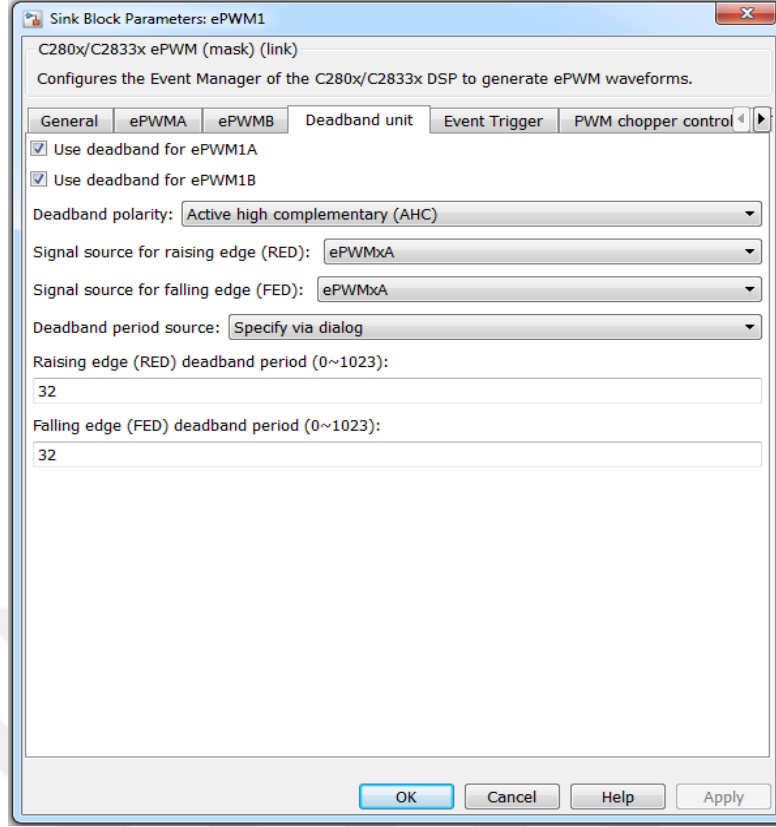
Denklem 2.14'e göre TBPRD değerinin belirlenmesi için bazı değerlerin öntanımlı olarak bilinmesi gerekmektedir. HSPCLKDIV (High Speed Time-base Clock Prescale Bits) bir çeşit ana frekansı ölçeklendirme için kullanılmaktadır. Benzer şekilde CLKDIV'de (Time-base Clock Prescale Bits) frekans bölmek için kullanılmaktadır. CLKDIV değerleri 1, 2, 4, 8, 16, 32, 64, and 128 olarak atanabilmektedir. HSCLKDIV ise 1, 2, 4, 6, 8, 10, 12, 14 değerleri alabilmektedir. Örnek olarak varsayılan işlemci frekansı $f_{clk} = 100 \text{ MHz}$ HSCLKDIV=1, CLKDIV=1 alınırsa, DGM anahtarlama frekansı $f_{dgm} = 10 \text{ kHz}$ alınırsa TBPRD'ye 5000 yazılmalıdır.



Şekil 2.18. EPWM genel özelliklerin ayarlarının yapıldığı pencere.



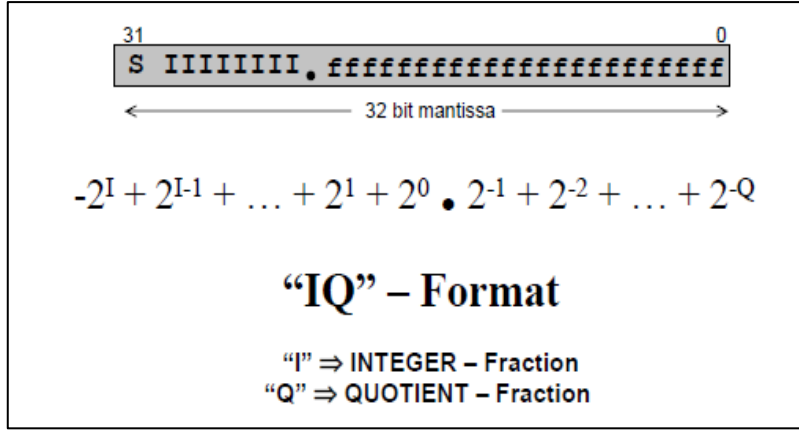
Şekil 2.19. EPWM A kanalı ayar penceresi görünümü.



Şekil 2.20. EPWM ölü bant ayar penceresi görünümü.

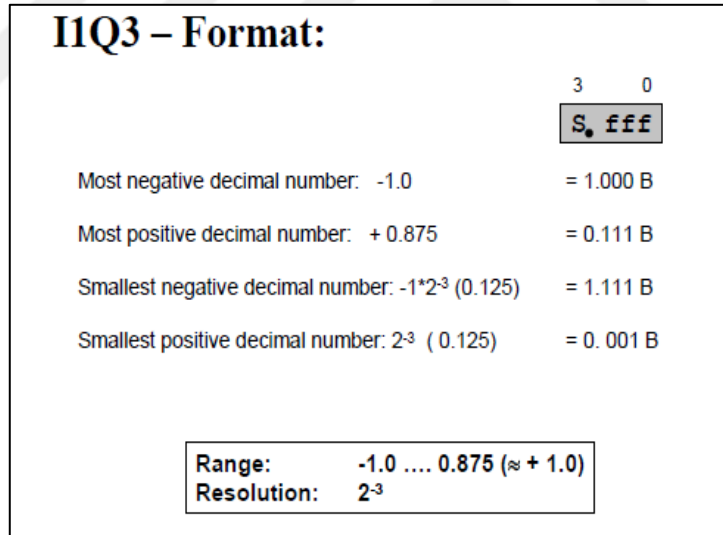
2.4.2. Floating-Point, Integer ve Fixed-Point Kavramları

Tüm işlemciler fixed-point ve floating-point olmak üzere iki gruba ayrılabilir. Floating-point işlemci, IEE 754 uluslararası standarda sahip floating-point formatını destekleyen donanıma sahiptir. Intel's x86 işlemciler bu formatı destekleyen bir işlemci olarak örnek verilebilir. Nümerik hesaplamalarda, floating-point geniş bir aralıkta oldukça etkili bir sayı temsili sağlamaktadır. Bu işlemciler fixed-point işlemcilere nazaran daha pahalıdırlar. Fixed-point işlemciler integer formatta işlemleri destekleyen dâhili donanımlara sahiptir. Böyle bir işlemcide aritmetik hesaplama ünitesi (ALU) fixed-point türünde değişken ile işlem yapabilirler. Bu çözümde veri geniş bir alanda gösterilmez ancak floating-point işlemcilere nazaran daha ucuzdurlar. Fixed-point işlemciye C dilinde kod yazarken float veya double türünde değişken tanımlanabilir. Bunun için yazılmış hazır kütüphaneler mevcuttur. Ancak ANSI-C standardında yazılmış bir kod oldukça fazla işlem gücü gerektirir. Bu noktada çözüm C28 serisi işlemciler için IQ-math kütüphanesinin kullanılmasından geçer. Bu kütüphane oldukça optimize edilmiş yüksek doğruluklu hesaplamaları mümkün kılmaktadır. IQ formattaki bir sayının nasıl ifade edildiği aşağıdaki şekilde gösterilmiştir [49].



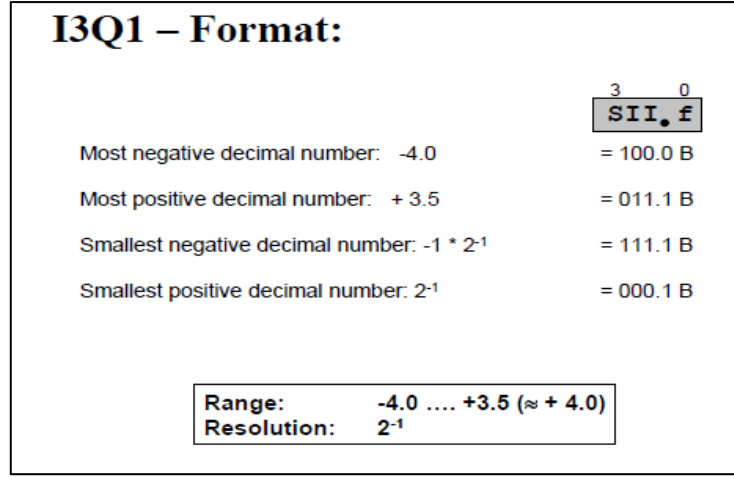
Şekil 2.21. IQ sayı formatı.

Örnek olarak I1Q3 formattaki bir sayıyı ele alalım. Bu durumda aşağıdaki şekildeki gibi bir temsil oluşmaktadır. 1 dijit integer 3 dijit kesirli olarak ifade edilir. Bu durumda temsil edilebilecek en küçük negatif onlu sayı -1.0, en büyük pozitif ondalıklı sayı +0.875, en küçük ondalıklı sayı 0.125 olarak temsil edilebilmektedir. Aşağıdaki şekilde I1Q3 sayı örneği gösterilmiştir. Yani çözünürlük en fazla 0.125 olabilmektedir.



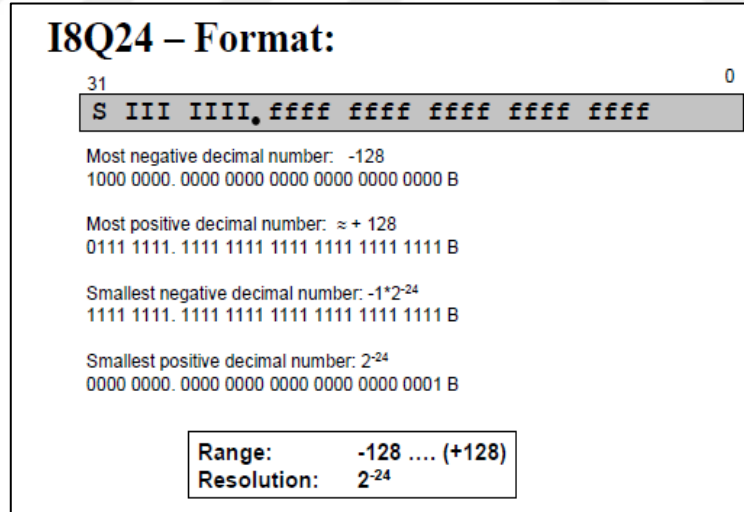
Şekil 2.22. I1Q3 formattaki sayı.

I3Q1 formatındaki bir sayıyı ele alacak olursak. 3 dijit integer 1 dijit kesirli olarak ifade edilir. Bu durumda temsil edilebilecek en küçük negatif onlu sayı -4.0, en büyük pozitif ondalıklı sayı +3.5, en küçük pozitif ondalıklı sayı 0.5 olarak temsil edilebilmektedir. Aşağıdaki şekilde I3Q1 sayı örneği gösterilmiştir. Bu durumda çözünürlük en fazla 0.5 olmaktadır.



Şekil 2.23. I3Q1 formattaki sayı.

I8Q24 formatındaki bir sayıyı ele alınacak olursa; 8 dijital integer 24 dijital kesirli olarak ifade edilir. Bu durumda temsil edilebilecek en küçük negatif onlu sayı -128, en büyük pozitif ondalıklı sayı +128, en küçük sayı 2^{-24} olarak temsil edilebilmektedir. Aşağıdaki şekilde I3Q1 sayı örneği gösterilmiştir. Bu durumda çözünürlük en fazla 2^{-24} olmaktadır. Verilen örneklerden görüldüğü üzere 32 bitlik bir sayıyla oldukça küçük değerler IQN kütüphanesiyle kolayca temsil edilebilmektedir.

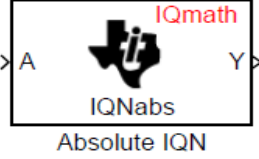
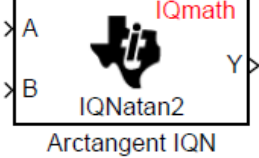
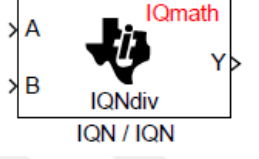
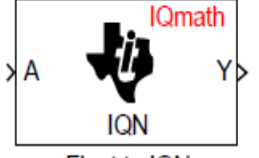
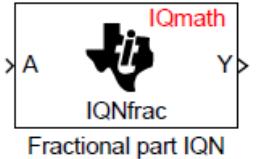
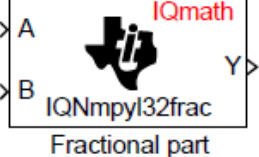
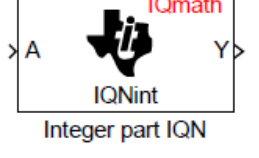


Şekil 2.24. I8Q24 formattaki sayı.

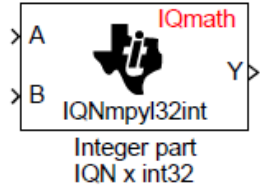
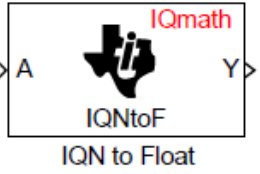
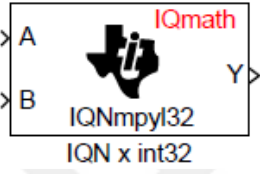
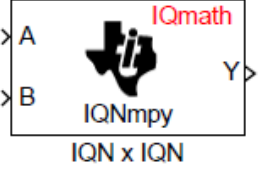
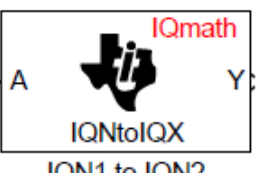
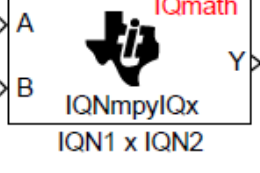
2.4.3. IQN Kütüphanesi

Önceki bölümde IQN matematiğinin basitçe izahı yapılmıştır. Bu bölümde ise temel olarak Simulink altında bulunan C28x işlemciler için IQN fonksiyonlarından bahsedilmiştir. Çizelge 2.5’de bazı bloklar için Q değeri tanımlanmıştır. Q değeri ne kadar büyük yazılırsa çıkışta temsil edilebilecek nümerik değerin hassasiyeti artar.

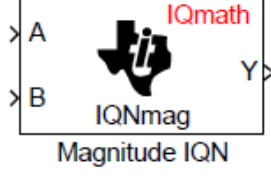
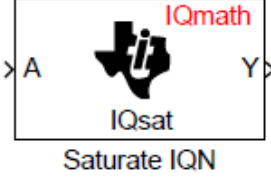
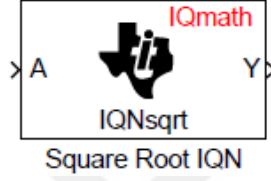
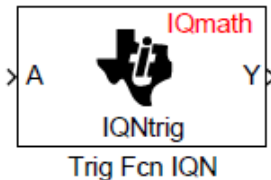
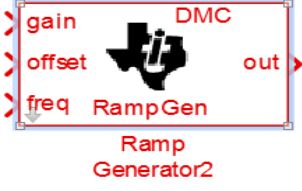
Çizelge 2.5. IQN kütüphanesi blokları.

| | |
|---|--|
|  | <p>IQN formatında yazılmış bir değişkenin mutlak değerini alır</p> |
|  | <p>IQN formatında yazılmış bir değişkenin dört bölge ark tanjantını hesaplar.</p> |
|  | <p>IQN formatında yazılmış aynı formatta iki değişkenle ilgili bölme işlemini yapar.</p> |
|  | <p>Float formatta yazılmış bir değişkeni IQN formatına dönüştürür. Blok açıldığında 1-30 arasında yazılabilecek Q value değeri değiştirilebilir.</p> |
|  | <p>IQN formatında yazılmış bir değişkenin kesirli kısmını alır. Dönen değer girişte verilen IQN değişkeni ile aynı formattadır.</p> |
|  | <p>Bir integer ile IQN formatında yazılmış iki sayının çarpımının kesirli kısmını çıkışa aktarır.</p> |
|  | <p>IQN formatında yazılmış bir değişkenin tam kısmını alır. Dönen değer girişte verilen integer formattadır.</p> |

Çizelge 2.5. (devam) IQN kütüphanesi blokları.

| | |
|---|--|
|  <p>IQmath IQNmpyl32int Integer part IQN x int32</p> | <p>Bir integer ile IQN formatında yazılmış iki sayının çarpımının tam kısmını çıkışa aktarır.</p> |
|  <p>IQmath IQNtoF IQN to Float</p> | <p>IQN formatında bir sayıyı float formata çevirir.</p> |
|  <p>IQmath IQNmpyl32 IQN x int32</p> | <p>IQN formatında bir sayıyla long integer formatında tanımlanmış iki sayıyı çarpar. Çıkışı IQN sayı formatında verir.</p> |
|  <p>IQmath IQNmpy IQN x IQN</p> | <p>İki aynı IQN formatında sayıyı çarpar. Çıkış IQN formatında bir sayıdır.</p> |
|  <p>IQmath IQNtoIQX IQN1 to IQN2</p> | <p>IQN formatında bir sayısı farklı bir IQN sayıya çevirir. Blok açıldığında 1-30 arasında yazılabilecek Q value değeri değiştirilebilir. Örneğin bu blok sayesinde 9 bit Q değeri 12 bit Q değerine dönüştürülebilir.</p> |
|  <p>IQmath IQNmpylQx IQN1 x IQN2</p> | <p>İki farklı IQN formattaki sayıyı çarparak farklı bir formattaki IQN sayısı elde edilebilir. Blok açıldığında 1-30 arasında yazılabilecek Q value değeri değiştirilebilir.</p> |

Çizelge 2.5. (devam) IQN kütüphanesi blokları.

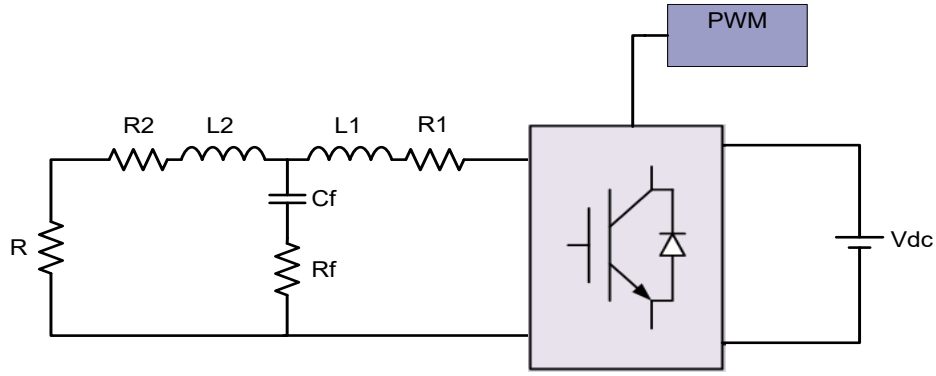
| | |
|--|--|
|  <p>The diagram shows a rectangular block with a Texas Instruments logo in the center. Above the logo is the text 'IQmath' in red. Below the logo is the text 'IQNmag' and 'Magnitude IQN'. On the left side, there are two input ports labeled 'A' and 'B'. On the right side, there is one output port labeled 'Y'.</p> | <p>Bu blok IQN formattaki iki sayının genliğini hesaplar.</p> $\sqrt{a^2 + b^2}$ |
|  <p>The diagram shows a rectangular block with a Texas Instruments logo in the center. Above the logo is the text 'IQmath' in red. Below the logo is the text 'IQsat' and 'Saturate IQN'. On the left side, there is one input port labeled 'A'. On the right side, there is one output port labeled 'Y'.</p> | <p>Belirlenen limitlerde IQN sayıyı sınırlandırır.</p> |
|  <p>The diagram shows a rectangular block with a Texas Instruments logo in the center. Above the logo is the text 'IQmath' in red. Below the logo is the text 'IQNsqr' and 'Square Root IQN'. On the left side, there is one input port labeled 'A'. On the right side, there is one output port labeled 'Y'.</p> | <p>Bu blok IQN formatındaki bir sayının karekökünü veya ters karekökünü hesaplar.</p> |
|  <p>The diagram shows a rectangular block with a Texas Instruments logo in the center. Above the logo is the text 'IQmath' in red. Below the logo is the text 'IQNtrig' and 'Trig Fcn IQN'. On the left side, there is one input port labeled 'A'. On the right side, there is one output port labeled 'Y'.</p> | <p>Bu blok temel sinüs, kosinüs veya ark tanjantı hesaplar. Blok parametreleri açılan bir arayüz aracılığıyla hesaplanır. Ayrıca PU türünden bir sonuç elde etmek mümkündür.</p> |
|  <p>The diagram shows a rectangular block with a Texas Instruments logo in the center. Above the logo is the text 'DMC'. Below the logo is the text 'RampGen' and 'Ramp Generator2'. On the left side, there are three input ports labeled 'gain', 'offset', and 'freq'. On the right side, there is one output port labeled 'out'.</p> | <p>Bu blok rampa çıkışı üretmek için dijital motor kütüphanesinde hazır olarak bulunmaktadır.</p> |

3. BENZETİM METODU

Tez çalışmasının bu bölümünde, öncelikle tasarımı gerçekleştirilecek üç fazlı evirici modelinin çıkış harmoniklerinin bastırılmasında kullanılacak olan LCL filtrenin genel yapısı incelenerek, LCL filtrenin tasarımı gerçekleştirilmiştir. Evirici çıkışında kullanılacak LCL filtre modelleri, yıldız bağlı ve üçgen bağlı olarak iki gruba ayrılmaktadır. Tez çalışmamızın ikinci bölümünde bağlantı şekillerine göre tasarımları gerçekleştirilecek filtre modellerinin denklemleri verilmiştir. Bu bölümün son kısmında LCL filtrenin tasarım süreci sırasında elde edilen denklemler ve bu denklemlerdeki değişkenlerin yerlerine koyularak evirici çıkışında kullanılacak LCL filtre parametrelerinin elde edilmesi incelenmiştir. Elde edilen bu parametreler sonucunda LCL filtrenin transfer fonksiyonu çıkartılarak, transfer fonksiyonunun frekans cevabı incelenmektedir.

3.1. LCL FİLTRENİN GENEL YAPISI

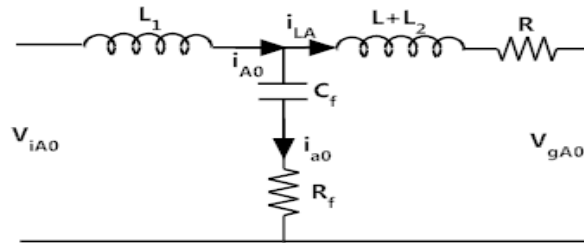
Evirici uygulamalarının genel amacı DA besleme kaynağını çıkışta AA bir sinüsoidal forma dönüştürmektir. Evirici sistemleri farklı sınıflara ayrılmaktadır. Dönüşümü yapılan AA sinyalin, frekans ve genliği, sabit veya değişken olabilir. Gerilim kaynaklı eviriciler DA besleme gerilimi hassasiyetine sahip olmalıdır. Gerilim kaynaklı eviriciler ve şebeke arasında oluşacak harmonikleri azaltmak ve iyi bir geri besleme kontrolü sağlamak için filtre kullanılması gerekmektedir. Evirici çıkışında üretilen sinüsoidal sinyallerde oluşan harmoniklerin bastırılması için L, LC, LCL, LLCL gibi filtreleme yöntemleri mevcuttur. Bu çalışmada LCL filtre modellemesi yapılarak, LCL filtre tasarımı gerçekleştirilmiştir. Şekil 3.1'de LCL filtreli bir eviricinin genel gösterimi bulunmaktadır.



Şekil 3.1. Evirici çıkışında LCL filtrenin kullanımının genel gösterimi.

3.1.1. LCL Filtre Modellemesi

Şekil 3.2’de LCL Filtresinin faz başına model eşitliği gösterilmektedir. L_1 evirici tarafındaki indüktörü, L_2 ise şebeke tarafındaki indüktörü göstermektedir. C_f , LCL filtrenin kapasite değerini ve R_f ’de sönümlenme direncini göstermektedir. R direnci ise şebeke direncini göstermektedir [18], [50]. Ayrıca şekilde i_{A0} , i_{a0} , i_{LA} sırasıyla evirici çıkış akımını, kapasitör akımını ve şebeke akımını göstermektedir. Sistemlerde bulunan filtre bağlantısı yıldız veya üçgen yapılabilir.



Şekil 3.2. Faz başına LCL filtre eşitliği.

3.1.1.1. Yıldız Bağlı LCL Filtre

Şekil 3.2’de gösterilen yıldız bağlantıya sahip LCL filtrenin durum uzay denklemleri Eşitlik 3.1 ile 3.5 arasında verilmiştir. Bu durum uzay denklemlerinde sönümlenme direnci R_f , 0 kabul edilmiştir [18].

$$\begin{cases} \frac{dV_{A0}}{dt} = \frac{i_{iA} - i_{LA}}{C_f} \\ \frac{di_1}{dt} = \frac{1}{L_1} (V_{iA0} - V_{A0}) \\ \frac{di_{LA}}{dt} = \frac{1}{L_2 + L} (V_{A0} - R i_{LA} - V_{gA0}) \end{cases} \quad (3.1)$$

$$\dot{x} = Ax + Bu \quad (3.2)$$

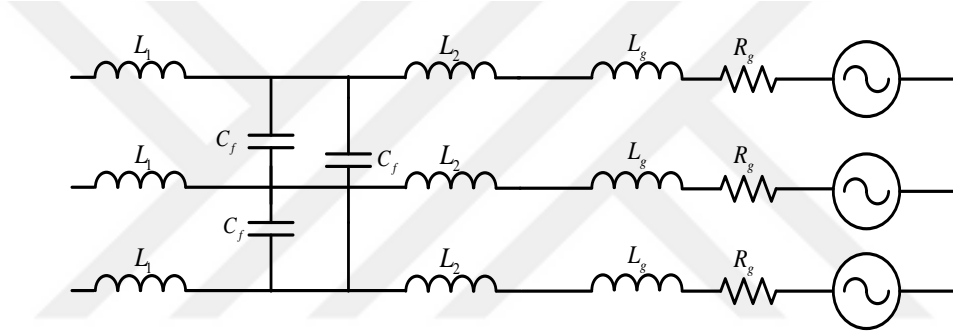
$$V_{LA} = V_{A0} - L_2 \frac{di_2}{dt} = V_{A0} \left(\frac{L}{L_2 + L} \right) + i_2 \left(\frac{RL_2}{L_2 + L} \right) + V_g \frac{L_2}{L_2 + L} \quad (3.3)$$

$$y = Cx + Du \quad (3.4)$$

$$\begin{bmatrix} \dot{i}_{LA} \\ V_{LA0} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 1 \\ \frac{L_3}{L_2 + L} & 0 & \frac{RL_2}{L_2 + L} \end{bmatrix} \begin{bmatrix} V_{A0} \\ i_1 \\ i_2 \end{bmatrix} + \begin{bmatrix} 0 & 0 \\ 0 & \frac{L_2}{L_2 + L} \end{bmatrix} \begin{bmatrix} V_1 \\ V_g \end{bmatrix} \quad (3.5)$$

3.1.1.2. Üçgen Bağlı LCL Filtre

Şekil 3.3'de Üçgen bağlı LCL filtre şeması gösterilmektedir. Ayrıca bu devreye ilişkin gerekli denklemler, Eşitlik 3.6 ile 3.14 arasında verilmiştir.



Şekil 3.3. Üçgen bağlı LCL filtre.

$$V_{AB} + V_{BC} + V_{CA} = 0 \quad (3.6)$$

$$\frac{dV_{AB}}{dt} = \frac{1}{3C} i_{iAB} - \frac{1}{3C} i_{LAB} \quad (3.7)$$

Bu denklemde $i_{iAB} = i_{iA} - i_{iB}$ ve $i_{LAB} = i_{LA} - i_{LB}$ olarak tanımlanmaktadır. Eşitlik 3.6'da kapasitör uçlarındaki denge gerilimi görülmektedir [50].

$$\frac{di_{iAB}}{dt} = -\frac{1}{L_1} V_{AB} + \frac{1}{L_1} V_{iAB} \quad (3.8)$$

$$\frac{di_{LAB}}{dt} = -\frac{R}{L_2 + L_g} i_{LAB} + \frac{1}{L_2 + L_g} V_{AB} - \frac{1}{L_2 + L_g} V_{gAB} \quad (3.9)$$

$$V_{LAB} = V_{AB} - \frac{L_2 V_{AB}}{L_2 + L_g} + L_2 R \frac{i_{LAB}}{L_2 + L_g} + \frac{L_2}{L_2 + L_g} V_{gAB} \quad (3.10)$$

$$V_{LAB} = V_{AB} \frac{L}{L_2 + L_g} - i_{LAB} \frac{L_2 R}{L_2 + L_g} + \frac{L_2}{L_2 + L_g} V_{gAB} \quad (3.11)$$

$$\left\{ \begin{array}{l} \frac{dV}{dt} = \frac{1}{3C_f} I_i - \frac{1}{3C_f} I_L \\ \frac{di_i}{dt} = -\frac{1}{L_1} V + \frac{1}{L_1} V_i \\ \frac{di_L}{dt} = -\frac{R}{L_2 + L} I_L + \frac{1}{L_2 + L} V - \frac{1}{L_2 + L} V_g \end{array} \right. \quad (3.12)$$

Gerilim ve akım ifadeleri $V = [V_{AB} V_{BC} V_{CA}]^T$, $I_i = [I_{AB} I_{BC} I_{CA}]^T$, $V_i = [V_{iAB} V_{iBC} V_{iCA}]^T$, $I_L = [i_{LAB} i_{LBC} i_{LCA}]^T$ olarak gösterilebilir [50]. Nihai olarak sistemin durum-uzay eşitliği;

$$A = \begin{bmatrix} 0_{3 \times 3} & \frac{1}{3C_f} I_{3 \times 3} & -\frac{1}{3C_f} I_{3 \times 3} \\ -\frac{1}{L_1} I_{3 \times 3} & 0_{3 \times 3} & 0_{3 \times 3} \\ \frac{1}{L_2 + L} I_{3 \times 3} & 0_{3 \times 3} & -\frac{R}{L_2 + L} I_{3 \times 3} \end{bmatrix}_{9 \times 9} \quad (3.13)$$

$$B = \begin{bmatrix} 0_{3 \times 3} \\ \frac{1}{L_1} I_{3 \times 3} \\ -\frac{1}{L_2 + L} I_{3 \times 3} \end{bmatrix}_{9 \times 3}, \quad u = \begin{bmatrix} V_i \\ V_g \end{bmatrix}_{6 \times 1}, \quad X = \begin{bmatrix} V \\ I_i \\ I_L \end{bmatrix}_{9 \times 1} \quad (3.14)$$

3.1.2. LCL Filtre Tasarım Süreci

LCL filtre tasarım sürecinde çıkış akım ve gerilimlerinde oluşan harmonikler ve filtrenin yapısal boyutu gibi önemli parametreler dikkate alınmalıdır. Filtre kapasitansları şebekeyle bağlantı sırasında rezonansa sebep olabilmektedir. Bu sebeple pasif ve aktif filtrelerde, rezonansı sönümlendirme amacıyla kullanılan sönümlenme dirençleri kapasitansa seri olarak bağlanmaktadır. LCL filtrenin tasarımında, evirici çıkışındaki hat-hat geriliminin etkin değeri, faz gerilimi, nominal aktif güç, DA bara gerilimi, şebeke frekansı, anahtarlama frekansı ve rezonans frekansı bilgileri

gerekmektedir. Eşitlik 3.15 ve 3.16 'da baz empedans ve kapasitanslarının belirlenmesi mümkündür [18], [51].

$$Z_b = \frac{E_n^2}{P_n} \quad (3.15)$$

$$C_b = \frac{1}{w_g Z_b} \quad (3.16)$$

Filtre kapasitansının tasarımı sırasında güç düzeltme faktörünü maksimum %5 olarak düşünülmüştür. Bu hesaplanan değer, baz kapasite değerinin %5 ine karşılık gelmektedir [18], [50].

$$C_f = 0.05C_b \quad (3.17)$$

DA/AA eviricinin maksimum akım dalgalanması;

$$\Delta I_{LMAX} = \frac{2V_{DC}}{3L_1} (1 - m)mT_{sw} \quad (3.18)$$

Burada m eviricinin modülasyon faktörüdür. Maksimum tepe akımı m=0,5 iken oluşmaktadır.

$$\Delta I_{LMAX} = \frac{V_{DC}}{6f_{sw}L_1} \quad (3.19)$$

Nominal akımın %10 dalgalanma değeri kabul edilirse;

$$\Delta I_{LMAX} = 0.1I_{max} \quad (3.20)$$

Maksimum nominal akım değeri;

$$I_{max} = \frac{P_n \sqrt{2}}{V_{ph}} \quad (3.21)$$

Üstteki eşitlikler dikkate alınarak evirici tarafındaki indüktörün değeri;

$$L_1 = \frac{V_{DC}}{6f_{sw}\Delta I_{Lmax}} \quad (3.22)$$

Güç düzeltme faktörünün %5 seçilmesi durumunda baz değere bağlı olarak filtre kapasitans değeri:

$$C_f = 0.05C_b \quad (3.23)$$

Eşitlik 3.25 şebeke tarafındaki endüktansın eşitliğini göstermektedir. Eşitlik 3.24 ve 3.25 de bulunan k_a sabiti istenilen azaltma oranı olarak ifade edilmektedir.

$$\frac{i_g}{i_i} = \frac{1}{|1 + r|1 - L_1 C_b \omega_{sw}^2 X|} = k_a \quad (3.24)$$

$$L_2 = \frac{\sqrt{\frac{1}{k_a^2} + 1}}{C_f \omega_{sw}^2} \quad (3.25)$$

$C_f = 0.01 - 0.05C_b$ olarak daha önce gösterilir, r sabiti ise şebeke ve evirici tarafındaki endüktansların birbirlerine oranı olarak tanımlanmaktadır. Bu durumda oluşan eşitlik:

$$L_2 = rL_1 \quad (3.26)$$

Sönümlenme direncinin hesaplanması için rezonans frekans bilinmelidir. Öyleyse:

$$\omega_{res} = \sqrt{\frac{L_1 + L_2}{L_1 L_2 C_f}} \quad (3.27)$$

$$f_{res} = \frac{1}{\omega_{res}} \quad (3.28)$$

Rezonans frekansı üstteki eşitsizlik şartlarını sağlamalıdır.

$$R_f = \frac{1}{3\omega_{res} C_f} \quad (3.29)$$

3.1.3. LCL Filtre Tasarım Parametrelerinin Belirlenmesi

Filtre tasarım süreci bu tez çalışmasının başlıca aşamasıdır. Bu tez çalışmasındaki tasarımı gerçekleştirebilmek için bazı önemli değerlerin belirlenmesi gerekmektedir. Tez çalışmasının bu bölümünde yıldız/üçgen bağlı LCL filtrenin tasarımı için ihtiyaç duyulan ön tanım değerleri Çizelge 3.1'de verildiği gibidir. Çizelge 3.1'deki değerler temel alınırsa filtreye ilişkin hesaplamalar aşağıda gösterilmiştir.

Çizelge 3.1. LCL Filtre tasarım parametreleri ön tanım değerleri.

| | |
|-------------------------------|---|
| Faz-Faz Gerilimi | $E_n = 55V$ |
| Nominal Aktif Güç | $P_b = P_n = 50 W$ |
| DA Kaynak Gerilimi | $V_{dc} = 105 V$ |
| Şebeke Frekansı | $f_{g1} = 50 H$ |
| Açısal Frekans | $\omega_g = 2\pi 50 \text{ rad/sn}$ |
| Anahtarlama Frekansı | $f_{sw} = 16 \text{ kHz}$ |
| Açısal Anahtarlama Frekansı | $\omega_{sw} = 2\pi 16000 \text{ rad/sn}$ |
| Maksimum Güç Faktörü Değişimi | $x = 0,05$ |
| Azaltma Faktörü | $k_a = 0,2 (\%20)$ |

3.1.3.1. Baz Değerlerin Hesabı

Sisteme ait nominal aktif güç ve nominal çıkış gerilim değerlerinin bilinmesi durumunda baz empedans ve baz kapasitans değerleri olan Z_b , C_b değerleri Eşitlik 3.30 ve 3.32'deki gibidir.

$$Z_b = \frac{E_n^2}{P_n} = \frac{(55)^2}{50} = 60,5 \Omega \quad (3.30)$$

$$\omega_g = 2\pi 50 = 314,15 \text{ rad/sn} \quad (3.31)$$

$$C_b = \frac{1}{\omega_g Z_b} = \frac{1}{314,15 * 60,5} = 52,61 \mu F \quad (3.32)$$

3.1.3.2. Filtre Kapasitör Değerinin Belirlenmesi

Filtrenin paralel kolunda bulunan C_f kapasitansının değeri, baz değerinin %5'i olarak

kabul edilmelidir. Bu durumda elde edilen kapasitans değeri yaklaşık $C_f = 2.63 \mu\text{F}$ olmaktadır. $2.63 \mu\text{F}$ değerine sahip bir kapasitör ticari olarak bulunamadığından dolayı bu değere en yakın kapasitans değeri olan $C_{fT} = 10 \mu\text{F}$ belirlenerek kullanılmıştır.

$$C_f = 0.05C_b = 0,05 * 52.61 = 2.63 \mu\text{F} \quad (3.33)$$

$$C_{fT} = 10\mu\text{F} \quad (3.34)$$

3.1.3.3. İndüktör Değerinin Belirlenmesi

Eşitlik 3.35 ile 3.37 arasındaki formüller kullanılarak LCL filtrenin indüktör değerleri, $L_1 = 14.7 \text{ mH}$, $L_2 = 23 \mu\text{H}$ olarak hesaplanmıştır.

$$I_{\max} = \frac{P_n \sqrt{2}}{3V_{ph}} = \frac{50 * 1.41}{3 * 55/1.73} = 0.742 \text{ A} \quad (3.35)$$

$$\Delta I_{L\max} = 0.1 I_{\max} = 0,0742 \text{ A} \quad (3.36)$$

$$L_1 = \frac{V_{DC}}{6f_{sw}\Delta I_{L\max}} = \frac{105}{6 * 16000 * 0,0742} = 14,7\text{mH} \quad (3.37)$$

İstenilen azaltma sabiti olan $K_a = 0,2$ olarak belirlenirse L_2 Eşitlik 3.38'e göre hesaplanmaktadır. L_1 bobini yaklaşık olarak 15 mH , L_2 bobini ise tam olarak sarılamadığı için yaklaşık $47 \mu\text{H}$ değerinde sarım gerçekleştirildi.

$$L_2 = \frac{\sqrt{\frac{1}{k_a^2} + 1}}{C_f \omega_{sw}^2} = 23 \mu\text{H} \quad (3.38)$$

3.1.3.4. Rezonans Frekansının Belirlenmesi

Rezonans frekansının değeri Eşitlik 3.40'a göre $f_{res} = 7.352 \text{ kHz}$ olarak bulunmuştur. Bu değer $500 \text{ Hz} < 7.352 < 8000 \text{ Hz}$ şartını sağlamaktadır.

$$\omega_{res} = \sqrt{\frac{L_1 + L_2}{L_1 L_2 C_f}} = 46199 \text{ rad/sec} \quad (3.39)$$

$$f_{res} = \frac{\omega_{res}}{2 * \pi} = 7.352 \text{ kHz} \quad (3.40)$$

3.1.3.5. Sönümlendirme Direncinin Hesaplanması

Eşitlik 3.41 de bulunan denklemi kullanarak sönümlendirme direncinin değerini

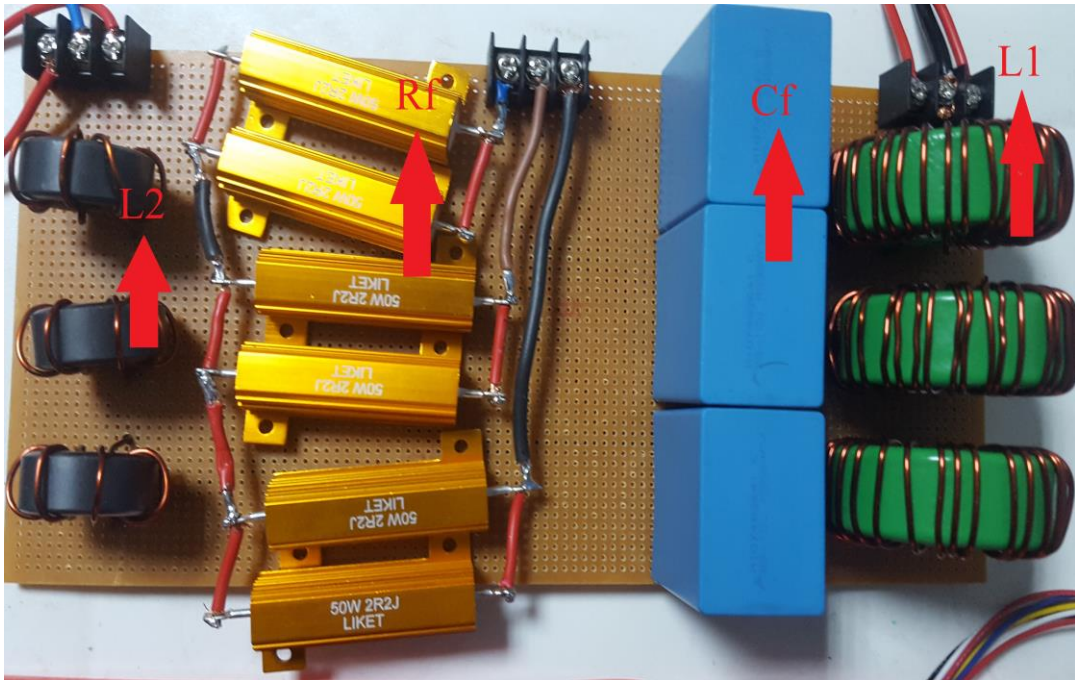
hesaplamak mümkündür. Bu eşitliğe göre sönümlendime direnci 0,9019 ohm olarak hesaplanmıştır.

$$R_{f\Delta} = \frac{1}{3W_{res}C_f} = \frac{1}{3 * 46199 * 8 * 10^{-6}} = 0,9019\Omega \quad (3.41)$$

Yıldız bağlantılı LCL filtrede sönümleme direncinin değeri $R_f = 0,9024\Omega$ iken üçgen bağlantı için direnç değeri $R_f = 3 * 0,9024 = 2,7072 \Omega$ olmalıdır.

3.1.4. LCL Filtre Devre Uygulaması

Şekil 3.4'de bu tez çalışmasında kullanılmak üzere tasarlanan LCL filtre devresi gösterilmiştir. Bu devrede az sarımlı olarak gözükken yük tarafındaki bobin 47 μ H, çok sarımlı evirici tarafındaki bobin 15 mH olarak tasarlanmıştır. Her iki bobin için 1,3 mm² çapında emaye kaplı iletken kullanılmıştır. Bu iletken ile yaklaşık 15 A nominal akım taşımak mümkündür. Çalışmamız için öngörülen nominal akım 11 A civarındır. Sönümleme direnci 0.9 Ω hesaplanmış olup, bu değeri yaklaşık olarak tutturmak için 2 adet 2.2 Ω , 50 W direnç paralel bağlanarak 1.1 Ω 'luk direnç değeri elde edilmiştir. Kapasitör olarak kutu tip 10 μ F, 305VAC MKP X2 kapasitör kullanılmıştır.



Şekil 3.4. LCL filtre devresi.

Aşağıda gösterilen Çizelge 3.2’de LCL filtre tasarımında kullanılan malzemelerin özellikleri ve parametreleri belirtilmektedir.

Çizelge 3.2. LCL Filtre kullanılan parametreler ve özellikleri.

| Malzeme | Değeri | Açıklama |
|-------------------------------|--------------|----------------------------------|
| Bobin 1 – L_1 | 15 mH | 30 sarımlı, 18x32x56(mm) |
| Bobin 2 – L_2 | 47 μ H | 8 sarımlı, 15x27x41(mm) |
| Sönümlendirme Direnci – R_f | 1,1 Ω | 2 paralel 2,2 Ω , 50 Watt |
| Kapasitör – C_f | 10 μ F | 305VAC MKP X2 |

3.1.5. LCL Filtrenin Transfer Fonksiyonu ve Frekans Cevabı

Şekil 3.5’de LCL filtreli modelinin sönümlenme dirençli ve sönümle dirençsiz olarak çizilen Bode diyagramı görülmektedir. Bode diyagramında görüldüğü üzere sönümlenme direncinin olmadığı durumda rezonans frekansı ve genliği oldukça yükselmektedir. Sistemin Bode cevabı LCL filtreye ilişkin transfer fonksiyonunu belirlemek ve gerilim kaynağının harmoniklerini bastırmak için oldukça önemlidir [52]. Elde edilen frekans cevabı Eşitlik 3.42 ve 3.43’ de gösterilen transfer fonksiyonu Matlab yazılımında elde edilmiştir. $V_g = 0$ olması durumunda sönümlenme direnci olmaksızın LCL filtrenin transfer fonksiyonu;

$$H_{LCL} = \frac{1}{L_1 C_f L_2 s^3 + (L_1 + L_2)s} \quad (3.42)$$

Sönümlenme direncinin dâhil edilmesi durumunda transfer fonksiyonu;

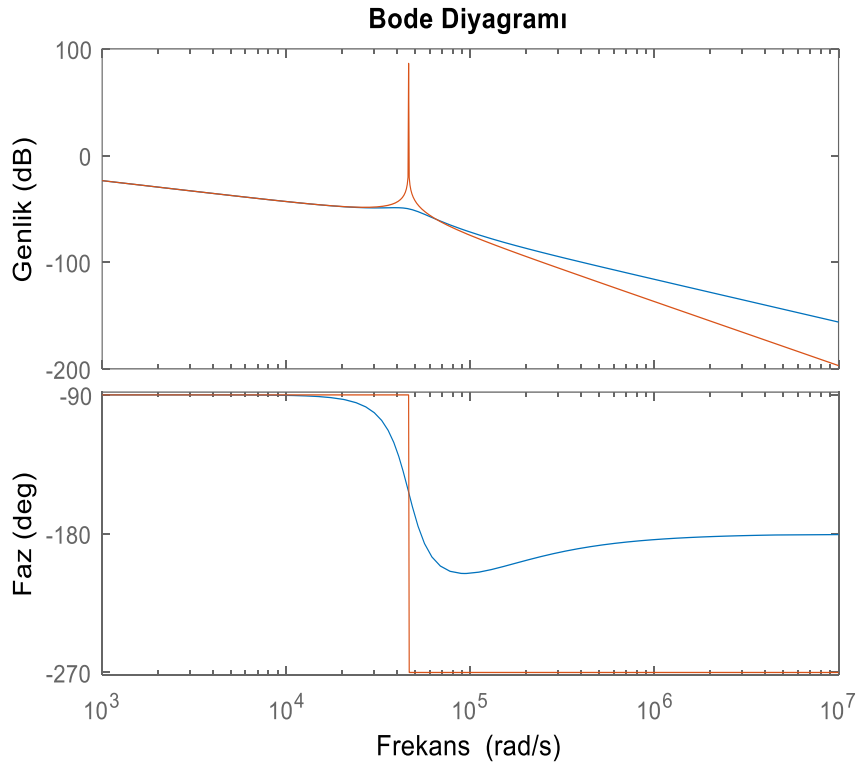
$$H_{LCL} = \frac{C_f R_f s + 1}{L_1 C_f L_2 s^3 + C_f (L_1 + L_2) R_f s^2 + (L_1 + L_2)s} \quad (3.43)$$

Eşitlik 3.42 ve 3.43’ de transfer fonksiyonları elde edilen LCL filtrenin Çizelge 3.2’de belirtilen parametreler yerlerine yazıldıktan sonra Eşitlik 3.44 ve 3.45 elde edilmiştir. Bu eşitlikler sırasıyla sönümlenme direncinin dâhil edildiği ve ihmal edildiği iki sistemin transfer fonksiyonunu göstermektedir.

$$G_{i1} = \frac{1,1e - 05s + 1}{7,05(e - 12)s^3 + 1,655(e - 8)s^2 + 0,01505s} \quad (3.44)$$

$$G_{i2} = \frac{1}{7,05(e - 12)s^3 + 0,01505s} \quad (3.45)$$

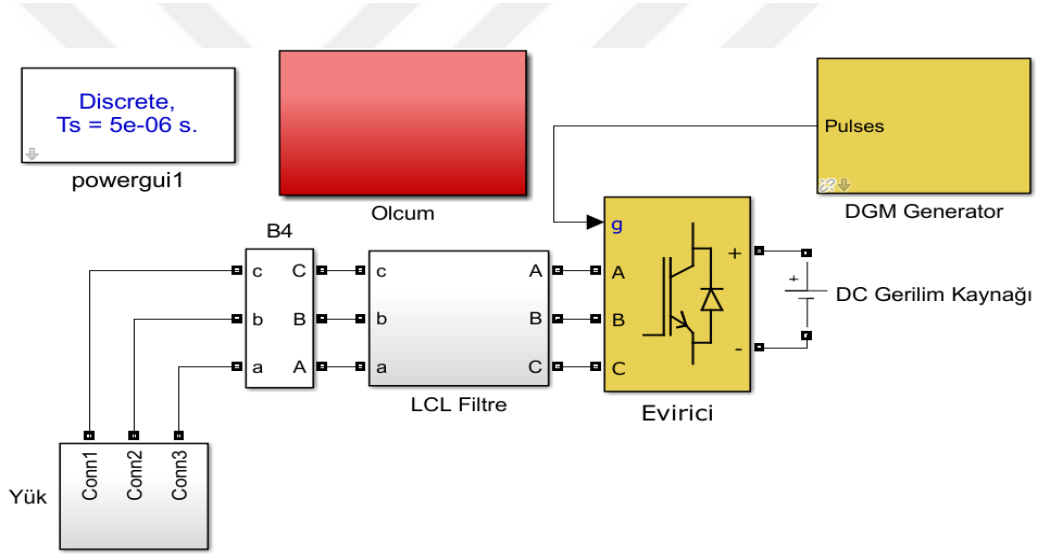
Şekil incelenecek olursa paralel koldaki C kapasitörüne seri direnç bağlandıktan sonra yüksek frekansta faz -180° 'den -270° 'ye kaymaktadır. Elbette ki bu durum kararsızlığı daha da arttırmaktadır. Şekil 3.5'de gösterilen Bode diyagramında görüleceği üzere kapalı döngü bant genişliği 6700 Hz, faz ise -90° civarındadır. Mavi renkte çizgi ile gösterilen Bode eğrileri sönümleme direnci olan sistemi, Kırmızı renkli çizgi ise sönümleme direnci eklenmemiş sistemi temsil etmektedir.



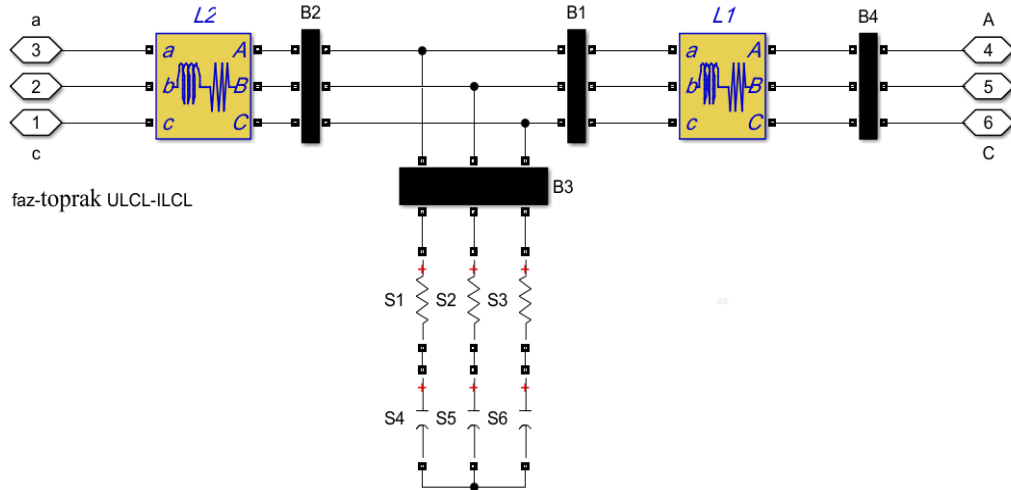
Şekil 3.5. Açık döngü Bode diyagramı.

4. LCL FİLTRELİ 3 FAZLI EVİRİCİ SİMULİNK MODELİ

Bu bölümde üç fazlı eviricinin ve LCL filtrenin Matlab/Simulink model tasarımı gerçekleştirilmiştir. Şekil 4.1 ve 4.2’de Simulink ortamında tasarımı gerçekleştirilen üç fazlı eviricinin modeli ve bu model içerisinde yer alan LCL filtrenin iç yapısı görülmektedir. Modeli gerçekleştirilen evirici sistemde yük direnci ile LCL filtre yıldız bağlanmıştır. Bu sistemde DGM Generator tarafından üretilen DGM sinyaller ile üç fazlı evirici kontrol edilmektedir. Evirici tarafından üretilen sinyaller LCL filtre ile filtrelendikten sonra sinyaller sinüsoidal bir forma dönüştürülmektedir.



Şekil 4.1. Üç fazlı eviricinin Simulink modeli.



Şekil 4.2. LCL filtrenin Simulink modeli.

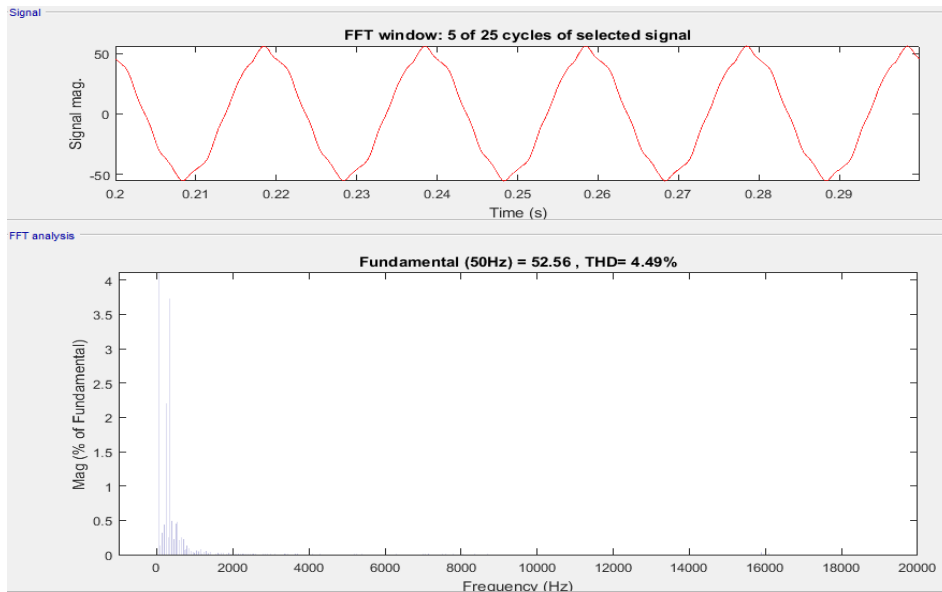
4.1. SİMULİNK MODEL SONUÇLARI

Tez çalışmasının bu bölümünde Matlab/Simulink ortamında simulasyon çalışması gerçekleştirilmiştir. Bu kısımda LCL filtre kullanıldıktan sonra 50 Hz frekansa sahip sinüsoidal akım ve gerilim sinyalleri elde edilmektedir. Ayrıca farklı modülasyon indekslerinde ve farklı yük değerleri altında elde edilen sinüsoidal üç fazlı sinyaller ile bu sinyallerin filtreden geçirildikten sonra yapılan FFT analizlerinin sonucunda oluşan toplam harmonik bozulmalara örnekler gösterilmektedir.

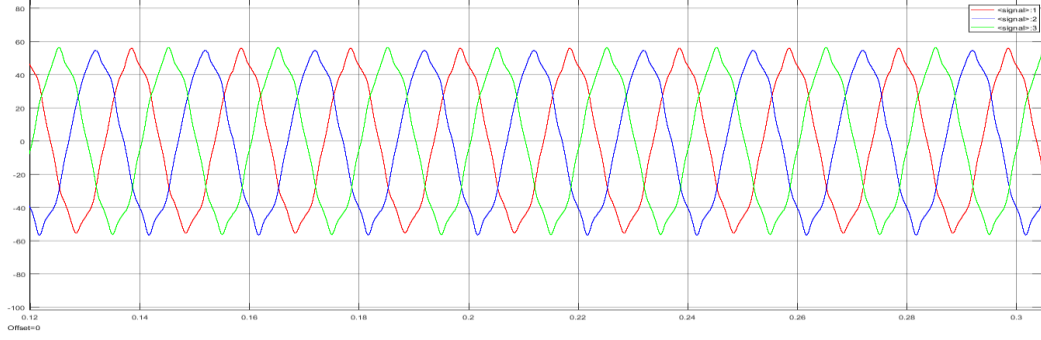
Şekil 4.3’de Simulink modelleme çalışması sonucunda 50 Hz frekansta çıkışta elde edilen gerilim sinyalinin 900 ohm yük direnci ve maksimum modülasyon indeksi ($m_a=0,99$) altındaki sinüsoidal formunun FFT analiz sonucu görülmektedir. Yapılan bu analiz sonucunda toplam harmonik bozulma değerinin %4.49 olduğu görülmektedir. Ayrıca yapılan simulink çalışmaları sonucu çıkış akım ve gerilimlerinde oluşan toplam harmonik bozulma değerleri, çıkış yükümüzün sadece direnç (R) yükü olmasından dolayı aynı değerlere sahip olmaktadır.

Şekil 4.4’de evirici çıkışında üretilen üç fazlı sinüsoidal gerilim sinyalinin, LCL filtreden geçirildikten sonra elde edilen üç fazlı görünümü bulunmaktadır.

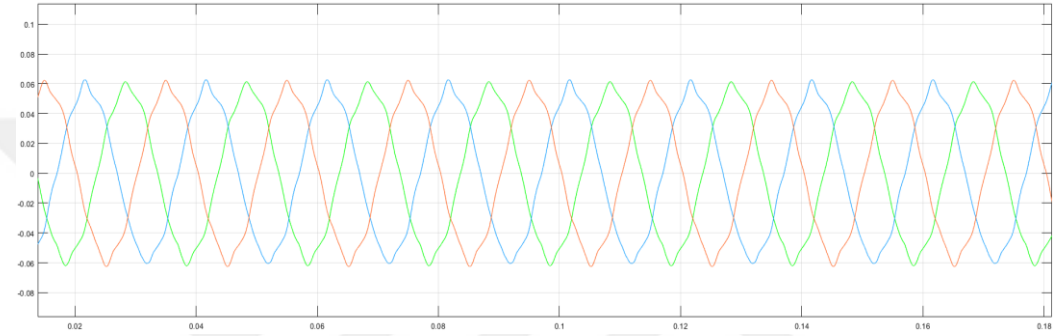
Şekil 4.5’de ise aynı parametrelere sahip akım sinyalinin çıkışta oluşan üç fazlı hali bulunmaktadır.



Şekil 4.3. 900 Ω yük direnci ve $m_a=0,99$ altındaki gerilim sinyalinin FFT analizi.

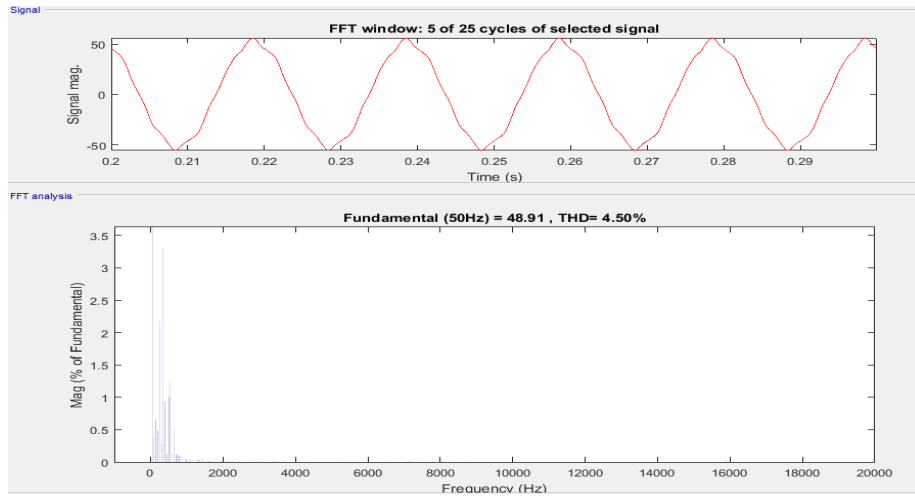


Şekil 4.4. 900 Ω yük direnci ve $m_a=0,99$ altındaki üç fazlı gerilim sinyali.

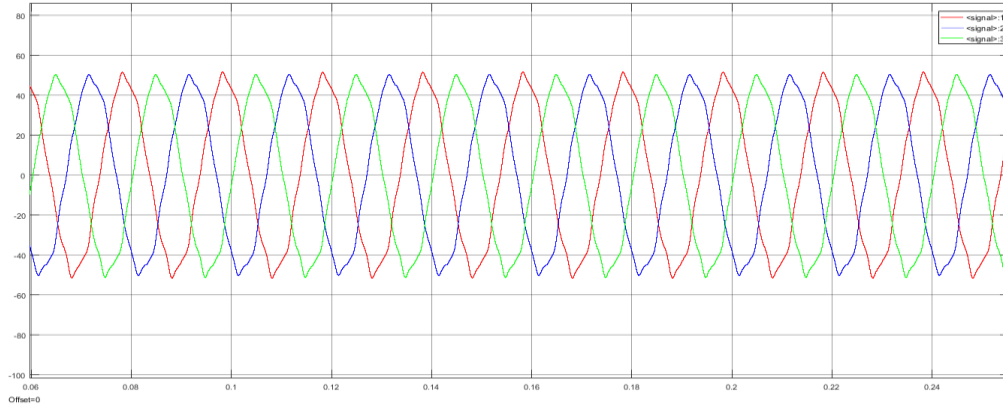


Şekil 4.5. 900 Ω yük direnci ve $m_a=0,99$ altındaki üç fazlı akım sinyali.

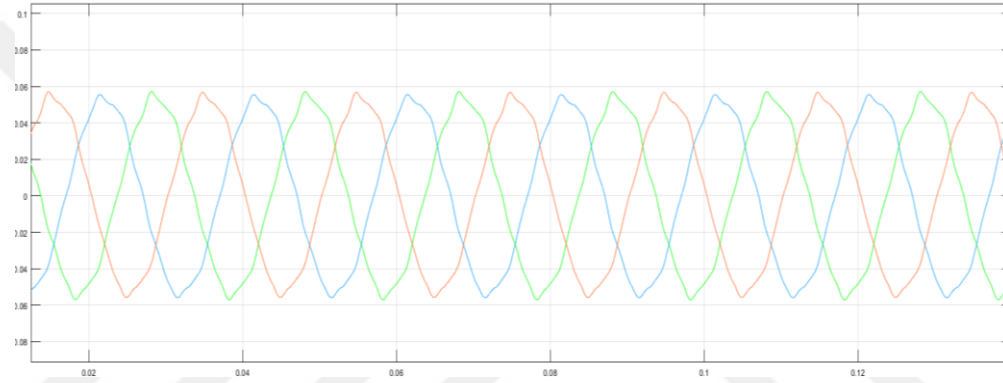
Şekil 4.6'da üç fazlı eviricinin simulink modelinin çıkışında 50 Hz frekansta üretilen sinüsoidal sinyallerin, 900 ohm yük direnci ve modülasyon indeksinin $m_a=0,95$ olduğu durumdaki çalışma sonucu elde edilen, FFT analiz ile LCL filtreden geçen çıkış akım sinyalinin THD değeri ve sinüs formu bulunmaktadır. Ayrıca FFT analiz sonucunda çıkış akımından elde edilen THD değerinin %4.50 olduğu gözlenmektedir. Şekil 4.7 ve Şekil 4.8'de ise bu sinyalin üç fazlı sinüsoidal akım ve gerilim formları görülmektedir.



Şekil 4.6. 900 Ω yük direnci ve $m_a=0,95$ altındaki akım sinyalinin FFT analizi.



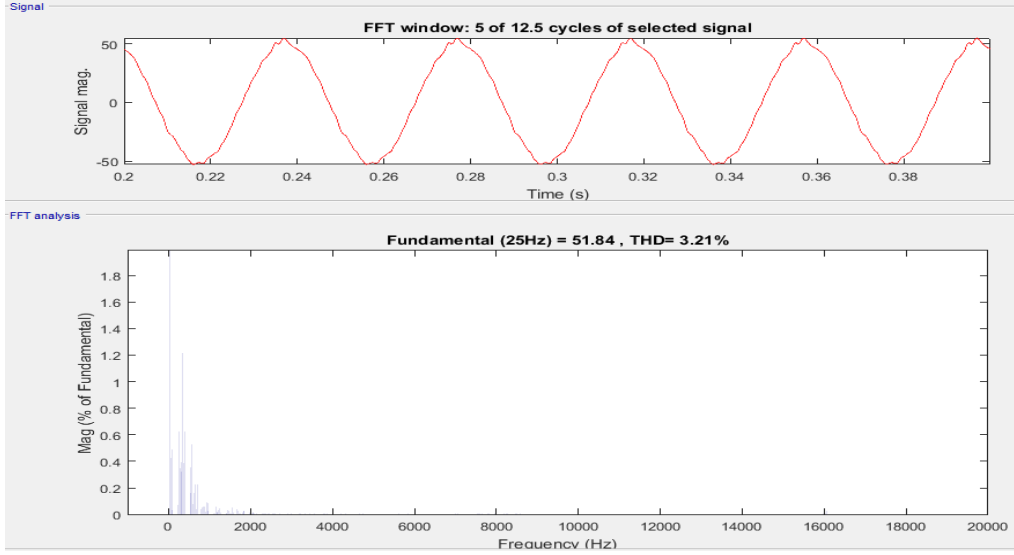
Şekil 4.7. 900 Ω yük direnci ve $m_a=0,95$ altındaki üç fazlı gerilim sinyali.



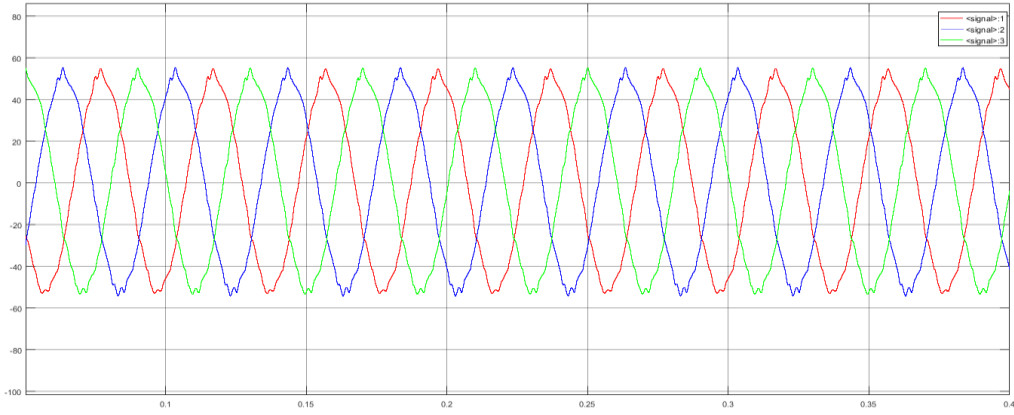
Şekil 4.8. 900 Ω yük direnci ve $m_a=0,95$ altındaki üç fazlı akım sinyali.

Simulasyon çalışmamızın bu bölümünde evirici çıkışında üretilecek olan 25 Hz frekansa sahip üç fazlı sinüsoidal akım ve gerilim sinyallerinin, harmonikleri bastırıldıktan sonra yapılan FFT analiz incelemeleri ile bu sinyallerdeki toplam harmonik bozulmaların analiz işlemi ve üç fazlı formlarının gösterimi gerçekleştirilecektir.

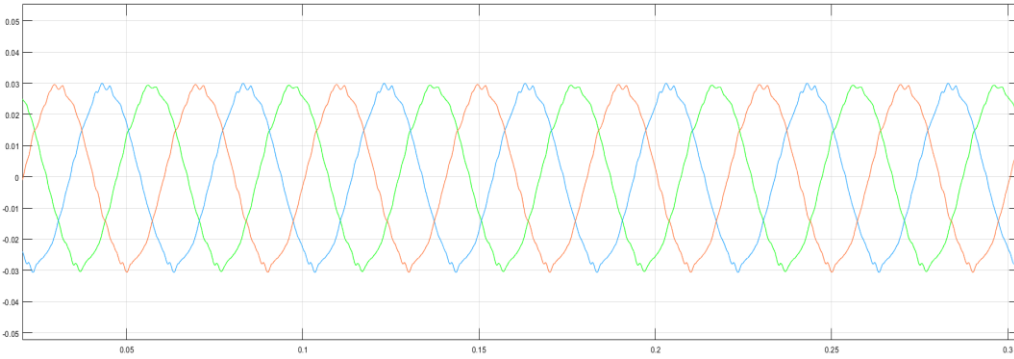
25 Hz frekansa sahip eviricinin, modülasyon indeksinin maksimum ($m_a=0,99$) olduğu durum ile yük direncinin 1800 ohm olduğu değerinde gerilim ve akım sinyalinde oluşan harmonik bozulma değeri ve FFT analiz sonucu Şekil 4.9, 4.10 ve 4.11'de bulunmaktadır. Ayrıca Şekil 4.9'da bu parametrelere sahip gerilim sinyalinde oluşan THD değerinin %3,21 olduğu görülmektedir. 50 Hz frekansta olduğu gibi 25 Hz frekanstada aynı yük ve modülasyon indekslerinde çıkış akım ve gerilim değerlerinde oluşan toplam harmonik bozulma oranları aynı değere sahiptir.



Şekil 4.9. 1800 Ω yük direnci ve $m_a=0,99$ altındaki gerilim sinyalinin FFT analizi.



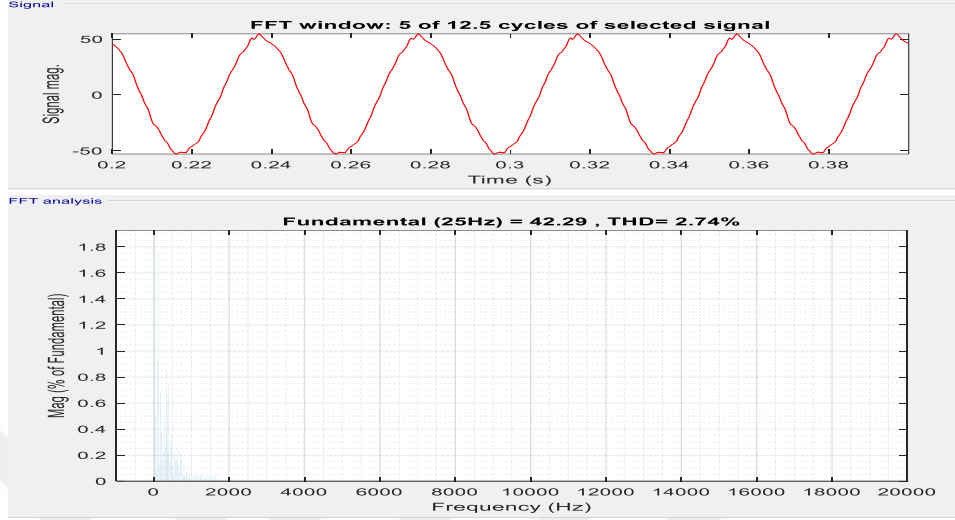
Şekil 4.10. 1800 Ω yük direnci ve $m_a=0,99$ altındaki üç fazlı gerilim sinyali.



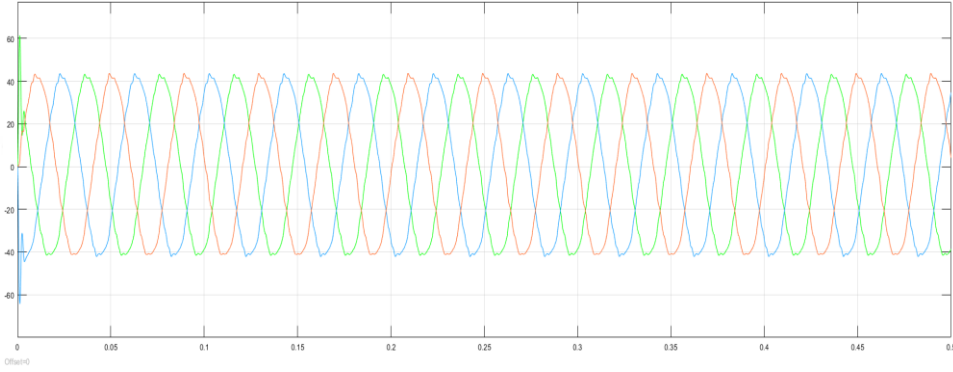
Şekil 4.11. 1800 Ω yük direnci ve $m_a=0,99$ altındaki üç fazlı akım sinyali.

Şekil 4.12'de Simulink modellemesi yapılan üç fazlı eviricinin 25 Hz değerinde, 1800 ohm yük direnci ile modülasyon indeksinin $m_a=0,85$ olduğu durumda elde edilen akım sinyalinin FFT analizi ve LCL filtreden geçen sinüs formu görülmektedir. Şekil 4.12'de

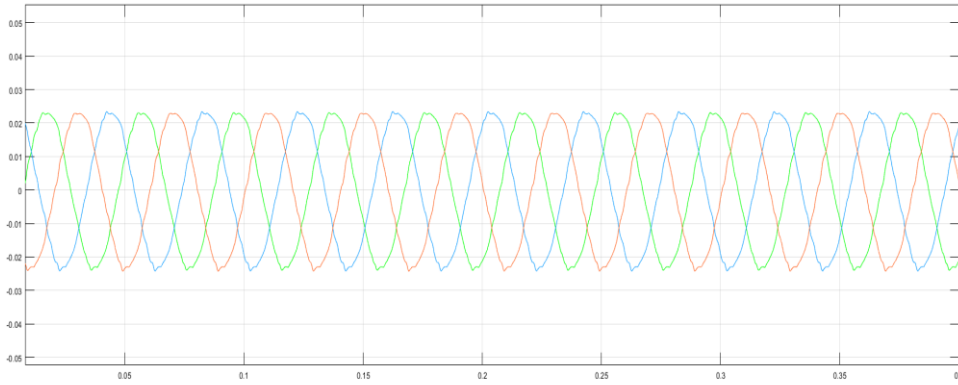
FFT analiz sonucunda elde edilen THD deęerinin %2,74 olduęu gözlenmektedir. Ayrıca Şekil 4.13 ve 4.14’de FFT analizi yapılan sinyalin üç fazlı akım ve gerilimlerin görüntüsü bulunmaktadır.



Şekil 4.12. 1800 Ω yük direnci ve $m_a=0,85$ altındaki akım sinyalinin FFT analizi.



Şekil 4.13. 1800 Ω yük direnci ve $m_a=0,85$ altındaki üç fazlı gerilim sinyali.



Şekil 4.14. 1800 Ω yük direnci ve $m_a=0,85$ altındaki üç fazlı akım sinyali.

Çizelge 4.1’de Simulink ortamında yapılan üç fazlı evirici modelinin simülasyon çalışması sonucu 50 Hz frekansta, sabit yük değerleri ve farklı modülasyon indeksleri altındaki çıkış gerilim değerlerinde yapılan FFT analiz işlemi sonucu elde edilen toplam harmonik bozulma sonuçları gözlenmektedir. Ayrıca aynı modülasyon indeksi ve yük değerleri altında çıkış akımları için yapılan analizlerin THD değerlerinin, çıkış geriliminde elde edilen veriler ile aynı sonuçlara sahip olduğu görülmektedir.

Ayrıca çizelgelerde belirtilen parametreler altında elde edilen çıkış sinyallerinin akım ve gerilim değerleri de belirtilmiştir.

Çizelge 4.1. Simulink’de 50 Hz için akım ve gerilim sinyallerinin THD analizi.

| Frekans (Hz) | Yük (Ω) | Modülasyon (m_a) | Çıkış Akımı (A) | Çıkış Gerilimi (V) | THD (%) |
|--------------|------------------|----------------------|-----------------|--------------------|-------------|
| 50 Hz | 1800 | 0.99 | 0,03 A | 54.8 V | 4,01 |
| 50 Hz | 1800 | 0.95 | 0,027 A | 50.2 V | 3,57 |
| 50 Hz | 1800 | 0.90 | 0,026 A | 48 V | 2,54 |
| 50 Hz | 1800 | 0.85 | 0,024 A | 43.7 V | 3,23 |
| 50 Hz | 1800 | 0.8 | 0,022 A | 40 V | 4,78 |
| 50 Hz | 1800 | 0.75 | 0,021 A | 38 V | 4,68 |
| 50 Hz | 1800 | 0.7 | 0,02 A | 36 V | 3,73 |
| 50 Hz | 900 | 0.99 | 0,061 A | 55 V | 4,49 |
| 50 Hz | 900 | 0.95 | 0,055 A | 50 V | 4,5 |
| 50 Hz | 900 | 0.90 | 0,053 A | 47.8 V | 3,09 |
| 50 Hz | 900 | 0.85 | 0,048 A | 43.8 V | 3,69 |
| 50 Hz | 900 | 0.8 | 0,044 A | 39.7 V | 4,25 |
| 50 Hz | 900 | 0.75 | 0,042 A | 38.5 V | 4,16 |
| 50 Hz | 900 | 0.7 | 0,041 A | 37 V | 4,42 |
| 50 Hz | 360 | 0.99 | 0,146 A | 53,6 V | 5,66 |
| 50 Hz | 360 | 0.95 | 0,134 A | 48,2 V | 4,17 |
| 50 Hz | 360 | 0.90 | 0,13 A | 47,6 V | 6,13 |
| 50 Hz | 360 | 0.85 | 0,114 A | 42.2 V | 4,69 |
| 50 Hz | 360 | 0.8 | 0,111 A | 38.4 V | 5,17 |
| 50 Hz | 360 | 0.75 | 0,104 A | 37,5 V | 4,72 |
| 50 Hz | 360 | 0.7 | 0,091 A | 33,5 V | 4,34 |
| 50 Hz | 180 | 0.99 | 0,286 A | 51,5 V | 5,54 |
| 50 Hz | 180 | 0.95 | 0,255 A | 46 V | 5,44 |
| 50 Hz | 180 | 0.90 | 0,250 A | 44,5 V | 5,76 |
| 50 Hz | 180 | 0.85 | 0,215 A | 40 V | 5,18 |
| 50 Hz | 180 | 0.8 | 0,207 A | 37 V | 5,47 |
| 50 Hz | 180 | 0.75 | 0,195 A | 35 V | 5,05 |
| 50 Hz | 180 | 0.7 | 0,173 A | 31,8 V | 5,89 |

Çizelge 4.2’de ise üç fazlı eviricinin çıkışında elde edilen 25 Hz frekansa sahip sinyallerin sabit yük direnci ile değişen modülasyon indeks değerlerinde yapılan FFT analiz çalışmaları sonucu oluşan THD değerleri bulunmaktadır.

Çizelge 4.2. Simulink’de 25 Hz için akım ve gerilim sinyallerinin THD analizi.

| Frekans (Hz) | Yük (Ω) | Çıkış Akımı (A) | Çıkış Gerilimi (V) | Modülasyon (m_a) | THD (%) |
|--------------|------------------|-----------------|--------------------|----------------------|-------------|
| 25 Hz | 1800 | 0.03 A | 54.8 V | 0.99 | 3,21 |
| 25 Hz | 1800 | 0,027 A | 49.8 V | 0.95 | 2,96 |
| 25 Hz | 1800 | 0,027 A | 49.9 V | 0.90 | 3,38 |
| 25 Hz | 1800 | 0,024 A | 43.3 V | 0.85 | 2,74 |
| 25 Hz | 1800 | 0,022 A | 39.2 V | 0.8 | 4,16 |
| 25 Hz | 1800 | 0,022 A | 39 V | 0.75 | 3,56 |
| 25 Hz | 1800 | 0,018 A | 34 V | 0.7 | 3,46 |
| 25 Hz | 900 | 0,058 A | 55 V | 0.99 | 4,05 |
| 25 Hz | 900 | 0,054 A | 48.5 V | 0.95 | 3,18 |
| 25 Hz | 900 | 0,055 A | 49.7 V | 0.90 | 5,14 |
| 25 Hz | 900 | 0,047 A | 42.7 V | 0.85 | 3,13 |
| 25 Hz | 900 | 0,043 A | 38.6 V | 0.8 | 4,14 |
| 25 Hz | 900 | 0,044 A | 39.5 V | 0.75 | 4,24 |
| 25 Hz | 900 | 0,04 A | 36 V | 0.7 | 3,91 |
| 25 Hz | 360 | 0,14 A | 52.5 V | 0.99 | 4,78 |
| 25 Hz | 360 | 0,13 A | 47 V | 0.95 | 4,28 |
| 25 Hz | 360 | 0,125 A | 46,4 V | 0.90 | 5,89 |
| 25 Hz | 360 | 0,11 A | 41 V | 0.85 | 3,96 |
| 25 Hz | 360 | 0,1 A | 37,5 V | 0.8 | 4,62 |
| 25 Hz | 360 | 0,096 A | 36,5 V | 0.75 | 4,77 |
| 25 Hz | 360 | 0,085 A | 33 V | 0.7 | 4,85 |
| 25 Hz | 180 | 0,27 A | 51 V | 0.99 | 4,09 |
| 25 Hz | 180 | 0,25 A | 46 V | 0.95 | 4,18 |
| 25 Hz | 180 | 0,23 A | 43 V | 0.90 | 5,06 |
| 25 Hz | 180 | 0,21 A | 39,2 V | 0.85 | 4,21 |
| 25 Hz | 180 | 0,19 A | 35,8 V | 0.8 | 5,15 |
| 25 Hz | 180 | 0,185 A | 35,6 V | 0.75 | 4,89 |
| 25 Hz | 180 | 0,165 A | 31,5 V | 0.7 | 5,27 |

Tez çalışmamızın bu bölümünde Matlab/Simulink ortamında tasarlanan üç fazlı eviricinin çıkışında üretilen üç fazlı sinüsoidal sinyallerin, 50 Hz ve 25 Hz’lik formlarının farklı modülasyon indekslerinde ve farklı yük değerlerindeki akım ve

gerilim sinyalleri gösterilip, bu sinyallerin FFT analizleri incelenmektedir. Bu analizlerin incelenmesi sonucunda toplam harmonik bozulma değerlerinin IEEE-519 ve IEEE-1547 standartlarının değeri olan %5'lik kısmın altında kaldığı görülmektedir [12].

Çizelge 4.1 ve 4.2'deki 50 Hz ve 25 Hz'lik çıkıştaki akım ve gerilim sinyallerinde yapılan analizler incelendiğinde, maksimum yük altında farklı modülasyon indekslerinde 25 Hz'lik gerilim sinyallerinde oluşan toplam harmonik bozulma değerlerinin, 50 Hz'lik sinyallere oranla daha düşük değerlerde çıktığı gözlenmektedir. Ayrıca yük direnci düşürüldükçe 25 Hz'lik sinyallerde THD değerinin arttığı görülmektedir. Bu nedenle, üretilen 50 Hz'lik gerilim sinyallerinin genel olarak toplam harmonik bozulma değerleri 25 Hz'lik sinyallere oranla daha iyi değerlere sahip olduğu sonucuna ulaşılmaktadır.

Simulasyon çalışması sonucunda yapılan analizler göstermektedir ki, R yük direnci altında yapılan analizler sonucu çıkış akım ve gerilim değerleri üzerinde oluşan toplam harmonik bozulma sonuçları aynı değere sahiptir.

Çizelge 4.1'de 50 Hz'lik gerilim sinyalleri incelendiğinde, sabit yük ve farklı modülasyon indeksleri altında, modülasyon indeksinin 0,9 olduğu durumlarda en düşük toplam harmonik bozulma değerlerine sahip olduğu görülmektedir. Çizelge 4.2'de 25 Hz'lik gerilim sinyalleri incelendiğinde, sabit yük ve farklı modülasyon indekslerinde yapılan analizler çerçevesinde, 0,9 modülasyon indeksinde elde edilen THD değerlerinin farklı modülasyon indekslerine oranla daha yüksek değerlerde olduğu gözlenmektedir.

50 Hz ve 25 Hz frekansta yapılan analizler incelendiğinde, modülasyon indeksi azaldıkça THD değerlerinde genel olarak artış olduğu görülmektedir.

Çizelge 4.1 ve 4.2'de farklı yük değerleri altında, aynı modülasyon indekslerinde elde edilen çıkış gerilimlerinin benzer değerlere sahip olduğu görülmektedir. Yine Çizelge 4.1 ve 4.2'ye göre modülasyon indeksleri azaldıkça çıkış gerilim ve akım değerlerinin azaldığı görülmektedir. Lakin yük direnci azaldıkça çıkış akım değerlerinin yükseldiği gözlenmektedir.

5. LCL FİLTRELİ DENEY DÜZENİĞİNİN KURULUMU

Bu tez çalışmasında, Texas Instruments firmasına ait olan kayan noktalı (floating point) Delfino F28335 dijital sinyal işlemci (DSP) kullanılmıştır. Bu işlemci, 150 MHz hızında ve 32 bit merkezi işlemci birimine (CPU) sahiptir. Ayrıca 12 bitlik, 16 A/D dönüşüm (ADC) kanalına, 18 adet genişletilmiş DGM kanalına ve 88 adet genel amaçlı dijital I/O portuna sahiptir. Ayrıca 3 adet 32-bit zamanlayıcı, 3 kanal SCI/UART portu, 2 kanal CAN-Bus haberleşme portu, 1 kanal I2C modülü, 1 SPI modülü gibi özelliklere de sahiptir. Bu çalışmada, Matlab/Simulink ortamında bulunan gömülü kodlayıcı (Embedded Coder Toolbox) araç kutusu kullanılarak DSP'ye uygun kodları üretecek olan Texas Instruments firmasının C2000 destek paketi kullanılmıştır. Böylelikle Matlab/Simulink'e ve bu pakete özgü bloklar sayesinde birçok farklı algoritmanın oluşturulması mümkün olmaktadır [43], [45].

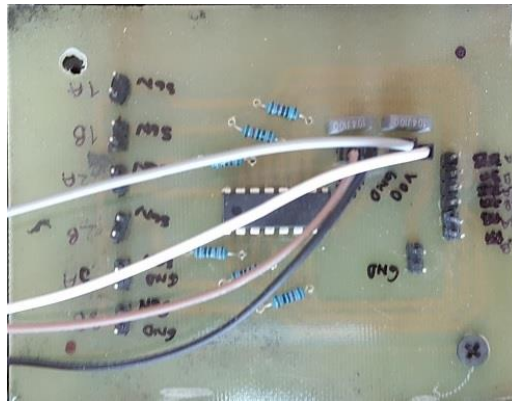
Şekil 5.1'de denetleyici olarak Texas Instruments firmasının ürettiği, TMS320F28335 dijital sinyal işlemcisinin kullanıldığı TMDSDOCKF28335 experiment kit tercih edilmiştir. Dijital sinyal işlemcisinin DGM çıkışlarının 3 V olması ve Skyper 32 Pro R sürücüsünün 15 V ile çalışması sebebiyle bir seviye kaydırma devresine ihtiyaç duyulmuş ve bu sebeple CD4504 entegresi kullanılmıştır [40], [46]. Evirici çıkışındaki darbeleri filtrelemek için LCL filtre tasarlanmış ve oluşturulan devre ilgili bölümde gösterilmiştir. Akım ve gerilim ölçümlerinin gerçekleştirilmesi için LEM firmasına ait LV-25P gerilim ve LA55-P akım sensörü ürünleri kullanılarak opamp'lı devreler kurulmuştur [53], [54]. Ayrıca devrelerin farklı kısımlarında ± 15 Volt, +15 Volt ve +5 V gerilim besleme ihtiyacını karşılamak için çeşitli besleme kaynakları tasarlanmış ve kullanılmıştır. Şekil 5.1'de gösterilen 3 fazlı evirici düzeneği için, SEMIKRON firmasının ürettiği Skyper 32 Pro R sürücüsü ve SKM75GB12T4 IGBT modülleri kullanılmıştır [55]-[57].



Şekil 5.1. Üç fazlı eviricinin deney düzeneği.

5.1. SEVİYE KAYDIRICI DEVRESİ

DSP'nin 3,3 V olan çıkış seviyesini, IGBT sürücü kartının ihtiyacı olan 15 V seviyesine çıkarılması için, Şekil 5.2'de gösterildiği gibi CD4504 seviye kaydırıcı entegresi kullanılmıştır [40].

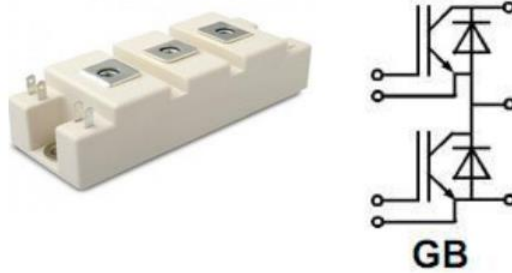


Şekil 5.2. CD4504 seviye kaydırıcı devresi.

5.2. ÜÇ FAZLI EVİRİCİ MODÜLÜ

Bu tez çalışmasında evirici olarak, 3 adet SEMIKRON firmasının üretmiş olduğu SKM75GB12T4 kodlu IGBT modül kullanılmaktadır. Evirici, 3 bacaklı IGBT'den oluşmaktadır. IGBT modüllerden oluşturulan evirici 75 A nominal akıma, 1200 V çalışma gerilimine sahiptir. Şekil 5.3'de IGBT modülün resmi ve sembolik gösterimi

mevcuttur. IGBT modüller 15 V'luk sürme gerilimine sahiptir. Anahtarlama frekansı ise maksimum 20 kHz'dir. Bu çalışmada IGBT'ler 16 kHz'lik anahtarlama frekansları ile sürülmektedir [55].



Şekil 5.3. SKM75GB12T4 kodlu IGBT modül.

IGBT modülün sürme işlemini gerçekleştirmek için, SEMIKRON firmasının üretmiş olduğu SKYPER 32 PRO R IGBT sürücü modülü kullanılmaktadır. SKM75GB12T4 IGBT modülünü sürmek amacıyla tasarlanmış olan bu sürücüyü çalıştırmak için 9 ile 16 V arasında bir besleme gerilimi gerekmektedir. SKM75GB12T4 IGBT modülünü, 50 kHz'e kadar anahtarlama yapabilen bir sürücü modülüdür. Bu modülde; VCE izleme özelliği, manyetik izolasyon, ölü-zaman, kısa devre, aşırı akım koruma ve yumuşak kesime girme gibi özellikler de bulunmaktadır. Şekil 5.4'de bu sürücü modülü ve sürücü bordu gösterilmektedir [56], [57].



Şekil 5.4. Skyper 32 pro ve anakart.

SKYPER 32 PRO R sürücü modülü ve SKM75GB12T4 IGBT modüllerinin arasındaki bağlantıyı sağlayan ve DSP'den gelen DGM sinyallerinin sürücü kartına alınabileceği şekilde plexiglass malzemedan oluşan bir kutu tasarlanmıştır. Bu kutunun ön tarafında soğutucu fan, arka tarafında hızlı sigortalar bulunmaktadır. Ayrıca ön tarafında, bağlantıların kolayca yapılabilmesi için çeşitli tipte jaklar da kullanılmıştır. Evirici

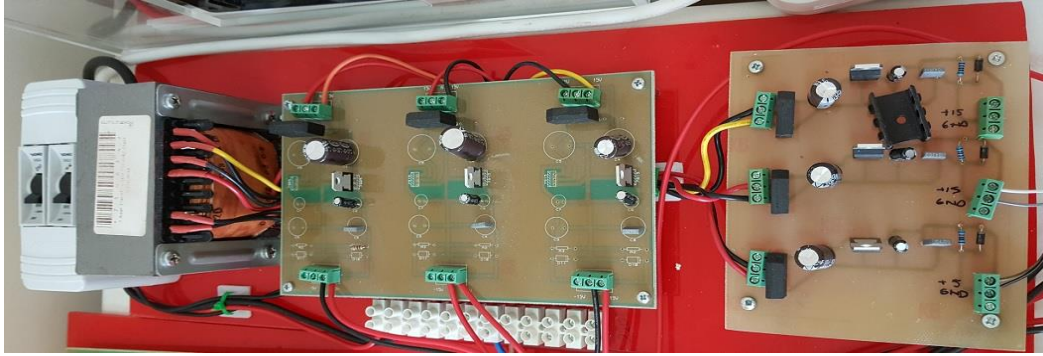
girişinde 450V/2200 μ C değerinde DA bara kapasitör bulunmaktadır. Baralar arasında ise 1200V/470pF değerinde snubber kapasitör kullanılmıştır. Tasarlanan evirici kutusu Şekil 5.5’de gösterilmiştir.



Şekil 5.5. Tasarlanan evirici kutusu.

5.3. BESLEME DEVRESİ

Uygulama düzeneğimizin belirli noktalarındaki kaynak ihtiyacını gidermek için harici güç kaynaklarına ihtiyaç duyulmaktadır. Kaynak ihtiyaçlarını gidermek için Şekil 5.6 ve 5.7’de gösterilen ± 15 V, +15 V ve +5 V’luk devre tasarımları gerçekleştirilmiştir.



Şekil 5.6. Güç besleme devreleri.

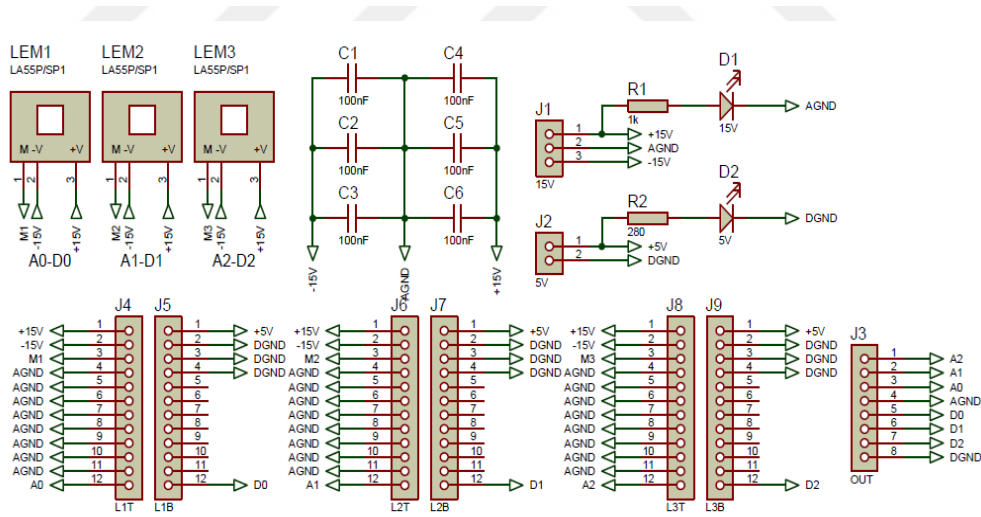


Şekil 5.7. Harici güç kaynağı.

5.4. AKIM ve GERİLİM ÖLÇÜM DEVRESİ

Gerilim yönlendirmeli kontrolü gerçekleştirmek için yük akımı ve filtre akımının ölçülmesi gerekmektedir. Bunun için öncelikle yüksek akımın düşürülmesi ve DSP'nin analog girişlerine uygun hale getirilmesi gerekir. Bu amaçla akım ölçüm devresinde LEM firmasının ürettiği LA55-P akım sensörü kullanılmıştır [53]. Bu sensör hall-effect prensibi ile çalışan ve çevirme oranı 1000:1 olan bir sensördür. Simetrik 12-15 V DA gerilim aralığında beslenen ve ölçüm ucundan maksimum 50 mA akım veren bu sensörün primer sargısı, ölçüm yapılan hat ile ölçüm devresi arasındaki izolasyonu da sağlamaktadır. Sensörün doğruluğu besleme değerine göre %0,65-%0,90 aralığında olmaktadır [58].

Akım ölçüm kartları her faz için tasarlanan opampli devreler ile bu devrelerin üzerine takılabileceği bir ana karttan oluşmaktadır. Ana kart üzerinde LEM akım sensörleri, her faz için tasarlanmış opampli devrenin takılabileceği soketler ve giriş/çıkış soketleri bulunmaktadır. Tasarlanan akım ana kart devresinin devre şeması ve pcb çizimi Şekil 5.8 ve 5.9'da verilmiştir

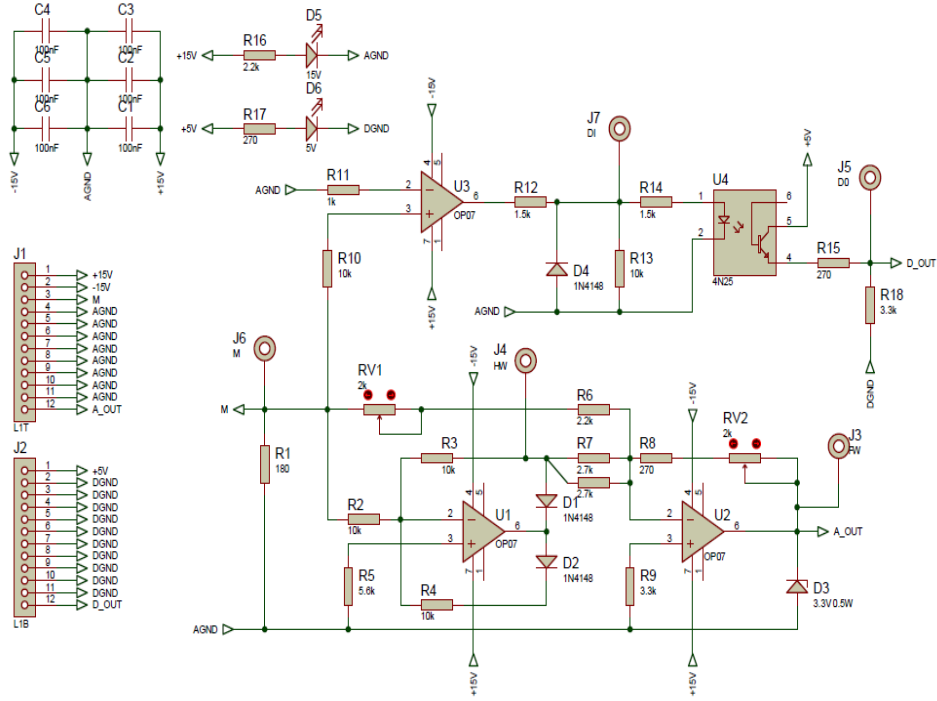


Şekil 5.8. Ana kart devre şeması.

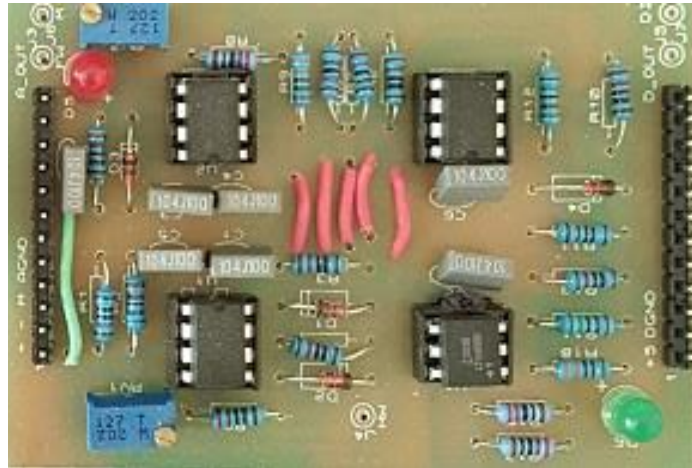
Şekil 5.9'da görülen akım ölçüm ana kart devresinde LEM sensörleri, besleme devrelerinden gelebilecek parazitleri engellemek için kondansatörler, akım ölçüm kartlarının takılabileceği soketler, simetrik 15 V DA ve 5 V DA beslemeler için soketler ile üç faz için oluşturulmuş analog ve dijital çıkışların alındığı soketler bulunmaktadır.

Ölçülen akımları (Nominal 50A RMS akım için 50 mA-1/1000) DSP'nin analog giriş değeriyle uyuşacak şekilde ölçeklendirmek için akım ölçüm tasarımı devresi

kullanılmıştır. Bu devrenin genel şeması Şekil 5.9’da gösterilmektedir. Tasarlanan devrenin baskı devresi ve bu akım ölçüm devrelerinin bağlandığı kart Şekil 5.10 ve 5.11’de gösterilmiştir. Benzer şekilde kullanılan LEM firmasına ait LV-25P gerilim ölçüm sensörünün kullanıldığı gerilim ölçüm devresi ana kartı Şekil 5.12’de gösterilmektedir.



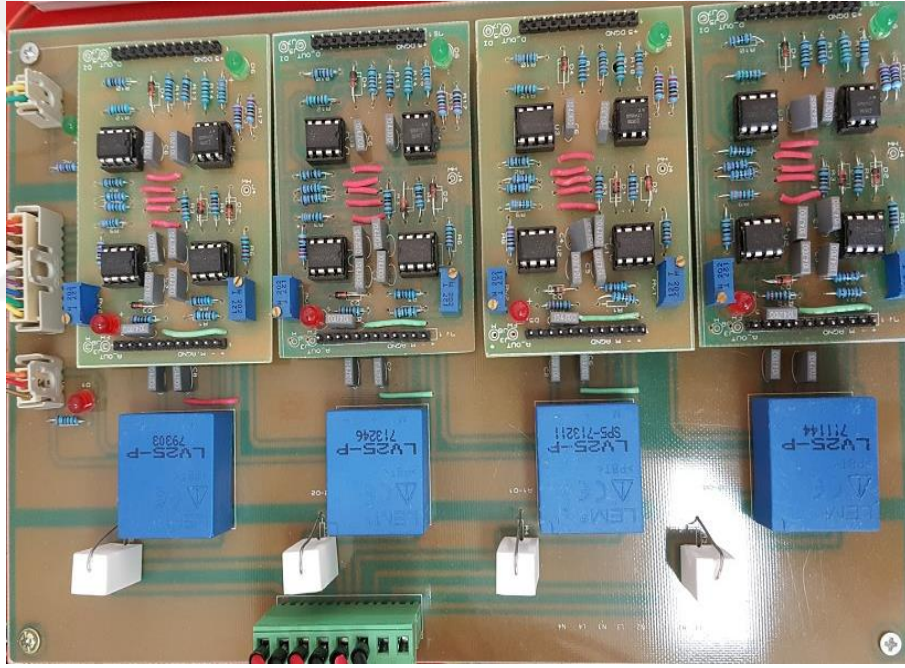
Şekil 5.9. Ölçüm ölçeklendirme devresi.



Şekil 5.10. Akım ölçüm devresi.



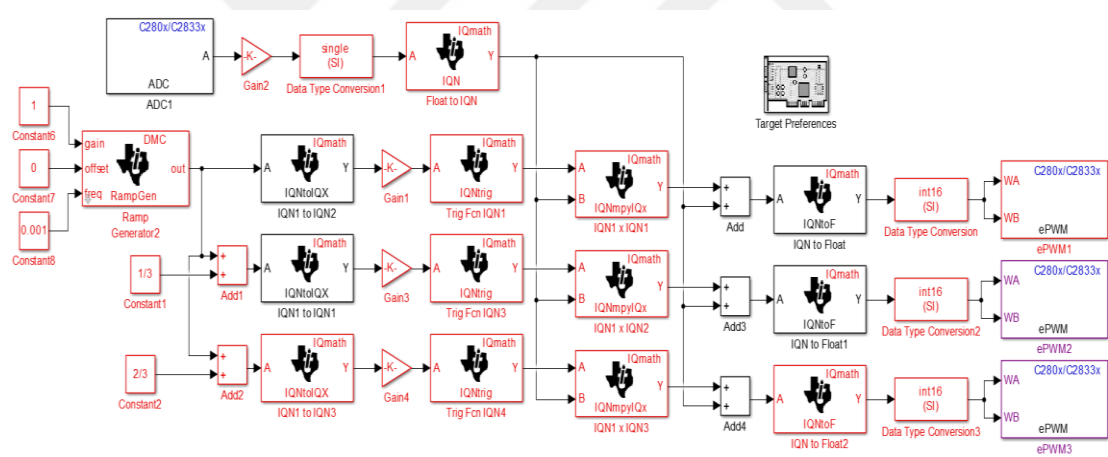
Şekil 5.11. Akım ölçüm devre ana kartı.



Şekil 5.12. Gerilim ölçüm devre ana kartı.

6. SIMULINK ORTAMINDA DSP UYGULAMASI

Şekil 6.1’ de 3 fazlı evirici için Simulink ortamında DSP blokları ile oluşturulmuş blok modeli gösterilmektedir [47], [58]. Şekil 6.1’de öncelikle dijital motor kontrol kütüphanesinde bulunan rampa bloğu kullanılmıştır. Bu blok sayesinde 0-1 arasında testere diş sinyaller üretilmektedir. Üretilen sinyallere 1/3 (120 derece) ve 2/3 (240 derece) sabitleri eklenerek sürekli olarak ötelenen 2 rampa sinyali daha elde edilmiştir. Elde edilen 3 rampa sinyali IQN format dönüştürücü bloğundan geçirilmiş ve 12 bitlik kesirli kısım temsili, 9 bitlik kesirli bir rakam olarak ifade edilmiştir. Böylece 50 ve 25 Hz sinüslerin üretilmesi için referans testere diş sinyalleri elde edilmiştir. Bu sinyaller kazanç bloğu kullanılarak $2 \cdot \pi$ ile çarpılmış ve TrigFcnIQN bloğu aracılığı ile sinüse dönüşüm yapılmıştır.



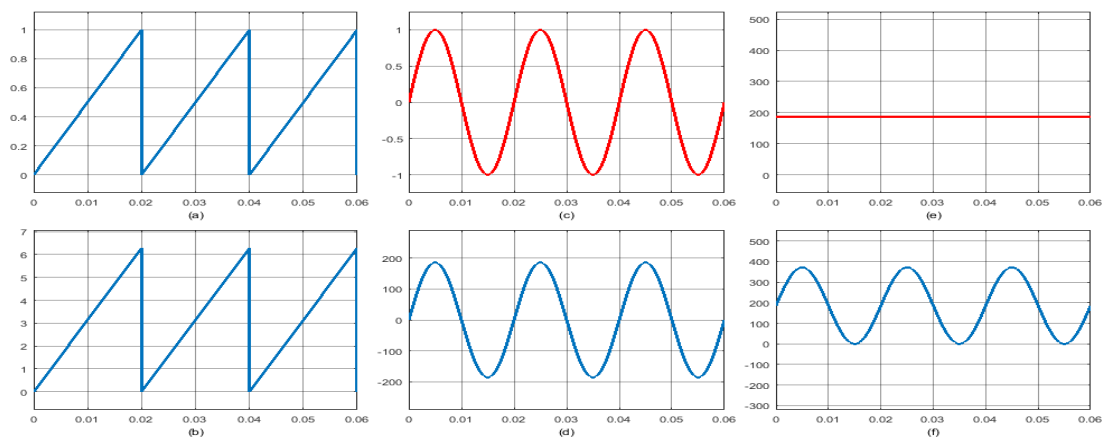
Şekil 6.1. Üç fazlı DGM üretimi için Simulink DSP blokları.

TI Delfino TMS320F28335 DSP'nin ePWM modülü Simulink üzerinden programlanırken öncelikle anahtarlama frekansının belirlenmesi gerekmektedir. 16 kHz anahtarlama için ePWM modülünün TBPRD değeri 467 olarak hesaplanmıştır. TBPRD yazmacı yapı olarak sadece pozitif değer almakta ve ePWM bloğu temel olarak üçgen sinyaller üretmektedir. PWM uygulamasında sinüs sinyalleri üçgen sinyalleri ile karşılaştırılmaktadır. Hâlbuki benzetim uygulamalarında üçgen ve sinüs sinyaller hem pozitif hem de negatif genliğe sahiptir. Ancak ePWM bloğunda üretilen üçgen sinyaller sadece 1'den büyük pozitif değere sahip olacak şekilde üretebilmektedir. Yani ePWM

bloğu girişine gelen sinyaller bir üçgen sinyalle karşılaştırılacaksa sinüs sinyaline biaslama (DA bileşen ekleme) yapılmalıdır. TBPRD yazmacına yazılan 467 değeri anahtarlama periyodunu belirtirken, ePWM bloğunun girişinde 0-467 arasında ayarlanan sinüsoidal sinyal ile görev süresi (duty cycle) ayarlanmaktadır. Diğer taraftan analog kanalda 0 – 3,3 Volt 12 bit (0-4096) çözünürlükle temsil edilmektedir. A0 kanalına bağlanan bir potansiyometre aracılığı ile bu gerilim 0 ile 3,3 V arasında ayarlanabilmektedir. Mesela 3 V ölçülüyorsa ADC blok çıkışında $3 \cdot 4096 / 3.3 = 3723$ değeri okunmaktadır. Potansiyometre temel olarak DGM sinyalinin görev süresini ayarlamak için kullanılmaktadır.

Daha genel bir örnek verilecek olursa; %80 görev süresi için potansiyometre %80 pozisyonuna getirilince analog kanaldan $4096 \cdot 0.8 = 3277$ okunmaktadır. Bu değer bias değeri (TBPRD/2) ile çarpılır. Bu durumda $(467/2) / 4096 = 186$ değeri elde edilir. Bu değer TrigFCnIQN çıkışı olan +1 ve -1 arasında değişen sinüsoidal sinyal ile çarpıldığında çıkış sinyalinin genliği +186 ve -186 arasında değişir. Bir sonraki aşamada analog kanalın değeri olan +186 değeri bu değere eklenirse (biaslanırsa) sinüs sinyalinin maksimum olduğu noktada 372 değeri elde edilir. Hesaplanan bu değer 467 TBPRD'nin yaklaşık olarak %80'nine denk gelmektedir. Bu şekilde analog kanaldan potansiyometre ile gerilim ayarlanırsa ePWM modül çıkışında görev süresi değiştirilebilen 16 kHz anahtarlama hızına sahip 3 fazlı sinyaller elde edilir.

Şekil 6.2'de sırasıyla üretilen sinyallerin yapısı görülmektedir. Şekil 6.2a'da testere dişi sinyalleri, Şekil 6.2b'de $2 \cdot \pi$ ile çarpılmış testere dişi sinyalleri, Şekil 6.2c'de ± 1 değerine sahip sinüsoidal sinyalleri, Şekil 6.2d'de ± 186 arasında değişen sinüsoidal sinyalleri, Şekil 6.2e'de biaslama değerinin sinyali ve Şekil 6.2f'de ise biaslanmış sinüsoidal sinyalleri görülmektedir.



Şekil 6.2. DSP bloğunda üretilen sinyallerin yapısı.

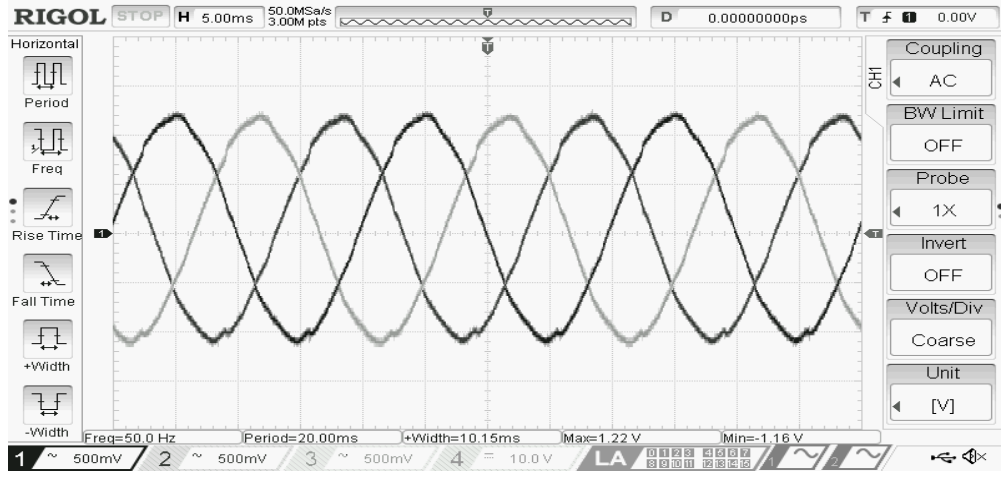
7. UYGULAMA SONUÇLARI

Bu bölümde deney düzeneğinde yapılan çalışmaların sonuçları gösterilerek tartışılacaktır. Yapılan literatür incelemeleri sonucunda gerilim harmoniklerinde oluşan toplam harmonik bozulmanın (THD) %5 'in altında olması gerektiği belirtilmiştir. Akım harmoniklerinde oluşan toplam harmonik bozulmanın ise %10 'un altında olduğu değerlerde akım sinyalinin kaliteli olduğundan bahsedilebilir [12].

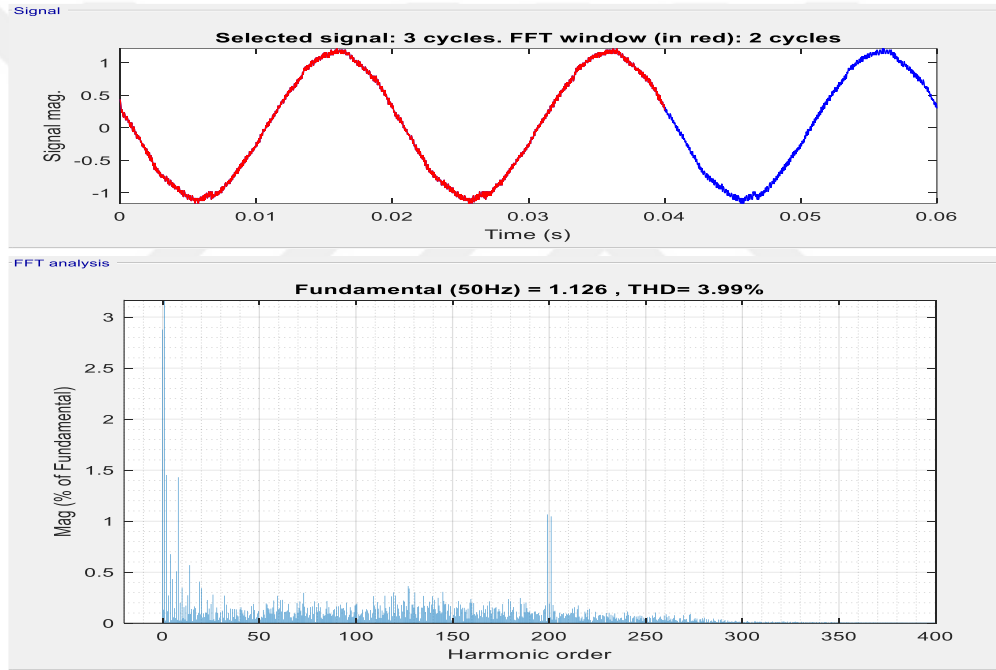
Yapılan uygulama çalışmaları sonucunda üç fazlı eviricinin 50 Hz ve 25 Hz frekans değerlerinde, farklı yük direnci ve farklı modülasyon indeksleri altında filtreleme işlemleri gerçekleştirilen, çıkış akım ve gerilim sinyalleri ile bu sinyallerde oluşan toplam harmonik bozulmaların analizleri incelenerek tartışılacaktır.

Bu bölümde THD verilerinin elde edilebilmesi için öncelikle osiloskop sinyallerinin FFT analizlerinin gerçekleştirilebilmesi gerekmektedir. Bu nedenle osiloskoptan alınan üç fazlı sinyallerin cvs dosyaları, Matlab ortamında yazılan kod ile analiz edilerek Simulink dosyası içerisinde bulunan powergui bloğu yardımıyla FFT analizleri gerçekleştirilmiştir.

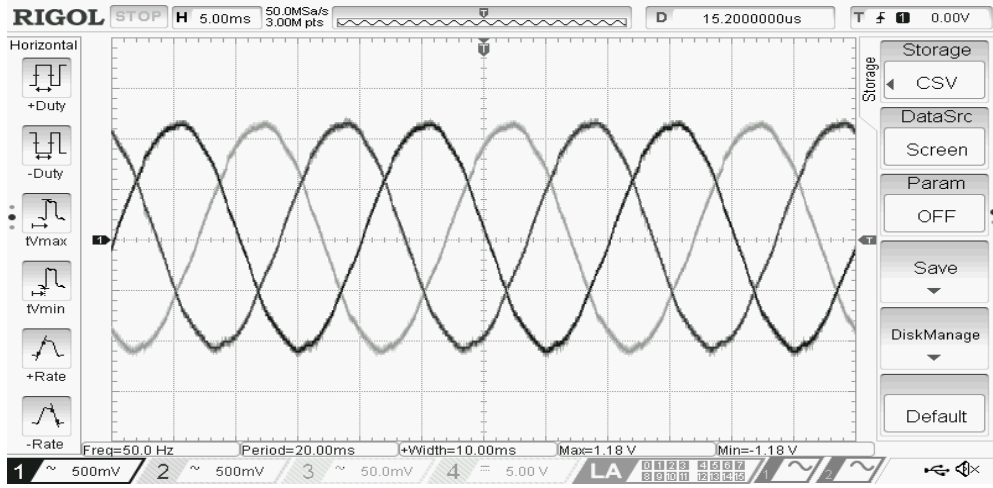
Şekil 7.1 ve 7.2'de 50 Hz frekansa sahip 3 fazlı eviricinin, 900 ohm yük ve max modülasyon indeksi ($m_a=0,99$) ile elde edilen gerilim sinyali ve FFT analiz değerleri gösterilmektedir. Şekil 7.2'de görüldüğü üzere FFT analiz sonucunda çıkış geriliminde oluşan toplam harmonik bozulmanın %3,99 olduğu görülmektedir. Ayrıca Şekil 7.3 ve 7.4'de 900 ohm yük direnci ile modülasyon indeksinin (m_a) 0,95 olduğu durumlarda elde edilen sonuçlar gözlenmektedir. Bu sonuçlar incelendiğinde Şekil 7.4'de görüldüğü üzere FFT analiz sonucu toplam harmonik bozulmanın %3,96 değerini almaktadır. Aşağıda bulunan Çizelge 7.1'de elde edilen verilerin sonuçlarına dayanılarak, toplam harmonik bozulma değerlerinin en uygun olduğu analiz sonuçları Şekil 7.2 ve 7.4'de gösterilmektedir.



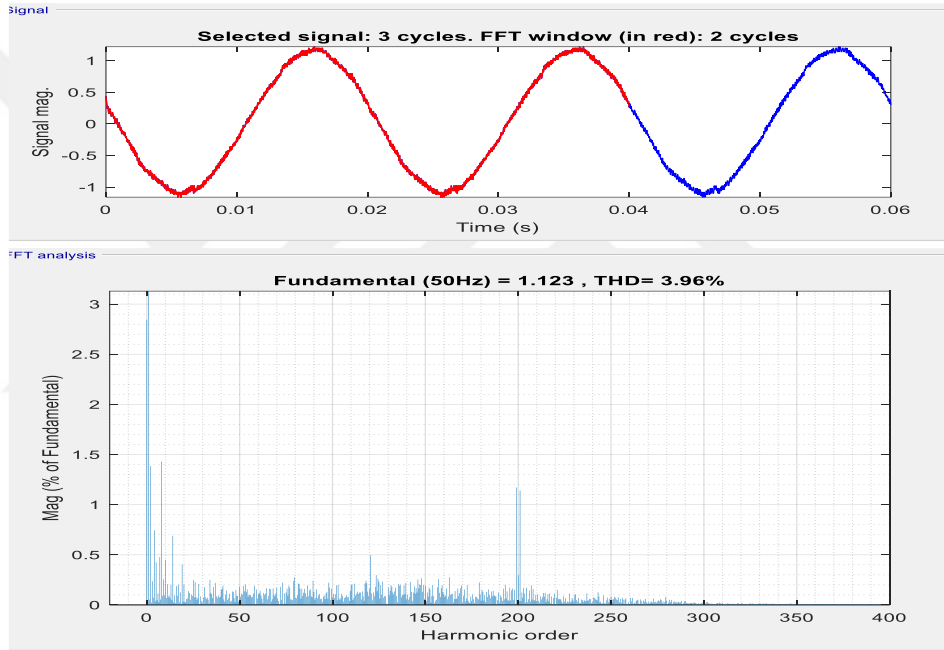
Şekil 7.1. 900 Ω yük direnci ve $m_a=0,99$ gerilim sinyalinin osiloskop görüntüsü.



Şekil 7.2. 900 Ω yük direnci ve $m_a=0,99$ gerilim sinyalinin FFT analizi.



Şekil 7.3. 900 Ω yük direnci ve $m_a=0,95$ gerilim sinyalinin osiloskop görüntüsü.



Şekil 7.4. 900 Ω yük direnci ve $m_a=0,95$ gerilim sinyalinin FFT analizi.

Çizelge 7.1’de 50 Hz frekansta, farklı yük dirençleri ve farklı modülasyon indeks değerleri altında yapılan çalışmalar sonucunda çıkış gerilimlerinde oluşan toplam harmonik bozulmalar için yapılan analizlerin sonuçları gösterilmektedir. Bu analiz sonuçlarına göre oluşan toplam harmonik bozulma değerlerinin IEEE-519 ve IEEE-1547 standartlarına uygun olduğu gözlenmektedir [12]. Çizelge 7.1’deki sonuçlar incelendiğinde farklı yük direnci ve farklı modülasyon indekslerinde, evirici çıkış akım ve gerilimlerinin sonuçlarıda görülmektedir. Çizelge 7.1’de elde edilen toplam harmonik bozulma değerleri incelendiğinde, modülasyon indeksinin (m_a) 0,7 değerine sahip olduğu durumlarda genel olarak THD değerlerinin yükseldiği görülmektedir.

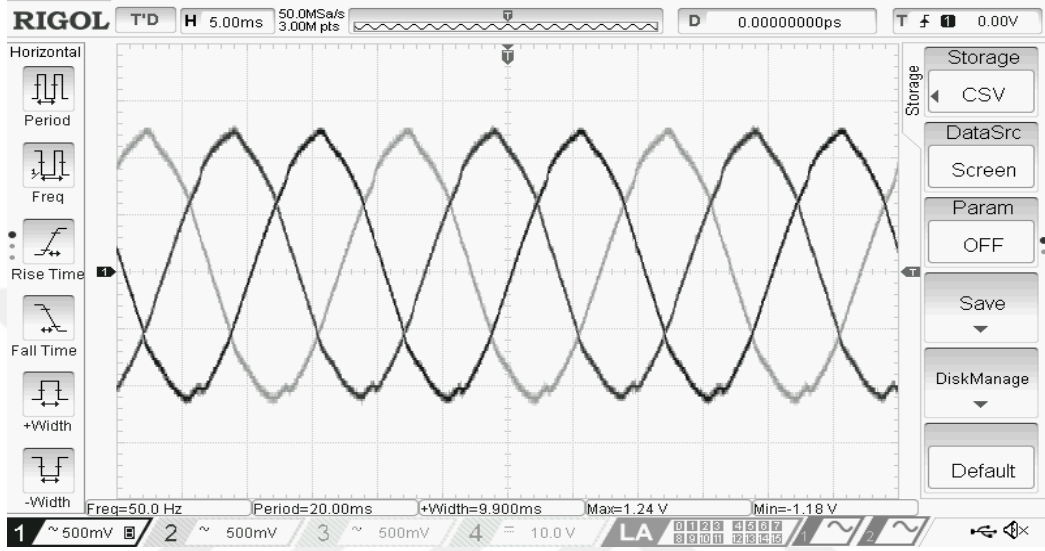
Ayrıca yük direncinin 360 ohm ve 180 ohm olduğu durumlarda THD parametrelerinin IEEE-519 standartlarının dışına çıktığı ve bu parametrelerde çalışmanın uygun olmadığı görülmektedir. Ayrıca çizelgede görüldüğü üzere yük direnci ve modülasyon indeksi azaldıkça çıkış geriliminin düştüğü gözlenmektedir.

Çizelge 7.1. 50 Hz Frekansta çıkış geriliminin THD analizi.

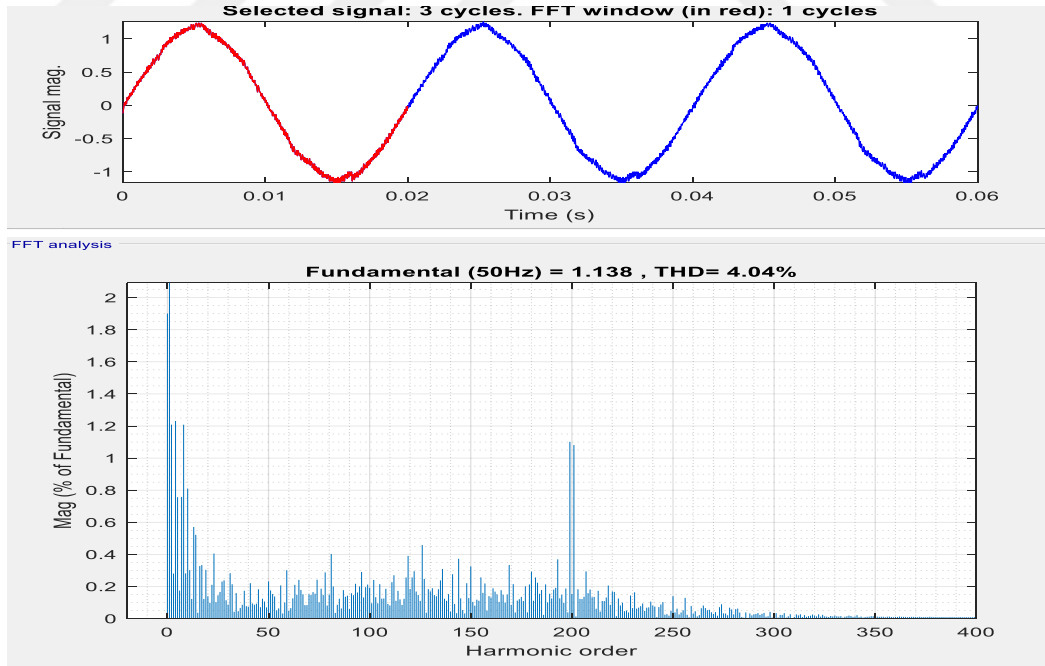
| Frekans (Hz) | Yük (Ω) | Modülasyon (m_a) | Çıkış Akımı (A) | Çıkış Gerilimi (V) | THD (%) |
|--------------|------------------|----------------------|-----------------|--------------------|-------------|
| 50 Hz | 1800 | 0.99 | 0.035 A | 63,5 V | 4,04 |
| 50 Hz | 1800 | 0.95 | 0.035 A | 63,5 V | 4,1 |
| 50 Hz | 1800 | 0.9 | 0,033 A | 59,3 V | 4,14 |
| 50 Hz | 1800 | 0.85 | 0,031 A | 56 V | 4,78 |
| 50 Hz | 1800 | 0.8 | 0,03 A | 54 V | 4,97 |
| 50 Hz | 1800 | 0.75 | 0,028 A | 50 V | 5,12 |
| 50 Hz | 1800 | 0.7 | 0,025 A | 46,2 V | 4,88 |
| 50 Hz | 900 | 0.99 | 0,07 A | 63 V | 3,99 |
| 50 Hz | 900 | 0.95 | 0,07 A | 62,8 V | 3,96 |
| 50 Hz | 900 | 0.9 | 0,065 A | 58,4 V | 4,59 |
| 50 Hz | 900 | 0.85 | 0,61 A | 55,4 V | 5,1 |
| 50 Hz | 900 | 0.8 | 0,59 A | 53 V | 4,79 |
| 50 Hz | 900 | 0.75 | 0,055 A | 49,5 V | 4,05 |
| 50 Hz | 900 | 0.7 | 0,05 A | 45,5 V | 5,25 |
| 50 Hz | 360 | 0.99 | 0,172 A | 62 V | 5,16 |
| 50 Hz | 360 | 0.95 | 0,170 A | 61,5 V | 4,08 |
| 50 Hz | 360 | 0.9 | 0,160 A | 57,5 V | 6,19 |
| 50 Hz | 360 | 0.85 | 0,150 A | 54,3 V | 5,1 |
| 50 Hz | 360 | 0.8 | 0,144 A | 52 V | 5,04 |
| 50 Hz | 360 | 0.75 | 0,136 A | 49 V | 5,09 |
| 50 Hz | 360 | 0.7 | 0,122 A | 44,5 V | 5,2 |
| 50 Hz | 180 | 0.99 | 0,320 A | 57,5 V | 4,94 |
| 50 Hz | 180 | 0.95 | 0,320 A | 57,5 V | 5,04 |
| 50 Hz | 180 | 0.9 | 0,3 A | 54 V | 5,02 |
| 50 Hz | 180 | 0.85 | 0,280 A | 51 V | 5,23 |
| 50 Hz | 180 | 0.8 | 0,280 A | 50 V | 5,08 |
| 50 Hz | 180 | 0.75 | 0,250 A | 45,5 V | 4,98 |
| 50 Hz | 180 | 0.7 | 0,230 A | 42 V | 6,97 |

Şekil 7.5 ve 7.6 'da üç fazlı eviricinin çıkışında üretilen 50 Hz'lik akım sinyalinin, LCL filtre ile filtrelendikten sonra 900 ohm yük direnci ve 0,99 modülasyon indeksi (m_a) değerlerinde yapılan FFT analiz sonucu ile çıkış akım sinyali görülmektedir. Yapılan analiz incelendiğinde toplam harmonik bozulma değerinin %4,04 olduğu gözlenmektedir. Şekil 7.7 ve 7.8'de modülasyon indeksinin (m_a) 0,95 ve 900 ohm yük

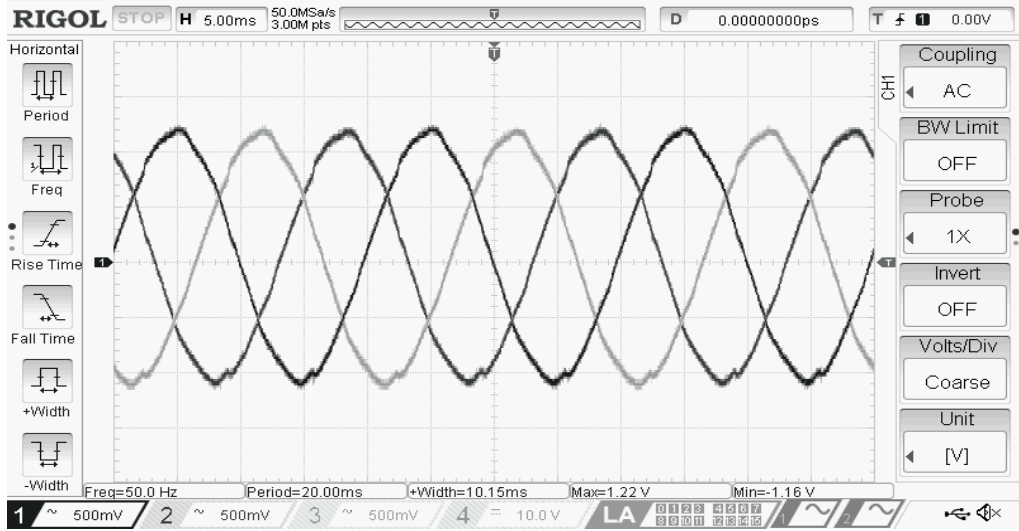
direnci altında olduğu değerlerdeki çıkış akımının sinyali ve FFT analiz sonucu gösterilmektedir. Bu FFT analiz sonucunda toplam harmonik bozulmanın %4,06 değerinde olduğu görülmektedir. Ayrıca Çizelge 7.2’de elde edilen sonuçlar incelendiğinde toplam harmonik bozulma değerinin en düşük olduğu sonuçlar Şekil 7.6 ve 7.8’de görülmektedir.



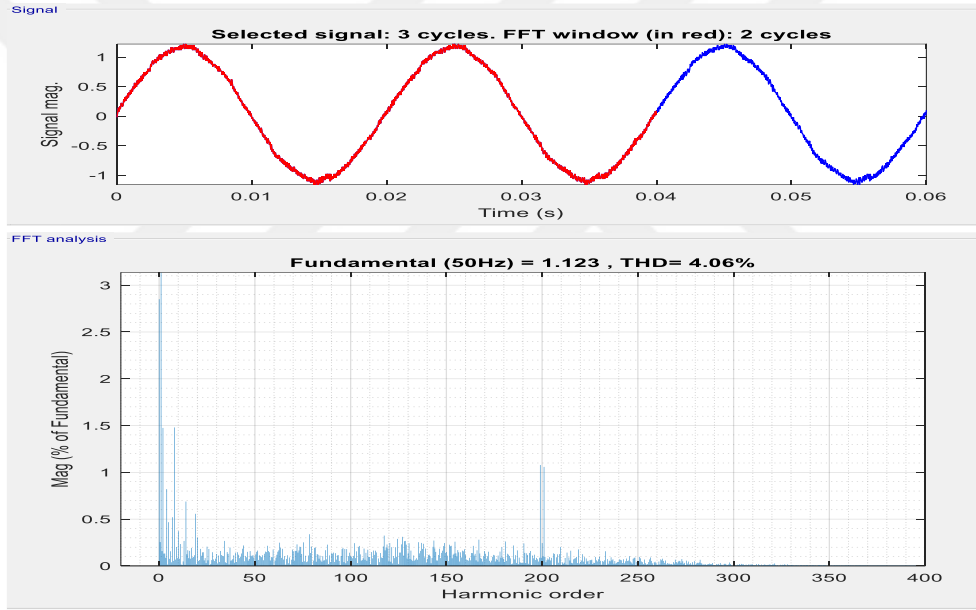
Şekil 7.5. 900 Ω yük direnci ve $m_a=0,99$ akım sinyalinin osiloskop görüntüsü.



Şekil 7.6. 900 Ω yük direnci ve $m_a=0,99$ akım sinyalinin FFT analizi.



Şekil 7.7. 900 Ω yük direnci ve $m_a=0,95$ akım sinyalinin osiloskop görüntüsü.



Şekil 7.8. 900 Ω yük direnci ve $m_a=0,95$ akım sinyalinin FFT analizi.

Çizelge 7.2’de üç fazlı eviricinin 50 Hz frekansta, çıkış akımlarında oluşturduğu toplam harmonik bozulmalar, farklı modülasyon indeksi ve farklı yük dirençleri altında yapılan analiz sonuçları verilmektedir. Bu analizler sonucunda yük direncinin tüm değerlerinde akım sinyallerindeki toplam harmonik bozulmanın %10 altında olduğu görülmektedir. Bu analizler incelendiğinde %10 ‘luk bozulmanın akım sinyalleri için kaliteli olduğundan bahsedilebilir. Ayrıca Çizelge 7.2’de elde edilen analizler incelendiğinde modülasyon indeksinin (m_a) 0,7 değerinin altındaki toplam harmonik bozulma değerlerinin %10 barajına yaklaşıp yükselmeye başladığı görülmektedir, Ayrıca 360 ohm ve 180 ohm değerlerinde elde edilen THD değerlerinin IEEE-519 standlarında

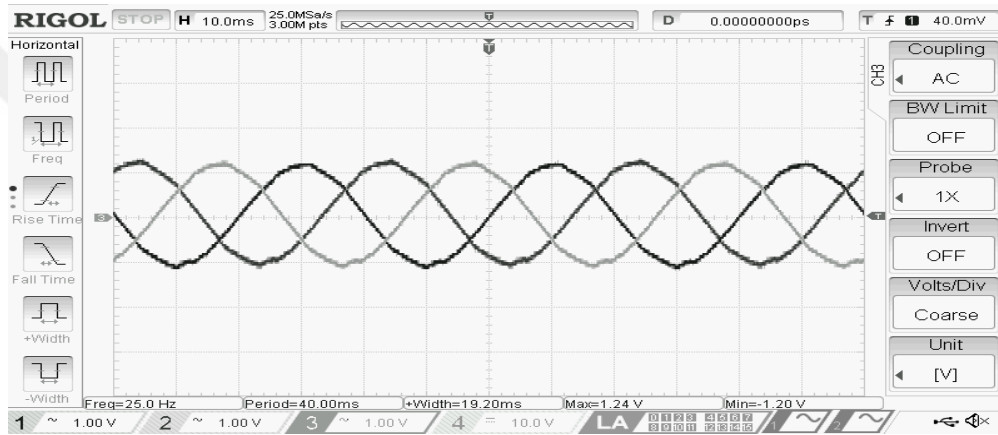
belirtilen %5' lik bozulma değerlerinin genellikle üzerine çıktığı gözlenmektedir. Bu değerlere göre IEEE standartlarına uygun sinyaller üretmek için genel olarak 1800 ile 900 ohm yük değerleri ve maksimum ile 0,75 modülasyon indeks değerleri arasında çalışmak gerektiği görülmektedir. Lakin yukarıda da bahsedildiği gibi akım sinyallerinin %10 bozulma değerlerinin altında kaldığı durumlar için kabul edilebilir bozulma değerinde olduğu belirtilmektedir.

Çizelge 7.2. 50 Hz Frekansta çıkış akımının THD analizi.

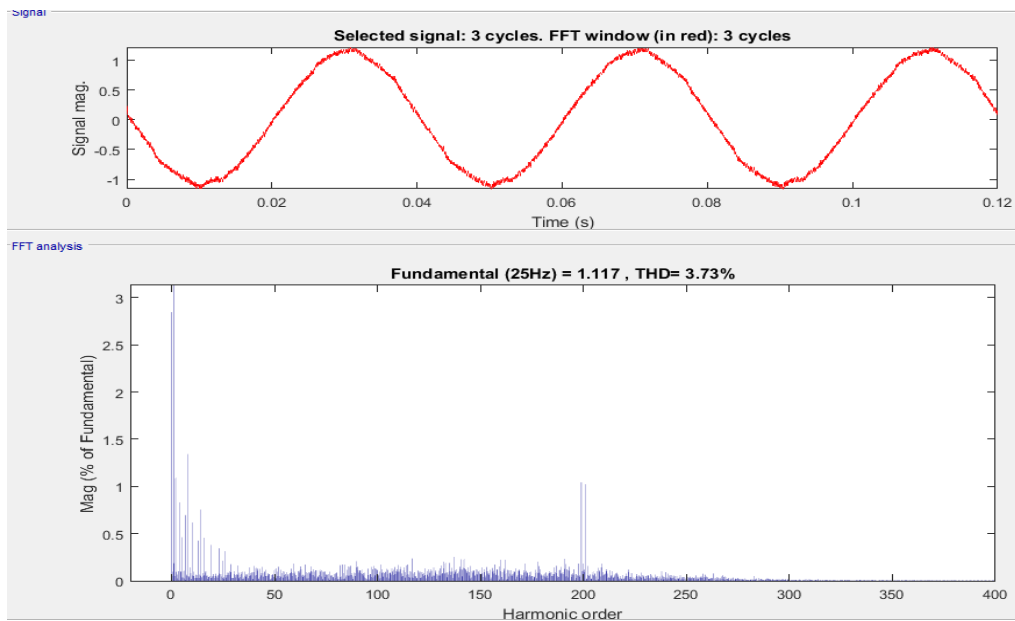
| Frekans (Hz) | Yük (Ω) | Modülasyon (m_a) | Çıkış Akımı (A) | Çıkış Gerilimi (V) | THD (%) |
|--------------|------------------|----------------------|-----------------|--------------------|-------------|
| 50 Hz | 1800 | 0.99 | 0.035 A | 63,5 V | 4,24 |
| 50 Hz | 1800 | 0.95 | 0.035 A | 63,5 V | 4,22 |
| 50 Hz | 1800 | 0.9 | 0,033 A | 59,3 V | 4,17 |
| 50 Hz | 1800 | 0.85 | 0,031 A | 56 V | 4,38 |
| 50 Hz | 1800 | 0.8 | 0,03 A | 54 V | 4,39 |
| 50 Hz | 1800 | 0.75 | 0,028 | 50 V | 4,6 |
| 50 Hz | 1800 | 0.7 | 0,025 | 46,2 V | 6,22 |
| 50 Hz | 900 | 0.99 | 0,07 A | 63 V | 4,04 |
| 50 Hz | 900 | 0.95 | 0,07 A | 62,8 V | 4,06 |
| 50 Hz | 900 | 0.9 | 0,065 A | 58,4 V | 4,47 |
| 50 Hz | 900 | 0.85 | 0,61 A | 55,4 V | 5,02 |
| 50 Hz | 900 | 0.8 | 0,59 A | 53 V | 4,43 |
| 50 Hz | 900 | 0.75 | 0,055 A | 49,5 V | 4,23 |
| 50 Hz | 900 | 0.7 | 0,05 A | 45,5 V | 5,42 |
| 50 Hz | 360 | 0.99 | 0,172 A | 62 V | 5,27 |
| 50 Hz | 360 | 0.95 | 0,170 A | 61,5 V | 5,2 |
| 50 Hz | 360 | 0.9 | 0,160 A | 57,5 V | 5,82 |
| 50 Hz | 360 | 0.85 | 0,150 A | 54,3 V | 5,23 |
| 50 Hz | 360 | 0.8 | 0,144 A | 52 V | 4,9 |
| 50 Hz | 360 | 0.75 | 0,136 A | 49 V | 4,84 |
| 50 Hz | 360 | 0.7 | 0,122 A | 44,5 V | 5,35 |
| 50 Hz | 180 | 0.99 | 0,320 A | 57,5 V | 4,82 |
| 50 Hz | 180 | 0.95 | 0,320 A | 57,5 V | 5,22 |
| 50 Hz | 180 | 0.9 | 0,3 A | 54 V | 5,21 |
| 50 Hz | 180 | 0.85 | 0,280 A | 51 V | 5,13 |
| 50 Hz | 180 | 0.8 | 0,280 A | 50 V | 5,3 |
| 50 Hz | 180 | 0.75 | 0,250 A | 45,5 V | 5,21 |
| 50 Hz | 180 | 0.7 | 0,230 A | 42 V | 7,24 |

Bu bölümde üç fazlı evirici düzeneğinin çıkışında üretilen sinyalin 25 Hz olduğu durumlardaki akım ve gerilimlerinin, LCL filtre ile harmonikleri bastırıldıktan sonra elde edilen sinüsoidal çıkış sinyalleri ve bu çıkış sinyallerinde oluşan toplam harmonik bozulmalarının analizleri incelenmektedir.

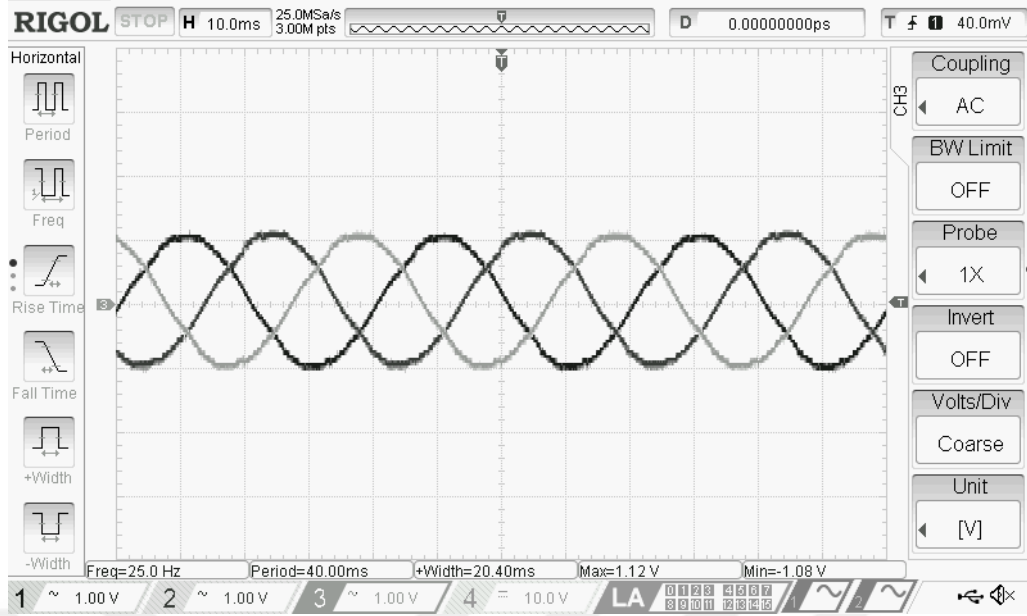
Şekil 7.9 ve 7.10'da üç fazlı eviricinin 25 Hz frekans, max modülasyon indeksi ($m_a=0,99$) ile 1800 ohm'luk yük direncinde elde edilen gerilim sinyali ve FFT analiz sonucunda elde edilen toplam harmonik bozulma değerleri gösterilmektedir. Yapılan FFT analiz işlemi sonucunda oluşan toplam harmonik bozulmanın %3,73 değerinde olduğu gözlenmektedir. Şekil 7.11 ve 7.12'de görüldüğü üzere 0,85 modülasyon indeksi (m_a) ve 1800 ohm'luk max yük direnci altında, evirici çıkışındaki gerilimin filtrelendikten sonra elde edilen FFT analiz sonucunun toplam harmonik bozulma değeri ve çıkış geriliminin sinüsoidal sinyal formu görülmektedir. FFT analiz sonucunda sinyalin toplam harmonik bozulma değerinin %4,44 olduğu Şekil 7.12'de gösterilmektedir.



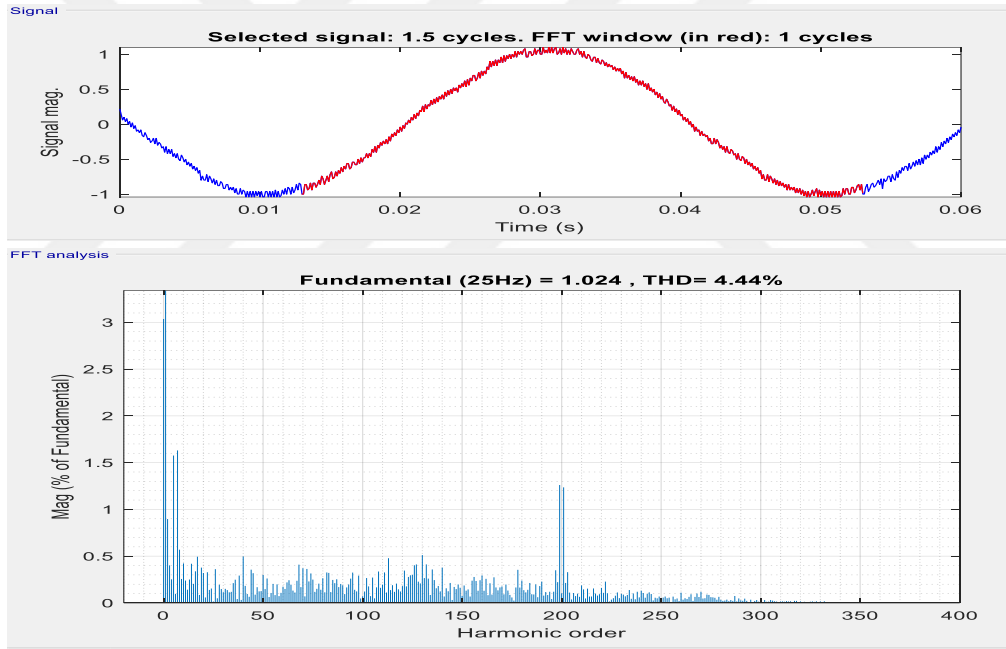
Şekil 7.9. 1800 Ω yük direnci ve $m_a=0,99$ gerilim sinyalinin osiloskop görüntüsü.



Şekil 7.10. 1800 Ω yük direnci ve $m_a=0,99$ gerilim sinyalinin FFT analizi.



Şekil 7.11. 1800 Ω yük direnci ve $m_a=0,85$ gerilim sinyalinin osiloskop görüntüsü.



Şekil 7.12. 1800 Ω yük direnci ve $m_a=0,85$ gerilim sinyalinin FFT analizi.

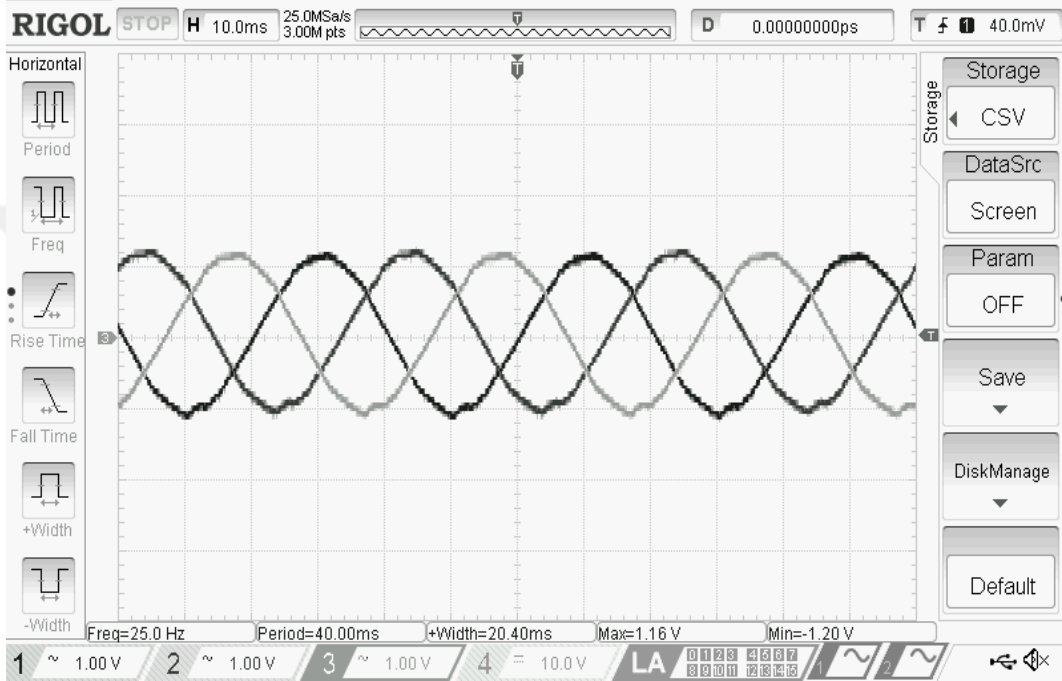
Çizelge 7.3’de 25 Hz frekansa sahip üç fazlı eviricinin çıkışında elden edilen sinüsoidal gerilim sinyallerinin, farklı modülasyon indeksleri ile farklı yük dirençlerinde elde edilen FFT analizlerin toplam harmonik bozulma değerlerinin sonuçları gösterilmektedir. Yapılan FFT analizler çerçevesinde elde edilen THD değerlerinin, 1800 ohm ve 900 ohm’luk yük dirençlerinde IEEE-519 ve IEEE-1547 standartlarına genel olarak uygun olduğu gözlenmektedir [12]. Ayrıca Çizelge 7.3’de bulunan THD analizleri sonucunda 360 ohm ve altındaki yük dirençlerinde farklı modülasyon

indeksleri için eviricinin çıkışında oluşan harmonik bozulmaların istisnai birkaç durum haricinde çıkış gerilimi standardı olan %5 değerinin üzerine çıktığı görülmektedir. Bu kapsamda eviricinin bu parametreler altında çalıştırılması yararlı görülmemektedir. Ayrıca Çizelge 7.3’de bulunan analizler incelendiğinde evirici çıkış akım ve gerilimlerinin LCL filtre ile filtreleme işleminden sonra yük üzerindeki değerleri görülmektedir. Çıkış gerilim ve akım değerleri incelendiğinde, farklı yük direnci ve aynı modülasyon indeks değerleri altında çıkışta elde edilen gerilim değerlerinin birbirine yakın olduğu görülmektedir. Lakin modülasyon indeksi düşürüldükçe çıkış geriliminin önemli ölçüde azaldığı gözlenmektedir.

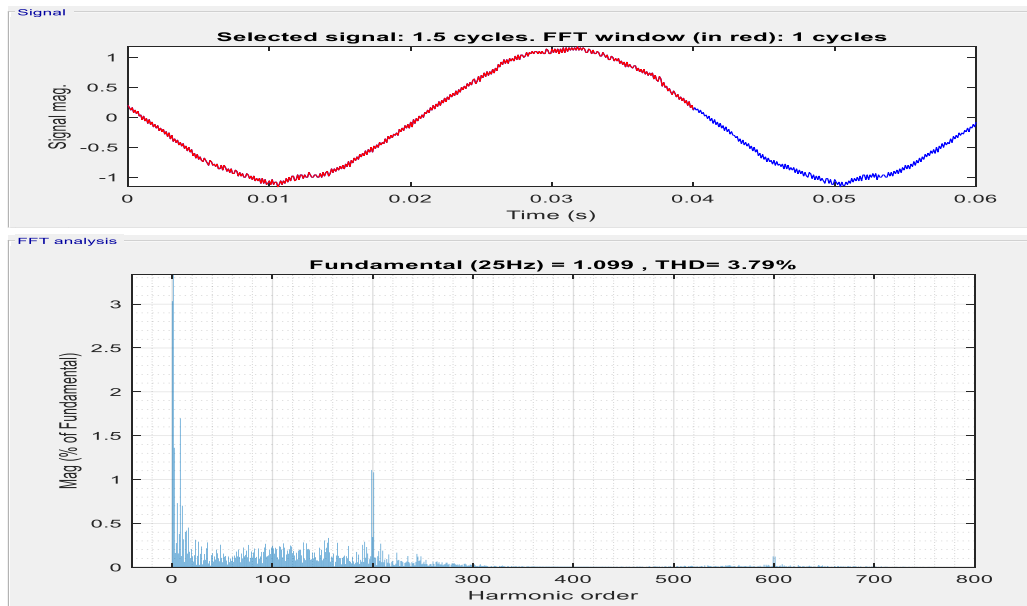
Çizelge 7.3. 25 Hz Frekansta çıkış geriliminin THD analizi.

| Frekans (Hz) | Yük (Ω) | Modülasyon (m_a) | Çıkış Akımı (A) | Çıkış_Gerilimi (V) | THD (%) |
|--------------|------------------|----------------------|-----------------|--------------------|-------------|
| 25 Hz | 1800 | 0.99 | 0,035 A | 63,4 V | 3,73 |
| 25 Hz | 1800 | 0.95 | 0,027 A | 49 V | 4,58 |
| 25 Hz | 1800 | 0.9 | 0,024 A | 43,5 V | 4,65 |
| 25 Hz | 1800 | 0.85 | 0,021 A | 39 V | 4,44 |
| 25 Hz | 1800 | 0.8 | 0,018 A | 32 V | 5,52 |
| 25 Hz | 1800 | 0.75 | 0,016 A | 29 V | 4,97 |
| 25 Hz | 1800 | 0.7 | 0,014 A | 25 V | 4,78 |
| 25 Hz | 900 | 0.99 | 0,069 A | 62,3 V | 4,96 |
| 25 Hz | 900 | 0.95 | 0,053 A | 48,3 V | 4,77 |
| 25 Hz | 900 | 0.9 | 0,047 A | 42,7 V | 5,31 |
| 25 Hz | 900 | 0.85 | 0,042 A | 38,3 V | 4,77 |
| 25 Hz | 900 | 0.8 | 0,035 A | 31,2 V | 4,85 |
| 25 Hz | 900 | 0.75 | 0,031 A | 28,2 V | 4,82 |
| 25 Hz | 900 | 0.7 | 0,027 A | 24,5 V | 4,65 |
| 25 Hz | 360 | 0.99 | 0,17 A | 61 V | 5,97 |
| 25 Hz | 360 | 0.95 | 0,131 A | 47,2 V | 5,86 |
| 25 Hz | 360 | 0.9 | 0,116 A | 41,8 V | 6,56 |
| 25 Hz | 360 | 0.85 | 0,105 A | 37,5 V | 5,77 |
| 25 Hz | 360 | 0.8 | 0,084 A | 30,4 V | 6,12 |
| 25 Hz | 360 | 0.75 | 0,076 A | 27,5 V | 6,26 |
| 25 Hz | 360 | 0.7 | 0,065 A | 23,7 V | 6,85 |
| 25 Hz | 180 | 0.99 | 0,320 A | 57,6 V | 4,64 |
| 25 Hz | 180 | 0.95 | 0,250 A | 45 V | 4,81 |
| 25 Hz | 180 | 0.9 | 0,216 A | 39,4 V | 5,55 |
| 25 Hz | 180 | 0.85 | 0,195 A | 35 V | 5,21 |
| 25 Hz | 180 | 0.8 | 0,155 A | 28 V | 6,43 |
| 25 Hz | 180 | 0.75 | 0,140 A | 25 V | 6,08 |
| 25 Hz | 180 | 0.7 | 0,116 A | 21 V | 6,41 |

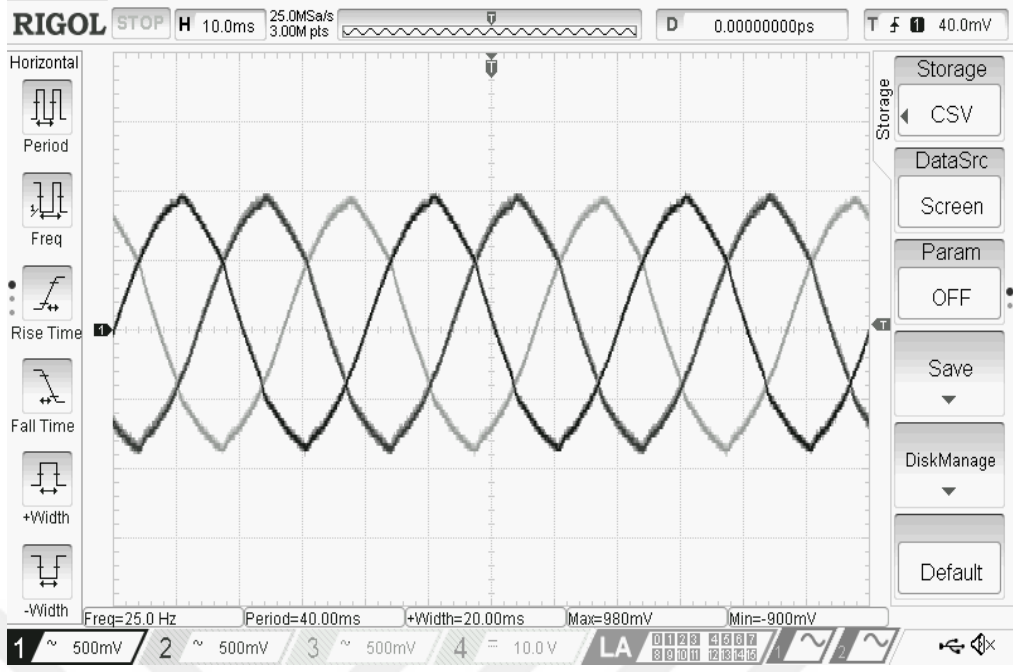
Şekil 7.13 ve Şekil 7.14'de evirici çıkışında üretilen 25 Hz'lik sinyalin LCL filtreden geçirildikten sonra 1800 ohm yük direnci ve max modülasyon indeksindeki ($m_a=0,99$) çıkış akımının sinüsoidal formu ve bu sinüsoidal sinyalin FFT analiz sonucu görülmektedir. Bu analiz sonucunda Şekil 7,14'de çıkış akımının sinüsoidal formundaki THD değerinin %3,79 olduğu gözlenmektedir. Ayrıca Şekil 7.15 ve Şekil 7.16'da modülasyon indeksinin (m_a) 0,9 ve 1800 ohm yük direnci altında elde edilen THD değerinin %4,58 olan FFT analiz sonucu ve çıkış akım sinyali görülmektedir.



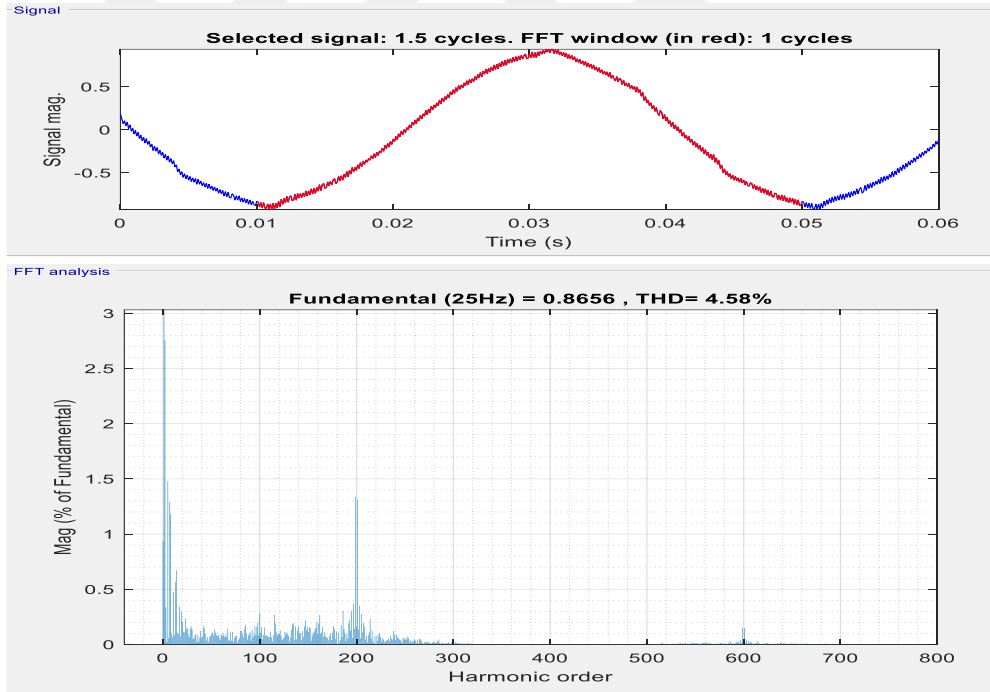
Şekil 7.13. 1800 Ω yük direnci ve $m_a=0,99$ akım sinyalinin osiloskop görüntüsü.



Şekil 7.14. 1800 Ω yük direnci ve $m_a=0,99$ akım sinyalinin FFT analizi.



Şekil 7.15. 1800 Ω yük direnci ve $m_a=0,90$ akım sinyalinin osiloskop görüntüsü.



Şekil 7.16. 1800 Ω yük direnci ve $m_a=0,90$ akım sinyalinin FFT analizi.

Çizelge 7.4’de evirici çıkışlarında üretilen 25 Hz frekansa sahip çıkış akımlarının, LCL filtre ile filtreleme işlemi yapıldıktan sonra farklı modülasyon indeksleri ve farklı yük dirençleri değerleri altındaki FFT analizleri sonucu elde edilen toplam harmonik bozulma değerleri görülmektedir. Ayrıca eviricinin çıkış akım ve gerilim sonuçları görülmektedir. Elde edilen THD verilerinin analizleri yapıldığında ise 25 Hz frekansa

sahip sinüsoidal sinyallerin maksimum modülasyon indeksinde ve yük direncinin 1800 ohm altında olduğu durumlarda akım sinyallerindeki toplam harmonik bozulmanın en iyi değere sahip olduğu görülmektedir. Ayrıca farklı modülasyon indekslerinde 900 ohm ve altındaki yük dirençlerinde akım sinyallerinin kabul edilir bozulma değeri olan %10 bandında kaldığı görülmektedir. Ayrıca 1800 ohm yük direnci ve 0,8 modülasyon indeksi altında oluşan THD değerlerinde %5 üzerinden olduğu gözlenmektedir. Bu değerler sonucunda eviricinin 25 Hz'lik frekans değerinde çalıştırılmasının yararlı olmadığı genel olarak THD değerlerinin IEEE-519 standartlarının üzerinde olduğu incelenmektedir.

Çizelge 7.4. 25 Hz Frekansta çıkış akımının THD analizi.

| Frekans (Hz) | Yük (Ω) | Modülasyon (m_a) | Çıkış Akımı (A) | Çıkış Gerilimi (V) | THD (%) |
|--------------|------------------|----------------------|-----------------|--------------------|-------------|
| 25 Hz | 1800 | 0.99 | 0,035 A | 63,4 V | 3,79 |
| 25 Hz | 1800 | 0.95 | 0,027 A | 49 V | 4,77 |
| 25 Hz | 1800 | 0.9 | 0,024 A | 43,5 V | 4,58 |
| 25 Hz | 1800 | 0.85 | 0,021 A | 39 V | 4,61 |
| 25 Hz | 1800 | 0.8 | 0,018 A | 32 V | 5,77 |
| 25 Hz | 1800 | 0.75 | 0,016 A | 29 V | 5,17 |
| 25 Hz | 1800 | 0.7 | 0,014 A | 25 V | 4,70 |
| 25 Hz | 900 | 0.99 | 0,069 A | 62,3 V | 5,12 |
| 25 Hz | 900 | 0.95 | 0,053 A | 48,3 V | 5,02 |
| 25 Hz | 900 | 0.9 | 0,047 A | 42,7 V | 5,57 |
| 25 Hz | 900 | 0.85 | 0,042 A | 38,3 V | 4,91 |
| 25 Hz | 900 | 0.8 | 0,035 A | 31,2 V | 5,01 |
| 25 Hz | 900 | 0.75 | 0,031 A | 28,2 V | 5,02 |
| 25 Hz | 900 | 0.7 | 0,027 A | 24,5 V | 4,66 |
| 25 Hz | 360 | 0.99 | 0,17 A | 61 V | 5,64 |
| 25 Hz | 360 | 0.95 | 0,131 A | 47,2 V | 5,66 |
| 25 Hz | 360 | 0.9 | 0,116 A | 41,8 V | 6,77 |
| 25 Hz | 360 | 0.85 | 0,105 A | 37,5 V | 5,95 |
| 25 Hz | 360 | 0.8 | 0,084 A | 30,4 V | 6,05 |
| 25 Hz | 360 | 0.75 | 0,076 A | 27,5 V | 6,29 |
| 25 Hz | 360 | 0.7 | 0,065 A | 23,7 V | 7,07 |
| 25 Hz | 180 | 0.99 | 0,320 A | 57,6 V | 4,86 |
| 25 Hz | 180 | 0.95 | 0,250 A | 45 V | 4,92 |
| 25 Hz | 180 | 0.9 | 0,216 A | 39,4 V | 5,69 |
| 25 Hz | 180 | 0.85 | 0,195 A | 35 V | 5,31 |
| 25 Hz | 180 | 0.8 | 0,155 A | 28 V | 6,37 |
| 25 Hz | 180 | 0.75 | 0,140 A | 25 V | 5,94 |
| 25 Hz | 180 | 0.7 | 0,116 A | 21 V | 6,51 |

Bu tez çalışması sonucu 25 Hz ve 50 Hz frekansta farklı yük dirençleri ve farklı modülasyon indekslerinde, üç fazlı eviricinin çıkışında üretilen sinüsoidal sinyallerin, LCL filtreden geçirildikten sonra yapılan FFT analizleri sonucu, elde edilen THD değerleri ile çıkış akım ve gerilim değerleri yukarıdaki çizelgelerde verilmektedir. Ayrıca yukarıda elde edilen sinüsoidal sinyallerin üç fazlı formlarının osiloskop görüntüleri ve bu sinyallerden alınan verilerin Matlab ortamında yapılan FFT analiz sonuçlarından örnekler yukarıdaki şekillerde gösterilmektedir.

Bu çalışmada yapılan FFT analizlerden görüldüğü üzere 50 Hz frekansta evirici tarafından üretilen gerilim sinyallerinin THD değerlerinin genel olarak %5 bandının altında kalarak IEEE-519 ve IEEE-1547 standartlarına uygun olduğu görülmektedir [12]. Ayrıca 25 Hz frekans için yapılan gerilim analizlerinde 360 ohm yük direncinin altında olduğu durumlarda standartlara uygun olmayan bozulmalar görülmektedir.

25 Hz ve 50 Hz frekanslardaki çıkış akım ve gerilim sinyallerinde yapılan analizler sonucunda, 50 Hz frekansta üretilen çıkış gerilim değerlerinin aynı modülasyon indekslerinde, yük dirençleri düşürülse de birbirlerine yakın değerler aldığı görülmektedir. Ancak modülasyon indeksi ve yük direnci düşürüldükçe çıkış gerilimlerinin de düşmeye başladığı görülmektedir. Bunun sebebi filtredeki indüktörler sadece L gibi değil RL gibi davrandığından dolayı üzerlerinde kayıplar oluşur, bu nedenle gerilim düşümü meydana gelir. Ayrıca 25 Hz için yapılan analizlerde, 50 Hz frekansta yapılan analizlerde yaşanan durumun benzeri ile karşılaşılmaktadır. 50 Hz ve 25 Hz frekansların bu durumlardaki farkları, genel olarak 25 Hz'de üretilen çıkış geriliminin 50 Hz'de üretilen çıkış gerilimlerine göre daha da düşük değerlerde olmasıdır. Çizelgelerde çıkış akım ve gerilim değerlerinin tepe değerleri gösterilmektedir.

Osiloskop sinyallerinin şekillerinde görüldüğü üzere, çıkış akım değerleri ile osiloskoptaki sinyallerin tepe değerleri karşılaştırıldığında akım ölçüm kartlarının katsayılarının yaklaşık 1'e 1 oranında olduğu, nominal çıkış akımlarının osiloskop görüntülerinden gözlenmektedir. Ayrıca çıkış gerilimleri için yapılan analizler incelendiğinde çıkış gerilimlerinin RMS değerleri ile osiloskop sinyallerinin tepe değerlerinin karşılaştırılması yapıldığında, gerilim ölçüm kartlarının yaklaşık 75'de 1 oranında dönüşüm yaptığı gözlenmektedir.

Çizelgelerde yapılan analizler sonucunda 25 Hz ve 50 Hz frekanslarda eviricinin çıkış

akımlarında modülasyon indeks değerlerinin azalmasıyla düşüş gözlenirken, yük dirençlerinin azaltılmasıyla artış görülmektedir.

Evirici çıkışında üretilen akım sinyallerinin FFT analizleri incelendiğinde 50 Hz frekansa sahip sinyallerin çıkış akımlarında oluşan THD değerlerinin 1800 ohm yük direncinin altında olduğu durumlarda genel olarak kabul edilir bozulma değeri olan %10 bandının altında kaldığı görülmektedir. 25 Hz frekansta yapılan analizlerde yük direncinin 1800 ohm olduğu birkaç durum haricinde sinyallerde oluşan harmonik değerlerin %5 standardını aştığı görülmektedir.



8. SONUÇ VE ÖNERİLER

Günümüzde teknolojinin gelişmesi ile birlikte enerji ihtiyacı artmaktadır. Artan enerji ihtiyacını karşılamak amacıyla yenilenebilir enerji sistemleri kurularak enerji ihtiyaçlarına karşılık verilmektedir. Yenilenebilir enerji sistemleri ile birlikte temiz bir enerjiye gereksinim duyulmaktadır. Yenilenebilir enerji sistemlerinden olan eviriciler DA kaynak enerjisini AA kaynak enerjisine dönüştürür. Evirici çıkışında üretilen AA kaynak enerjisi temiz bir enerji olmadığından filtrelenmeye ihtiyaç duymaktadır. Bu tez çalışmasının ana konusu üç fazlı eviriciler için LCL filtre tasarımını oluşturmaktadır.

Bu çalışmada gerilim kaynaklı üç fazlı evirici topolojisi kullanılarak, sabit DA kaynak gerilimden, değişken frekans ve genlikteki AA enerji üretimi sağlanmıştır. Evirici çıkışında sinüsoidal bir sinyal üretebilmek için darbe genişlik modülasyonu tekniği kullanılmaktadır. Tez çalışmamızda sinüsoidal darbe genişlik modülasyonu tekniği DSP tarafından üretilerek yarıiletken elemanların anahtarlanma işlemi gerçekleştirilmiştir.

Çalışmamızda gerilim kaynaklı üç fazlı eviricinin LCL filtre ile Matlab/Simulink ortamında ve uygulamalı olarak aynı çalışma koşullarında tasarımı gerçekleştirilip, bu tasarımların sonuçlarından elde edilen verilerin analizleri incelenmiştir. Ayrıca tez çalışmamızın başlıca konularından biri olan LCL filtrenin tasarım süreci detaylı bir şekilde anlatılmaktadır.

Modellemesi ve uygulama seti kurulan üç fazlı evirici düzeneğinde harmonikleri bastırmak için LCL filtre kullanımı tercih edilmiştir. Eviricinin yük tarafında R direnç yükü kullanılmıştır. Modelleme çalışması sonucu sabit yük değerleri ve farklı modülasyon indeks değerlerinde çıkış akım ve gerilimlerinin 25 Hz ve 50 Hz frekans değerlerinde elde edilen toplam harmonik bozulma değerleri incelenmiştir.

Uygulama düzeneğinde yapılan çalışmalar sonucunda, 25 Hz ve 50 Hz frekansta değişken yük dirençleri ve değişken modülasyon indekslerinde, çıkış akım ve gerilimlerinde filtrelenme işleminden sonra oluşan toplam harmonik bozulma değerleri ile bu koşullarda çıkışta elde edilen akım ve gerilim değerlerinin analizleri incelenmiştir. Ayrıca uygulama ve simulasyon çalışmaları sonucu çıkışta elde edilen sinüsoidal akım ve gerilim sinyalleri incelenmiştir. Yapılan incelemeler sonucunda

gerilim kaynaklı eviricilerin düşürücü modda çalıştığı görülmüştür.

Bu çalışmanın uygulama kısmında yapılan analizler sonucu, 50 Hz frekansta üç fazlı evirici çıkışında üretilen gerilim sinyallerinin filtreden geçirildikten sonra elde edilen THD değerlerinin, genel olarak IEEE-519 ve IEEE-1547 standartlarına uygun olduğu görülmektedir. 25 Hz frekansta yapılan analizler incelendiğinde, modülasyon indeksinin ve yük direncinin yüksek olduğu bazı değerlerde oluşan toplam harmonik bozulmanın standartlara uygun olduğu görülmektedir. Ancak modülasyon indeksi azaldıkça THD değerinin artarak standartlara uymadığı, lakin kabul edilir bozulma değeri olan %10 bozulma değerinde olduğu gözlemlenmiştir. Çıkış akımlarında yapılan FFT analiz sonuçları incelendiğinde, 50 Hz frekansta çıkış akımlarında oluşan THD değerlerinin düşük yük dirençlerinde, genel olarak kabul edilir bozulma değeri olan %10 bandının altında kalarak uygun THD değerlerine sahip olduğu görülmektedir. 25 Hz frekansa sahip akım sinyallerinde yapılan FFT analizler incelendiğinde, modülasyon indeksinin 1800 ohm'luk yük direncine sahip olunan bazı durumlar haricinde akım sinyallerinde elde edilen toplam harmonik değerlerinin %10 bandını aştığı görülmektedir. Bu analizler sonucunda 50 Hz frekansa sahip akım ve gerilim sinyallerinde oluşan toplam harmonik bozulma değerlerinin, farklı modülasyon indekslerinde ve farklı yük değerlerinde standartları karşılama konusunda daha uygun olduğu görülmektedir.

Simulasyon çalışması sonucunda 50 Hz ve 25 Hz'lik gerilim sinyallerinde yapılan incelemeler göstermektedir ki 50 Hz frekansa sahip gerilim sinyallerinde oluşan toplam harmonik bozulma değerlerinin, 25 Hz frekansa sahip sinyallere göre daha düşük değerlere sahip olduğu gözlenmektedir. Ayrıca yapılan analizler sonucu her iki frekans değerinde sabit yük ve farklı modülasyon indekslerinde çıkış gerilimlerinde oluşan toplam harmonik bozulmaların IEEE-519 ve IEEE-1547 standartlarına uygun olduğu görülmektedir.

Üç fazlı evirici modelinin çıkışında üretilen akım sinyallerinin 25 Hz ve 50 Hz frekansa sahip formlarının analiz sonuçları incelendiğinde, 1800 ohm direnç değerlerinde, yüksek modülasyon indeksleri için yapılan analizler sonucunda 50 Hz frekanstaki akım sinyallerinde oluşan toplam harmonik bozulma değerlerinin 25 Hz frekansta oluşan bozulma değerlerine göre genel olarak daha düşük olmakla beraber standartlara daha uygun olduğu görülmektedir.

9. KAYNAKLAR

- [1] J. Conti, P. Holtberg, J. Diefenderfer, A. LaRose, J. T. Turnure, L. Westfall, "International energy outlook 2016 with projections to 2040," USDOE Energy Information Administration (EIA), Washington, DC (United States), Office of Energy Analysis, 2016.
- [2] Z. A. Memon, M. A. Uqaili, M. A. Unar, "Harmonics Mitigation of Industrial Power System Using Passive Filters," *Mehran University Research Journal of Engineering and Technology*, c. 31 ss. 355 – 360, 2012.
- [3] B. Elmas, "Yüksek Frekans Anahtarlama Faz Kontrollü DC-AC İntertör," Yüksek lisans tezi, Elektronik ve Haberleşme Mühendisliği, Fen Bilimleri Enstitüsü, Yıldız Teknik Üniversitesi, İstanbul, Türkiye, 2006.
- [4] N. Küçük, "Eviricilerin Harmonik Eliminasyonunda Optimum Anahtarlama Açılarının Genetik Algoritmalar İle Elde Edilmesi," Yüksek lisans tezi, Elektrik Mühendisliği, Fen Bilimleri Enstitüsü, İstanbul Teknik Üniversitesi, İstanbul, Türkiye, 2007.
- [5] F. Z. Peng, "Z-source inverter," *IEEE Transactions on Industry Applications*, c. 39, sayı 2, ss. 504-510, 2003.
- [6] B. E. Türk, "Yakıt Pilleri İçin Empedans Kaynaklı İntertör Tasarımı ve Bir Uygulama Devresinin Gerçekleştirilmesi," Yüksek lisans tezi, Elektrik Mühendisliği, Fen Bilimleri Enstitüsü, Yıldız Teknik Üniversitesi, İstanbul, Türkiye, 2006.
- [7] C. Li, "Unstable Operation of Photovoltaic Inverter From Field Experiences," *IEEE Transactions on Power Delivery*, c. 33, sayı 2, ss. 1013-1015, 2018.
- [8] A. A. Rockhill, M. Liserre, R. Teodorescu and P. Rodriguez, "Grid-Filter Design for a Multimegawatt Medium-Voltage Voltage-Source Inverter," *IEEE Transactions on Industrial Electronics*, c. 58, sayı 4, ss. 1205-1217, 2011.
- [9] M. Karabacak, F. Kılıç, B. Saraçoğlu, A. F. Boz, A. Ferikoğlu, "Şebeke Bağlantılı Eviriciler için LLCL Filtre Tasarımı; Detaylı Bir Performans Analizi," *Politeknik Dergisi*, c. 19, sayı 3, ss. 251-260, 2016.
- [10] S. V. Araujo, A. Engler, B. Sahan and F. L. M. Antunes, "LCL filter design for grid-connected NPC inverters in offshore wind turbines," in *7th International Conference on Power Electronics*, Daegu, Güney Kore, 2007.
- [11] F. Y. Mahfoud, B. D. Guzun, G. C. Lazaroiu, and H. H. Alhelou, "In Handbook of Research on Smart Power System Operation and Control," 1st edition, Pensilvanya, ABD, IGI Global, 2019, c. 6, ss. 265-288.
- [12] *Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems*, IEEE Std 519- 1992, 1993.
- [13] A. Erduman, B. Kekezoğlu, A. Durusu, "Küçük Güçlü Rüzgâr Santrallerinin Kurulumu ve Şebekeye Etkilerinin Teknik ve Ekonomik Açından Değerlendirilmesi:

- Uygulama Çalışması," *Avrupa Bilim ve Teknoloji Dergisi*, c. sayı 13, ss. 112-117, 2018.
- [14] L. Wei and R. A. Lukaszewski, "Optimization of the Main Inductor in a LCL Filter for Three Phase Active Rectifier," in *IEEE Industry Applications Annual Meeting*, New Orleans, LA, 2007.
- [15] R. Peña-Alzola, M. Liserre, F. Blaabjerg, M. Ordonez and Y. Yang, "LCL-Filter Design for Robust Active Damping in Grid-Connected Converters," *IEEE Transactions on Industrial Informatics*, c. 10, sayı 4, ss. 2192-2203, 2014.
- [16] T. G. Habetler, R. Naik and T. A. Nondahl, "Design and implementation of an inverter output LC filter used for dv/dt reduction," *IEEE Transactions on Power Electronics*, cl. 17, sayı 3, ss. 327-331, 2002.
- [17] F. Salha, F. Colas and X. Guillaud, "Dynamic performance analysis of a LC-filter grid-connected gas turbine under voltage-sag operation," in *8th International Symposium on Advanced Electromechanical Motion Systems & Electric Drives Joint Symposium*, Lille, 2009.
- [18] A. Reznik, M. G. Simões, A. Al-Durra and S. M. Muyeen, "LCL Filter Design and Performance Analysis for Grid-Interconnected Systems," *IEEE Transactions on Industry Applications*, c. 50, sayı 2, ss. 1225-1232, 2014
- [19] W. Han, Y. Chenzhao, and X. J. ZHANG, "Control of Voltage Source Inverter with an LCL Filter without Voltage Sensors," *Prz. Elektrotechniczny*, sayı 5, ss. 119-122, 2012.
- [20] R. W. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*, 2 nd edition, New York, ABD, Kluwer Academic Publishers, 2001, c. 19, ss. 705-761.
- [21] J. P. Agrawal, *Power Electronic Systems Theory and Design*, 1 st edition, New Jersey, ABD, Prentice Hall, 2000, ss. 280-357.
- [22] H. R. Muhammad, "Circuits and Applications Engineering," *Power Electronics Handbook: Devices*, 2 nd edition, Massachusetts, ABD: Academic press, 2006, c. 8, ss. 121-129.
- [23] H. Bodur, *Güç Elektroniği*, 1. baskı, İstanbul, Türkiye: Birsen Yayınevi, 2010, ss. 38-40, 251-284.
- [24] A. Rao, T. A. Lipo and A. L. Julian, "A modified single phase inverter topology with active common mode voltage cancellation," in *30th Annual IEEE Power Electronics Specialists Conference Record*, Charleston, SC, USA, 1999, ss. 850-854.
- [25] D. W. Hart, *Introduction to Power Electronics*, 1 st edition, New Jersey, ABD: Prentice Hall, 1998, c. 4, ss. 66-94.
- [26] V. Kaya, "Z Kaynak Eviricilerin Modellenmesi ve Benzetimi," Yüksek lisans tezi, Elektronik ve Bilgisayar Eğitimi ABD, Elektronik Eğitimi, Fen Bilimleri Enstitüsü, Fırat üniversitesi, Elazığ, Türkiye, 2014.
- [27] E. Erdem, "5KW Trafolu Tek Faz Kısa Devre Korunmalı İverter Tasarımı," Yüksek lisans tezi, Elektrik-Elektronik Mühendisliği, Fen Bilimleri Enstitüsü, Pamuk Üniversitesi, Pamukkale Üniversitesi, Denizli, Türkiye, 2014.
- [28] M. P. Kazmierkowski, F. Blaabjerg and J. D. I. Kazm, *Control in power electronics selected problems*, 1 st edition, California, ABD: Academic Press,

- 2002, c. 1, ss. 1-45.
- [29] A. Karafil, H. Özbay ve S. Öncü, "Bir Fazlı Şebeke Etkileşimli Evirici Tasarımı için LCL Filtre Analizi," in *International Conference on Data Science and Applications (ICONDATA)*, Yalova, Türkiye, ss. 560-574, 2018.
- [30] J. Jana, H. Saha and K. D. Bhattacharya, "A review of inverter topologies for single-phase grid-connected photovoltaic systems." *Renewable and Sustainable Energy Reviews*, c. 72, sayı 10, ss. 1256-1270, 2017.
- [31] M. Büyük, A. Tan, M. Tümay, and K.Ç. Bayındır, "Topologies, generalized designs, passive and active damping methods of switching ripple filters for voltage source inverter: A comprehensive review." *Renewable and Sustainable Energy Reviews*, c. 62. sayı 4, ss. 46-69, 2016.
- [32] T. Lahlou, M. Abdelrahem, S. Valdes and H. Herzog, "Filter design for grid-connected multilevel CHB inverter for battery energy storage systems," in *International Symposium on Power Electronics, Electrical Drives, Automation and Motion (SPEEDAM)*, Anacapri, 2016, ss. 831-836.
- [33] O. Husev, A. Chub, E. R. Cadaval, C. R. Clemente and D. Vinnikov, "Voltage distortion approach for output filter design for off-grid and grid-connected PWM inverters." *Journal of Power Electronics*, c. 15, sayı 1, ss. 278-287, 2015.
- [34] H. Cha and T. K. Vu, "Comparative analysis of low-pass output filter for single-phase gridconnected Photovoltaic inverter." in *IEEE Twenty-Fifth Annual Applied Power Electronics Conference and Exposition (APEC)*, Palm Springs, USA 2010, ss. 1659-1665.
- [35] P. Channegowda and V. John, "Filter Optimization for Grid Interactive Voltage Source Inverters," *IEEE Transactions on Industrial Electronics*, c. 57, sayı. 12, ss. 4106-4114, 2010.
- [36] W. Wu, Y. He and F. Blaabjerg, "An LLCL Power Filter for Single-Phase Grid-Tied Inverter," *IEEE Transactions on Power Electronics*, c. 27, sayı 2, ss. 782-789, 2012.
- [37] M. Buyuk, M, Inci and M. Tumay, "Performance evaluation of LLCL filter for active power filter." in *IEEE 16th International Conference on Environment and Electrical Engineering (EEEIC)*, Florence, Italy, 2016, ss.1-4.
- [38] M. Dursun ve M. K. Döşoğlu, "Üç Fazlı Gerilim Kaynaklı Evirici için SDGM, ÜHDGM ve HDGM Tekniklerinin MATLAB/SİMULİNK ile Karşılaştırmalı Analizi," *Düzce Üniversitesi Bilim ve Teknoloji Dergisi*, c. 6, sayı 4, ss. 983-999, 2018.
- [39] X.-Q. Guo, W.-Y. Wu, ve H.-R. Gu, "Phase locked loop and synchronization methods for grid- interfaced converters: a review," *Przeglad Elektrotechniczny*, c. 87, sayı 4, ss. 182–187, 2011.
- [40] Texas Instruments, "CD4504B CMOS Hex Voltage-Level Shifter for TTL-to-CMOS or CMOS-to-CMOS Operation," Data Sheet, 2004.
- [41] S. W. Smith, "The Scientist and Engineer's Guide to Digital Signal Processing," *California Technical Publishing*, c. 17, sayı 2. ss. 503-534, 2000.
- [42] Microchip Technology Inc., "dsPIC ® Digital Signal Controllers," Data Sheet, 2005.

- [43] Texas Instruments, "TMS320x2833x Reference Guide: System Control and Interrupts," Data Sheet, 2010.
- [44] Reference Manual, "DSP56800E and DSP56800EX," Data Sheet, 2011.
- [45] Texas Instruments, "TMS320x2833x Analog-to-Digital Converter (ADC) Module," Data Sheet, 2007.
- [46] Texas Instruments, "TMS320x2834x Delfino Enhanced Pulse Width Modulator (ePWM) Module Reference Guide," Data Sheet, 2009.
- [47] M. U. CUMA, "Digital Signal Processor Based Implementation of Custom Power Device Controllers," Doktora Tezi, Elektrik-Elektronik Mühendisliği, Çukurova Üniversitesi, Adana, Türkiye, 2010.
- [48] Reference Guide, "TMS320x2834x Delfino Enhanced Pulse Width Modulator (ePWM) Module Reference Guide," Data Sheet, 2009.
- [49] Texas Instruments, "C28x IQ – Math Library," Data Sheet, 2015.
- [50] Ş. Fidan, "Kalıcı Mıknatıslı Senkron Generatörlü Rüzgâr Türbinlerinin Aşırı Öğrenme Makina Tabanlı Kontrolü" Doktora Tezi, Elektrik Elektronik Mühendisliği, Fen Bilimleri Enstitüsü, Fırat üniversitesi, Elazığ, Türkiye, 2018.
- [51] A. E. W. H. Kahlane, L. Hassaine, M. Kherchi, "LCL filter design for photovoltaic grid connected systems," in *Revue des Energies Renouvelables SIENR'14*, Ghardaia, Cezayir, 2014, ss. 227-232.
- [52] A. Reznik, M. G. Simões, A. Al-Durra, S. M. Muyeen, "LCL filter design and performance analysis for small wind turbine systems," in *IEEE Power Electronics and Machines in Wind Applications*, Denver, Colorado, 2012, ss. 1-7.
- [53] LEM, "Current Transducer LA 55-P," Data Sheet, ss. 0–1, 2010.
- [54] LEM, "Voltage Transducer LV 25-P," Data Sheet, ss. 0–1, 2013.
- [55] SEMIKRON "Skyper 32 Pro R U1," Data Sheet, ss. 0–17, 2010.
- [56] SEMIKRON, "Skm75Gb12T4 Skm75Gb12T4," Data Sheet, ss. 1–5, 2013.
- [57] SEMIKRON, "Adaptor Board 1 SKYPER ® 32PRO R Technical Explanations," Data Sheet, ss. 1–14, 2010.
- [58] H. H. Mutlu, "DSP tabanlı paralel aktif güç filtresi ile harmonik ve reaktif güç kompanzasyonu," Yüksek Lisans Tezi, Elektrik-Elektronik Mühendisliği, Selçuk Üniversitesi, Konya, Türkiye, 2011.

ÖZGEÇMİŞ

KİŞİSEL BİLGİLER

Adı Soyadı : İsrail FİDAN
Doğum Tarihi ve Yeri : 25.01.1988/Kadıköy
Yabancı Dili : İngilizce
E-posta : israfilfidan34@gmail.com

ÖĞRENİM DURUMU

| Derece | Alan | Okul/Üniversite | Mezuniyet Yılı |
|-----------|--|-------------------------------|----------------|
| Y. Lisans | Elektrik Elektronik ve Bilgisayar Müh. | Düzce Üniversitesi | |
| Lisans | Elektrik Elektronik Müh. | Fırat Üniversitesi | 2017 |
| Lise | | Kadıköy Mehmed Bayazıd Lisesi | 2005 |

YAYINLAR

İ. Fidan, M. Dursun ve Ş. Fidan, "LCL Filtreli Eviricilerin Düşük Frekanslarda Karşılaştırmalı Harmonik Analizi," Uluslararası Bilim ve Mühendislik Sempozyumu'19 (IESS2019), Siirt, 2019.

İ. Fidan, M. Dursun ve Ş. Fidan, " Üç Fazlı Eviriciler İçin LCL Filtre Tasarımı ve Deneysel Analizi," Düzce Üniversitesi Bilim ve Teknoloji Dergisi.