

**ÇANKIRI KARATEKİN ÜNİVERSİTESİ  
FEN BİLİMLERİ ENSTİTÜSÜ**

**YÜKSEK LİSANS TEZİ**

**ATOMİK KATMAN BİRİKTİRME YÖNTEMİ İLE BÜYÜTÜLMÜŞ  $Al_2O_3$   
İNCE FİMLERİN ELEKTRİKSEL ÖZELLİKLERİNİN İNCELENMESİ**

**Kemal KAPLAN**

**FİZİK ANABİLİM DALI**

**ÇANKIRI  
2018**

**Her hakkı saklıdır**

## ÖZET

Yüksek Lisans Tezi

### ATOMİK KATMAN BİRİKTİRME YÖNTEMİ İLE BÜYÜTÜLMÜŞ $Al_2O_3$ İNCE FİLMLEİN ELEKTRİKSEL ÖZELLİKLERİNİN İNCELENMESİ

Kemal KAPLAN

Çankırı Karatekin Üniversitesi

Fen Bilimleri Enstitüsü

Fizik Anabilim Dalı

Danışman: Prof. Dr. Halit ALTUNTAŞ

Bu çalışmanın amacı, atomik katman biriktirme (AKB) yöntemiyle üretilmiş  $Al_2O_3$  (Alüminyum Oksit) ince filmlerin elektriksel ve dielektriksel özelliklerini incelemektir. Bu amaç kapsamında kalınlığı yaklaşık 30 nm olan  $Al_2O_3$  filmleri *p*-tipi silikon (Si) alttaşlar üzerine AKB yöntemiyle biriktirildi.  $Al_2O_3$  filmlerin elektriksel iletim mekanizmalarını ve dielektriksel özelliklerini incelemek için  $Al/Al_2O_3/p$ -Si metal-oksit-yarıiletken (MOS) kapasitör yapıları üretildi ve akım-voltaj (*I-V*) ve frekans bağımlı kapasitans-voltaj (*C-V-f*) ölçümleri yapıldı. Uygulanan elektrik alanın bir fonksiyonu olarak, farklı tipte elektriksel iletim mekanizmalarının etkin olduğu görüldü. Bu mekanizmalar Schottky Emisyon ve uzay yük sınırlı akım iletim olarak değerlendirildi. Elde edilen statik dielektrik sabitinin artan frekansla azaldığı ve dielektrik kayıp değerlerinin 10 kHz ve 0.7 MHz civarında maksimum değerlere sahip olduğu görüldü.

**2018, 62 sayfa**

**ANAHTAR KELİMELER:** Dielektrik, MOS,  $Al_2O_3$ , Kapasitans, Atomik katman biriktirme

## ABSTRACT

Master of Science Thesis

### THE INVESTIGATION OF ELECTRICAL PROPERTIES OF $\text{Al}_2\text{O}_3$ THIN FILMS DEPOSITED BY ATOMIC LAYER DEPOSITION METHOD

Kemal KAPLAN

Cankiri Karatekin University

Graduate School of Natural and Applied Sciences

Department of Physics

Supervisors: Prof. Dr. Halit ALTUNTAŞ

The aim of this study is to examine the electrical and dielectrical properties of  $\text{Al}_2\text{O}_3$  (Aluminum Oxide) thin films produced by atomic layer deposition (ALD) method. For this purpose,  $\text{Al}_2\text{O}_3$  films with a thickness of about 30 nm were deposited on *p*-type silicon (Si) substrates by the ALD method. Al/ $\text{Al}_2\text{O}_3$ /*p*-Si metal-in-semiconductor (MOS) capacitors were fabricated to investigate the electrical conduction mechanisms and dielectric properties of  $\text{Al}_2\text{O}_3$  films, current-voltage (*I-V*) and frequency dependent capacitance-voltage (*C-V-f*) measurements were performed. As a function of the applied electric field, different types of current transport mechanisms were observed. These mechanisms were evaluated as Schottky Emission and space charge limited current conduction. It was found that the obtained static dielectric constant decreases with increasing frequency and the dielectric loss have maximum values around 10 kHz and 0.7 MHz.

**2018, 62 pages**

**KeyWords:** Dielectric, MOS,  $\text{Al}_2\text{O}_3$ , Capacitance, Atomic layer deposition

## ÖNSÖZ VE TEŞEKKÜR

“Atomik katman biriktirme yöntemi ile büyütülmüş  $Al_2O_3$  ince filmlerin elektriksel özelliklerinin incelenmesi ” adlı bu tezin amacı  $Al_2O_3$  ince filmleri atomik katman biriktirme yöntemi ile üreterek, filmlerin elektriksel ve dielektriksel özelliklerini ortaya çıkarmak olarak belirlenmiştir.

Yüksek Lisans tezi olarak sunduğum bu çalışmanın her aşamasında yardım ve katkılarıyla beni yönlendiren ve çalışmanın yürütülmesinde bana her türlü desteği veren danışman hocam Sayın Prof. Dr. Halit ALTUNTAŞ’a sonsuz teşekkür ederim.

Tüm eğitim ve çalışma hayatım boyunca benden maddi ve manevi desteklerini esirgemeyen her zaman yanımda olan sevgili aileme teşekkürlerimi bir borç bilirim.

Kemal KAPLAN

Çankırı, Mayıs 2018

## İÇİNDEKİLER

ÖZET.....	i
ABSTRACT.....	ii
ÖNSÖZ VE TEŞEKKÜR .....	iii
İÇİNDEKİLER.....	iv
SİMGELER DİZİNİ.....	vii
ŞEKİLLER DİZİNİ.....	ix
ÇİZELGELER DİZİNİ .....	xi
1. GİRİŞ.....	1
2. MATERYAL VE YÖNTEMLER .....	7
2.1. MOS Kapasitör Yapısı .....	7
2.2. Temel Kavramlar ve Nicelikler .....	7
2.3. Potansiyel Tanımı.....	10
2.4. İdeal MOS Kapasitörün Temel Özellikleri.....	10
2.5. MOS Kapasitörlerin C-V Karakterizasyonu .....	12
2.6. Birikim Bölgesi .....	14
2.7. Tükenim Bölgesi .....	16
2.8. Tersinir Bölge.....	18
2.9. İdeal Olmayan MOS Kapasitör Yapısı.....	20
2.10. Seri Direnç.....	20
2.11. MOS Kapasitörlerin Parametrelerinin C-V Ölçümlerinden Elde Edilmesi.22	
2.11.1. Oksit Tabakasının Kalınlığı.....	22
2.11.2. Düz-band Kapasitansı ve Düz-band Voltajı.....	22

2.11.3.	Eşik Voltajı.....	24
2.11.4.	Metal-Yarıiletken İş fonksiyonu farkı.....	24
2.11.5.	Etkin ve Toplam Hacim Oksit Yükleri.....	25
2.11.6.	Altaş Katkı Yoğunluğu.....	26
2.12.	Dielektrik Filmlerde İletim Mekanizmaları .....	26
2.13.	Elektrot-Limitli Akım-İletim Mekanizmaları .....	29
2.13.1.	Schottky Emisyonu.....	29
2.13.2.	Doğrudan Tünelleme .....	30
2.13.3.	Fowler-Nordheim (F-N) Tünellemesi .....	32
2.13.4.	Termiyonik-Alan Emisyonu.....	33
2.14.	Hacim Sınırlı İletim Mekanizmaları .....	34
2.14.1.	Omik İletim Mekanizması .....	34
2.14.2.	Uzay-Yük Sınırlı İletim Mekanizması .....	36
3.	DENEYSEL YÖNTEM.....	37
3.1.	Alüminyum Oksit ( $Al_2O_3$ ).....	37
3.2.	$Al_2O_3$ Dielektrik Materyalinin AKB Tekniğiyle Üretilmesi .....	37
3.3.	Omik ve doğrultucu kontakların oluşturulması.....	41
3.4.	Deneysel Ölçüm Sistemi .....	44
3.4.1.	Elektriksel Ölçüm Sistemi.....	44
3.4.2.	X-Işınları Kırınımı Yöntemi (XRD) .....	45
4.	DENEYSEL SONUÇLAR .....	46

4.1.	Al <sub>2</sub> O <sub>3</sub> Dielektrik Filmlerin Yapısal Karakteristikleri .....	46
4.2.	Al <sub>2</sub> O <sub>3</sub> Dielektrik Filmlerin Elektriksel Karakterizasyonu .....	46
4.2.1.	Akım-Voltaj (I-V) Karakteristikleri .....	46
4.2.2.	Kapasitans-Voltaj (C-V) Karakteristikleri.....	50
5.	TARTIŞMA VE SONUÇ .....	55
	KAYNAKLAR.....	59
	ÖZGEÇMİŞ .....	62



## SİMGELER DİZİNİ

$A$	Alan
$A^*$	Etkin Richardson Sabiti
AKB	Atomik Katman Biriktirme
$Al_2O_3$	Alüminyum Oksit veya Alümina
$C$	Kapasitans
$C_m$	Ölçülen Kapasitans
$C_c$	Düzeltilmiş Kapasitans
$C_{ox}$	Oksit Tabakanın Kapasitansı
$C-V$	Kapasitans – Voltaj
$C-V-f$	Kapasitans-Voltaj-Frekans
CMOS	Complementary Metal Oxide Semiconductor - Bütünleyici Metal Oksit Yarıiletken
$E$	Elektriksel Alan
$E_F$	Fermi Enerjisi
$E_{FS}$	Yarıiletken Fermi Enerjisi
$E_{FM}$	Metal Fermi Enerjisi
$E_g$	Yasak Band Aralığı
$E_c$	İletkenlik Band Enerjisi
$E_v$	Değerlik Band Enerjisi
$eV$	Elektron volt
FNT	Fowler-Nordheim Tünelleme
FP	Frenkel-Poole Emisyonu
$G$	İletkenlik
$GeO_2$	Germanyum Dioksit
$HfO_2$	Hafniyum Dioksit
Hz	Frekans Birimi (Hertz)
$I-V$	Akım - Voltaj
$J$	Akım Yoğunluğu
$J-V$	Akım Yoğunluğu-Voltaj
$K$	Kelvin
MOS	Metal Oxide Semiconductor – Metal Oksit Yarıiletken
$N_{ss}$	Lokalize Arayüzey Durumu
$R_s$	Seri Direnç
Si	Silisyum
$SiO_2$	Silisyum Dioksit
$SrTiO_3$	Sitronsiyum Titanat
$Y_2O_3$	İtriyum(III) Oksit
$ZrO_2$	Zirkonyum Dioksit
$a$	Tuzak Seviyeleri Arasındaki Ortalama Sıçrama Mesafesi
$\alpha_e$	Elektronik Polarizasyon
$C_{FB}$	Düz-Bant Kapasitans
$E_F$	Fermi Enerji Seviyesi
$E_{FM}$	Metalin Fermi Seviyesi
$E_{FS}$	Yarıiletkenin Fermi Seviyesi
$N_{eff}$	Etkin Yük Yoğunluğu
$\epsilon_r$	Bağlı Dielektrik Sabiti



$\epsilon_0$	Boşluktaki Geçirgenlik
$\epsilon''$	Dielektrik Kayıp Fonksiyonu
$h$	Planck Sabiti
$k$	Boltzmann Sabiti
$n$	Dielektrik Materyalin İletkenlik Bandındaki Elektron Yoğunluğu
$\mu$	Mobilite
$m_0$	Serbest Elektron Kütlesi
$m^*$	Dielektrik Materyal İçerisinde Elektronun Etkin Kütlesi
$N_C$	İletim Bandındaki Durum Yoğunluğu
$q$	Temel Elektronik Yük Değeri
$\sigma$	Elektriksel İletkenlik
$\phi_B$	Bariyer Yüksekliği
$t_{ox}$	Dielektrik veya Oksit Filmin Kalınlığı
$T$	Mutlak Sıcaklık
$\chi_S$	Yarıiletkenin Elektron Çekiciliği
$V_{FB}$	Düz Band Voltajı
$V_{ox}$	Dielektrik Film veya Oksit Film Üzerindeki Voltaj
$W_M$	Metalin İş Fonksiyonu
$W_S$	Yarıiletkenin İş Fonksiyonu

## ŞEKİLLER DİZİNİ

Şekil 1.1 İlk yarıiletken uç-kontak transistör ( Bell Laboratuvarı) .....	2
Şekil 1.2 Transistör etkisini keşfetmelerinden dolayı 1956 yılı Nobel Fizik Ödülünü alan bilim insanları .....	3
Şekil 2.1 Temel bir MOS yapısının katmanları .....	7
Şekil 2.13 MIS enerji bant diyagramı ve Schottky Emisyonu .....	29
Şekil 2.14 Doğrudan Tünelleme .....	31
Şekil 2.15 Fowler-Nordheim tünellemesi .....	32
Şekil 2.16 MIS yapıda Termiyonik alan emisyonu .....	33
Şekil 2.17 MIS yapıda Omik iletim mekanizması .....	35
Şekil 3.1 Atomik katman biriktirme yönteminde 1-büyütme döngüsünün gösterimi ....	38
Şekil 3.2 Savannah S100 Termal AKB Sistemi. (UNAM'ın izniyle) .....	40
Şekil 3.3 (a) Kullanılan Si-alttaş, (b) AKB yöntemiyle üretilen $Al_2O_3$ dielektrik filmlerin görüntüsü .....	41
Şekil 3.4 VAKSIS (PVD Vapor-3S) Termal Buharlaştırma Sistemi (UNAM-izniyle) .	42
Şekil 3.5 ATV-Hızlı Isıl Tavlama Sistemi (UNAM'ın izniyle) .....	42
Şekil 3.6 Üretilen $Al/Al_2O_3/p$ -Si metal-oksid-yarıiletken kapasitör yapıları .....	43
Şekil 3.8 (a) Keithley 4200-SCS yarıiletken parametre analiz sistemi, (b) Cascade Microtech PM-5 DC-iğne kontak sistemi (UNAM-izniyle) .....	44
Şekil 3.9 PANalytical's X'Pert PRO Materials Research Diffractometer .....	45
Şekil 4.1 AKB yöntemiyle kaplanan $Al_2O_3$ dielektrik ince filmlerin GIXRD grafiği ....	46
Şekil 4.2 $Al/Al_2O_3/p$ -Si MOS kapasitör yapılarının $J$ - $V$ eğrisi .....	47

<b>Şekil 4.3</b> Al/Al <sub>2</sub> O <sub>3</sub> /p-Si MOS kapasitör yapısında Schottky emisyon grafiği .....	48
<b>Şekil 4.4</b> Al/Al <sub>2</sub> O <sub>3</sub> /p-Si MOS kapasitör yapısının Log <i>J</i> - log <i>E</i> karakteristikleri .....	49
<b>Şekil 4.5</b> Al/Al <sub>2</sub> O <sub>3</sub> /p-Si MOS kapasitör yapısının <i>C-V</i> Karakteristikleri .....	50
<b>Şekil 4.6</b> Al/Al <sub>2</sub> O <sub>3</sub> /p-Si MOS kapasitörde seri direncin frekansa bağlı değişimi.....	51
<b>Şekil 4.7</b> Al/Al <sub>2</sub> O <sub>3</sub> /p-Si MOS kapasitör yapısında gerçek dielektri sabitinin ve dielektrik kayıp fonksiyonunun frekansa bağlı değişimi.....	53



## ÇİZELGELER DİZİNİ

**Çizelge 4.1** Al/Al<sub>2</sub>O<sub>3</sub>/p-Si MOS kapasitör yapısının temel elektriksel parametreleri .... 51



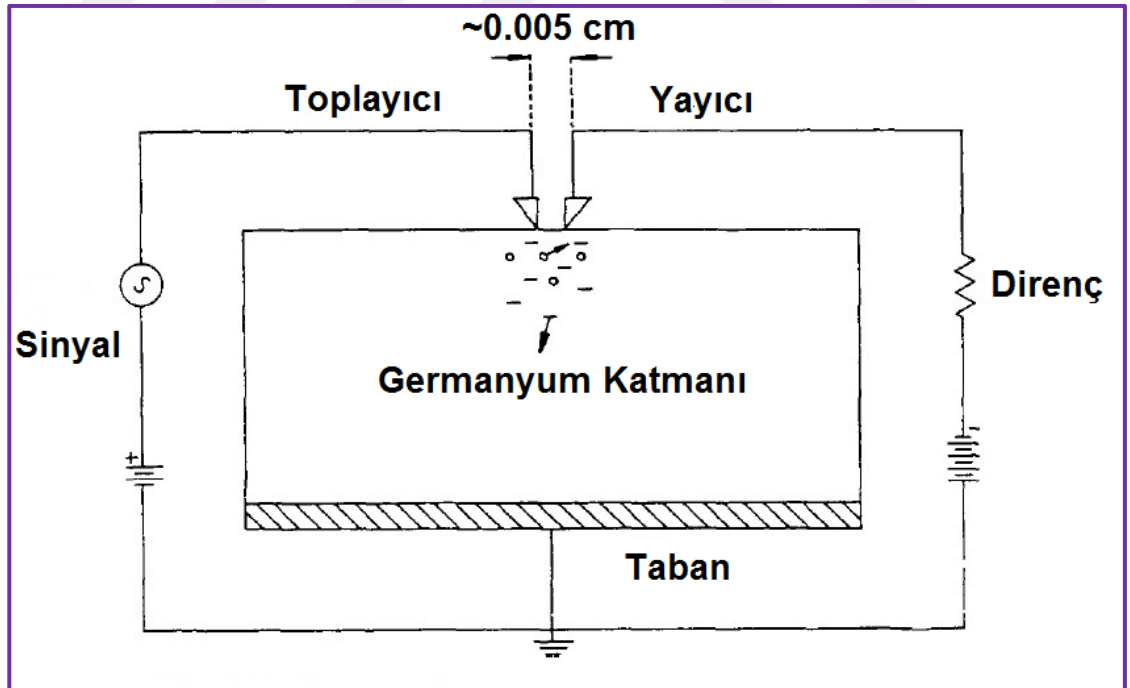
## 1. GİRİŞ

Metal-oksit-yarı-iletken (metal-oxide-semiconductor-(MOS)) diyotlar veya MOS kapasitörler, pek çok yarıiletken devrelerin yüzeylerine dahil edilen çok önemli devre yapılarıdır. MOS yapıları günümüz modern elektronik endüstrisinde entegre devrelerin temel yapıtaşı olan metal-oksit-yarıiletken alan etkili transistörlerin (MOSFET) önemli bir bölümünü oluşturmaktadır. MOSFET yapıları çip ve transistör teknolojilerinin gelişmesinde çok büyük bir etkiye sahip olan temel elektronik devre elemanlarıdır. Bu nedenle, herhangi bir MOS cihazı ile ilgili yapılacak tüm çalışmalar öncelikle MOS yapılarının temel çalışma prensiplerini anlamayı gerektirmektedir. Ancak bunun öncesinde transistör teknolojilerinin tarihsel olarak gelişimine bakmak MOS cihazlarının da geliştirilmesiyle de çok yakından ilişkili olması nedeniyle önemlidir.

Vakum tüpü teknolojisi (termiyonik kapaklar veya radyo lambaları olarak da isimlendirilir) yirminci yüzyılın başından beri kullanılmaktadır. Bu teknoloji elektronik endüstrisinin ilk temellerinin oluşturulmasını ve günümüzün kablosuz teknolojisinin ilerlemesini sağlamıştır. Vakum tüpü ilk olarak 1904 yılında icat edilmiş ve 1910' lara kadar yaygın olarak kullanılmamış olmasına rağmen, bugün elektronik teknoloji dediğimiz alanın temellerini atmada çok önemli etkisi olmuştur. Radyo teknolojisi, telekomünikasyon ve diğer birçok alan, yeni termiyonik teknolojiyi benimsemiştir. İkinci dünya savaşından sonra, vakum tüplerine yeni gereksinimler getirildi ve vakum tüplerinin daha küçük ölçeklerde geliştirilmesine yönelik çalışmalar başladı. İlk geliştirilen vakum tüpleri çok büyük yer kaplıyordu. Artık daha küçük ekipmana ihtiyaç duyuldu ve sonuç olarak daha küçük vakum tüpleri üretildi. Ancak bütün bu gelişmelere rağmen vakum tüpleri kırılmaya oldukça müsait, çalıştırılması için fazla güç gereksinimi olan ve hacimce fazla yer kaplayan cihazlardı. Bu nedenle yeni elektronik devre elemanlarına ihtiyaç duyuluyordu.

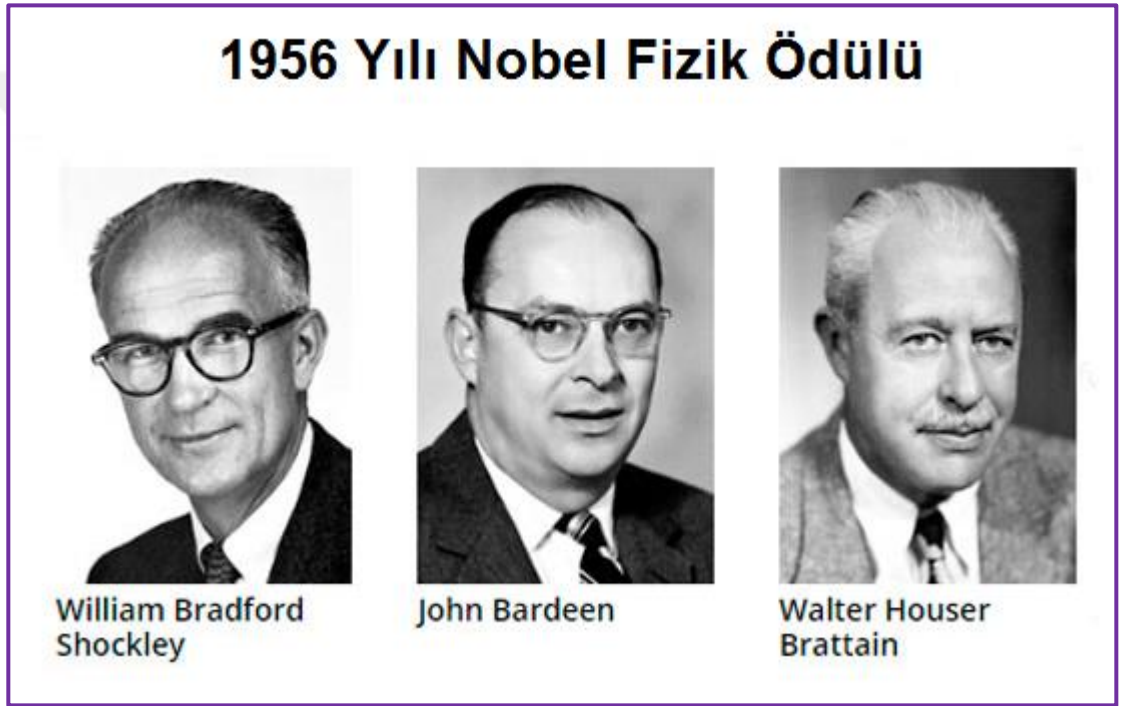
William Shockley, 1945'lerin başlarında Bell Laboratuvarlarında katıhal fiziği grubunu düzenlemeye başlamak için göreve başladı. Diğer araştırma gruplarından farklı olarak, bu grup Bell Telefon Sistemi'nde kullanılan fakat gereksinimleri karşılayamayan ve güvenilir olmayan vakum tüpleri ve elektromekanik anahtarların yerine kullanılabilecek yarıiletken devreler üzerinde araştırmalar yaptı. Savaş sırasında geliştirilen germanyum ve silikon teknolojisine dayanarak bir "field-effect" yani alan etkili amplifikatörü

tasarladılar, ancak devre tasarlandığı gibi çalışmadı. Bir yıl sonra teorik fizikçi John Bardeen, yarıiletken materyal yüzeyindeki elektronların, elektrik alanının malzemeye nüfuz etmesini engelleyebileceğini ve materyale herhangi bir olumsuz etkisinin olmayacağını öne sürdü. Deneysel fizikçi Walter Brattain ile Bardeen, bu "yüzey durumlarının" davranışlarını araştırmaya başladı. 16 Aralık 1947' de, araştırmaları ilk başarılı yarıiletken amplifikatörü yapmaları ile sonuçlandı. Bardeen ve Brattain, plastik bir zemin tarafından yerinde tutulan, yüksek saflıkta bir germanyumun küçük bir tabakasının yüzeyine yakın aralıklı iki adet altın kontak oluşturdu. Bir kontak üzerine uygulanan voltajın, diğer kontakta akan akımı modüle ederek giriş sinyalini 100 kat çoğalttıklarını gördüler. Nihayet 23 Aralık 1947 yılında yaptıkları bu yükselteç devresini laboratuvar yönetimine sundular. Elektrik mühendisi John Pierce tarafından "transistör" olarak isimlendirilen bu yarıiletken aygıtı Bell Laboratuvarı tarafından 30 Haziran 1948' de New York' ta düzenlenen bir basın toplantısında halka ve dünyaya elektronik çağın başlangıcı sayılan bir devrim olarak tanıtıldı. Hassas mekanik yapısına rağmen Bell Labs "Type A" transistörü olarak adlandırdığı ve binlerce transistörü tek bir kartuş paketi içerisinde üreterek ilk yarı-iletken entegre devreyi oluşturmayı başardı.



Şekil 1.1 İlk yarıiletken uç-kontakt transistör (Bell Laboratuvarı)

Ancak üretilen bu uç-kontak transistörleri halen çok pratik bir kullanım olanağı sağlayamıyordu. 1948' in başlarında, Shockley, yarı iletken bir blokta arka arkaya iki diyot eklemesinin oluşturulmasıyla ikinci bir üç elementli cihazı yani bipolar eklem transistörünü (BJT) önerdi. İlk BJT, 1950' de yapıldı ve bu cihaz uç-kontak transistörleriyle hızla değiştirdi ve tam anlamıyla transistör çağını başlatmış oldu. 1956 yılında Bardeen, Brattain ve Shockley, Nobel Fizik Ödülü' nü, yarıiletkenler üzerindeki araştırmaları ve transistör etkisinin keşfinden dolayı paylaştılar.



**Şekil 1.2** Transistör etkisini keşfetmelerinden dolayı 1956 yılı Nobel Fizik Ödülünü alan bilim insanları

BJT yapılarının karmaşık devre uygulamalarında başarılı bir şekilde kullanılmasına takiben 1971 yılında Intel tarafından ilk mikro işlemci üretildi. Böylece bilgisayar hafızaları da entegre devre halinde üretilmeye başlandı. MOSFET teknolojisinin tümleşik devir işlemlerini daha kolay yapacağı ve daha fazla cihazın tek bir çip üzerinde paketlenileceğinin anlaşılması, 1970 yılından başlayarak entegre devreler için kullanılmasına neden oldu. Böylece MOSFET teknolojisi çip teknolojilerinin geliştirilmesi yönünde büyük bir rolü devralmış olmaktadır.

1971 yılında Intel şirketi tarafından üretilen ilk işlemci çipinde 2300 adet transistör bulunmaktaydı ve 740 kHz hızında çalışıyordu. Günümüz teknolojisinde ise üretilen işlemci çiplerine sığdırılan transistör sayısı 1 Milyar adedini aşarken, işlemci hızı ise 300 Milyon kHz' i geçmiş durumdadır. Birim alan başına düşen transistör sayısının artırılması, transistör boyutlarının küçültülmesi veya minyatürize edilmesi ile mümkün olabilmektedir. Bu ilke gereği MOS transistörlerin yanal boyutları azaltılırken aynı ölçüde dikey boyutlarının da küçültülmesi gerekmektedir. Bu durum MOS yapısı içerisindeki oksit tabakanın da ince olması anlamına gelmektedir. Oksit kalınlığındaki bu azalma, oksidin kalınlığına üstel olarak bağlı olacak şekilde önemli bir akım akışına neden olur (Jia et al. 2018, Jiang et al. 2018, Kikuta et al. 2017). Bu akım, klasik bir açıklamaya sahip olmayan bir kuantum-mekaniksel bir etki olan ve yalıtkan potansiyel bariyeri boyunca tünelleme yapan taşıyıcılardan kaynaklanmaktadır. Bu akıma sızıntı akımı ve ya tünelleme akımı adı verilmektedir. Sızıntı akımı MOS cihazları kullanan devrenin performansını olumsuz etkileyebilir ve cihazın düşük boyutlarda ölçeklendirilmesinde sınırlayıcı bir faktör olabilir. Çünkü sızıntı akımının artması devrenin kararlı çalışmasının bozulmasına, devrede ek güç kayıplarına ve gürültüye yol açmaktadır. Elektronik devrelerde meydana gelen bu kaçak akımın veya sızıntı akımının çok düşük seviyelerde kalabilmesi için MOS kapasitör yapısındaki oksit veya yalıtkan (dielektrik) tabakanın dielektriksel özelliklerinin artırılması gerekmektedir. MOS yapılarının ilk olarak üretilmelerinden itibaren Silikon Dioksit ( $\text{SiO}_2$ ) dielektrik malzemesi oksit tabakası olarak kullanılmıştır. Ancak,  $\text{SiO}_2$  tabakasının kalınlığı nanometrenin büyüklüğünden daha düşük olduğunda, daha yüksek bir kaçak akım oksit tabakasından geçmektedir. Bu nedenle, MOSFET yapısındaki sızıntı akımını en aza indirmek için, geleneksel  $\text{SiO}_2$  materyalinden daha yüksek dielektrik sabitine sahip ve "high- $k$  dielektrik" olarak isimlendirilen  $\text{TiO}_2$ ,  $\text{Er}_2\text{O}_3$ ,  $\text{Al}_2\text{O}_3$ ,  $\text{HfO}_2$ ,  $\text{ZrO}_2$ ,  $\text{SrTiO}_3$ , vb. dielektrik malzemeleri üzerine çalışmalar yoğun olarak yapılmaktadır (Ahn and Kim 2018, Jiang et al. 2018, Kumar et al. 2016, Lee et al. 2018, Popovici et al. 2016, Roy et al. 2017).

MOS yapılarında oluşan bu kaçak veya sızıntı akımların nedenleriyle beraber ortaya çıkarılarak analiz edilmesi, bu etkenlerin elimine edilmesine olanak sağlayacak, böylece kaçak akımın minimize edilmesi gerçekleşecektir. Daha düşük sızıntı akımına sahip olan MOS kapasitörler, daha az güç kayıplarının olduğu, daha yüksek kırılma



gerilimlerine sahip, daha uzun ömürlü ve daha kararlı çalışabilen entegre elektronik devrelerin üretilmelerine imkan verecektir. Sızıntı veya kaçak akımı, metal ve yarıiletken arasında bulunan dielektrik veya yalıtkan (oksit) tabakanın elektriksel ve dielektriksel karakteristikleri ile doğrudan ve yakından ilişkilidir. Dielektrik katman içerisinde oluşan kusur yapıları, dielektrik-yarıiletken arasında oluşan ara-yüzey durumlarının yoğunlukları ( $N_{ss}$ ) ve metal-yarıiletken arasında oluşan kontak kusurları da sızıntı akımını etkileyen başlıca faktörler olarak sıralanabilir (Sze and Ng 2006).

Yukarıda belirtilen yüksek dielektrik katsayısına sahip malzemelerden birisi olan amorf yapıya sahip  $Al_2O_3$  (Alüminyum Oksit veya Alümina), geniş bir yasak band aralığının olması ( $E_g \sim 8.7$  eV),  $SiO_2$ ' in yaklaşık iki katı kadar bir dielektrik katsayısına ( $\epsilon_r \sim 9$ ) sahip olması, yüksek kırılma gerilimine sahip olması ve radyasyona karşı oldukça dirençli olması nedeniyle oldukça ilgi çekici bir materyaldir. Ayrıca Silikon yarıiletken filmler üzerine kaplandıklarında alttaş ile ısıl olarak uyumluluk gösterirler ve Silikon filmler üzerine çok iyi şekilde tutunabilmektedirler. Bütün bu üstün özellikler,  $Al_2O_3$  dielektrik filmleri, silikon bazlı metal oksit-yarı iletken (MOS) cihazlar için uygun bir yalıtım katmanı yapmaktadır (Gao et al. 2016, Heo et al. 2016, Swain et al. 2016, Yadav et al. 2014).

Kimyasal buhar biriktirme (Halvarsson et al. 2016), fiziksel buhar biriktirme (Pulci et al. 2015), darbeli lazer biriktirme (PLD) (Nath et al. 2016), püskürtmeli biriktirme (Kohout et al. 2016) ve atomik katman biriktirme (ALD) (Li et al. 2016) gibi  $Al_2O_3$  ince filmleri biriktirmek için birçok yöntem veya teknik kullanılmaktadır. Bu teknikler içerisinde AKB tekniği oldukça ilgi çekicidir, çünkü bu teknik düşük kaplama sıcaklıklarında film üretilmesine, filmlerin mükemmel bir homojineteğe sahip olmasına ve filmin teknik olarak kendi kendini sınırlayan yüzey reaksiyonlarına dayanmasından dolayı bir film tabakasının atomik tabaka seviyesinde kontrolünü sağlamaktadır. Bilindiği üzere geleneksel kimyasal buhar biriktirme teknikleri yüksek büyütme sıcaklıklarda film üretilmesine imkan vermektedir. ALD tekniğinin en önemli avantajı, filmlerin düşük sıcaklıklarda biriktirilmesine imkan sağlamasıdır. Bu avantaj, sıcaklığa duyarlı veya yüksek sıcaklıklarda kullanılamayacak alttaşların da üzerine filmlerin biriktirilmesine imkan vermektedir. Diğer taraftan geniş alanlı alttaşlar üzerine homojen ince filmlerin kaplanabilmesiyle, tek seferde büyük ebatlı filmler elde edilebilmektedir.

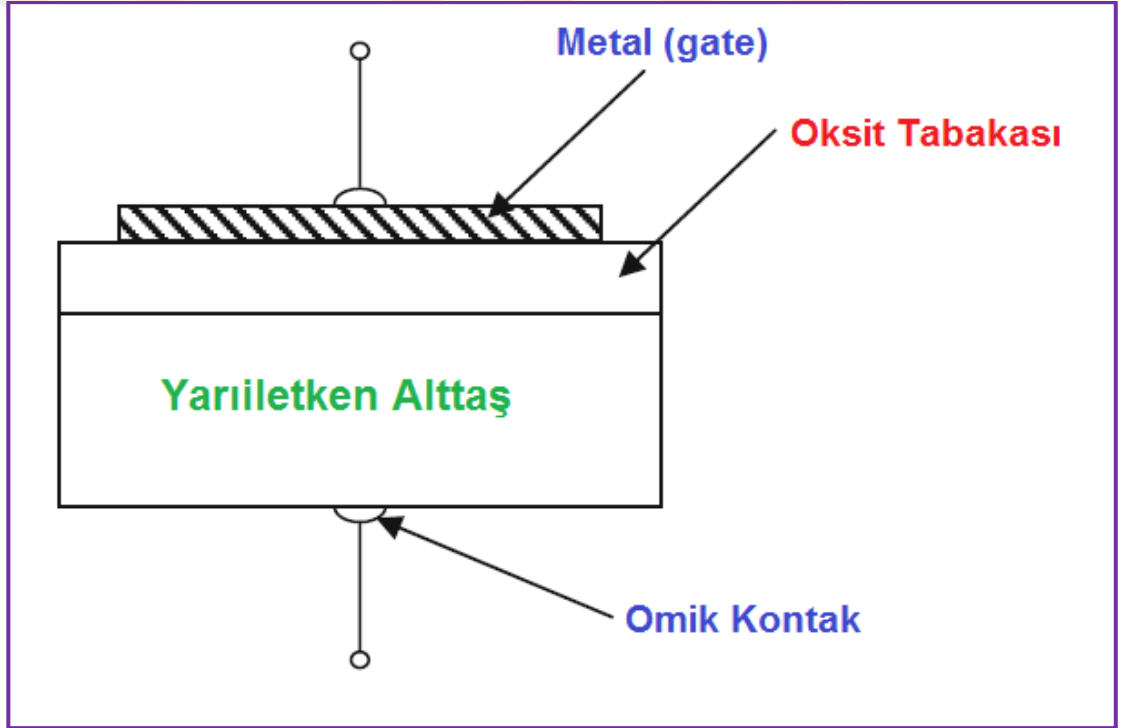
Bütün bu üstün özellikler, arařtırmacıların özellikle 1990 yıllardan itibaren dielektrik filmlerin ALD yöntemi ile üretilmesi konusuna yoğun bir şekilde odaklanmalarına yol açmıştır (George 2009, Groner et al. 2004, Knez et al. 2007, Leskelä and Ritala 2003, Puurunen 2014).

Bu tez çalışmasında, düşük kaplama sıcaklıklarında,  $Al_2O_3$  dielektrik ince filmleri p-tipi Silikon alttaşlar üzerine termal-ALD tekniđi kullanılarak üretildi. Üretilen  $Al_2O_3$  dielektrik filmlerin elektriksel iletim ve dielektriksel özelliklerini belirlemek için  $Al/Al_2O_3/p$ -Si metal-oksid-yarıiletken (MOS) kapasitör yapıları üretildi. Üretilen  $Al_2O_3$  dielektrik filmlerin elektriksel iletim mekanizmalarını karakterize etmek için karanlık ortamda  $Al/Al_2O_3/p$ -Si kapasitörlerin akım-voltaj ( $I-V$ ) ve kapasitans-voltaj ( $C-V$ ) ölçümleri alındı ve elde edilen deneysel veriler teorik modeller kullanarak analiz edildi. Diđer taraftan, frekans bađımlı kapasitans-voltaj ( $C-V-f$ ) ve iletkenlik-voltaj ( $G/w-V$ ) ölçümleri alınarak,  $Al/Al_2O_3/p$ -Si kapasitörlerin temel dielektriksel parametreleri parametreleri hesaplandı.

## 2. MATERYAL VE YÖNTEMLER

### 2.1. MOS Kapasitör Yapısı

MOS kapasitör yapısı, Şekil 2.1 'de gösterildiği gibi, P veya N-tipi silikon bir alttaş ve kapı (gate) adı verilen bir metal plaka arasına sıkıştırılmış bir oksit filminden oluşmaktadır. Bu kapasitörün, alttaş (substrate) ve kapı arasında uygulanan değişken bir beslem (voltaj) altında elektriksel davranışının incelenmesi, oksit tabakasının kalitesini ve oksit-silikon arayüzünün kalitesini araştırmak için oldukça güçlü ve etkin bir yoldur (Bentarzi 2011).

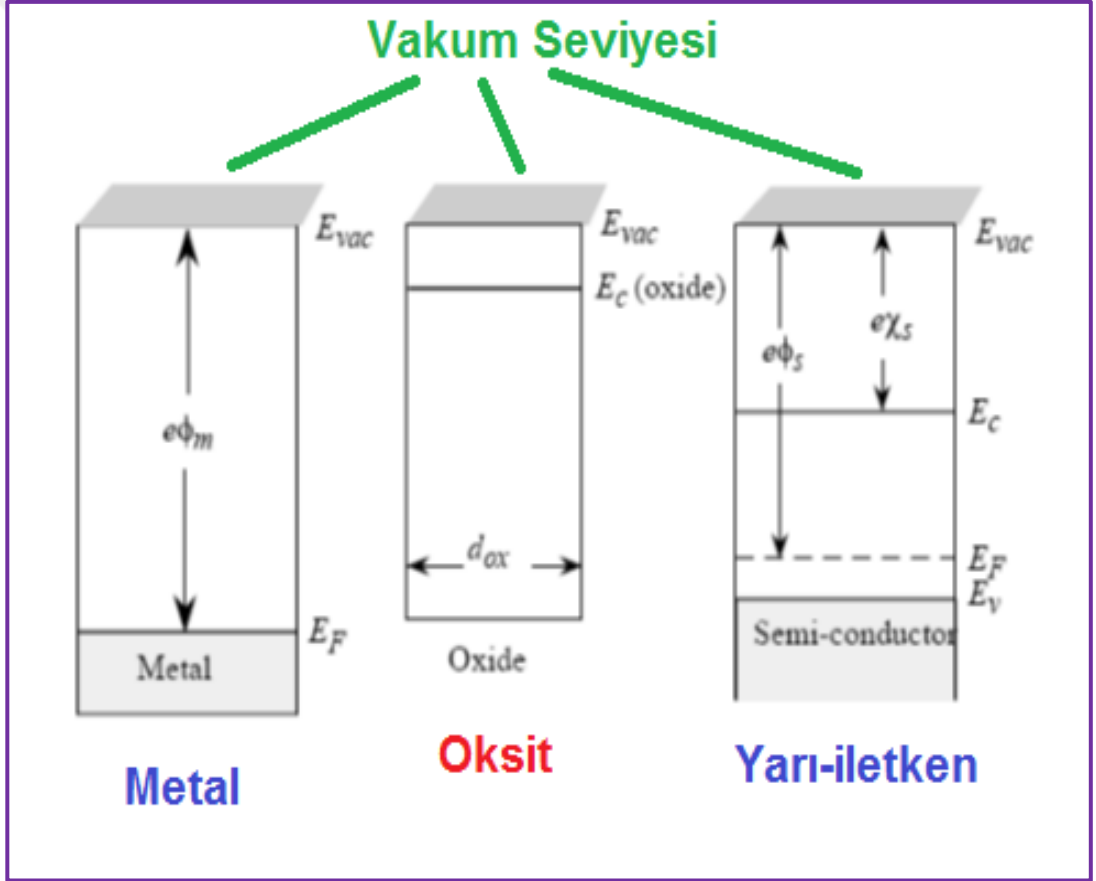


Şekil 2.1 Temel bir MOS yapısının katmanları

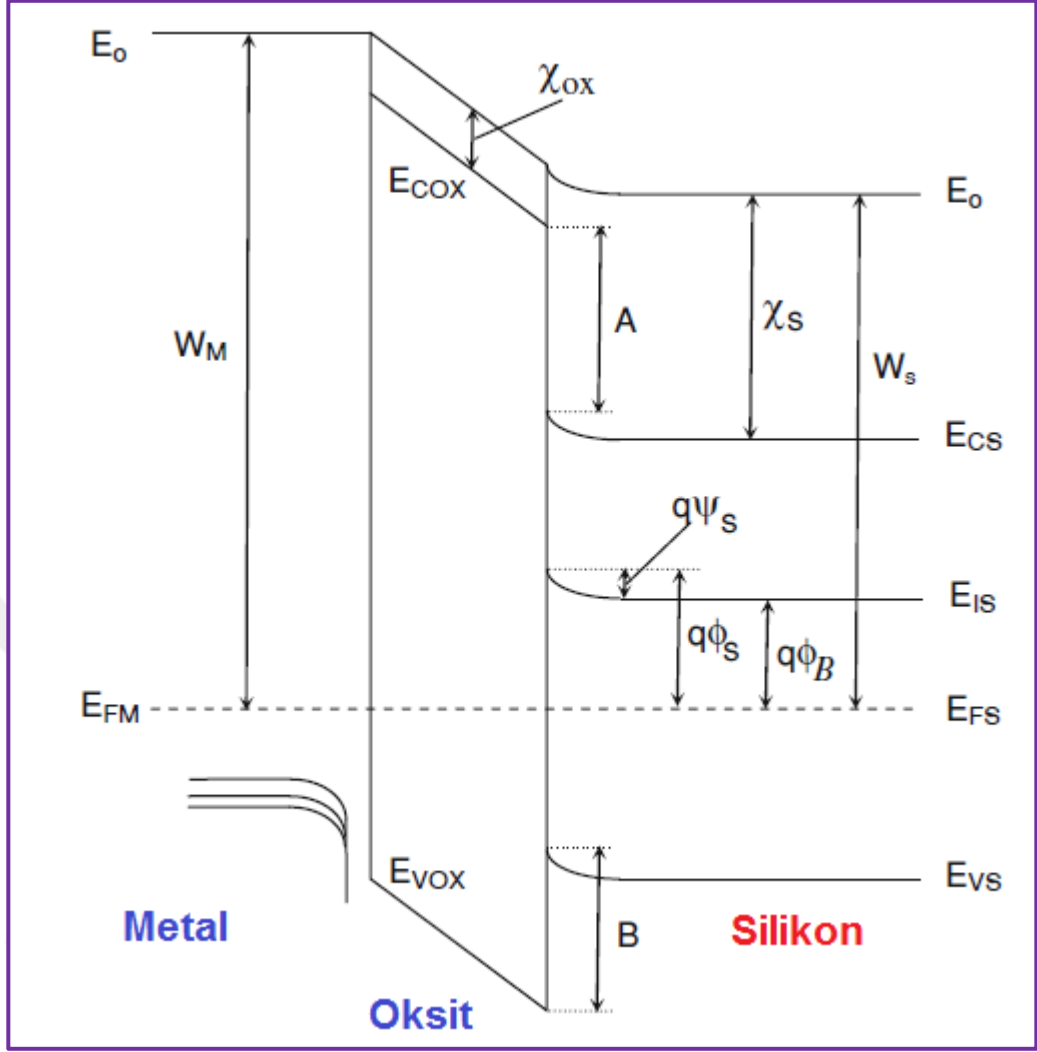
### 2.2. Temel Kavramlar ve Nicelikler

Şekil 2.2' de metal, oksit ve yarıiletken materyallerin MOS yapısı oluşturulmak üzere birbirleriyle kontak yapılmadan önceki enerji-band diyagramları gösterilmektedir. Şekil

2.3' te ise bu materyallerin MOS kapasitör yapısı oluşturmak üzere kontak haline getirildiğinde oluşan enerji-band diyagramı gösterilmiştir. Metalin iş fonksiyonu ( $W_M$ ) ve silikonun iş fonksiyonu ( $W_S$ ) birbirinden farklı olduğunda, sıfır beslem altında bir MOS yapısının enerji bandı diyagramı bu şekilde gösterilmektedir. Diyagramda, metalin ( $E_{FM}$ ) ve silikon yarıiletken alttaşım ( $E_{FS}$ ) Fermi Seviyeleri arasında ki fark görülmektedir. Şekil 2.2' de  $\chi_S$  silikon için elektron çekiciliği,  $\chi_{ox}$  ise oksit tabakanın elektron çekiciliğini ifade etmektedir. Ayrıca, Şekil 2.2, metal ve oksit tabakası ile silikon ve oksit tabakası arasında oluşan belirli enerji seviyelerini de göstermektedir (Bentarzi 2011, Nicollian et al. 1982).



**Şekil 2.2** Metal, oksit ve yarıiletken materyallerin MOS yapısı oluşturmadan önce sahip oldukları enerji-band diyagramı



Şekil 2.3 İdeal bir MOS yapısının sıfır beslem altında enerji-band diyagramı

Örneğin, bir elektronu, metalin Fermi seviyesinden oksit materyalin en düşük boş enerji seviyesine taşımak için gerekli olan enerji  $W_M - q\chi_{ox}$  değerine eşit olacaktır. Diğer taraftan, bir elektronu, silikonun valans bandından oksit materyalin en düşük boş enerji seviyesine taşımak için gerekli olan enerji ise  $A + (E_{CS} - E_{VS})$  olacaktır. Burada,  $E_{CS}$  ve  $E_{VS}$ , silikonun (yariletken) en düşük iletkenlik bandı ve en yüksek valans bandı enerji seviyelerini ifade etmektedir. “A” parametresi, Si alttaş ile oksit tabakasının arayüzey kesiminde silikon ve oksit tabakasının iletkenlik bantları arasındaki enerji seviyesi farkını,  $q$  ise temel elektron yükünü göstermektedir. Her iki tabakanın iletkenlik bantları arasındaki fark nedeniyle oluşan bu enerji bariyerlerinin önemi, taşıyıcıların

serbest akışını metalden silikona ya da tam tersi yönde önlemesidir (Bentarzi 2011, Sze and Ng 2006).

### 2.3. Potansiyel Tanımı

Şekil 2.2' de MOS yapısının enerji-band diyagramında oluşan çeşitli potansiyeller gösterilmektedir. Bu potansiyellerden birtanesi şöyle tanımlanabilir;

$$q\phi = E_F - E_i(x) \quad (2.1)$$

Burada,  $E_F$  silikon yarıiletken materyalin katkısız veya saf olmayan durumundaki Fermi Enerji seviyesini,  $E_i$  ise saf veya katkısız durumun enerji seviyesini göstermektedir.  $\phi(x)$  potansiyel ifadesi, hacim kısmındayken ( $x \rightarrow \infty$ )  $\phi_B$  hacim (bulk) potansiyeli adını alırken, ( $x = 0$ ) durumunda yani yüzeyde ise  $\phi_S$  olarak adlandırılan yüzey potansiyeli meydana gelir.

Başka herhangi bir enerji seviyesinin yeri, örneğin, silikon içindeki bir arayüzey tuzak seviyesinin enerjisi, saf enerji seviyesinden eV olarak olan uzaklığıyla tanımlanabilir.  $\psi(x)$  ile gösterilen band bükülmesi terimi ise şöyle ifade edilebilir;

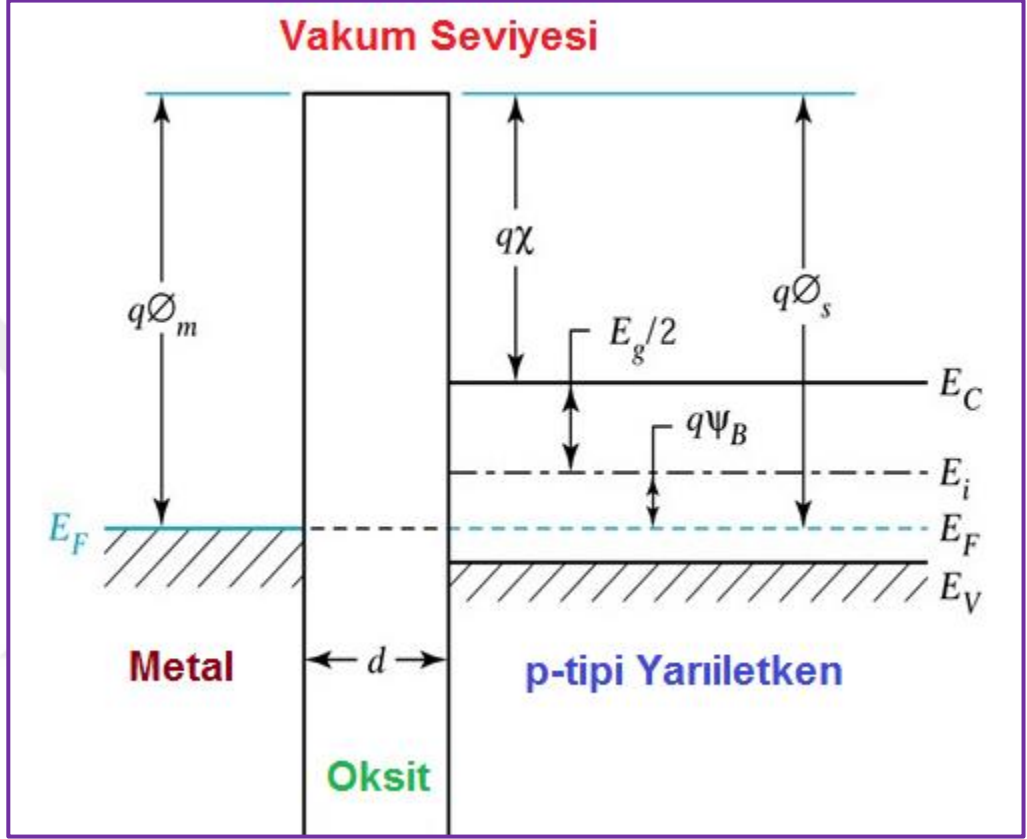
$$\psi(x) = \phi(x) - \phi_B \quad (2.2)$$

Burada,  $\psi(x)$  tüketim bölgesindeki herhangi bir  $x$  noktasının hacim bölgesinde karşılık gelen hizaya göre oluşan potansiyeli tanımlamaktadır. Özellikle,  $\psi_S = \phi_S - \phi_B$  ifadesi total veya toplam band bükülmesi olarak yazılabilir (Bentarzi 2011).

### 2.4. İdeal MOS Kapasitörün Temel Özellikleri

Oksit tabakası olarak  $\text{SiO}_2$  materyali kullanılan bir MOS yapısı düşünelim.  $\text{SiO}_2$  oksit film içerisinde bulunan kusurların göz önüne alınmaması ideal durum olarak adlandırılır. Ancak gerçek durumda hiçbir film sonsuz derecede mükemmel olmayacağından dolayı, oksit film içerisinde birtakım yapısal ve elektriksel kusurlar (defects) bulunacaktır. Bu kusurlar MOS kapasitörlerin elektriksel özelliklerini büyük

oranda etkileyeceklerdir. İşleri kolaylaştırmak ve temel elektriksel parametreleri elde etmek adına ilk önce ideal durum altında MOS kapasitörleri inceleyebiliriz. Aşağıdaki iki koşul yerine getirildiğinde MOS yapısı ideal olarak kabul edilebilir.



Şekil 2.4 İdeal bir MOS kapasitörün enerji band diyagramı

$W_M = W_S$  olmalıdır. Bu durumda herhangi bir beslem uygulanmadığında her üç materyal içerisinde tüm enerji seviyeleri düz bir durumda veya aynı hizada olur. Oksit film içerisinde ve oksit-Si yarıiletken ara-yüzeyinde depolanan veya oluşan herhangi bir yük bulunmaması şarttır. Bu durumda herhangi bir beslem uygulanmaz ise MOS kapasitör içerisinde elektrik alan sıfır olur.

MOS devresinin kapasitansı kapı ile alttaş arasında uygulanan voltaj bağlı olarak bir değişim gösterir. MOS kondansatörlerinin gerilim özelliklerine karşı kapasitansları

uzay-yük bölgesi genişliğinin kapıya uygulanan voltajla (besleme) modüle edilebilmesinden kaynaklanır. Bu durum özellikle oksit-silikon arayüzeylerinin elektriksel özelliklerinin araştırılmasında çok önemli kolaylıklar ve faydalar sağlamaktadır. MOS kapasitörlerin kapasitans-voltaj karakteristiklerinin incelenmesi temel elektriksel ve dielektriksel parametrelerin ortaya çıkarılması için önemlidir (Bentarzi 2011).

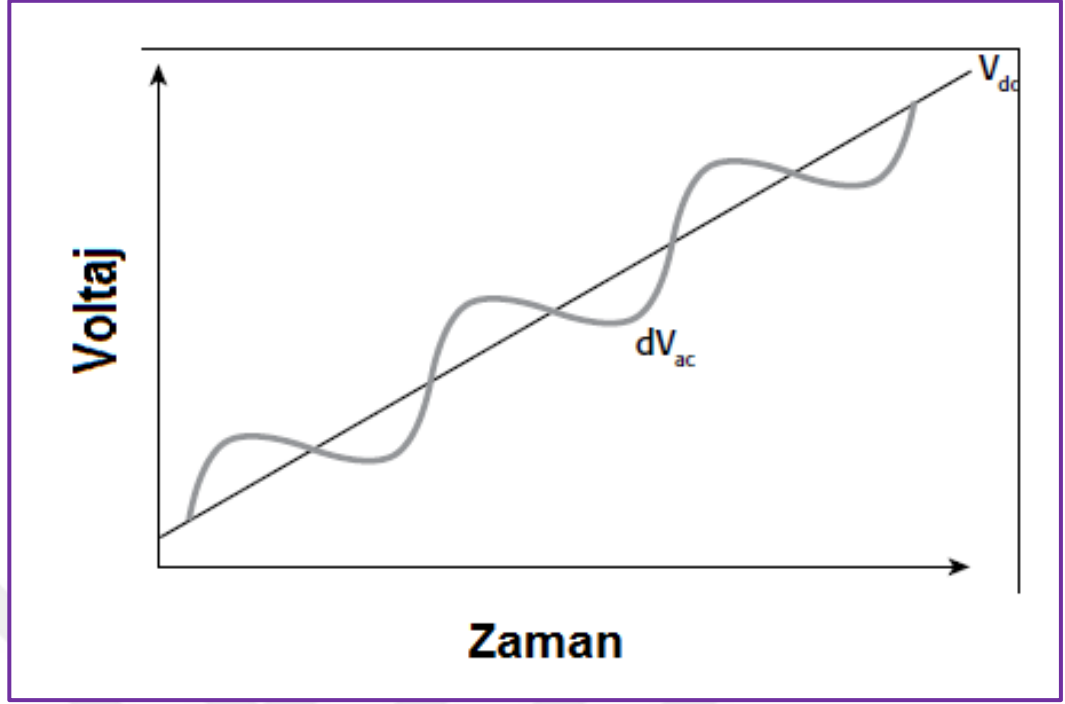
## 2.5. MOS Kapasitörlerin C-V Karakterizasyonu

Yukarıda belirtildiği gibi, MOS kapasitörlerde kullanılan oksit filmlerin veya katmanların kalitesini ve kullanılabilirliğini ortaya çıkarmak, yarıiletken fabrikasyonu ve endüstrisi için çok elzem bir gerekliliktir. Kapasitans-verilim (C-V) ölçümleri genel olarak gate-oxide (kapı-oksit) kalitesinin incelenmesinde yaygın olarak kullanılan bir yöntemdir. Bu ölçümler temel olarak kaynak ve yayıcı bileşenleri olmayan bir MOSFET ya da MOS kapasitör olarak adlandırılan iki terminalli bir cihaz üzerinde yapılır. C-V test sonuçları, oksit filmin kendisi ve arayüz yükleri de dahil olmak üzere cihazın devre olarak kararlılığı ve cihaz yapımı sırasında uygulanan işlemlerin uygunluk bilgisini sunar. Oksit kalınlığı, düz-band gerilimi, eşik voltajı, vb. gibi birçok MOS devresi parametreleri de C-V testlerinden elde edilen verilerden çıkarılabilir (Card and Rhoderick 1971, Hauser and Ahmed 1998, Yang and Hu 1999).

Tanım olarak, kapasitans (C), voltajda (V) bir değişiklik olduğunda, cihazın yük miktarında (Q) ortaya çıkan bir değişimdir ve  $C = \frac{\Delta Q}{\Delta V}$  olarak ifade edilir. Bunu değişimleri elde etmek için genel bir pratik yol, test edilen cihaza küçük bir AC voltaj sinyali (milivolt aralığında) uygulamak ve daha sonra elde edilen akımı ölçmektir. Çünkü akım yükü ilgili olan bir niceliktir. Q değerini elde etmek için ölçülen akım zamana göre entegre edilir, böylece önce Q yükü elde edilir ve sonra uygulanan voltaj V' den C yani kapasitans hesaplanabilir.

Bir yarı iletken cihazdaki C-V ölçümleri, iki eşzamanlı voltaj kaynağı kullanılarak yapılır. Bunlar Şekil 2.5' te gösterildiği gibi uygulanan bir alternatif akım (AC) voltaj sinyali ( $dV_{ac}$ ) ve zamana bağlı süpürülen bir DC voltajı ( $V_{dc}$ ) kaynağıdır.

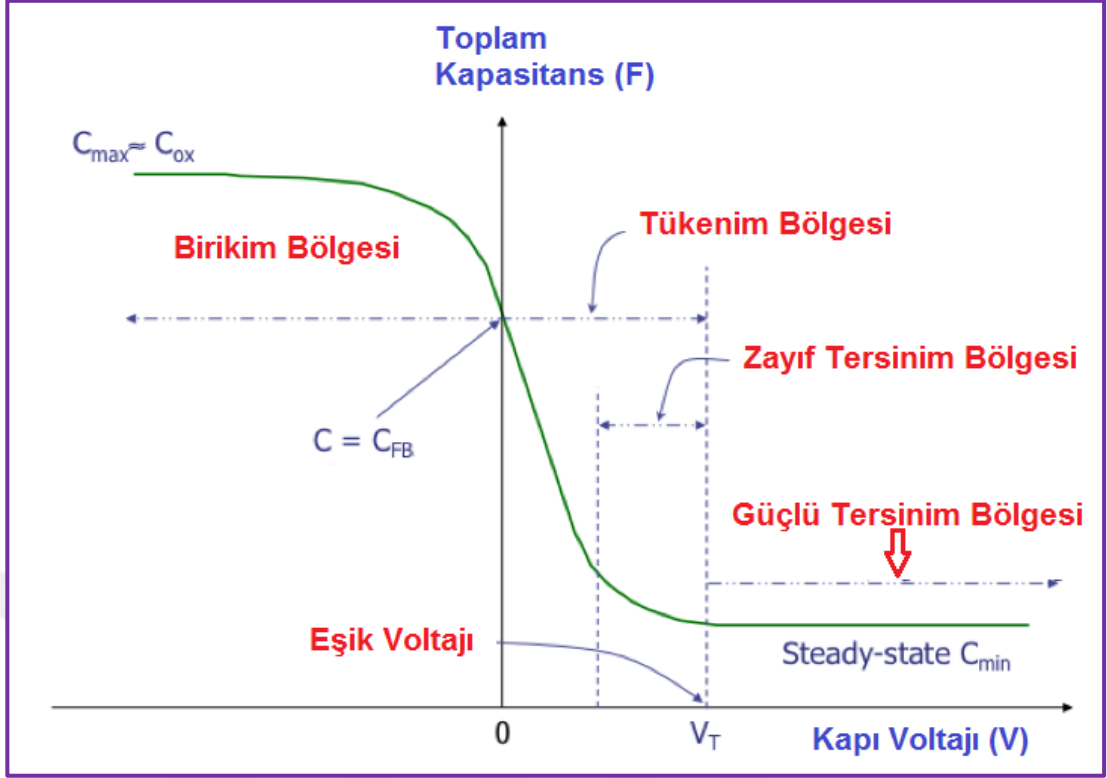




Şekil 2.5 C-V tarama ölçümünde kullanılan AC ve DC voltajları

Bu ölçüm yapılırken, AC voltajın büyüklüğü ve frekansı sabit tutulurken, DC voltajın büyüklüğü ise zaman içinde belirli bir değer aralığında değiştirilir. DC voltaj beslem yapılmasının amacı, kapasitör devresi içerisinde farklı tüketim bölgelerinin oluşturulmasını sağlamaktır. AC voltaj uygulanması ise küçük değerli bir sinyalin kapasitör devresine uygulanarak, belirli bir tüketim bölgesi içerisinde oluşan kapasitans ölçümünü gerçekleştirebilmek için yapılır.

Daha önce de belirtildiği gibi, esasında, MOS kondansatör, bir yarı iletken ve bir metal geçit veya kapı arasında yer alan bir oksit tabakasından meydana gelir. Yarı iletken ve metal kapı kondansatörün iki plakasını oluşturmaktadır. Oksit tabakası dielektrik olarak işlev görür. Oksit tabakası veya dielektrik film üzerine oluşturulan metal kapı kontakların alanı, kondansatörün alanını tanımlar. Yukarıda da belirtildiği gibi MOS kondansatörünün en önemli özelliği, uygulanan DC voltaj ile kapasitansının değişmesidir. Sonuç olarak, MOS kondansatörünün çalışma modları uygulanan voltajın bir fonksiyonu olarak değişir. Şekil 2.6, p-tipi yarı iletken bir alttaş için yüksek frekanslı bir kapasitans-voltaj (C-V) eğrisini göstermektedir.



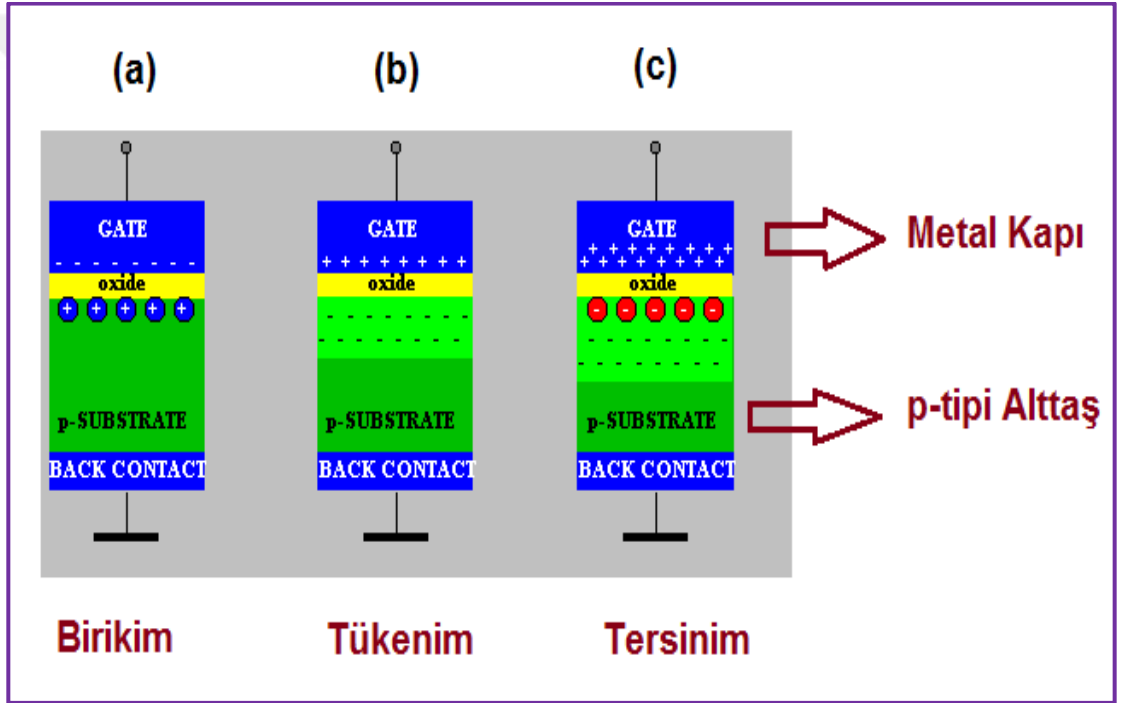
Şekil 2.6 İdeal bir p-tipi MOS Kapasitörün C-V eğrisi

Metal kapı girişine bir DC süpürme gerilimi uygulandığında, MOS kapasitör devresinde birikim, tükenim ve tersinim (zayıf ve güçlü olmak üzere) bölgelerinin oluşmasına neden olur. Bu bölümde üç bölgedeki çalışma modları, p-tipi yarıiletken alttaş üzerine fabrike edilmiş MOS kapasitörler için verilecektir. Çünkü tez çalışmamda kullandığım MOS kapasitörler p-tipi Si alttaşlar üzerine üretilmiştir.

## 2.6. Birikim Bölgesi

Herhangi bir dış kapı voltajı uygulanmadığında, p-tipi bir yarı iletken, valans bandında deşik veya “hole” olarak isimlendirilen çoğunluk taşıyıcılara sahiptir. Metal kapı ve yarıiletken arasına harici  $V_G$  kapı voltajı uygulandığında, oksit-yarı iletken arayüzündeki deşerlilik (valans) bandında daha fazla deşik oluşmaya başlayacaktır. Bunun nedeni, metalin negatif yükünün, yarı iletken ve oksit arasındaki arayüzde birikmesi için eşit bir

net pozitif yüke neden olmasıdır. Metal kapıya uygulanan negatif voltaj değeri artırdıkça, yarıiletken içerisindeki deşikler yarıiletken yüzeyine doğru çekilmeye başlayacaktır. Bunun sonucunda pozitif yükler oksit ve yarıiletken arayüzey kısmında toplanmaya veya birikmeye başlayacaktır. Bu nedenle p-tipi yarıiletken alttaşın bu bölgedeki durumuna birikim veya toplanım bölgesi adı verilmektedir. Metal kapı paralel plaka kapasitörünün birinci elektrodunu oluştururken, birikim bölgesinde yüksek konsantrasyona sahip olan deşiklerin yığılım tabakası da paralel plaka kapasitörünün ikinci elektrodunu oluşturacaktır (Bentarzi 2011).



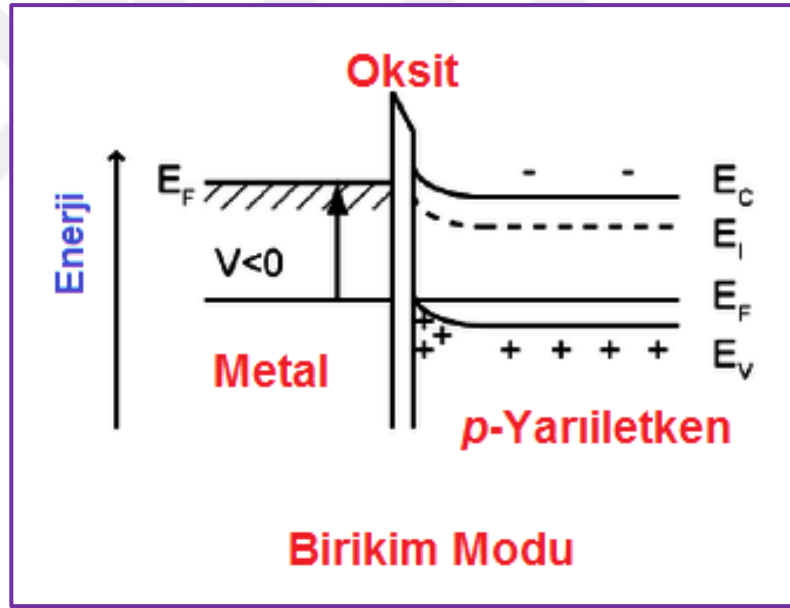
Şekil 2.7 p-tipi MOS Kapasitörde kapı gerilime bağlı olarak oluşan çalışma bölgeleri; (a); Birikim, (b): Tükenim ve (c); Tersinim

Bir p-tipi MOS kondansatörü için, güçlü birikim bölgesinde oksit kapasitansı ölçülür. Burada uygulanan kapı voltajı, kapasitansın hemen hemen sabit olduğu ve  $C-V$  eğrisini neredeyse düz tutmaya yeteri kadar negataif değerlere ulaşmıştır. Oksit kalınlığının oksit kapasitansından çıkarılabileceği yer burasıdır yani güçlü birikim bölgesidir. Bu durum Şekil 2.7 (a)' da gösterilmiştir. Çünkü birikim tabakası, p-tipi yarıiletken alttaş

ile dolaylı olarak ohmik temasta olduğu için, birikim koşulları altında yapının kapasitansı, yaklaşık olarak, oksidin kapasitansına eşit olmalıdır. Böylece,

$$C_{ox} = \frac{\epsilon_0 \epsilon_{ox}}{t_{ox}} \quad (2.3)$$

Burada,  $\epsilon_0$  boş uzayın elektriksel geçirgenliği,  $\epsilon_{ox}$ , oksit tabakasının dielektrik sabitini ve  $t_{ox}$  ise oksit tabakasının veya dielektrik filmin kalınlığını göstermektedir. Bununla birlikte, çok ince bir oksit tabakasının varlığında,  $C-V$  eğrisinin biçimi birikim bölgesinde düzleşmez ve ölçülen oksit kapasitansı gerçek oksit kapasitansından farklı olabilir. P-tipi MOS kapasitörlerin birikim modu altında çalıştırıldıkları zaman meydana gelen enerji-band diyagramı da Şekil 2.8’ de gösterilmiştir.

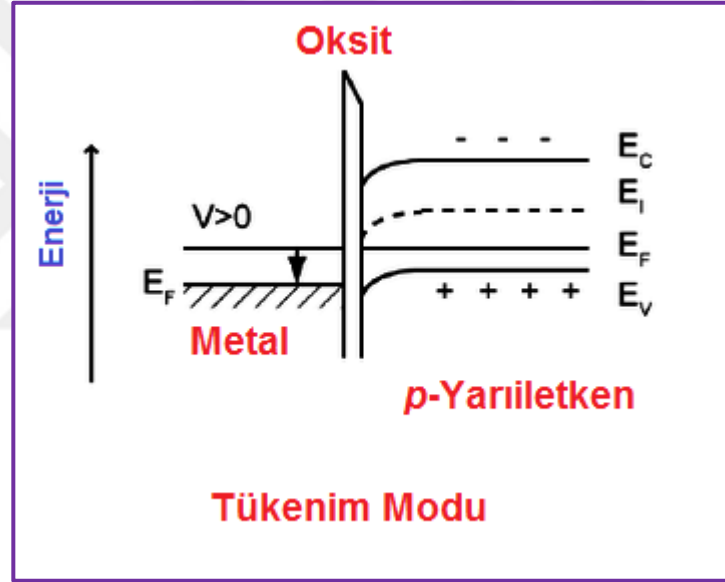


Şekil 2.8 p-tipi MOS Kapasitörün Birikim modu altındaki enerji-band diyagramı

## 2.7. Tükenim Bölgesi

Metal kapı ve yarı iletken arasına pozitif bir voltaj uygulandığında, çoğunluk taşıyıcılar yani p-tipi alttaş içinde bulunan deşikler yarı iletken-oksit arayüzünden değiştirilir. Kapıdan negatif yükler çıkarıldığında, silikon her yerde nötr olana kadar birikim

katmanından ayrılır. Yarı iletkenin bu durumu tükenme ve ya tükenim olarak adlandırılır, çünkü yarı iletkenin yüzeyi çoğunluk taşıyıcılardan tüketilir. Bu durum Şekil 2.7 (b)' de gösterilmiştir. Yarı iletkenin bu alanı bir dielektrik gibi davranır, çünkü artık yükü tutamaz veya yürütemez. Aslında, bu alan bir yalıtkan haline gelir. Yukarıda belirtildiği gibi deşikler silikon yarıiletkenin her yerinde nötr olana kadar birikim katmanından ayrılırlar. Bunu sağlamak için metal kapıya verilen voltaja düz band (Flat-band) voltajı adı verilir. Tükenim koşulları altında, silikon yarıiletken yüzeyinin yakınındaki Fermi seviyesi, Şekil 2.9' da gösterildiği gibi yasak band aralığının merkezine daha yakın bir konuma hareket edecektir (Bentarzi 2011).



Şekil 2.9 p-tipi MOS Kapasitörün Tükenim modu altındaki enerji-band diyagramı

Metal kapıya uygulanan pozitif  $V_G$  voltajın artırılması yarıiletken yüzey üzerindeki tükenim bölgesini genişletecektir. Bu durum MOS kapasitörün metal kapısı ile yarıiletken altaş arasındaki kapasitans değerini düşürecektir. Bunun sebebi yüzeydeki tükenim bölgesiyle alakalı oluşan kapasitansa oksit kapasitansın seri olarak eklenmiş olmasıdır. Böylece total kapasitan değerinde bir düşüş gözlenecektir. Diğer bir ifadeyle de metal kapı voltajı arttıkça (pozitif işaret olarak), tükenme bölgesi geçitten uzaklaşır

ve kapı ve alttaş arasındaki dielektrik alanın etkin kalınlığını artar ve böylece total kapasitans azalır. Tükenim koşulları altında metal kapıdan alttaşa kadar birim alan başına toplam kapasitans şöyle ifade edilir (Sze and Ng 2006);

$$C(V_G) = \left( \frac{1}{C_{ox}} - \frac{1}{C_S(V_G)} \right)^{-1} \quad (2.4)$$

Burada,  $C_S$  birim alan başına düşen silikon kapasitans değeridir ve

$$C_S(V_G) = \frac{\epsilon_0 \epsilon_S}{X_D} \quad (2.5)$$

Burada,  $X_D$  tükenim bölgesinin genişliği olup şu şekilde verilir;

$$X_D = \sqrt{\frac{2\epsilon_0 \epsilon_S \psi_S}{q N_A}} \quad (2.6)$$

Uygulanan kapı voltajı  $V_G$  ile toplam bant bükülmesi  $\psi_S$  arasındaki bağıntı ise şöyle yazılabilir (Sze and Ng 2006);

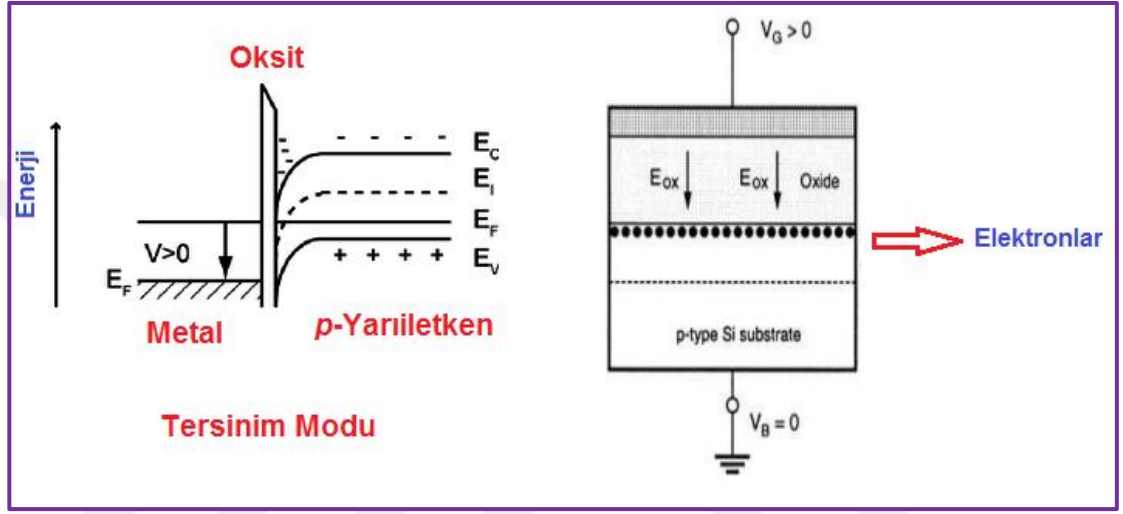
$$V_G = \psi_S + \frac{\sqrt{2q N_A \epsilon_0 \epsilon_S \psi_S}}{C_{ox}} \quad (2.7)$$

Burada,  $N_A$  yarıiletken alttaş içerisindeki katkılanmış atom yoğunluk sayısıdır.

## 2.8. Tersinir Bölge

Metal kapıya artan pozitif voltaj uygulandığında, yarıiletken alttaş yüzeyinde oluşan tükenim bölgesi daha da genişlemeye başlayacak ve alttaş yüzeyi üzerinde daha fazla negatif yükler toplanarak tersinir bir bölge oluşturacaklardır. Yani  $p$ -tipi olan alttaş sanki  $n$ -tipi gibi davranış gösterecektir. Bu durumda, Şekil 2.10' da gösterildiği gibi silikon yüzeyine yakın olan Fermi seviyesi artık iletkenlik bandının yakınına doğru hareket edecektir. Bu inversiyon tabakası çok ince (1-10 nm) civarındadır ve tükenim tabakası ile silisyumdan ayrılır. Inversiyon tabakasının oluşumu bir eşik olgusudur. Eşik koşulu doping konsantrasyonu ile azınlık taşıyıcıların konsantrasyonunun eşitliğini ifade eder. Tersinir bölgeye geçiş başlangıcında, tükenim tabakası genişliği bir  $X_{DLim}$  limit değerine ulaşır. Pozitif kapı gerilimi elektron-deşik çiftleri üretir ve elektronları (azınlık

taşıyıcıları) metal kapıya doğru çeker. Oksit tabakası veya dielektrik film iyi bir yalıtkan olduğundan, bu azınlık taşıyıcılar oksit-alttaş ara-yüzünde birikirler. Belli bir pozitif kapı voltajının üzerinde, çoğu mevcut azınlık taşıyıcıları inversiyon tabakasıdır ve diğer geçit voltaj artışları yarı iletken materyal içerisinde daha fazla tükenim bölgesi oluşturmaz. Yani, tükenme bölgesi maksimum genişliğe ulaşmış olur (Bentarzi 2011).



Şekil 2.10 p-tipi MOS Kapasitörün Tersinim modu altındaki enerji-band diyagramı

Tüketim bölgesi maksimum bir derinliğe ulaştığında, yüksek frekanslı kapasite ölçer ile ölçülen kapasitans maksimum tükenme kapasitansı ile serideki oksit kapasitansıdır. Bu kapasite genellikle minimum kapasitans olarak adlandırılır ve  $C-V$  eğrisinin biçimi neredeyse düzdür. Burada bir bilgiyi eklememi gerekmektedir. Maksimum tükenme derinliğindeki ölçülen yani güçlü tersinir bölgenin kapasitansı, ölçüm frekansına bağlıdır. Bu nedenle, farklı frekanslarda ölçülen  $C-V$  eğrileri farklı görünümlere veya şekillere sahip olabilir. Genel olarak, bu farklılıklar düşük frekanslarda daha belirgin oluyorken, yüksek veya daha yüksek frekanslarda daha az belirgin olmaktadır (Bentarzi 2011).

## 2.9. İdeal Olmayan MOS Kapasitör Yapısı

İdeal bir MOS cihazının teorik sonuçları elde edilen deney sonuçları ile tam bir uyuma göstermemektedir. Bu fark, oksit yüklerinin varlığı ve iş fonksiyonlarının farkından kaynaklanmaktadır. Bu etkenler önceki başlıklarda belirtilen ideal MOS kapasitörlerin analizinde hesaba katılmamıştı. MOS kapasitörlerin deneysel ölçüm ve karakterizasyon verileri ışığında, çalışmalar göstermiştir ki, eşik gerilimi  $V_{Th}$  ve düz-band gerilimi  $V_{FB}'$  nin oksit yüklerden büyük ölçüde etkilenebilemektedir. Bu yüklerin nedenlerini ve doğasını anlamak çok önemlidir. Çünkü yüklerin meydana gelmesini ve oluşmasını sağlayan etkenler ve nedenleri belirlenirse, bu nedenleri ortadan kaldırmaya yönelik işlemler yapılabilecek ve oluşan oksit yük miktarı da minimize edilecektir. Böylece, daha kaliteli ve kararlı MOS kapasitörleri fabrike edilecektir.

Oksit tabakadaki herhangi bir yükün varlığının net sonucu, silikon alttaştaki bir yükün bir ters polarite ile indüklenmesidir. İndüklenen yükün miktarı, yükün silikon yüzeyine olan uzaklığı ile ters orantılı olacaktır. Böylece Si-SiO<sub>2</sub> arayüzüne çok yakın olan oksit içinde yer alan bir iyonun silikon alttaştaki yüklerle etkileşimi daha etkili olurken, oksit tabakanın en dış yüzeyine yakın olan yüklerin silikon alttaş içerisindeki yüklerle etkileşimi daha az etkili olacaktır. Yük niceliği, silikon yüzeyindeki birim alan başına düşen net yük olarak ölçülür.

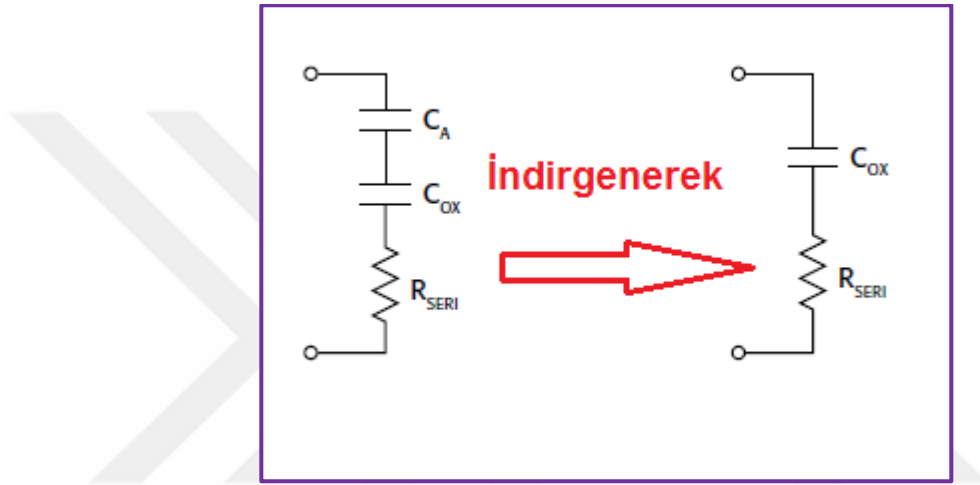
Çoğu oksit yüklerinin hesaplanması kapasitans voltajı ( $C-V$ ) metodu kullanılarak yapılabilir. Bu yöntem basit ve hızlıdır (Bentarzi 2011, Sze and Ng 2006) ve çoğu durumda yüzey yükünün nicel veya en azından yarı-kantitatif bir ölçümünü sağlar.

## 2.10. Seri Direnç

Bir  $C-V$  eğrisi oluşturduktan sonra, ölçümlerdeki seri direncini telafi etmek gerekebilir. Ölçümlerde meydana gelen seri direnç ( $R_s$ ), alttaşın kendisinden veya arkayüzeyinden kaynaklanabilmektedir. Tipik olarak fabrike olarak üretilen alttaş filmler için hacim (bulk) direnci oldukça küçüktür ( $<10\Omega$ ) ve  $C-V$  ölçümleri üzerinde ihmal edilebilir bir etkiye sahiptir. Ancak, alttaş filmin arka tarafı elektriksel bir kontak olarak



kullanılıyorsa, oksitlere bağılı seri direnci, ölçülen bir  $C-V$  eğrisini önemli ölçüde etkileyebilir. Seri direnç düzeltilmesi olmadan, ölçülen kapasitans beklenen kapasitandan daha düşük olabilir ve  $C-V$  eğrileri deforme şekilde görülebilir. Bu durumda seri direnç etkisini elimine etmek için Şekil 2.11’ de gösterilen 3 bileşenli model kullanılabilir. Bu modelde  $C_{OX}$ , oksit tabakasının kapasitansıdır ve  $C_A$  ise birikim tabakasının kapasitansıdır. Seri direnç ise  $R_{SERI}$  ile temsil edilmektedir.



**Şekil 2.11** Seri direnç değerini elde etmek için basit bir model

Bu durumda düzeltilmiş kapasitans ( $C_C$ ) ve düzeltilmiş iletkenlik değerleri ( $G_C$ ) değerleri aşağıdaki bağıntılardan elde edilebilir (Sze and Ng 2006);

$$C_C = \frac{(G^2 + (2\pi f C)^2) C}{a_R^2 + (2\pi f C)^2} \quad (2.8)$$

$$G_C = \frac{(G^2 + (2\pi f C)^2) a_R}{a_R^2 + (2\pi f C)^2} \quad (2.9)$$

Burada,

$$a_R = G - (G^2 + (2\pi fC)^2)R_S \quad (2.10)$$

Olarak ifade edilir.  $C$  ve  $G$  sırasıyla ölçülen kapasitans ve iletkenlik değerleridir.  $f$  ölçülen frekansı ve  $R_S$  ise seri direnç değerini göstermektedir. Seri direnç  $R_S$  değeri aynı zamanda MOS kapasitörün birikim bölgesi altında ölçülen kapasitans ve iletkenlik değerlerinden aşağıdaki bağıntıya göre elde edilebilir (Sze and Ng 2006);

$$R_S = \frac{\left(\frac{G}{2\pi fC}\right)^2}{\left[1 + \left(\frac{G}{2\pi fC}\right)^2\right]G} \quad (2.11)$$

## 2.11. MOS Kapasitörlerin Parametrelerinin $C$ - $V$ Ölçümlerinden Elde Edilmesi

### 2.11.1. Oksit Tabakasının Kalınlığı

Nispeten kalın bir oksit tabakası için ( $>50\text{\AA}$ ), oksit kalınlığının çıkarılması oldukça basittir. MOS kapasitörü güçlü bir birikim bölgesi oluşacak şekilde beslem altında tutulduğunda, Oksit kapasitansı ( $C_{OX}$ ), yüksek frekans altında ölçülen kapasitanstır. Güçlü birikim bölgesinde, MOS kapasitör bir paralel plaka kapasitörü gibi davranır ve oksit kalınlığı ( $t_{OX}$ ) değeri  $C_{OX}$  ve metal kapı alanı değerleri kullanılarak aşağıdaki bağıntı yardımıyla hesaplanabilir (Sze and Ng 2006);

$$t_{OX} = \frac{(10^7)A\epsilon_{OX}}{C_{OX}} \quad (2.12)$$

Burada,  $A$ , metal kapı alanını göstermektedir.  $10^7$  çarpanı ise  $\text{cm}^2$  den  $\text{nm}$  birimine geçiş katsayısıdır.

### 2.11.2. Düz-band Kapasitansı ve Düz-band Voltajı

Belirli bir kapı voltajının veya düz bant voltajının ( $V_{FB}$ ) uygulanması, bant bükülmesinin ortadan kalkmasına neden olur. Bu noktada, düz bant durumu olarak bilinen, yarı iletken bandın düz olduğu söylenir. Bant düz olduğundan, yüzey

potansiyeli sıfırdır (referans potansiyeli yarı iletkende yığın potansiyeli olarak kabul edilir). Düz-band voltajı ve düz-band kayması, oksit yükleri gibi çok önemli devre parametrelerini çıkarmak için yaygın olarak kullanılır.  $V_{FB}$ ,  $C-V$  eğrisinden tanımlanabilir. Bu tanım için takip edilecek yol düz bant kapasitans yöntemini kullanmaktır.

Bu yöntemde, düz-band kapasitansının ( $C_{FB}$ ) ideal değeri, oksit kapasitansı ve Debye uzunluğundan ( $\lambda$ ) hesaplanır. Debye uzunluğu kavramı daha sonra açıklanacaktır.  $C_{FB}$  değeri bilindiğinde,  $V_{FB}$  değeri  $C-V$  eğrisi verisinden, en yakın kapı-alttaş ( $V_{GS}$ ) voltaj değerleri arasında interpolasyon yapılarak elde edilebilir. İdeal bir  $C-V$  eğrisinde birikim bölgesinden tüketim bölgesine geçiş voltajı ki bu voltaja Flat-band voltajı veya düz band voltajı denir ve bu voltajın 0 V olması beklenir. Ancak gerçek durumda bu voltaj etkin yükler nedeniyle 0 V değerinden sapmaya uğramaktadır.

Debye uzunluğu parametresi ( $\lambda$ ) ayrıca düz bant voltajı ve kapasitansı türetmek için hesaplanmalıdır.  $\lambda$  hesaplaması diğer taraftan doping veya katkı yoğunluğunun da bilinmesini gerektirmektedir. Bu bilgiler altında, düz-band kapasitansı aşağıdaki gibi hesaplanır (Sze and Ng 2006);

$$C_{FB} = \frac{C_{OX} C_{FBS}}{C_{OX} + C_{FBS}} \quad (2.13)$$

Burada,  $C_{FBS}$ , Düz-bant koşulunda  $p$ -tipi Si yüzeyi ifade eder ve aşağıdaki bağıntıyla elde edilir;

$$C_{FBS} = \frac{\epsilon_{Si} \epsilon_0}{\lambda} \quad (2.14)$$

Burada,  $\epsilon_{Si}$ , Silikonun dielektrik sabitidir (yani 11.8) ve  $\lambda$ ,  $p$ -tipi Silikonun Debye uzunluğudur. Esasen, Debye uzunluğu bir elektriksel olayın bir yarı iletken içinde ne kadar uzakta hissedilebileceğini gösterir ve şöyle ifade edilir;

$$\lambda = \left( \frac{\epsilon_{Si} \epsilon_0 k T}{q^2 N_A} \right)^{0.5} \quad (2.15)$$

Burada,  $k$ , Boltzmann sabiti,  $T$ , mutlak sıcaklık ve  $N_A$ ,  $p$ -tipi Si alt tabakasının katkı konsantrasyonu veya yoğunluğudur.  $N_A$  değeri,  $C-V$  ölçümünden elde edilen  $1/C^2-V$

doğrusal bağıntının eğiminden hesaplanmaktadır.  $C_{FBS}$  değeri kullanılarak,  $C_{FB}$  kapasitans değeri Eşitlik.2.13 kullanılarak elde edilebilir.

### 2.11.3. Eşik Voltajı

Bir MOSFET'in açılma bölgesi,  $C-V$  grafiğinde inversiyon bölgesine karşılık gelir. Eşik voltajı ( $V_{th}$ ), yüzey potansiyelinin ( $\phi_s$ ) hacim potansiyelinin ( $\psi_B$ ) iki katına eşit olduğu  $C-V$  eğrisindeki bir noktadır. Bu eğri noktası, güçlü inversiyon başlangıcına karşılık gelir. MOSFET için,  $V_{th}$ , aygıtın iletme başladığı noktaya karşılık gelir. Bir MOS kapasitörün eşik voltajı aşağıdaki gibi hesaplanabilir (Richman 1973, Sze and Ng 2006);

$$V_{th} = V_{FB} + 2\psi_B + \frac{(4q\epsilon_s\epsilon_0 N_A |\psi_B|)^{1/2}}{\epsilon_d\epsilon_0/t_d} \quad (2.16)$$

Burada,  $\psi_B = (kT/q)\ln(\frac{N_A}{n_i})$  ve  $n_i$  oda sıcaklığında yarıiletken alttaşın asıl taşıyıcı yoğunluğu ve  $t_d$  ise dielektrik veya oksit filmin kalınlığıdır.  $k$ , Boltzmann Sabiti,  $T$ , mutlak sıcaklık ve  $q$  ise elektron yükünü göstermektedir.

### 2.11.4. Metal-Yarıiletken İş fonksiyonu farkı

Metal-yarıiletken iş fonksiyonu farkı ( $W_{MS}$ ), genellikle iş fonksiyonu olarak adlandırılır.  $W_{MS}$ , etkin oksit yükü ile birlikte,  $V_{FB}$  değerinin ideal sıfır değerinden kaymasına veya sapmasına katkıda bulunur (Richman 1973, Sze and Ng 2006). İş fonksiyonu, bir elektronun kapıdan ve alttaşın ayrılması için gerekli olan iş farkını temsil eder. İş fonksiyonu aşağıdaki verilen bağıntıyla elde edilir (Sze and Ng 2006);

$$W_{MS} = W_M - \left[ W_S + \frac{E_{BG}}{2} - \phi_B \right] \quad (2.17)$$

Burada,  $W_M$  metalin iş fonksiyonunu,  $W_S$  alttaşın iş fonksiyonunu,  $E_{BG}$  alttaş materyalin yasak band aralığını,  $\phi_B$  ise hacim potansiyelini temsil etmektedir. Yukarıda belirtildiği gibi metal-yarıiletken arasındaki iş fonksiyonu farkı  $C-V$  özelliklerin idealdurumdan sapmasına neden olmaktadır. Bu nedenle amaç, metal kapının iletken özelliklerini

korurken, metal kapı ve yarı iletken arasında minimum bir iş fonksiyonu farkı elde etmektedir.

### 2.11.5. Etkin ve Toplam Hacim Oksit Yükleri

Etkin oksit yükü ( $Q_{EFF}$ ), sabit oksit yükü ( $Q_F$ ), mobil iyonik yük ( $Q_M$ ) ve oksit tabakasında tuzaklanmış yük ( $Q_{OT}$ ) niceliklerinin toplamını temsil eder;

$$Q_{EFF} = Q_F + Q_M + Q_{OT} \quad (2.18)$$

$Q_{EFF}$  yükleri, tuzaklanmış arayüzey yüklerinden ( $Q_{IT}$ ) ayrılır. Çünkü tuzaklanmış arayüzey yükleri metal kapıya uygulanan voltaja bağlı olarak değişirken, etkin oksit yükleri ise uygulanan voltaj ile değişiklik göstermemektedir (Nicollian et al. 1982, Sze and Ng 2006).

$C-V$  ölçümlerini kullanarak basit bir oksit yükü ölçümü,  $Q_{EFF}$ 'nin yani etkin oksit yük toplamının üç bileşenini ayırt etmemektedir. Bu üç bileşen, sıcaklık döngüsü veya değişimi ile birbirinden ayırt edilebilir (Nicollian et al. 1982). Ayrıca, oksit içerisindeki yük profili bilinmediği için,  $Q_{EFF}$  niceliği mutlak değil nicel veya göreceli olarak kullanılmalıdır. bir şarj ölçüsü olan nispi olarak kullanılmalıdır. Bu durum yükün silikon-silikon dioksit arayüzündeki bir tabakada bulunduğunu veya yerleştiğini varsayar.

Nicollian ve Brews' in bağıntılarından (Nicollian et al. 1982);

$$V_{FB} - W_{MS} = -\frac{Q_{EFF}}{C_{OX}} \quad (2.19)$$

Burada,  $V_{FB}$ , düz-band voltajı,  $W_{MS}$ , metal-yarıiletken iş fonksiyonu ve  $C_{OX}$  ise oksit kapasitansını göstermektedir. Bu ifadeden birim alan başına düşen etkin oksit yükü veya etkin oksit yük yoğunluğu (Nicollian et al. 1982);

$$Q_{EFF} = \frac{C_{OX}(W_{MS} - V_{FB})}{A} \quad (2.20)$$

Olarak ifade edilir. Burada,  $A$ , kapasitör alanını göstermektedir.

Oksit veya dielektrik tabakası içerisinde ve dielektrik/oksit-yarıiletken ara yüzeyinde bulunan etkin yükler pozitif veya negatif tiplerine bağlı olarak  $C-V$  eğrisini sağa ya da sola kaydırabilir. Çoğu durumda, etkin hacim yükleri pozitif olduğu zaman  $C-V$  eğrisi negatif kapı voltajına doğru bir kayma gösterecektir. Diğer taraftan, etkin hacim yükleri negatif olduğu zaman  $C-V$  eğrisi pozitif kapı voltajına doğru bir kayma gösterecektir. Etkin oksit yükü konsantrasyonu ( $N_{EFF}$ ), etkin oksit yükünden ( $Q_{EFF}$ ) ve elektron yükünden şu şekilde hesaplanır (Nicollian et al. 1982);

$$N_{EFF} = \frac{Q_{EFF}}{q} \quad (2.21)$$

### 2.11.6. Alttaş Katkı Yoğunluğu

MOS kapasitör cihazında kullanılan alttaşların katkı oranlarının hesabı  $C-V$  eğrisinin tükenim bölgesinden elde edilen verilerle hesaplanabilmektedir (Sze and Ng 2006). Katkılama oranı aşağıdaki bağıntı kullanılarak elde edilebilir;

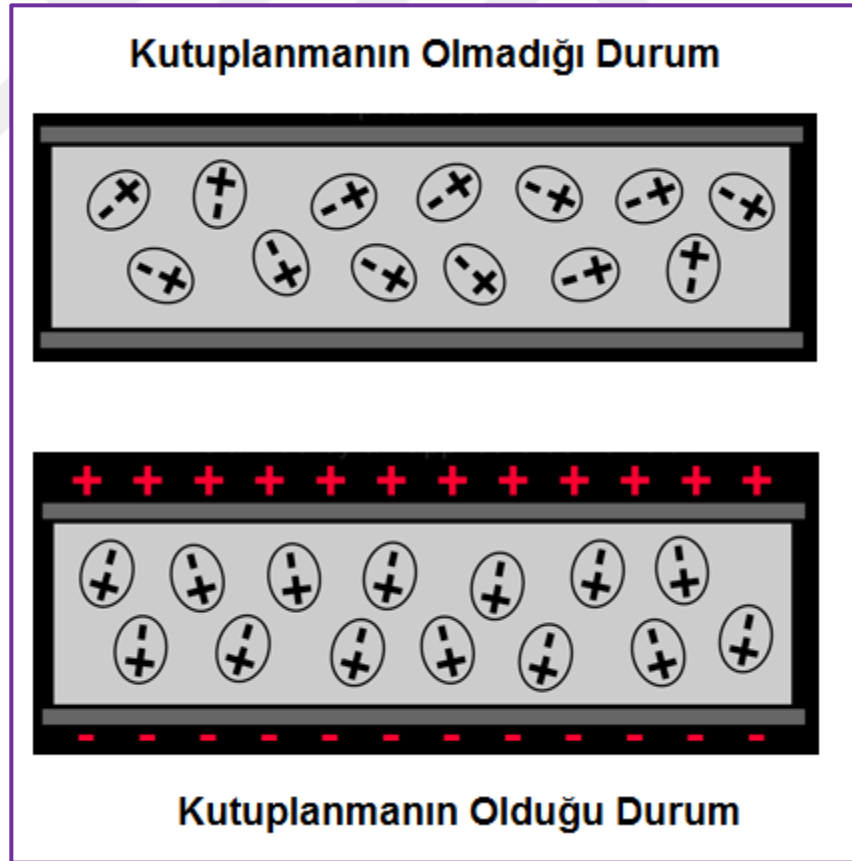
$$N = \left| \frac{-2}{q\epsilon_s A^2 \frac{d(1/C^2)}{dV}} \right| \quad (2.22)$$

$C^{-2}-V$  grafiğinden elde edilen eğim Eşitlik 2.22' de kullanılarak katkı oranı veya katkı yoğunluğu hesaplanabilir. Burada  $\epsilon_s$  alttaşın dielektrik sabitidir.

### 2.12. Dielektrik Filmlerde İletim Mekanizmaları

Dielektrik filmlerde iletim mekanizmaları, dielektrik malzemeler kullanılarak üretilen cihazların (transistör, MOSFET, entegre devreler) başarılı uygulamaları için çok önemlidir. Genel olarak dielektrik filmlerde başlıca iki tip iletim mekanizmaları bulunmaktadır. Bunlar elektrod sınırlı iletim mekanizmaları ve hacim sınırlı iletim mekanizmalarıdır. Elektrot sınırlı iletim mekanizması, elektrot-dielektrik arayüzdeki elektriksel özelliklere bağlıdır. Burada elektrot ifadesi metal kapı anlamına gelmektedir. Bu tür iletim mekanizmasına dayanarak, elektrot-dielektrik ara yüzündeki bariyer yüksekliğinin fiziksel özellikleri ve dielektrik filmlerde iletken taşıyıcıların etkin kütlesi

çıkartılabilir. Hacim sınırlı iletim mekanizması, doğrudan dielektrik maddenin kendi elektriksel özelliklerine bağlıdır. Hacim sınırlı iletim mekanizmalarının analizlerine göre, dielektrik filmlerde tuzakların enerji seviyeleri, tuzakların yoğunluğu, taşıyıcıların sürüklenme hareketliliği (mobilité), dielektrik gevşeme süresi ve iletim bandındaki durumların yoğunluğu gibi çeşitli önemli fiziksel ve elektriksel parametreler elde edilebilir (Chiu 2014). Dielektrik filmlerde olabilecek elektriksel iletim mekanizmalarına ayrıntılı bakmadan önce dielektrik malzemenin bir tanımını yapmak gerekir. Dielektrik materyaller içerisinde elektronların birbirlerine çok sıkı bağlı olduğu maddelerdir. Dielektrik malzemeler elektrik iletkenliğinin çok düşük olduğu ve yasak enerji bandı genişliğinin büyük olduğu ve dolayısıyla neredeyse yalıtkan olan materyallerdir. Genel olarak, yalıtkanlar, yasak enerji bandı değerleri 3 eV veya 5 eV'den daha büyük olan maddelere denilebilir.



Şekil 2.12 Dielektrik Materyalde kutuplanma

Tüm dielektrikler yalıtkan olmamasına rağmen, tüm yalıtkanlar tipik dielektriklerdir. 0 K' de valans bandı tamamen dolu ve iletim bandı tamamen boştur. Böylece, elektrik iletimi için taşıyıcı yoktur. Sıcaklık, 0 K'den daha büyük olduğunda, değerlik bandından ve donör (verici) seviyelerinden termal olarak uyarılan bazı elektronlar iletim bandına geçecektir. Böylece, bu elektronlar, dielektrik malzemenin elektriksel iletimine katkıda bulunacaktır. Dielektrik maddelerde elektronlar birbirlerine çok sıkı bağlı olduklarından dolayı, dielektrik maddeye uygulanan bir elektrik alan altında herhangi bir elektriksel iletimin olması beklenmez. Çünkü dielektrik materyal içerisinde serbest şekilde dolaşabilecek taşıyıcılar bulunmamaktadır. Ancak uygulanan dış elektrik alanın etkisiyle dielektrik materyal içerisinde pozitif yükler elektrik alanla aynı yönde ve negatif yüklerde elektrik alanla zıt yönde olaca şekilde bir küçük yerdeğıştirmeler yapabilirler. Bu duruma elektriksel kutuplanma veya elektriksel polarizasyon adı verilir (Chiu 2014). Bu kutuplanma neticesinde dielektrik malzeme içerisinde de bir elektrik alan oluşur. Ancak yönü dış uygulanan elektrika alana zıt olmasından dolayı dielektrik malzeme içerisindeki net elektrik alanın düşmesine neden olur. Bu durum Şekil 2.12' de gösterilmiştir.

Normal uygulanan bir elektrik alan altında yalıtkanların elektriksel iletim akımı çok küçük olacaktır, çünkü iletkenlikleri doğal olarak çok düşüktür, tipik olarak  $10^{-20} \sim 10^{-8} \Omega^{-1} \text{ cm}^{-1}$  değerlerinde. Ancak, nispeten büyük bir elektrik alanı uygulandığında, dielektrik film boyunca iletim akımı fark edilir. Bu kayda değer iletim akımları, dielektrik filmlerin uygulamaları için kritik olan birçok farklı iletim mekanizmasına bağlıdır. Aslında bu akıma sızıntı akımı denir. Örneğin, MOSFET' lerin kapı dielektrik uygulamaları, DRAM (dynamic random access memories) kapasitör uygulamaları ve Flash belleklerinin tünelleme dielektrisi, entegre devre (IC) uygulamaları için çok önemlidir. Bu durumlarda, cihazların normal çalışması altında belirli güvenilirlik kriterlerini karşılamak için iletim akımı veya sızıntı akımı belirli bir seviyeden daha düşük olmalıdır. Sonuç olarak, dielektrik filmler yoluyla çeşitli iletim mekanizmalarının ortaya çıkarılması, entegre devrelerin başarısı için büyük bir önem taşımaktadır. Daha önce belirtildiği gibi meydana gelen bu akımlar sızıntı akımlarıdır ve sızıntı akımları entegre devrelerin kararlı çalışmasını engelleyerek devresel gürültü oluşumuna ve ek güç kayıplarına yol açarlar. Bu durum entegre devrelerin çalışmasını olumsuz yönde etkilemektedir.

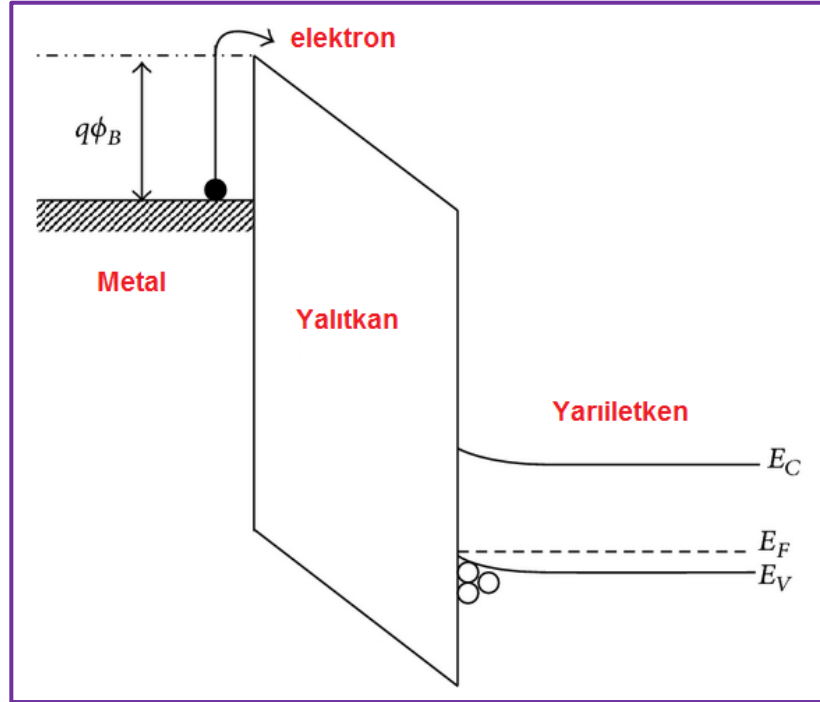


## 2.13. Elektrot-Limitli Akım-İletim Mekanizmaları

Elektrot limitli elektriksel akım iletim mekanizmaları metal elektrot ile oksit veya dielektrik materyalin kontak yapıldığı bölgenin elektriksel özelliklerine doğrudan bağlı olan mekanizmalardır. Bu iletim mekanizmalarına elektrot sınırlı iletim mekanizmaları veya enjeksiyon sınırlı iletim mekanizmaları denir. Elektrot limitli elektriksel akım iletim mekanizmaları başlıca (i) Schottky veya termiyonik emisyon, (ii) Doğrudan veya direkt tünelleme, (iii) Fowler-Nordheim tünellemesi ve (iv) Termiyonik-alan emisyonu olarak sıralandırılabilir (Chiu 2014). Bu mekanizmalar aşağıda altbaşlıklar halinde kısaca anlatılmıştır.

### 2.13.1. Schottky Emisyonu

Schottky emisyonu kısaca, elektronların yeteri kadar termal (ısı) aktivasyon enerjisi elde edebilmesi durumunda, metaldeki elektronların, dielektriğe gitmek için metal-dielektrik arayüzde oluşan enerji bariyerini geçerek ilettime katkıda bulunduğu bir iletim mekanizmasıdır (Chiu 2014, Sze and Ng 2006).



Şekil 2.13 MIS enerji bant diyagramı ve Schottky Emisyonu

Schottky emisyon teorisinin teorik olarak matematiksel bağıntısı şöyle ifade edilmektedir (Sze and Ng 2006);

$$J = A^* T^2 \exp \left[ \frac{-q(\phi_B - \sqrt{qE/4\pi\epsilon_r\epsilon_0})}{kT} \right] \quad (2.23)$$

$$A^* = \frac{4\pi q k^2 m^*}{h^3} = \frac{120 m^*}{m_0} \quad (2.24)$$

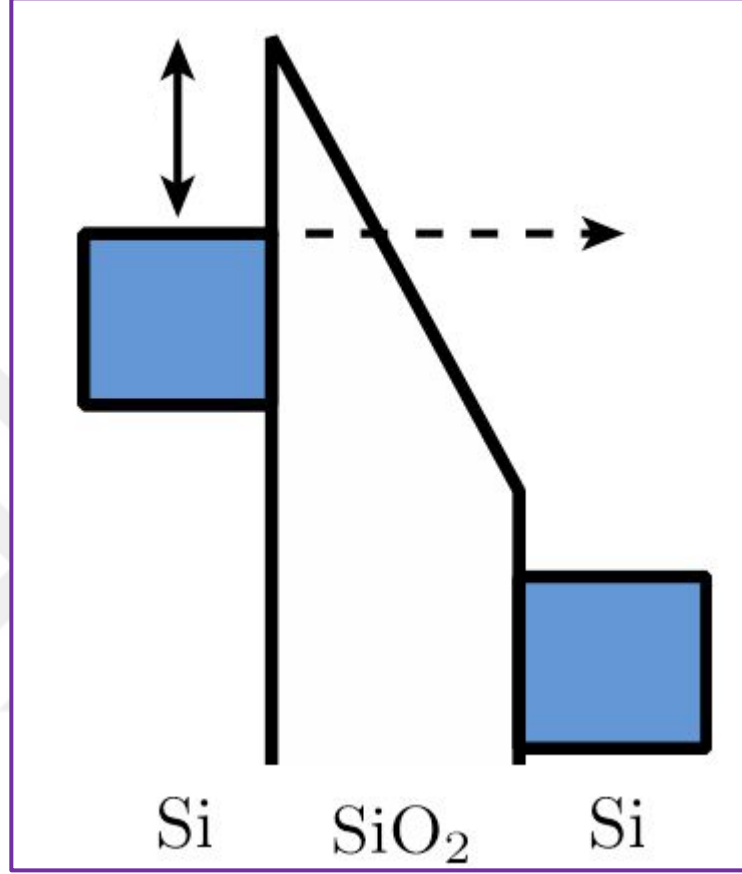
Bu denklemlerde,  $J$ , akım yoğunluğunu ( $A/cm^2$ ),  $A^*$ , etkin Richardson sabitini,  $\phi_B$ , metal elektrot ile dielektrik arasında oluşan bariyer yüksekliğini,  $m_0$ , serbest elektron kütlelerini,  $m^*$ , elektronun dielektrik materyal içerisindeki etkin kütlelerini,  $T$ , mutlak sıcaklığı (K),  $q$ , elektron yük değerini ( $1.6 \times 10^{-19}$  C),  $E$ , dielektrik üzerindeki elektrik alanı,  $k$ , Boltzmann sabitini ( $1.38 \times 10^{-23}$  J/K),  $h$  Planck sabitini,  $\epsilon_0$  boşluktaki geçirgenliği ve  $\epsilon_r$  ise dielektrik filmin relatif dielektrik sabitini göstermektedir. Bu durum ve Şekil 2.13' te gösterilmiştir. Schottky emisyon mekanizmasının geçerli olabilmesi için  $\ln(J)$  değerlerinin  $E^{1/2}$  değerlerine göre lineer bir bağıntı oluşturması gerekmektedir. Ancak, lineer bir bağıntının çıkması, o materyalde Schottky emisyon iletim mekanizmasının varlığını garanti etmemektedir. Bu durumda, elde edilen yalıtkan materyalin dielektrik sabitinin teorik verilerle uyum içerisinde olması gerekmektedir.

### 2.13.2. Doğrudan Tünelleme

MOS kapasitörlerde kullanılan dielektrik filmin kalınlığı tünelleme yoluyla meydana gelen elektriksel iletimde çok etkin bir rol oynamaktadır. Şöyle ki, eğer dielektrik filmin kalınlığı çok az ise, yani film çok ince ise elektronlar termal olarak metal ve dielektrik arasında oluşan bariyeri geçmek yerine Şekil 2.14' te gösterildiği gibi doğrudan tünelleme yoluyla dielektrik filmi geçebilirler. Bu durum, dielektrik filmin kalınlığıyla üstel olarak ters orantılı olacak şekilde değişim göstermektedir. Yani dielektrik filmin kalınlığı azaldıkça tünelleme yoluyla geçen akım miktarı üstel olarak artış gösterecektir. Bu akım ifadesi aşağıdaki bağıntıyla verilmektedir (Sze and Ng 2006);

$$J_{DT} = \frac{A}{t_{ox}^2} \exp \left\{ -2t_{ox} \sqrt{\frac{2m^*q}{h^2} \left\{ \phi_B - \frac{V_{ox}}{2} \right\}} \right\} \quad (2.25)$$

Burada,  $V_{ox}$ , dielektrik materyale uygulanan voltajı,  $t_{ox}$  dielektrik tabakanın kalınlığını, ve  $A$  ise metal kapı veya kontak alanını göstermektedir.

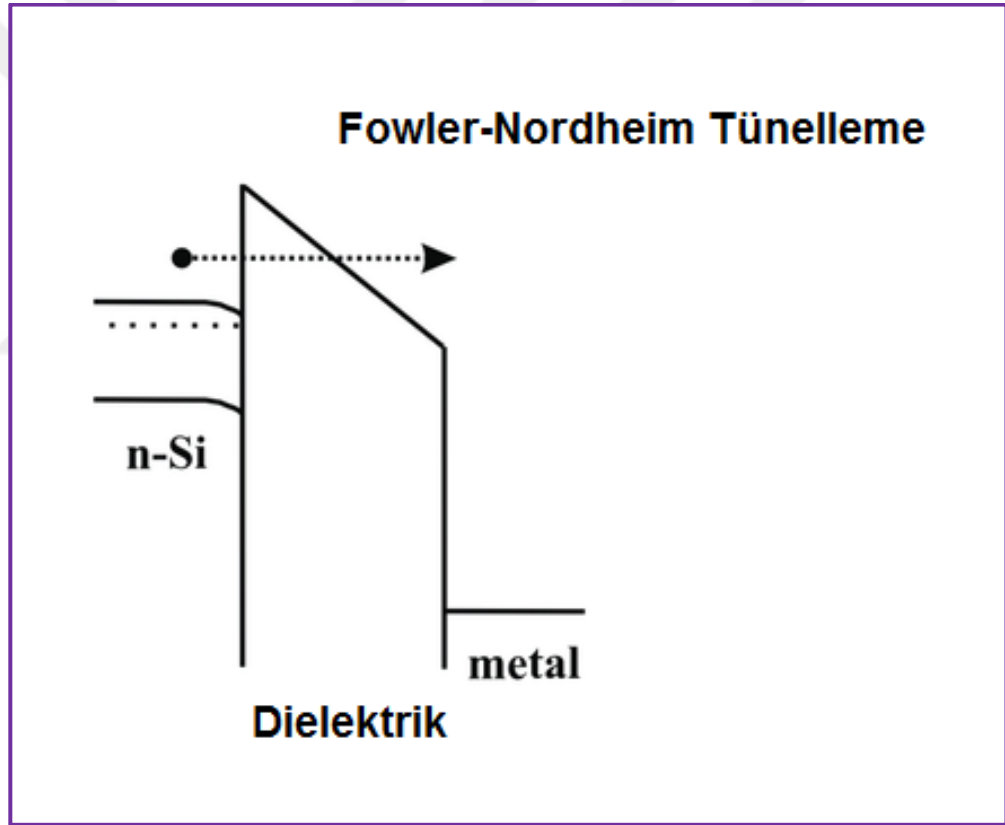


Şekil 2.14 Doğrudan Tünelleme

Doğrudan tünellemenin sebep olduğu elektriksel iletimi mümkün olduğunca minimize etmenin yolu kullanılan dielektrik tabakanın kalınlığının artırılması olacaktır. Ancak bu yol MOS kapasitör boyutlarının da artmasına yol açacaktır. Oysa elektronik endüstrisinde bütün çalışmalar entegre devrelerin boyutlarının küçültülmesine yöneliktir. Bu nedenle diğer çözüm MOS kapasitör boyutlarında herhangi bir artışa neden olmadan daha ince fakat daha yüksek dielektrik katsayısına sahip filmler kullanılarak MOS kapasitörlerin üretilmesi gerekmektedir.

### 2.13.3. Fowler-Nordheim (F-N) Tünellemesi

Dielektrik materyal üzerinde uygulanan elektrik alan artırılması durumunda yani yüksek alan altında dielektrik filmin band iletkenlik bandı daha da bükülerek üçgen formuna gelecektir. Bu durumda metal tarafında bulunan elektronun karşılaştığı bariyer genişliği daha da düşecek ve buna bağlı olarak bariyerden kuantum tünelleme yaparak geçme olasılığı da büyük oranda artacaktır. Yüksek alan etkisinde gerçekleşen bu tünelleme olayına alan emisyonu veya Fowler-Nordheim tünelleme (FNT) mekanizması adı verilir (Chiu 2014, Sze and Ng 2006) ve Şekil 2.15’ te gösterilmiştir.



Şekil 2.15 Fowler-Nordheim tünellemesi

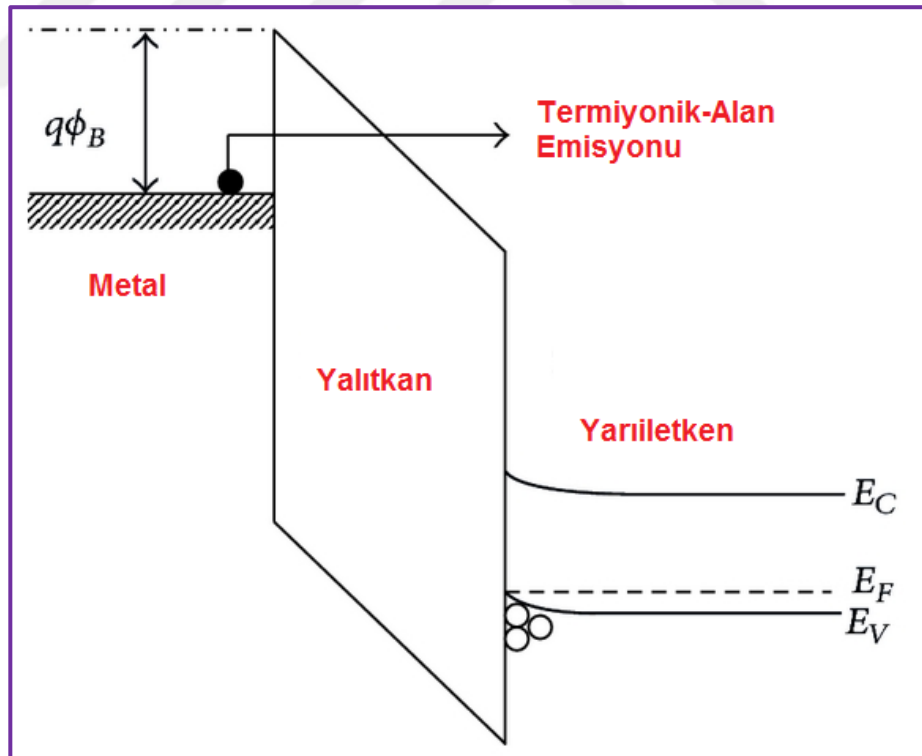
F-N tünelleme akım iletim mekanizmasının teorik bağıntısı aşağıdaki gibi verilmektedir (Sze and Ng 2006);

$$J = \frac{q^3 E^2}{8\pi h q \phi_B} \exp \left[ \frac{-8\pi(2qm^*)^{1/2}}{3hE} \phi_B^{3/2} \right] \quad (2.26)$$

Eşitlik 2.26' dan görüleceği üzere F-N akım iletim mekanizmasının geçerli olabilmesi için  $\ln(J/E^2)-1/E$  grafiği lineer olmalıdır. Lineer bağıntı kullanılarak engel yüksekliği ve elektronların dielektrik film içerisindeki etkin kütle değerleri hesaplanabilir.

#### 2.13.4. Termiyonik-Alan Emisyonu

Termiyonik alan emisyonu akım iletim mekanizması, Şekil 2.16' da gösterildiği gibi Fowler-Nordheim Tünelleme mekanizması ile Schottky emisyonu mekanizmaları arasında meydana gelen bir elektriksel iletim mekanizmasıdır



Şekil 2.16 MIS yapıda Termiyonik alan emisyonu

Şekil 2.16' da görüleceği üzere elektronlar bariyeri tamamen aşacak şekilde yani Schottky emisyonu yapacak şekilde bir enerjiye sahip değillerdir. Diğer taraftan F-N tünellemesi yapacak kadar bir band bükülmesi de söz konusu değildir (Chiu 2014).

Termiyonik alan emisyon akım iletim mekanizmasının matematiksel ifadesi aşağıdaki gibi verilir; (Sze and Ng 2006);

$$J = \frac{q^2 \sqrt{m}(kT)^{1/2} E}{8h^2 \pi^{5/2}} \exp\left(-\frac{q\phi_B}{kT}\right) \exp\left[\frac{h^2 q^2 E^2}{24m(kT)^3}\right] \quad (2.27)$$

## 2.14. Hacim Sınırlı İletim Mekanizmaları

Hacim (bulk) sınırlı akım iletim mekanizmaları yalıtkan veya dielektrik filmlerin içerisinde oluşan ve elektriksel olarak iletme katkıda bulunan tuzaklardan kaynaklı olan bir iletim mekanizmasıdır. Bu tip elektriksel iletim mekanizmaları dielektrik veya yalıtkan filmin özellikleriyle yakından ilgilidir. Dolayısıyla yapısal olarak meydana gelen ve elektriksel olarak aktif olan tuzaklar aracılığı ile elektriksel iletimin olması nedeniyle, kusurların tiplerinin ve nedenlerinin ayrıntılı bir şekilde ortaya çıkarılması, bu kusurların ortadan kaldırılarak sızıntı akımının da minimize edilmesini sağlamaktadır. Hacim sınırlı elektriksel iletim mekanizmalarından bazıları, (i) Ohmik iletim mekanizması, ii) Uzay yükü-sınırlı iletim mekanizması (space-charge limited conduction) ve (iii) Frenkel-Poole (FP) emisyonu olarak sıralanabilir (Chiu 2014).

Hacim iletim mekanizmalarının bağıntıları kullanılarak dielektrik veya yalıtkan materyal içerisinde oluşan ve elektriksel iletme katkıda bulunan tuzakların (trap) yerleştikleri enerji seviyelerini ve bu seviyelerin yoğunlukları hakkında bilgiler ve parametreler elde edilebilir. Aşağıda hacim iletim mekanizmalarından olan Omik iletim ve SCLC iletim mekanizmaları açıklanmıştır.

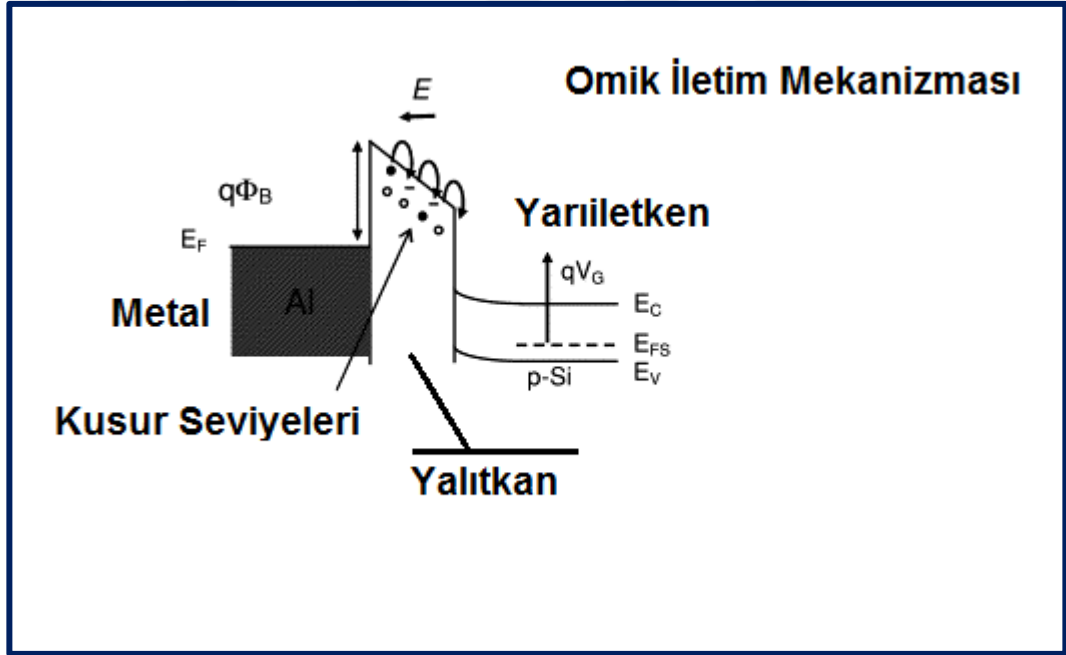
### 2.14.1. Omik İletim Mekanizması

Bir seramik dielektrik veya yalıtkan film içerisindeki omik iletim, yalıtıkandaki safsızlıklardan veya tuzak seviyelerinden kaynaklanan termal olarak aktive edilmiş yük taşıyıcıların varlığı ile karakterize edilir. Bu durum Şekil 2.17' de gösterilmiştir.

Yalıtkan materyalin yasak band aralığı çok geniştir ve iç veya öz bir iletimin meydana gelmesine imkan vermemektedir. Omik iletim mekanizmasında akım yoğunluğu  $J$  aşağıda verilen bağıntıyla tanımlanabilmektedir (Sze and Ng 2006);

$$J = ne\mu \frac{V}{t_{ox}} \quad (2.28)$$

Burada  $e$  elektronik yüküdür,  $n$  serbest yük taşıyıcı yoğunluğudur,  $\mu$  yük taşıyıcı hareketliliğidir veya mobilite olarak isimlendirilir ve  $V$ , dielektrik veya yalıtkan filmin elektrotlarına uygulanan voltajdır. Eşitlik 2.28' den görüleceği üzere akım yoğunluğu uygulanan voltajla doğru orantılıdır.



Şekil 2.17 MIS yapıda Omik iletim mekanizması

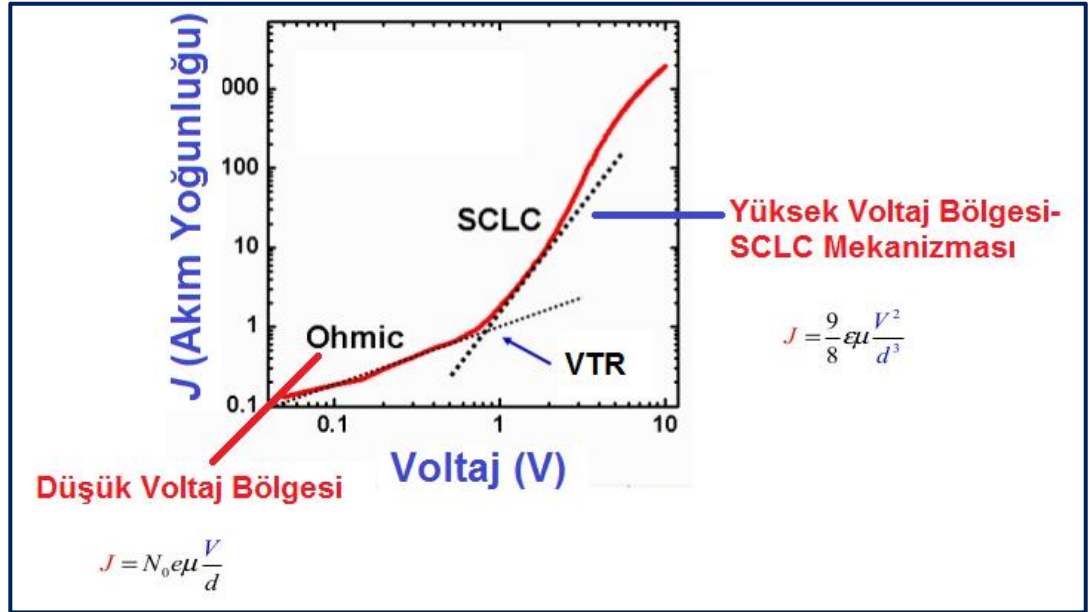
Çift-logaritmik  $J$ - $V$  diyagramı çizildiğinde doğrusal bir grafik elde edilir ve grafiğin eğimi  $s=1$  ile karakterizedir. Uygulanan gerilim arttıkça grafiğin eğimi 1' den sapıyorsa ve alan yükü enjeksiyonu, daha yüksek gerilimlerde baskın mekanizma ise, belirli bir voltajdan sonra akım iletim mekanizması omikten SCLC olarak ifade edilen uzay yükü sınırlı akım iletim mekanizmasına geçiş gerçekleşir. Bu geçişin meydana geldiği voltaja  $V_{TR}$  geçiş voltajı veya transit voltaj adı verilir.

### 2.14.2. Uzay-Yük Sınırlı İletim Mekanizması

Genel olarak literatürlerde SCLC olarak ifade edilen Uzay yükü sınırlı akım iletim mekanizması (space charge limited conduction), elektrot içerisinde yalıtkan içine enjekte edilen ve kısmen yalıtkan içinde tuzaklanmış olan yük taşıyıcıları tarafından yönetilmektedir. Bu durumda enjekte edilen taşıyıcıların yoğunluğu yalıtkan materyal içerisindeki taşıyıcıların denge yük yoğunluklarından oldukça fazla yani baskın olmaktadır. SCLC'nin  $J$ - $V$  karakteristiği, yüksek bir non-lineer denilen veya doğrusal olmayan bir durumla karakterize edilir. Bir taşıyıcının enjeksiyon ve taşıma durumunda akım yoğunluğu şöyle tarif edilebilir (Nicollian et al. 1982, Sze and Ng 2006);

$$J = \frac{9}{8} \Theta \epsilon_0 \epsilon_r \mu \frac{V^2}{t^3} \quad (2.29)$$

Burada,  $\Theta$ , serbest yük taşıyıcı konsantrasyonunun oranı ve  $\epsilon_r$  yalıtkan veya dielektrik filmin geçirgenliğidir. Bununla birlikte, bu kare kanun bağımlılığı yani doğrusal grafiğin eğiminin 2 olması sadece tek bir ayrı enerji seviyesinin olduğu tuzaklara sahip bir yalıtkan veya dielektrik materyal için geçerlidir. SCLC akım iletim mekanizmasında tipik bir  $J$ - $V$  grafiği Şekil 2.18' de gösterilmiştir.



Şekil 2.18 SCLC iletim mekanizması



### 3. DENEYSEL YÖNTEM

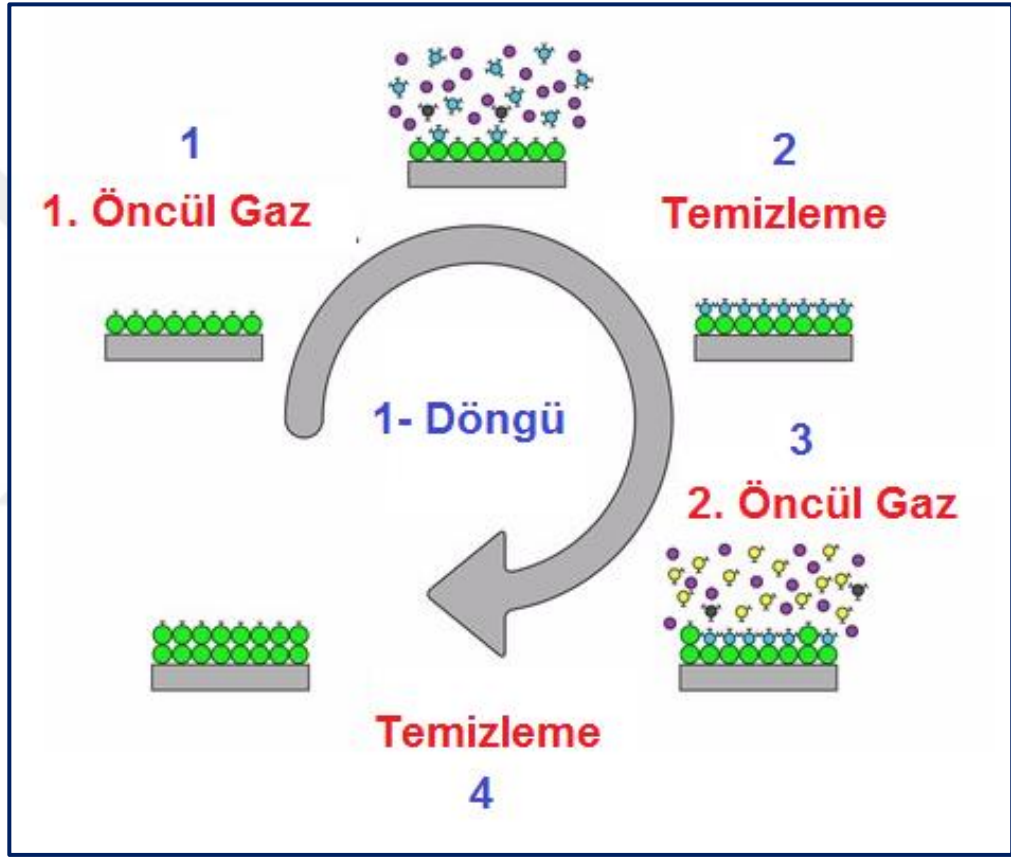
#### 3.1. Alüminyum Oksit ( $Al_2O_3$ )

Alüminyum oksit ( $Al_2O_3$ ) ya da diğer ismiyle alümina, alüminyum ve oksijen atomlarının kimyasal olarak bileşimi neticesinde kimyasal formulu  $Al_2O_3$  olan, molar kütlesi 101,96 g/mol olan, erime sıcaklığı yaklaşık 2072 °C olan, yoğunluğu 3.95 g/cm<sup>3</sup> olan beyaz renkte veya genellikle saydam olan bir metal oksit bileşimidir. Alümina maddesi aynı zamanda bir seramik çeşidi olarak ta tanımlanabilir. Diğer bir ifadeyle Alümina ( $Al_2O_3$ ) en yaygın olarak belirtilen genel amaçlı teknik seramiklerden biridir.  $Al_2O_3$  materyali çok sert ve aşınmaya karşı çok dayanıklıdır. Aynı zamanda aşırı sıcaklıklara da dayanıklı ve korozif ortamlara karşı oldukça dirençlidir. Alüminalar mükemmel elektriksel yalıtkanlardır ve gaz geçirmezdir. Diğer taraftan elektronik endüstrisi için de oldukça önemli bir malzemedir. Yüksek dielektrik materyalleri ailesinde (high-*k*), amorf alüminyum oksit veya alümina ( $Al_2O_3$ ), geniş bir yasak bant aralığına ( $E_g = 8.7$  eV) sahip olması, silikon dioksit ( $SiO_2$ ) gibi geleneksel dielektrik malzemeye göre yaklaşık iki kattan fazla bir yüksek dielektrik sabitinin ( $\epsilon_r \sim 9$ ) olması bu materyalin önemli özelliklerindedir. Ayrıca yüksek kırılma voltajına ve yüksek radyasyon direncine sahiptir. Buna ek olarak, silikon alttaşlar üzerine kaplandığında termodinamiksel olarak kararlıdır ve yüzeye çok iyi yapışır. Bu özellikler, silikon temelli metal oksit-yarı iletken (MOS) cihazlar için  $Al_2O_3$  dielektrik materyalini uygun bir yalıtım tabakası yapmaktadır.

#### 3.2. $Al_2O_3$ Dielektrik Materyalinin AKB Tekniğiyle Üretilmesi

Atomik katman biriktirme tekniğinin temeli genel anlamda kimyasal buhar kaplama (CVD) metoduna dayanmaktadır. Ancak bu tekniğin en kritik ve en önemli özelliği reaksiyonların alttaş üzerinde meydana gelirken kendilerini sınırlaması veya limitlemesidir. Bunu kısaca açıklamak gerekirse; kimyasal buhar kaplama tekniğinden farklı olarak, bu teknikte, gaz reaktifleri (öncül gazlar) AKB reaktörüne bir seferde sıralı darbeler (puls) olarak enjekte edilir ve gaz fazı reaksiyonlarını ortadan kaldırmak için yeterli temizleme periyotları ile ayrılır. İşlem sırasında, bir gaz tepkime maddesinin bir moleküler tabakası, alttaşın yüzeyi üzerinde kimyasal olarak bir kez çözüldüğünde, aynı

türdeki öncü moleküller birbirleriyle reaksiyona girmediğinden gaz-katı reaksiyonu durur. Bu özel büyütme mekanizması, AKB sürecinin önemli bir özelliği olan ve film kalınlığının tek katman hassasiyetinde kontrolü ile birlikte oldukça uyumlu ve homojen ince filmlerin birikmesini sağlayan "kendi kendini sınırlayan mekanizma" olarak adlandırılır. AKB tekniğinin uygulanma sırasındaki aşamaları Şekil 3.1’ de gösterilmiştir.



Şekil 3.1 Atomik katman biriktirme yönteminde 1-büyütme döngüsünün gösterimi

AKB tekniğinin geliştirilmesi üzerine ilk çalışmalar Prof. V. B. Aleskovskii tarafından 1960 yıllarında başlatılmıştır ve ilk olarak AKB tekniğine Moleküler Katmanlama anlamına gelen “Molecular Layering” ismi verilmiştir. Sonrasında AKB yöntemi 1977 yılında Finlandiyada Suntola ve Antson tarafından atomik katman epitaksi (ALE)

yöntemi olarak tanıtıldı (Suntola and Antson 1977) ve düz panel ekranlar için Çinko Sülfür (ZnS) ü başarıyla kaplaması nedeniyle oldukça popülerlik kazandı. Bu panel ekranlar ilk defa Helsinki Havalimanında başarıyla kullanılmaya başlanmıştı. Metallerin ve metal oksitlerin katılması için daha ileri ALE süreçleri geliştirildiğinden, birçok malzeme non-epitaksiyel olarak kaplandı ve bu tekniğin daha genel adı “atomic layer deposition” (atomik katman biriktirme) olarak kabul edildi. Ayrıca, birçok AKB prosedürünün çeşitli CVD işlemlerinden geliştirildiği de belirtilmelidir. CVD işlemlerinin aksine, AKB prosedürleri, kimyasal öncül gazların, genellikle önemli ölçüde daha düşük sıcaklıklarda istenilen malzemeyi oluşturmak üzere alttaş üzerinde tepki vermek için gönderilmesidir. Bu nedenle AKB yöntemi düşük sıcaklıklarda malzeme üretimine imkan vermektedir. Bu avantajlarla AKB tekniği birçok endüstriyel ve araştırma uygulaması için güçlü bir araç olarak ortaya çıkmaktadır ve son yıllarda yoğun bir ilgiyle bu teknik üzerine çalışmalar yapılmaktadır. Güneş pilleri, yüksek-dielektrik katsayılı materyaller ve oksit yakıt pillerinin üretilmesi gibi ileri teknoloji alanlarında AKB yönteminin kullanılması, bu alanlarda büyük ilerlemelerin olmasını sağlamıştır ve sağlamaya da devam etmektedir.

Yapılan bu tez çalışmasında  $Al_2O_3$  dielektrik ince filmler, İhsan Doğramacı Bilkent Üniversitesi-Ulusal Nanoteknoloji Araştırma Merkezi (UNAM) Laboratuvarında kurulu olan ve Şekil 3.2’ de gösterilen “Savannah S100” termal AKB sistemi ile büyütülmüştür.  $Al_2O_3$  dielektrik ince filmlerin kaplanması işleminden önce kullanılacak olan alttaşlar temizleme işlemine tutulmuştur. Bu çalışmada p-tipi, yönelimi (100) olan ve yaklaşık olarak  $10^{15} \text{ cm}^{-3}$  civarında katkı yoğunluğuna sahip Silisyum (Si) alttaşlar kullanılmıştır. Temizleme işlemi için izopropanol, aseton ve metanol kimyasalları, durulamak için ise deiyonize su kullanılmıştır.

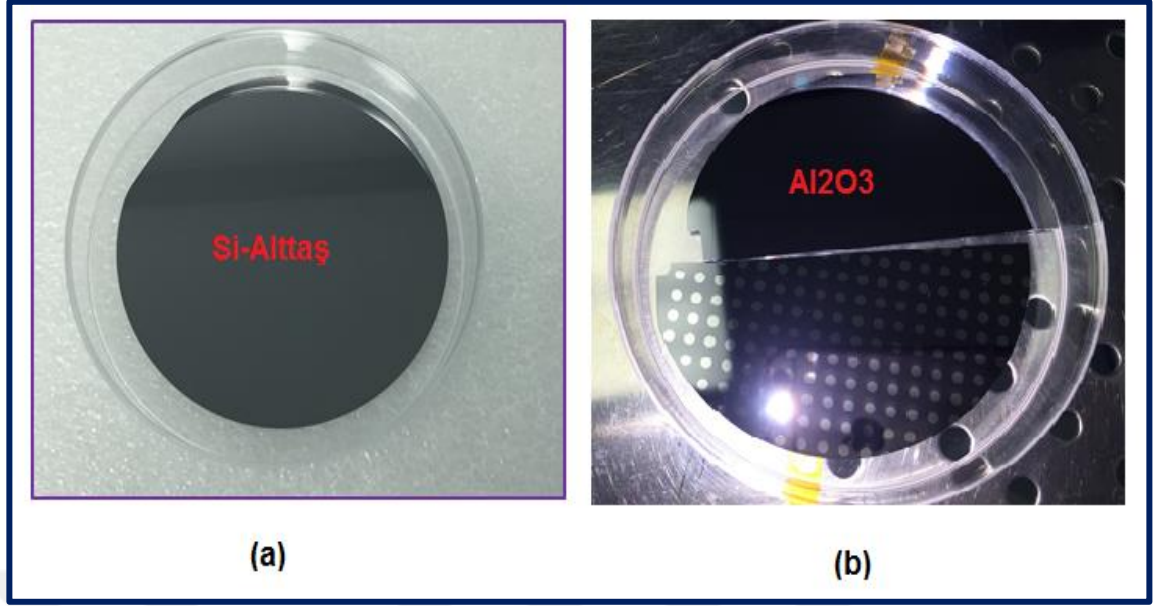
Temizleme işlemi tamamlandıktan sonra Si alttaşlar termal-AKB sistemine yüklenerek kaplama işlemi için sisteme, kapalanacak filmlerin kalınlık parametresi tanımlanmıştır.  $Al_2O_3$  dielektrik ince filmlerin kaplanması için kullanılan öncül gazlar, Al kaynağı olarak trimetilalüminyum (TMA) precursor ve oksijen kaynağı olarak ise su ( $H_2O$ ) precursor kullanıldı.

Si alttařların AKB sistemine yklemesinden sonra, alttař sıcaklıęının 200 °C' ye kadar ykseltilmesine ve ncl gazların uygun sıcaklıklara kadar ısıtılmasına bařlandı. Uygun sıcaklıklara ulařıldıktan sonra sıcaklıkların kararlı duruma gelmesi beklendi.



**Őekil 3.2** Savannah S100 Termal AKB Sistemi. (UNAM'ın izniyle)

Kaplama iřlemi boyunca alttař sıcaklıęı 200 °C olarak set edildi. Hedeflenen  $Al_2O_3$  dielektrik filmlerin kalınlıęı yaklaşık 30 nm olacak Őekilde adımlar set edilerek program alıřtırıldı. Kaplama iřlemi iin kullanılan p-Si alattařların ve kaplanan  $Al_2O_3$  dielektrik filmlerin grntleri sırasıyla Őekil 3.3 (a) ve (b)' de verilmiřtir.



**Şekil 3.3** (a) Kullanılan Si-altaş, (b) AKB yöntemiyle üretilen  $Al_2O_3$  dielektrik filmlerin görüntüsü

### 3.3. Omik ve doğrultucu kontakların oluşturulması

$Al/Al_2O_3/p$ -Si metal-oksit-yarıiletken kapasitör yapılarında elektriksel ve dielektriksel ölçümleri yapabilmek için doğrultucu (ön kontak) ve omik kontakların oluşturulması gerekmektedir. Bu nedenle öncelikli olarak p-Si altaşların arka yüzeyine omik kontaklar oluşturmak için %99,999'luk saflığa sahip alüminyum (Al) peletleri kullanıldı. Omik ve doğrultucu kontakların metal ve yarıiletken üzerine kaplanması için Şekil 3.4' te gösterilen ve yüksek vakum altında çalışabilen termal buharlaştırma sistemi kullanılmıştır. İşlem başlatılmadan önce vakumun yeteri kadar düşmesi beklenmiştir. Yaklaşık 80 nm Al p-Si altaşların arka yüzeyine kaplandıktan sonra 2 dakika ve azot ortamında 400 °C sıcaklığında hızlı ısı tavlama işlemine maruz bırakılmıştır. Tavlama işleminin yapıldığı sistem Şekil 3.5' te gösterilmiştir. Böylece Al metalinin Si altaşlara daha iyi difüze ederek tam anlamıyla omik kontak oluşturması sağlanmıştır. Omik kontak işlemi tamamlandıktan sonra p-Si altaş üzerine kaplanmış olan  $Al_2O_3$  dielektrik film üzerine doğrultucu veya ön kontaklar almak üzere 2 mm çapında dairesel boşluklara sahip paslanmaz çelikten bir maske dielektrik film üzerine yerleştirilmiştir. Termal buharlaştırma sistemi tekrar vakum altına alınmış ve buharlaştırılmış Al materyali

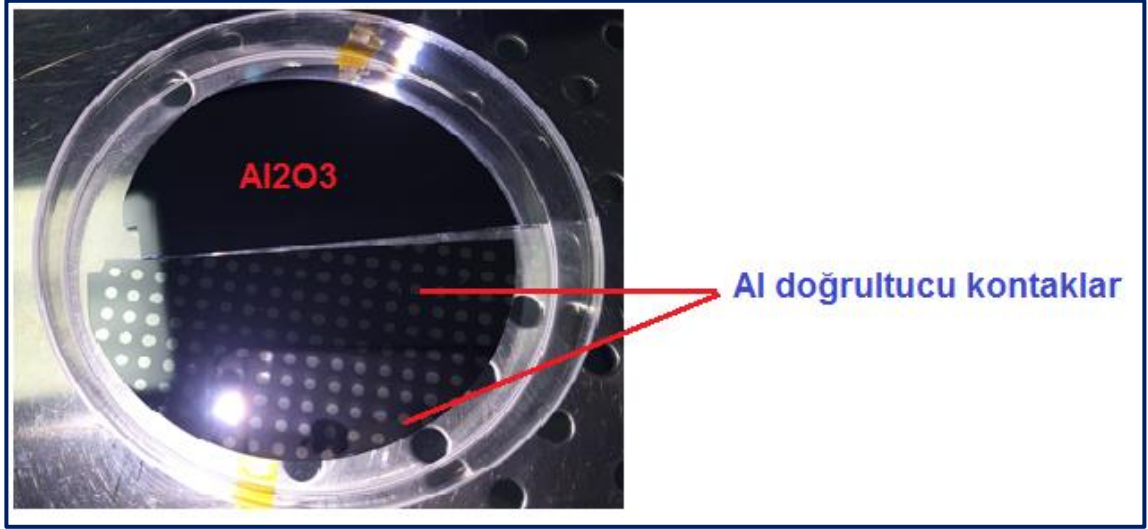
paslanmaz çelik maske üzerine gönderilerek 80 nm kalınlığa sahip dairesel biçimli doğrultucu veya ön kontaklar oluşturulmuştur. Doğrultucu kontaklar oluşturulurken herhangi bir tavlama işlemi yapılmamıştır. Oluşturulan doğrusal kontakların görüntüleri Şekil 3.6' da gösterilmiştir.



Şekil 3.4 VAKSIS (PVD Vapor-3S) Termal Buharlaştırma Sistemi (UNAM-izniyle)

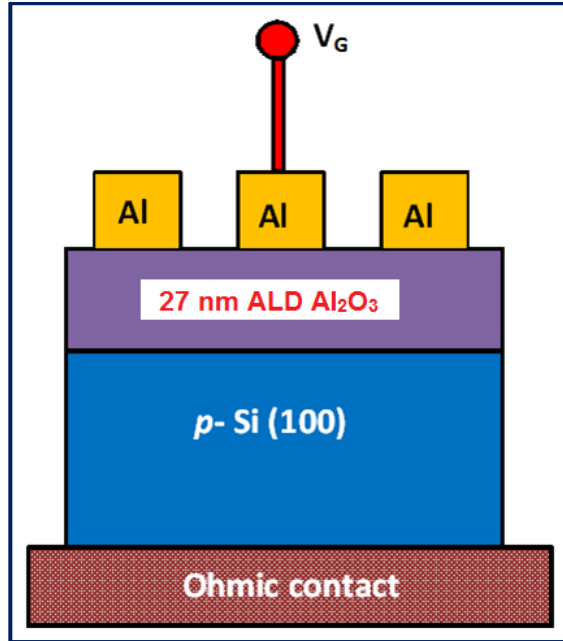


Şekil 3.5 ATV-Hızlı Isıl Tavlama Sistemi (UNAM'ın izniyle)



Şekil 3.6 Üretilen Al/Al<sub>2</sub>O<sub>3</sub>/p-Si metal-oksit-yarıiletken kapasitör yapıları

Üretilen Al/Al<sub>2</sub>O<sub>3</sub>/p-Si MOS kapasitör yapısının yanal katmanları Şekil 3.7' de çizilmiştir.

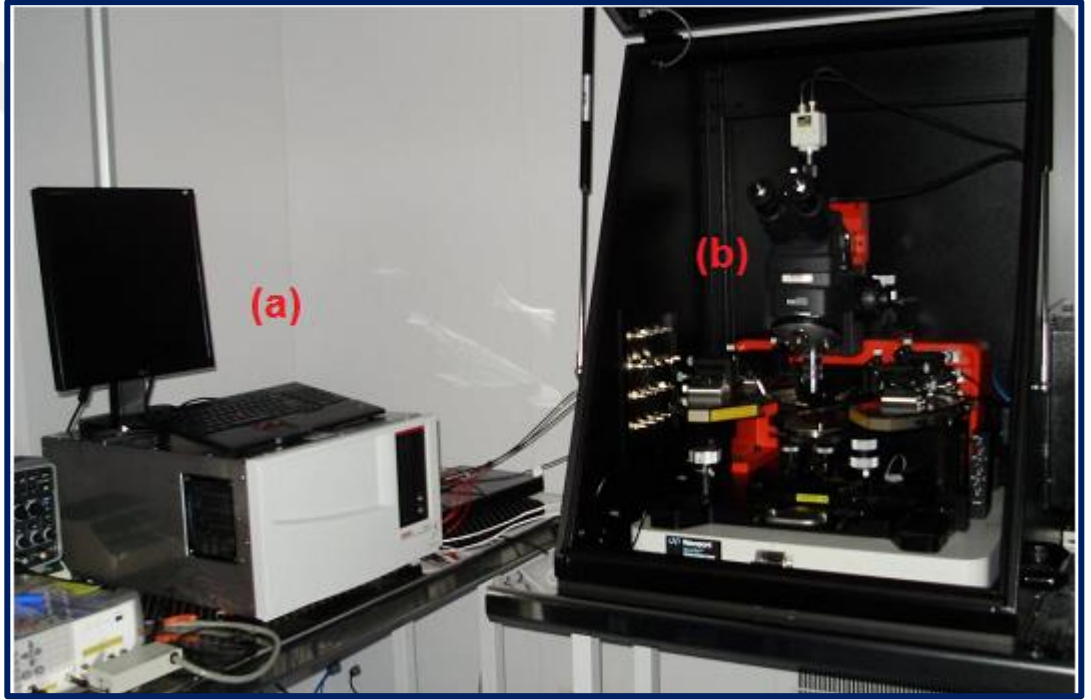


Şekil 3.7 Üretilen Al/Al<sub>2</sub>O<sub>3</sub>/p-Si kapasitör yapılarının şematik gösterimi

### 3.4. Deneysel Ölçüm Sistemi

#### 3.4.1. Elektriksel Ölçüm Sistemi

Üretilen  $Al/Al_2O_3/p-Si$  MOS kapasitörlerin elektriksel karakteristiklerini ortaya çıkarmak için kullanılan deneysel ölçüm sistemi Şekil 3.8’ de gösterilen Keithley 4200-SCS yarıiletken parametre analiz sistemi ve Cascade Microtech PM-5 DC- iğne kontak sistemi kullanılmıştır. Bu cihazlar UNAM Laboratuvarlarında kuruludur.



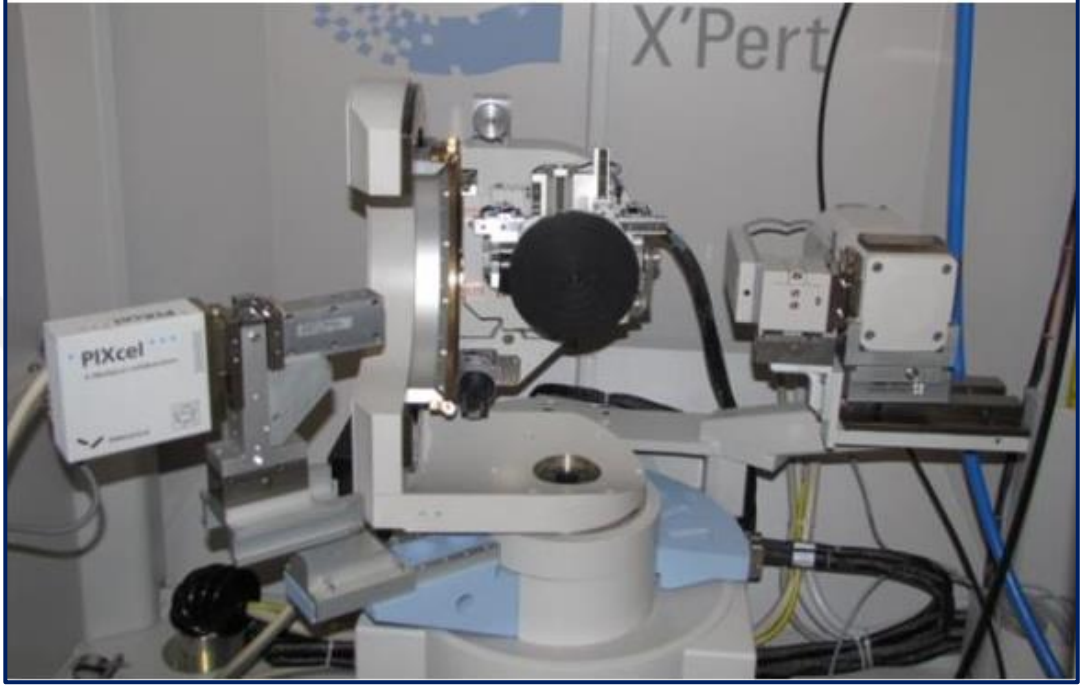
**Şekil 3.8** (a) Keithley 4200-SCS yarıiletken parametre analiz sistemi, (b) Cascade Microtech PM-5 DC-iğne kontak sistemi (UNAM-izniyle)

Cascade Microtech PM-5 DC- iğne kontak sistemi ile dielektrik film üzerinde oluşturulan küçük çaplı dairesel kontaklar üzerine mikron kalınlığa sahip iğneler mikroskop altında dokundurularak ve Keithley 4200-SCS yarıiletken parametre analiz sistemi ile de akım-voltaj (I-V) ve kapasitans-voltaj (C-V) ölçümleri yapılarak elektriksel ve dielektriksel veriler elde edilmiştir. Bütün ölçümler karanlık ortamda ve oda sıcaklığında gerçekleştirilmiştir.



### 3.4.2. X-Işımları Kırınımı Yöntemi (XRD)

Diğer taraftan kaplanan  $Al_2O_3$  filmlerin yapısal karakterizasyonu “grazing-incidence X-ray diffraction” olarak adlandırılan bir yöntemle gerçekleştirildi. Sistem Şekil 3.9’ da gösterilmiştir.



Şekil 3.9 PANalytical's X'Pert PRO Materials Research Diffractometer

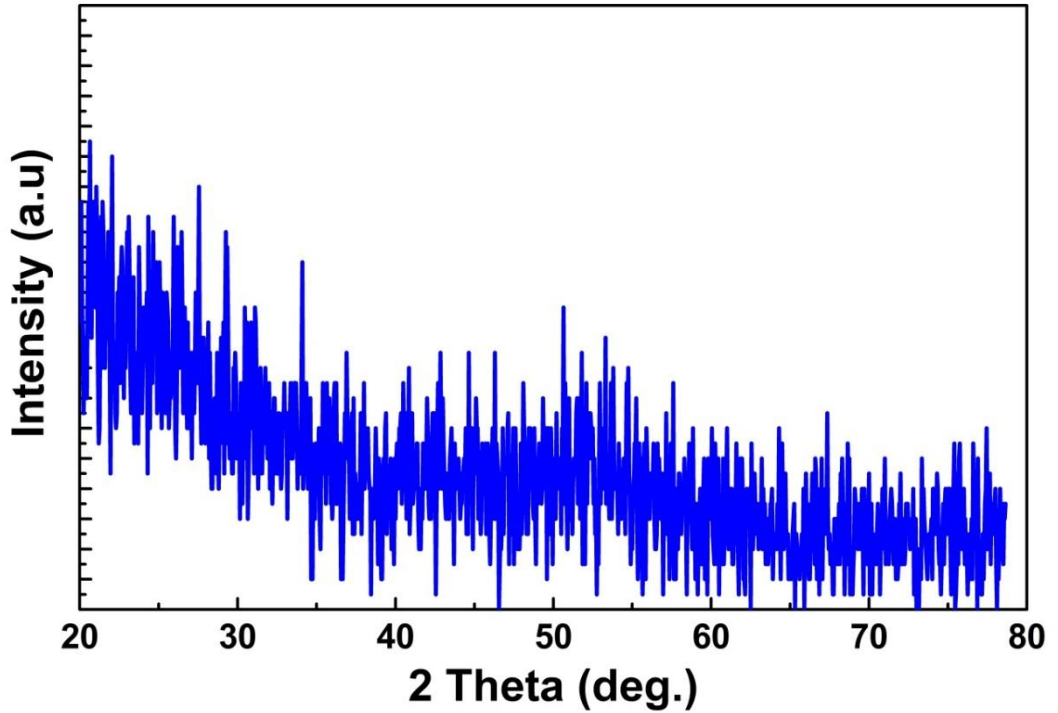
Bu yöntem çok ince tabakalardan bilgi elde etmek için geleneksel x-ışınları kırınımı yöntemi yerine kullanılan bir tekniktir. GIXRD tekniğinde yüzeydeki küçük penetrasyon derinliklerini ve yoğunluk artışı sağlayan çok küçük bir geliş açısı kullanılır. Kırılma spektrumunun toplanması sırasında sadece detektör açısal aralık boyunca döner. Sonuç olarak, GIXRD katıların yüzeyinin altında kalınlıkları birkaç nanometre ile 100 nm arasında değişen kristal yapıları analiz etmek için kullanılır. Çok ince katmanlarda faz analizi ve nm ölçeğine kadar yüzey hassasiyeti sağlar.

Büyük geliş açıları olan geleneksel XRD'de, X-ışını ışını bir malzemeye derinlemesine nüfuz eder. Bu durum özellikle film yüzeyi hakkında bilgi edinmek için ideal olan bir yöntem değildir.

## 4. DENEYSEL SONUÇLAR

### 4.1. Al<sub>2</sub>O<sub>3</sub> Dielektrik Filmlerin Yapısal Karakteristikleri

Silikon alttaş üzerine kaplanmış Al<sub>2</sub>O<sub>3</sub> ince filmlerin GIXRD karakterizasyonu Şekil 4.1' de gösterilmiştir. Şekil 4.12 den görüleceği üzere keskin kırınım piklerinin bulunmayışı kaplanan Al<sub>2</sub>O<sub>3</sub> dielektrik ince filmlerin amorf yapıda olduklarını göstermektedir.



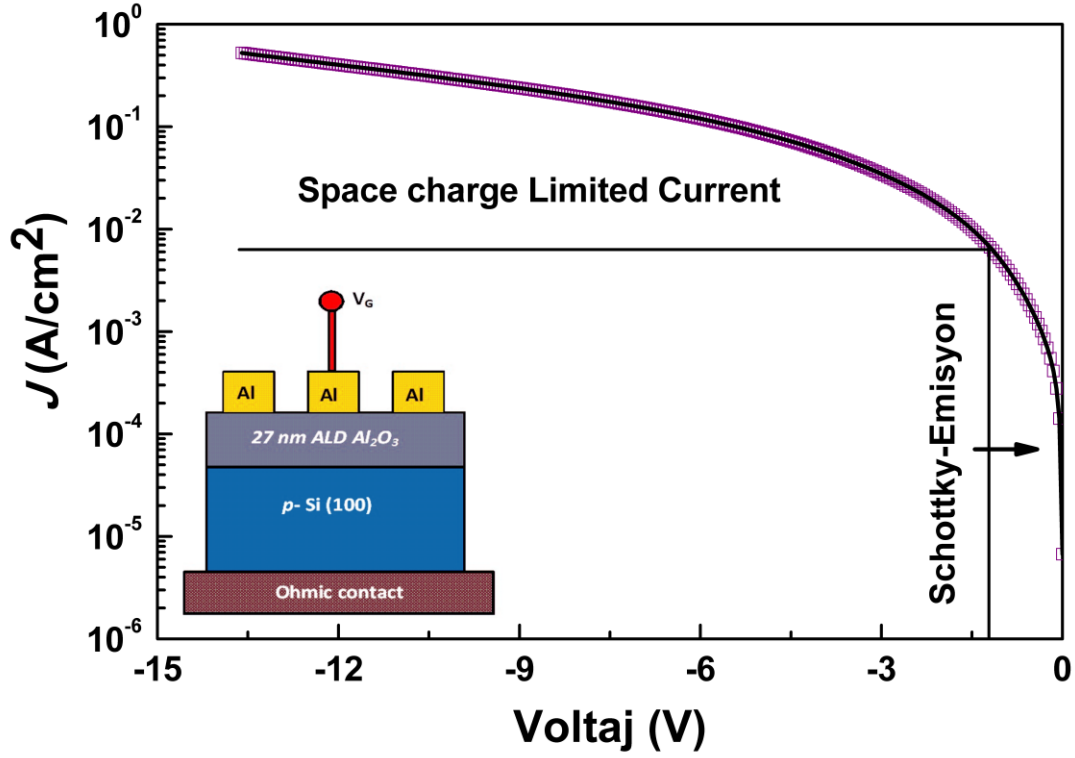
Şekil 4.1 AKB yöntemiyle kaplanan Al<sub>2</sub>O<sub>3</sub> dielektrik ince filmlerin GIXRD grafiği

### 4.2. Al<sub>2</sub>O<sub>3</sub> Dielektrik Filmlerin Elektriksel Karakterizasyonu

#### 4.2.1. Akım-Voltaj (I-V) Karakteristikleri

Üretilen Al<sub>2</sub>O<sub>3</sub> dielektrik filmlerin elektriksel akım iletim mekanizmalarını belirlemek için Al/Al<sub>2</sub>O<sub>3</sub>/p-Si MOS kapasitör yapıları fabrike edildi ve karanlık ortamda ve oda

sıcaklığında akım-voltaj ( $I$ - $V$ ) ölçümleri alındı. Şekil 4.2' de akım yoğunluğu-voltaj grafiği verilmiştir.

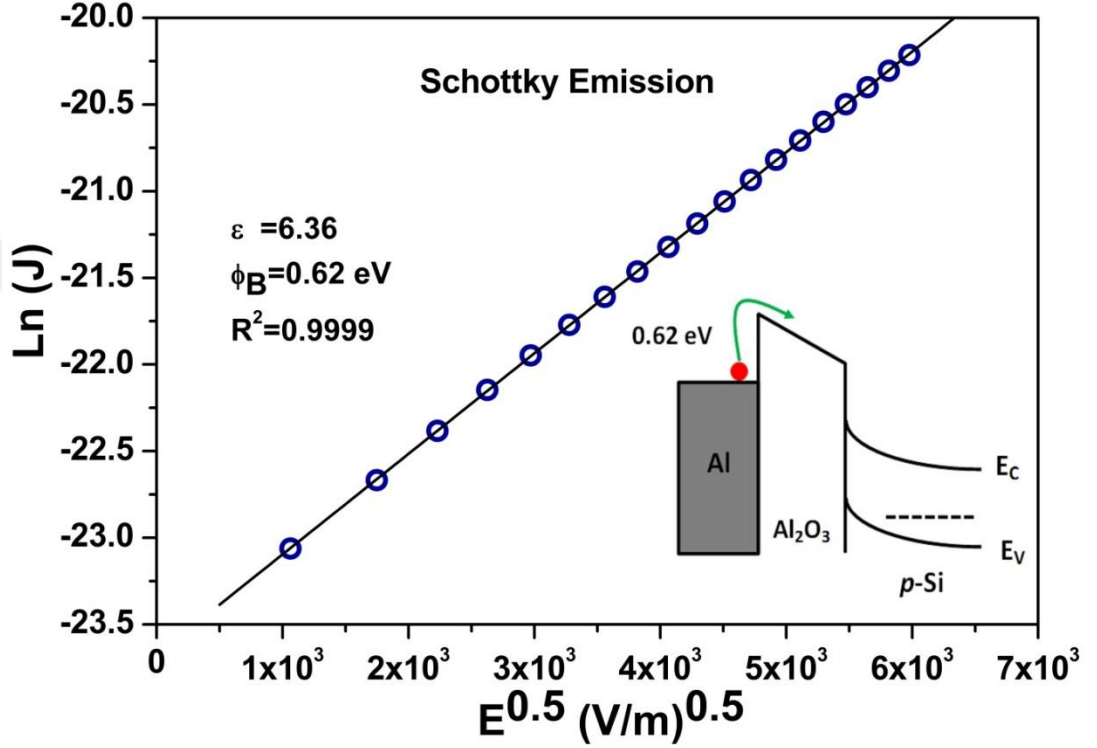


Şekil 4.2 Al/Al<sub>2</sub>O<sub>3</sub>/p-Si MOS kapasitör yapılarının  $J$ - $V$  eğrisi

Şekil 4.2' den görüleceği üzere akım yoğunluğu ve uygulanan voltajla veya elektriksel alanla değişim göstermektedir. Bu durum uygulanan elektrik alana bağlı olarak farklı tip elektriksel iletim mekanizmalarının elektriksel akıma neden olabileceğini ifade etmektedir. Bu nedenle akım yoğunluğunun voltaja bağlı grafiğini düşük elektrik alan bölgesi ve yüksek elektrik alan bölgesi olmak üzere iki kısımda incelemek mümkün olmaktadır.

Düşük elektrik alan bölgelerinde veya düşük kapı gerilimlerinde ( $\leq 1$  V),  $\ln(J) - \sqrt{E}$  verilerine göre elde edilen grafik müthiş bir doğrusal bağıntı göstermiştir. ( $R^2=0.9999$ ). Bu bağıntı Schottky emisyon (SE) mekanizmasına (Sze and Ng 2006) uymaktadır ve

Şekil 4.3’ te gösterilmiştir. Bununla birlikte, akım yoğunluğu ve voltaj (veya uygulanan elektrik alanı) arasında doğrusal bir korelasyon bulunması, iletim mekanizmasının Schottky emisyonu olduğunu garanti etmez. Bu nedenle, doğrusal ilişkidenden elde edilen dielektrik sabiti,  $C-V$  ölçümlerinden elde edilen statik dielektrik sabiti ile uyumlu olmalıdır.



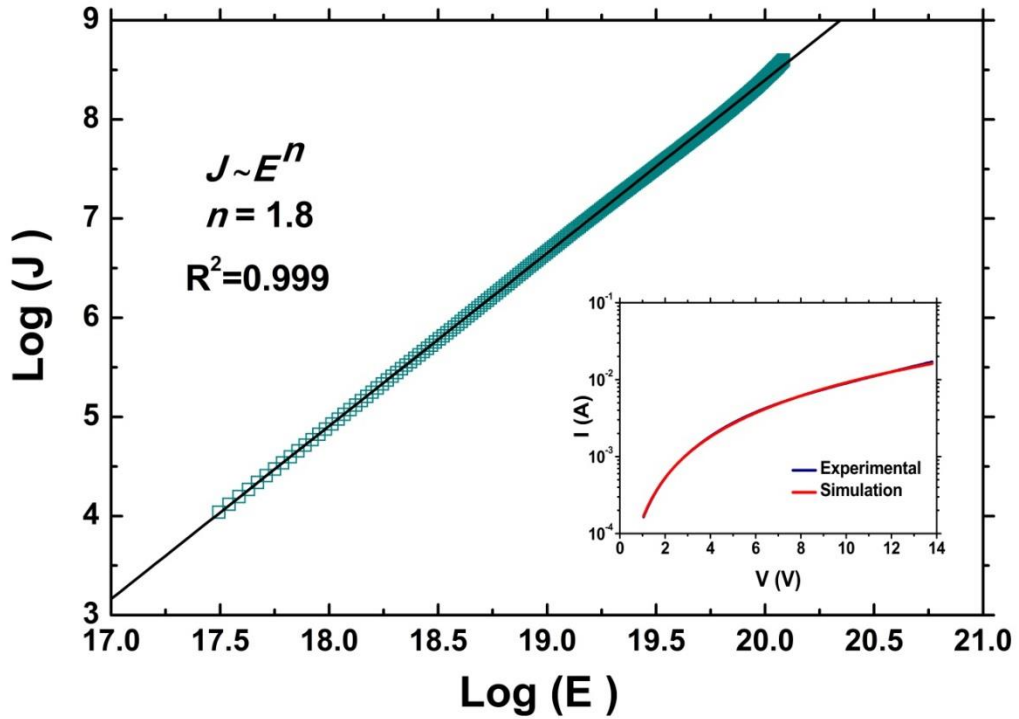
Şekil 4.3 Al/Al<sub>2</sub>O<sub>3</sub>/p-Si MOS kapasitör yapısında Schottky emisyon grafiği

Şekil 4.3’ teki lineer bağıntı ve Eşitlik (2.23) kullanılarak dielektrik sabiti ve bariyer yüksekliği değerleri sırasıyla 6.36 ve 0.62 eV olarak elde edildi. Bu dielektrik sabit değeri, yüksek frekansta (200 kHz)  $C-V$  ölçümlerinden elde edilen statik dielektrik sabit 6.21 değeri ile çok iyi bir uyum içindedir. Bu nedenle, iletim mekanizmasının düşük elektrik alan bölgelerinde ( $\leq 1 \text{ V}$  aralığında) SE tarafından yönetildiğini söyleyebiliriz.

Schottky emisyon mekanizması, elektrot sınırlı bir iletim mekanizmasıdır. Bu durumda, metal elektrot-dielektrik arayüzünde oluşan Schottky bariyer yüksekliği uygulanan

elektrik alanın etkisiyle azalır ve elektronlar yeteri kadar termal enerji kazandıklarında termiyonik emisyon ile bariyeri geçerek elektriksel iletme katkıda bulunmuş olurlar.

İkinci olarak, uygulanan kapı voltajı 1 V'un üzerinde olduğunda yani yüksek elektrik alan bölgelerinde, sızıntı iletimi Frenkel-Poole (F-P) emisyon modellerini ve Fowler-Nordheim tünelleme mekanizmalarının teorik hesaplamalarıyla uyum göstermediği bulunmuştur. Son derece doğrusal olmayan ( $J$ - $V$ ) karakteristikleri sergileyebilen son iletim mekanizmasının uzay yükü sınırlı akım (SCLC) olabileceği düşünülmüş ve Şekil 4.4' de gösterildiği gibi ( $\log J$ - $\log E$ ) grafiği çizilmiştir.



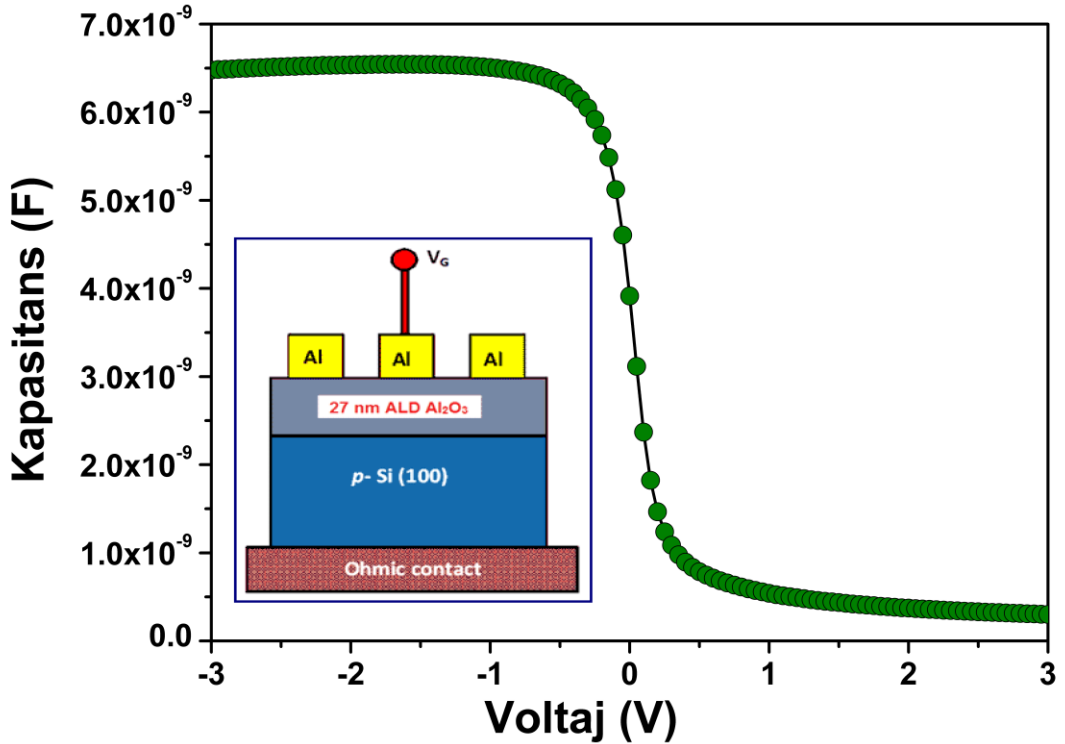
Şekil 4.4 Al/Al<sub>2</sub>O<sub>3</sub>/p-Si MOS kapasitör yapısının Log  $J$ - log  $E$  karakteristikleri

Şekil 4.4' te görülebileceği gibi, x-eksenleri üzerinde 17.5 değerinin ötesindeki ( $\sim 1$  V) deneysel veriler, Log  $J$ -Log  $E$  grafiğinin 2'ye yakın bir eğim ile doğrusal bir ilişki sergilediğini ve böylece dominant iletim mekanizmasının uzay yükü sınırlı iletim (SCLC) olduğunu göstermektedir. Bu durumda, Al<sub>2</sub>O<sub>3</sub> dielektrik filmlerine enjekte edilen elektronların yoğunluğu, termal denge elektron konsantrasyonunu (1 V'nin

üzerindeki voltajda) aştığında,  $\log J'$  nin  $\log E'$  ye göre eğimi  $\sim 2'$  ye yükselmektedir (Sze and Ng 2006). SCLC ilişkisini kullanarak elde edilen akımın simülasyonu, Şekil 4.4' te iç kesimde gösterildiği gibi deneysel verilerle çok uyumlu bir şekilde gerçekleştirilmiştir. Bu durumda, iletim mekanizmasının, dielektrik film içerisinde kısmen tuzaklanmış enjekte edilen taşıyıcılar nedeniyle 1 V bölgesinin ötesinde SCLC tarafından yönetildiğini söyleyebiliriz.

#### 4.2.2. Kapasitans-Voltaj (C-V) Karakteristikleri

Üretilen  $\text{Al}_2\text{O}_3$  dielektrik filmlerin dielektriksel özelliklerini karakterize etmek için  $\text{Al}/\text{Al}_2\text{O}_3/\text{p-Si}$  MOS kapasitör yapıları fabrike edilerek, 200 kHz ölçüm frekansında ve (-3, +3 V) gerilim aralıklarında karanlık ortamda C-V ölçümü yapılmış ve Şekil 4.5' te gösterilmiştir.

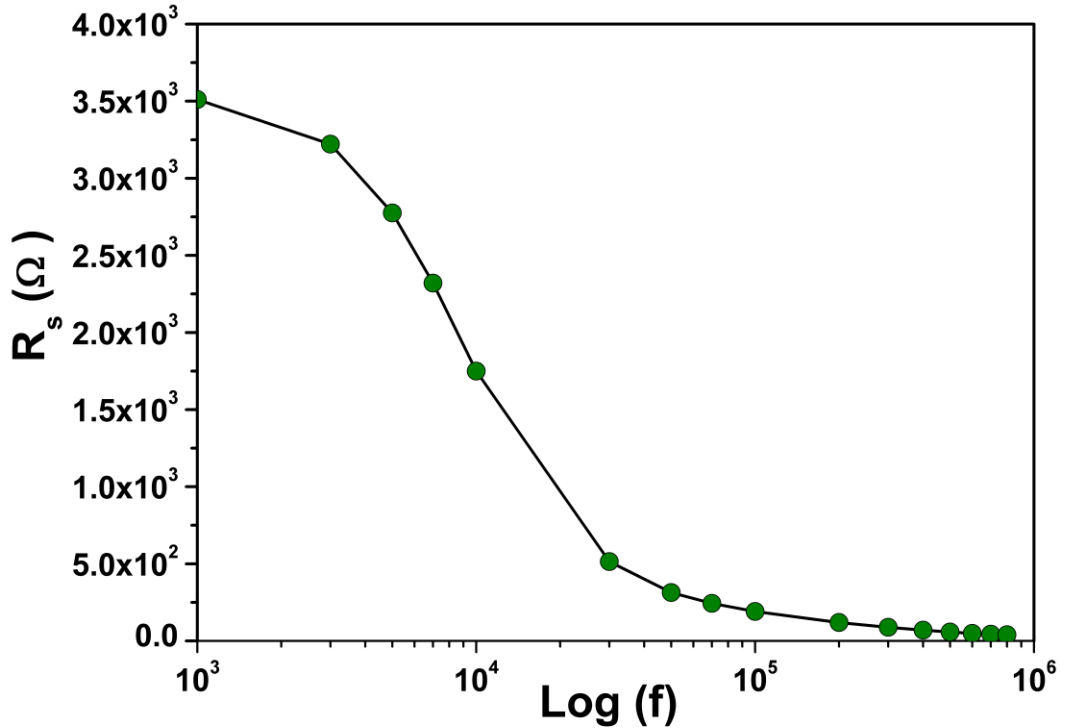


Şekil 4.5  $\text{Al}/\text{Al}_2\text{O}_3/\text{p-Si}$  MOS kapasitör yapısının C-V Karakteristikleri

Şekil 4.5' ten görüldüğü gibi  $C-V$  eğrisi tipik olarak birikim, tükenim ve tersinir bölgeleri açık bir şekilde göstermektedir. Bu durumda üretilen dielektrik filmin ve fabrike edilen MOS kapasitör devresinin iyi kalitede olduğu söylenebilir. Daha önceki bölümlerde ifade edildiği gibi  $C-V$  eğrisinde oluşan bu üç bölgenin verileri kullanılarak temel elektriksel ve dielektriksel parametreler elde edilmiş ve sonuçlar Çizelge-1' de verilmiştir.

**Çizelge 4.1** Al/Al<sub>2</sub>O<sub>3</sub>/p-Si MOS kapasitör yapısının temel elektriksel parametreleri

$\lambda$ - Debye l. (cm)	$C_{FBS}$ (nF)	$C_i$ (nF)	$C_{FB}$ (nF)	$V_{FB}$ (V)	$\phi_{ms}$ (eV)	$\epsilon_d$	$N_{eff}$ (cm <sup>-2</sup> )	$V_{th}$ (V)
$7.5 \times 10^{-6}$	4.4	6.5	2.8	0.08	-0.844	6.2	$1.4 \times 10^{12}$	0.7



**Şekil 4.6** Al/Al<sub>2</sub>O<sub>3</sub>/p-Si MOS kapasitörde seri direncin frekansa bağlı değişimi

Seri direnç ( $R_s$ ) değerleri Eşitlik (2.11) kullanılarak frekansa bağlı olarak hesaplanmış ve Şekil 4.6' da gösterilmiştir.

Şekil 4.6' dan görüleceği üzere seri direnç değerleri frekans arttıkça bir azalmı göstermektedir. Ancak tam anlamıyla üstel olarak bir azalma 10 kHz frekans değerine kadar görülmemektedir. Bu durum arayüzey bölgesindeki homojen olmayan yük dağılımlarına bağlanabilir (Orak and Koçyiğit 2017).

Diğer taraftan, bir malzemenin gerçek dielektrik sabiti ve dielektrik kaybı gibi kritik dielektrik parametrelerinin ayrıntılı analizi, malzemenin elektriksel özelliklerinin frekansa nasıl tepki verdiği konusunda bize önemli bilgiler verir. Böylece, malzemenin elektrik enerjisini depolayabilme yeteneği ve elektrik yükünü transfer etme yeteneği belirlenebilir. Bu nedenle, geniş aralıklı frekans bağımlı (1-800 kHz) gerçek dielektrik sabiti ( $\epsilon_r$ ) ve dielektrik kayıp ( $\epsilon''$ ) aşağıdaki formülü kullanarak kapasitans-voltaj (C-V) eğrilerinden hesaplanmıştır.

$$C_{Al_2O_3} = \frac{\epsilon_0 \epsilon_r A}{d} \quad (4.1)$$

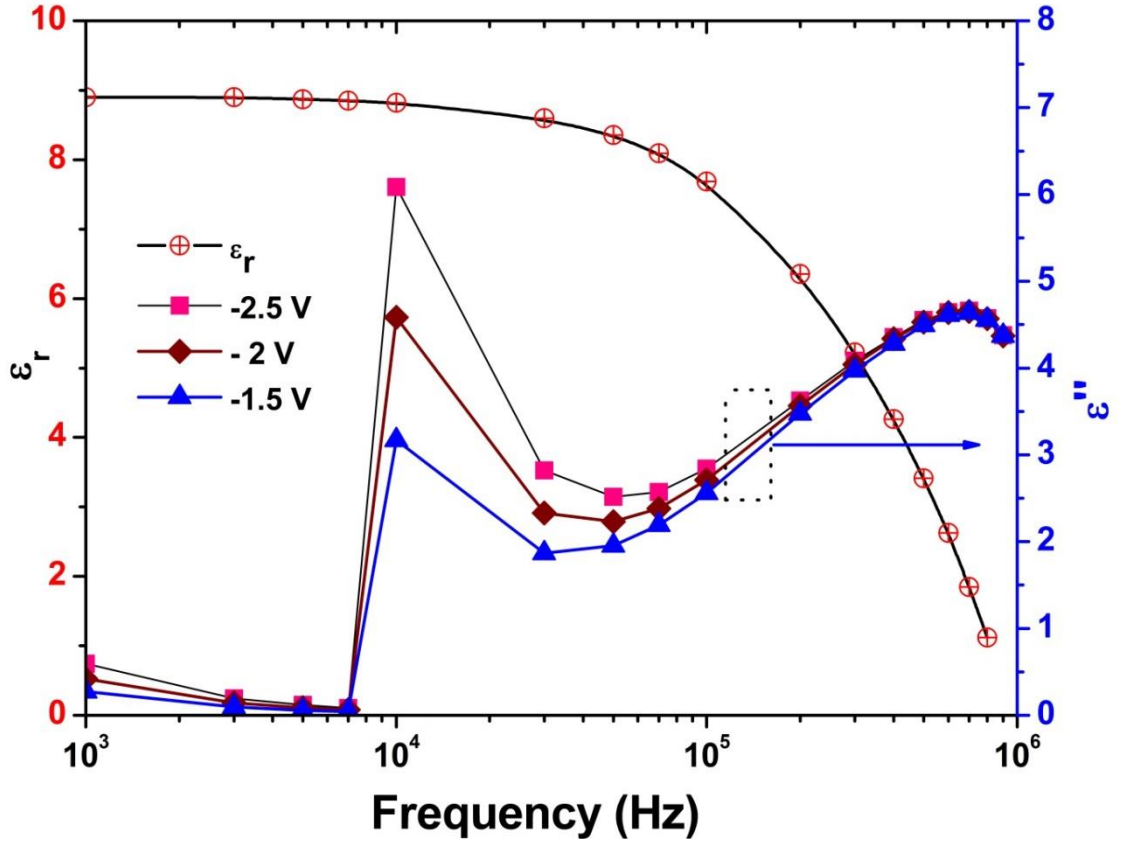
$$\epsilon'' = \frac{G_m}{C_0 \omega} \quad (4.2)$$

Burada,  $C_{Al_2O_3}$  ;  $Al_2O_3$  dielektrik filmlerinin kapasitansını (Farad cinsinden),  $A$ ; kondansatörün alanı ( $3.14 \times 10^{-2} \text{cm}^2$ ),  $d$ ;  $Al_2O_3$  dielektrik filmlerinin kalınlığı (27 nm),  $G_m$ ; ölçülen iletkenlik,  $\omega$ ; açısal frekans ( $= 2\pi f$ ) ve  $C_0$ ; Boş bir kapasitörün kapasitansını ifade etmektedir. Oda sıcaklığında frekansa bağlı olarak gerçek dielektrik sabiti ve dielektrik kaybının değişimi Şekil 4.7' de verilmiştir.

Şekil 4.7' den görüleceği üzere düşük frekans bölgesinde (10 kHz'nin altında), gerçek dielektrik sabiti yaklaşık 9'dur ve yavaş yavaş 10 kHz'e kadar azalmaktadır. Ancak, 10 kHz üzerinde gerçek dielektrik sabit artan frekans ile en önemli ölçüde bir düşüş göstermektedir. Bilindiği gibi, dielektrik sabiti, dielektriklerin dipol momentlerinden veya polarizasyonundan kaynaklanır. Dielektriklerdeki polarizasyonlardan biri, tuzaklanan yüklerle ilgili uzay yükü polarizasyonudur. Öte yandan, Şekil 4.7' den görüleceği üzere farklı voltajlardaki dielektrik kayıpların frekans bağımlılıklarının iki tepe ya da maksimum noktası vardır; dielektrik gevşeme anlamına gelen bu maksimum



noktalar 10 kHz (düşük frekans) ve 0.7 MHz (yüksek frekans) değerlerinde bulunmaktadır. Dielektrik sabitinin düşük frekansta daha büyük değerler alması, arayüz bölgesinde bir uzay yükü polarizasyonunun oluşumuna bağlanabilir.



Şekil 4.7 Al/Al<sub>2</sub>O<sub>3</sub>/p-Si MOS kapasitör yapısında gerçek dielektri sabitinin ve dielektrik kayıp fonksiyonunun frekansa bağlı değişimi

Ayrıca, Şekil 4.7' de görülebileceği gibi, dielektrik kayıpların değerleri, yüksek frekanslarda voltajdan neredeyse bağımsızdır. Bu olay, alternatif bir elektrik alanın uygulanması nedeniyle açıklanabilir, uzay yükleri taşınır ve dipol momentleri yaratılır ve uzay-yük polarizasyonu olarak adlandırılır. Daha düşük frekanslarda, arayüzlerde veya dielektriklerde tuzaklanan uzay yük taşıyıcılarının polarizasyonları dielektrik parametrelere büyük bir katkıda bulunur, çünkü arayüz durumlarındaki neredeyse tüm

yükler/tuzaklar, harici bir alternatif akım (alternating current (AC)) sinyalini kolayca takip edebilir ve kapasitans ve iletkenliğe aşırı bir katkı oluşmasına neden olurlar. Bu durumda, gevşeme zamanı ( $\tau$ ) 10 kHz'de dielektrik kaybının lokal maksimumundaki frekansın ( $f_c$ ) karşılığına eşittir ve  $\tau = \frac{1}{\omega_c} = \frac{1}{2\pi f_c}$  olarak tanımlanır. Bu nedenle, uzay yükü polarizasyonunun hesaplanan gevşeme süresi yaklaşık 16  $\mu$ s'dir. Min ve arkadaşları (Min et al. 2015),  $Al_2O_3$  filmlerinin dielektrik dağılımını bildirmişler ve 10 kHz'de dielektrik kaybının tepe noktasını gözlemlemişler ve bunu da uzay yükü polarizasyonuna atfetmişlerdir. Rapor edilen değer bizim çalışmamızla çakışmaktadır. Diğer taraftan Wang ve arkadaşları (Wang et al. 2014), uzay yükü polarizasyonu için gevşeme süresini yaklaşık olarak  $10^{-4}$  s veya  $\sim$  gevşeme frekansını 2 kHz olarak bildirmişlerdir. Rapor edilen değer de bizim çalışmamızla karşılaştırılabilir. Öte yandan, uzay yükü polarizasyonunun miktarı artan frekanslarla azalmaktadır. Çünkü belirli bir kritik frekansın ötesinde uygulanan elektrik alanın değişimini uzay yükü polarizasyonları takip edememekte ve bunun sonucunda gerçek dielektrik sabiti değeri artan frekansla azalmaktadır. 10 kHz'nin ötesinde, dielektrik kaybı artan frekansla artar ve yüksek frekanslı AC alanlarını takip edemeyen arayüzlerde yakalanan yük taşıyıcıları nedeniyle başka bir dielektrik gevşeme mekanizmasının kanıtı olan 0,7 MHz (yüksek frekans bölgesi) civarında bir tepe sergilemiştir. Bu mekanizma, polarizasyonun yönlendirilmesine bağlanmıştır ve bu durumda,  $Al_2O_3$  filmindeki bazı kusurlar ve sabit yükler lokalize durumlar oluştururlar (Henkel et al. 2017) ve bu kusurların lokal yapısal düzenlemelerine bağlı olarak,  $Al_2O_3$  filmin dielektrik özelliklerini etkileyen polarizasyon oluşturmasından kaynaklanmaktadır.

## 5. TARTIŞMA VE SONUÇ

Metal-okisit-yarıiletken alan etkili transistörler (MOSFET) günümüz modern elektronik endüstrisinde entegre devrelerin temel yapıtaşlarıdır. Bu transistörlerin temel devre yapısını ise MOS kapasitörler oluşturmaktadır. Bu nedenle, herhangi bir MOS cihazı ile ilgili yapılacak tüm çalışmalar öncelikle MOS yapılarının temel çalışma prensiplerini anlamayı gerektirmektedir. Modern elektronik endüstrisi bu tip transistörlerin çok küçük boyutlarda üretilip entegre devre haline (çip) getirilmesiyle büyük ilerlemeler kaydetmiştir. Ancak transistör boyutlarının çok düşük ölçeklere indirgenmesi transistör devrelerinde artan bir sızıntı akımının oluşmasına yol açmaktadır. Sızıntı akımı devrelerde kontrol dışı oluşmasından dolayı elektronik devrelerin kararlı çalışmasını engellemekte, devrelerde istenmeyen güç kaybına ve gürültüye neden olmaktadır.

MOS kapasitör yapılarının boyutlarındaki azalma, MOS yapısı içerisindeki oksit veya kullanılan dielektrik tabakanın olabildiğince ince olması anlamına gelmektedir. Oksit tabakasının kalınlığındaki incelmeye bağlı olarak üstel bir şekilde artan bir sızıntı veya tünelleme akımının oluşmasını sağlamaktadır. Bu nedenle, daha ince oksit tabakası kullanarak daha düşük seviyede bir sızıntı veya kaçak akımını sağlamanın yolu MOS kapasitör yapısındaki oksit veya yalıtkan (dielektrik) tabakanın dielektriksel özelliklerinin artırılmasıdır. MOS yapılarının ilk olarak üretilmelerinden itibaren Silikon Dioksit ( $\text{SiO}_2$ ) dielektrik malzemesi oksit tabakası olarak kullanılmıştır. Ancak,  $\text{SiO}_2$  tabakasının kalınlığı nanometrenin büyüklüğünden daha düşük olduğunda, daha yüksek bir kaçak akım oksit tabakasından geçmektedir. Bu nedenle, MOSFET yapısındaki sızıntı akımını en aza indirmek için, geleneksel  $\text{SiO}_2$  materyalinden daha yüksek dielektrik sabitine sahip ve "high- $k$  dielektrik" olarak isimlendirilen  $\text{TiO}_2$ ,  $\text{Er}_2\text{O}_3$ ,  $\text{Al}_2\text{O}_3$ ,  $\text{HfO}_2$ ,  $\text{ZrO}_2$ ,  $\text{SrTiO}_3$ , vb. dielektrik malzemeleri üzerine çalışmalar yoğun olarak yapılmaktadır.

Sunulan bu tez çalışması yüksek dielektrik katsayısına sahip materyaller grubuna giren alüminyum oksit veya alümina ( $\text{Al}_2\text{O}_3$ ) dielektrik filmlerin elektriksel ve dielektriksel karakteristiklerinin incelenmesi üzerinedir. Bu hedef doğrultusunda,  $\text{Al}_2\text{O}_3$  dielektrik oksit filmleri p-tipi Si altaşlar üzerine 200 °C altaş sıcaklığında atomik katman biriktirme tekniği kullanılarak kaplandı. Öncelikli olarak kaplanan filmlerin yapısal karakteristikleri hakkında bilgi edinmek için düşük açılı x-ışınları kırınımı metodu ile

filmler analiz edildi. Keskin ve belirgin şekilde kırınım desenleri oluşmaması kaplanan  $Al_2O_3$  dielektrik filmlerin amorf yapıya sahip olduklarını belirtmiş oldu.

Kaplanan  $Al_2O_3$  dielektrik filmlerin elektriksel özelliklerini ortaya çıkarmak için, dielektrik film üzerine Al doğrultucu kontakları ve p-Si altaşların arka yüzeyine de Al omik kontakları oluşturularak Al/ $Al_2O_3$ /p-Si MOS kapasitör yapıları üretildi. Elektriksel akım iletim mekanizmalarını belirlemek üzere karanlık ortamda ve oda sıcaklığında akım-voltaj ( $I-V$ ) ölçümleri alındı. Elde edilen akım yoğunluğunun uygulanan voltaja veya elektriksel alana güçlü bir şekilde bağlı olduğu görüldü. Bu durum uygulanan metal kapı voltajına bağlı olarak farklı tip elektriksel iletim mekanizmalarının mümkün olabileceğini ifade etmektedir. Bu nedenle akım yoğunluğunun voltaja bağlı grafiğini düşük elektrik alan bölgesi ve yüksek elektrik alan bölgesi olmak üzere iki kısımda incelenmiştir.

Düşük elektrik alan bölgelerinde veya düşük kapı gerilimlerinde ( $\leq 1$  V),  $Ln(J) - \sqrt{E}$  verilerine göre elde edilen grafik mütthiş bir doğrusal bağıntı göstermiştir ( $R^2=0.9999$ ). Bu doğrusal bağıntı, metal kapı voltajı 1 V değerini aşmasından itibaren bozulmaktadır. 1 V değerine kadar elde edilen bu bağıntı Schottky emisyon (SE) mekanizmasına uymaktadır. SE mekanizmasının teorik denklemleri kullanılarak oksit filmlerin statik dielektrik sabit değeri 6.36 olarak elde edildi. Bu değer, yüksek frekansta (200 kHz)  $C-V$  ölçümlerinden elde edilen statik dielektrik sabit 6.21 değeri ile çok iyi bir uyum içindedir. Bu nedenle, iletim mekanizmasının düşük elektrik alan bölgelerinde ( $\leq 1$  V aralığında) SE tarafından yönetildiğini söylenebilir. Esasen, Schottky emisyon mekanizması, elektrot sınırlı bir akım iletim mekanizmasıdır. Bu durumda, metal elektrot-dielektrik arayüzünde oluşan Schottky bariyer yüksekliği uygulanan elektrik alanın etkisiyle azalır ve elektronlar yeteri kadar termal enerji kazandıklarında termiyonik emisyon ile bariyeri geçerek elektriksel iletme katkıda bulunurlar.

Yüksek elektrik alan bölgelerinde ise akım iletimi Frenkel-Poole (F-P) emisyon modellerini ve Fowler-Nordheim tünelleme mekanizmalarının teorik hesaplamalarıyla test edilmiş ancak bulunan sonuçların deneysel verilerle uyum göstermediği bulunmuştur. Doğrusallıktan büyük oranda sapma gösteren  $J-V$  karakteristikleri için akım iletim mekanizmasının SCLC olabileceği fikriyle  $\log J - \log E$  grafiği çizilmiş ve

mükemmel bir lineer davranış bulunmuştur. Log  $J$ - Log  $E$  grafiğinin 2'ye yakın bir eğime sahip olması dominant iletim mekanizmasının SCLC olduğunu göstermektedir. Bu durumda,  $Al_2O_3$  dielektrik filmlerine enjekte edilen elektronların yoğunluğu, termal denge elektron konsantrasyonunu (1 V'nin üzerindeki voltajda) aştığında, log  $J$  nin log  $E$  ye göre eğimi  $\sim 2$ ' ye yükselmektedir.

Diğer taraftan  $Al/Al_2O_3/p$ -Si MOS kapasitör yapılarının dielektriksel özelliklerini belirlemek üzere öncelikli olarak karanlık ortamda ve yüksek ölçüm frekansında (200 kHz) ve (-3, +3 V) gerilim aralıklarında  $C$ - $V$  ölçümü yapılmıştır. Bu verilerden yararlanılarak temel elektriksel parametreler elde edilmiştir. Örneğin  $Al_2O_3$  oksit filmin dielektrik katsayısı 6.3 olarak ve yapının etkin yük yoğunluk değeri  $1.4 \times 10^{12} \text{ cm}^{-2}$  olarak hesaplandı. Elde edilen dielektrik sabiti ve etkin yük yoğunluk değerleri literatürle oldukça uyumludur. Ayrıca seri direnç değerleri frekansa bağlı olarak hesaplanmış ve artan frekansla seri direnç değerlerinin azaldığı görülmüştür. Ancak bu azalma 10 kHz değerinin öncesi ve sonrasında farklı bir trendle meydana gelmiştir. Ayrıca, geniş aralıklı frekans bağımlı (1-800 kHz) gerçek dielektrik sabiti ( $\epsilon_r$ ) ve dielektrik kayıp ( $\epsilon''$ ) parametreleri kapasitans-voltaj ( $C$ - $V$ ) eğrilerinden hesaplanmıştır. Sonuçlar göstermektedir ki, dielektrik sabiti düşük frekans bölgesinde (10 kHz'nin altında), yaklaşık 9' dur ve yavaş yavaş 10 kHz'e kadar azalmaktadır. Ancak, 10 kHz üzerinde gerçek dielektrik sabit artan frekans ile en önemli ölçüde bir düşüş göstermektedir. Bilindiği gibi, dielektrik sabiti, dielektriklerin dipol momentlerinden veya polarizasyonundan kaynaklanır. Dielektriklerdeki polarizasyonlardan biri, tuzaklanan yüklerle ilgili uzay yükü polarizasyonudur. Öte yandan, dielektrik kayıpların frekans bağımlılıklarının iki maksimum noktaya sahip oldukları görülmüştür. Dielektrik gevşeme anlamına gelen bu maksimum noktalar 10 kHz (düşük frekans) ve 0.7 MHz (yüksek frekans) değerlerinde bulunmaktadır. Dielektrik sabitinin düşük frekansta daha büyük değerler alması, arayüz bölgesinde bir uzay yükü polarizasyonunun oluşumuna bağlanabilir. Daha düşük frekanslarda, arayüzlerde veya dielektriklerde tuzaklanan uzay yük taşıyıcılarının polarizasyonları dielektrik parametrelere büyük bir katkıda bulunur, çünkü arayüz durumlarındaki neredeyse tüm yükler/tuzaklar, harici bir alternatif akım (alternating current (AC)) sinyalini kolayca takip edebilir ve kapasitans ve iletkenliğe aşırı bir katkı oluşmasına neden olurlar. Oysa yüksek frekanslarda bu takip söz konusu olamaz ve kapasitansa

arayüzeylerden gelen katkılar bir düşüş gözlenmektedir. 10 kHz'nin ötesinde, dielektrik kaybı artan frekansla artmakta ve yüksek frekanslı AC alanlarını takip edemeyen arayüzlerde yakalanan yük taşıyıcıları nedeniyle başka bir dielektrik gevşeme mekanizmasının olduğu düşünülmüştür. Çünkü 0,7 MHz (yüksek frekans bölgesi) civarında bir maksimum pik oluşmuştur. Bu mekanizma, Al<sub>2</sub>O<sub>3</sub> filmindeki bazı kusurlar ve sabit yüklerin lokalize durumlar oluşturmaya ve bu kusurların lokal yapısal düzenlemelerine bağlı olarak meydana gelen polarizasyonun nedeniyle oluşan dielektrik gevşemeye atfedilmiştir.

Bu tez çalışmasında, Al<sub>2</sub>O<sub>3</sub> oksit dielektrik filmleri kaplamak için atomik katman biriktirme yöntemi kullanılmıştır. Üretilen filmlerle elde edilen Al/Al<sub>2</sub>O<sub>3</sub>/p-Si MOS kapasitör yapılarına -15 V beslem voltajına kadar gerilim uygulanmış ve herhangi bir kırılma hadisesi meydana gelmemiştir. Bu durum şu sonucu çıkarmaktadır; atomik katman biriktirme tekniği, düşük kaplama sıcaklık değerlerinde yüksek kalitede oksit ve dielektrik filmleri üretmek için oldukça uygun ve etkin olan bir yöntemdir. Dolayısıyla yüksek dielektrik katsayısına sahip çeşitli dielektrik ve oksit filmlerin atomik katman biriktirme tekniğiyle üretilmesine yönelik çalışmaların önümüzdeki yıllarda da güncelliğini ve önemini koruyacağı beklenmektedir.

## KAYNAKLAR

- Ahn J, Kim TW. 2018. Carrier Transport Mechanism via a High-k HfO<sub>2</sub> Thin Layer Between GaAs Layers. *Journal of nanoscience and nanotechnology*, 18, 6014-6016.
- Bentarzi H. 2011. The MOS Structure. Pages 5-16. *Transport in Metal-Oxide-Semiconductor Structures*, Springer.
- Card H, Rhoderick E. 1971. Studies of tunnel MOS diodes I. Interface effects in silicon Schottky diodes. *Journal of Physics D: Applied Physics*, 4, 1589.
- Chiu F-C. 2014. A review on conduction mechanisms in dielectric films. *Advances in Materials Science and Engineering*, 2014.
- Gao J, He G, Zhang J, Chen X, Jin P, Xiao D, Liu M, Ma R, Sun Z. 2016. Annealing Temperature Dependent Electrical Properties and Leakage Current Transport Mechanisms in Atomic Layer Deposition-Derived Al<sub>2</sub>O<sub>3</sub>-Incorporated HfO<sub>2</sub>/Si Gate Stack. *Journal of nanoscience and nanotechnology*, 16, 8075-8082.
- George SM. 2009. Atomic layer deposition: an overview. *Chemical reviews*, 110, 111-131.
- Groner M, Fabreguette F, Elam J, George S. 2004. Low-temperature Al<sub>2</sub>O<sub>3</sub> atomic layer deposition. *Chemistry of Materials*, 16, 639-645.
- Halvarsson M, Nordén H, Vuorinen S. 2016. Microstructural investigation of CVD X-Al<sub>2</sub>O<sub>3</sub>/k-Al<sub>2</sub>O<sub>3</sub> multilayer coatings. *Surface & Coatings Technology*, 61, 177-181.
- Hauser J, Ahmed K. 1998. Characterization of ultra-thin oxides using electrical CV and IV measurements. Pages 235-239. *AIP Conference Proceedings: AIP*.
- Henkel K, Kot M, Schmeißer D. 2017. Localized defect states and charge trapping in atomic layer deposited-Al<sub>2</sub>O<sub>3</sub> films. *Journal of Vacuum Science & Technology A: Vacuum, Surfaces, and Films*, 35, 01B125.
- Heo SC, Jung WS, Lim D, Yoo G, Park J-H, Choi C. 2016. Low Gate Leakage Current and Interface State Density of Atomic Layer Deposition Al<sub>2</sub>O<sub>3</sub> SiC MOS Device with NH<sub>3</sub> Plasma Treatment. *Science of Advanced Materials*, 8, 1866-1869.
- Jia R, Yuan L, Tang X, Zhang Y, Zhang Y. 2018. Leakage Current conduction mechanisms and Electrical properties of atomic-layer-deposited HfO<sub>2</sub>/Ga<sub>2</sub>O<sub>3</sub> MOS capacitors. *Journal of Physics D: Applied Physics*, 51, 075104.
- Jiang H, Tang CW, Lau KM. 2018. Enhancement-mode GaN MOS-HEMTs with Recess-free Barrier Engineering and High-k ZrO<sub>2</sub> Gate Dielectric. *IEEE Electron Device Letters*, 39, 405-408.
- Kikuta D, Itoh K, Narita T, Mori T. 2017. Al<sub>2</sub>O<sub>3</sub>/SiO<sub>2</sub> nanolaminate for a gate oxide in a GaN-based MOS device. *Journal of Vacuum Science & Technology A: Vacuum, Surfaces, and Films*, 35, 01B122.
- Knez M, Nielsch K, Niinistö L. 2007. Synthesis and surface engineering of complex nanostructures by atomic layer deposition. *Advanced Materials*, 19, 3425-3438.
- Kohout J, Bousser E, Schmitt T, Vernhes R, Zabeida O, Klemberg-Sapieha J, Martinu L. 2016. Stable reactive deposition of amorphous Al<sub>2</sub>O<sub>3</sub> films with low

- residual stress and enhanced toughness using pulsed dc magnetron sputtering with very low duty cycle. *Vacuum*, 124, 96-100.
- Kumar A, Mondal S, Rao KK. 2016. Low temperature solution processed high- $\kappa$  ZrO<sub>2</sub> gate dielectrics for nanoelectronics. *Applied Surface Science*, 370, 373-379.
- Lee K, Jang W, Kim H, Lim H, Kim B, Seo H, Jeon H. 2018. Leakage current suppression in spatially controlled Si-doped ZrO<sub>2</sub> for capacitors using atomic layer deposition. *Thin Solid Films*, 657, 1-7.
- Leskelä M, Ritala M. 2003. Atomic layer deposition chemistry: recent developments and future challenges. *Angewandte Chemie International Edition*, 42, 5548-5554.
- Li Y, Qiao Q, Dong Z, Zhang J, Hu Z, Chu J. 2016. Enhanced dielectric properties in bismuth-doped alumina films prepared by atomic layer deposition. *Journal of Non-Crystalline Solids*, 443, 17-22.
- Min BK, Kim SK, Kim SJ, Kim SH, Kang M-A, Park C-Y, Song W, Myung S, Lim J, An K-S. 2015. Electrical Double Layer Capacitance in a Graphene-embedded Al<sub>2</sub>O<sub>3</sub> Gate Dielectric. *Scientific reports*, 5, 16001.
- Nath S, Manna I, Ray SK, Majumdar JD. 2016. Studies on nanotribological and oxidation resistance properties of yttria stabilized zirconia (YSZ), alumina (Al<sub>2</sub>O<sub>3</sub>) based thin films developed by pulsed laser deposition. *Ceramics International*, 42, 7060-7071.
- Nicollian EH, Brews JR, Nicollian EH. 1982. MOS (metal oxide semiconductor) physics and technology. Wiley New York.
- Orak İ, Koçyiğit A. 2017. The thickness effect of insulator layer between the semiconductor and metal contact on CV characteristics of Al/Si<sub>3</sub>N<sub>4</sub>/p-Si device. *Pamukkale University Journal of Engineering Sciences*, 23, 536-542.
- Popovici M, Kaczer B, Afanas' Ev VV, Sereni G, Larcher L, Redolfi A, Elshocht SV, Jurczak M. 2016. Low leakage stoichiometric SrTiO<sub>3</sub> dielectric for advanced metal-insulator-metal capacitors. *physica status solidi (RRL)-Rapid Research Letters*, 10, 420-425.
- Pulci G, Tirillò J, Marra F, Sarasini F, Bellucci A, Valente T, Bartuli C. 2015. High temperature oxidation of MCrAlY coatings modified by Al<sub>2</sub>O<sub>3</sub> PVD overlay. *Surface and Coatings Technology*, 268, 198-204.
- Puurunen RL. 2014. A short history of atomic layer deposition: Tuomo Suntola's atomic layer epitaxy. *Chemical Vapor Deposition*, 20, 332-344.
- Richman P. 1973. MOS field-effect transistors and integrated circuits.
- Roy S, Das D, Roy TK. 2017. Processing, characterization and properties of Er<sub>2</sub>O<sub>3</sub> added ZnO based varistor ceramics. *Journal of Materials Science: Materials in Electronics*, 28, 14906-14918.
- Suntola T, Antson J. 1977. Method for producing compound thin films: Google Patents.
- Swain R, Jena K, Lenka TR. 2016. Modeling of Forward Gate Leakage Current in MOSHEMT Using Trap-Assisted Tunneling and Poole-Frenkel Emission. *IEEE Transactions on Electron Devices*, 63, 2346-2352.
- Sze SM, Ng KK. 2006. Physics of semiconductor devices. John wiley & sons.
- Wang H, Sun T, Xu W, Xie F, Ye L, Xiao Y, Wang Y, Chen J, Xu J. 2014. Low-temperature facile solution-processed gate dielectric for combustion derived oxide thin film transistors. *RSC advances*, 4, 54729-54739.



- Yadav N, Dabrowski R, Dhar R. 2014. Effect of alumina nanoparticles on dielectric permittivity, electrical conductivity, director relaxation frequency, threshold and switching voltages of a nematic liquid crystalline material. *Liquid Crystals*, 41, 1803-1810.
- Yang KJ, Hu C. 1999. MOS capacitance measurements for high-leakage thin dielectrics. *IEEE Transactions on Electron Devices*, 46, 1500-1501.



## ÖZGEÇMİŞ

Adı Soyadı : Kemal KAPLAN  
Doğum Yeri : Ankara  
Doğum Tarihi : 29/07/1985  
Medeni Hali : Evli  
Yabancı Dili : İngilizce  
Adres : Osmangazi Mahallesi Bölük Cad. No:66 Keçiören/ ANKARA  
Tel : 5067099959  
E-Posta : kemalkaplan0603@gmail.com  
Eğitim Durumu  
Lise : Haymana Çok programlı Lisesi -2003  
Lisans : Dumlupınar Üniversitesi 2008  
Yüksek Lisans : Çankırı Karatekin Üniversitesi 2014-Devam ediyor.

### Akademik Çalışmalar

1. H. Altuntas, **K. Kaplan**, “The effects of thermal annealing on the electrical characteristics of Al<sub>2</sub>O<sub>3</sub> thin films grown by atomic layer deposition”, **4th International Conference on Pure and Applied Sciences: Renewable Energy, Istanbul, TURKEY (2017) (Sözlü Sunum).**
2. H. Altuntas, **K. Kaplan**, “Current conduction mechanisms in Al<sub>2</sub>O<sub>3</sub> films deposited by thermal atomic layer deposition”, **International Congress on Semiconductor Materials and Devices (ICSMD-2017), Konya, TURKEY (2017).**
3. H. Altuntas, **K. Kaplan**, “Dielectric relaxation behaviors in atomic layer deposited Al<sub>2</sub>O<sub>3</sub> thin films”, **International Congress on Semiconductor Materials and Devices (ICSMD-2017), Konya, TURKEY (2017).**
4. H. Altuntas, **K. Kaplan**, “Electrical characteristics of atomic layer deposited amorphous-Al<sub>2</sub>O<sub>3</sub> thin films ”, **International Congress on Semiconductor Materials and Devices (ICSMD-2017), Konya, TURKEY (2017).**
5. **K. Kaplan**, H. Altuntas, “Analysis of interface states in amorphous-Al<sub>2</sub>O<sub>3</sub> dielectric thin films”, **International Congress on Semiconductor Materials and Devices (ICSMD-2017), Konya, TURKEY (2017).**