

DAĞILMIŞ PARAMETRELİ
KUVVETLENDİRİCİ (DISTRIBUTED AMPLIFIER)
TASARIMI VE GERÇEKLENMESİ

Bahadır HİÇDURMAZ

Yüksek Lisans Tezi

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Haziran - 2006

DAĞILMIŞ PARAMETRELİ
KUVVETLENDİRİCİ (DISTRIBUTED AMPLIFIER)
TASARIMI VE GERÇEKLENMESİ

Bahadır Hiçdurmaz

Dumlupınar Üniversitesi
Fen Bilimleri Enstitüsü
Lisansüstü Yönetmeliği Uyarınca
Elektrik-Elektronik Mühendisliği Anabilim Dalında
YÜKSEK LİSANS TEZİ
Olarak Hazırlanmıştır.

Danışman : Yrd. Doç. Dr. Cengiz ÖZZAİM

Haziran - 2006

KABUL ve ONAY SAYFASI

Bahadır HİÇDURMAZ' ın YÜKSEK LİSANS tezi olarak hazırladığı “Dağılmış Parametrelili Kuvvetlendirici (Distributed Amplifier) Tasarımı ve Gerçeklenmesi” başlıklı bu çalışma, jürimizce lisansüstü yönetmeliğin ilgili maddeleri uyarınca değerlendirilerek kabul edilmiştir.

29 / 06 /2006

(Sınav tarihi)

Üye : Prof. Dr. Abdurrahman KARAMANCIOĞLU

Üye : Yrd. Doç. Dr. Cengiz ÖZZAİM

Üye : Yrd. Doç. Dr. M. Ali EBEOĞLU

Üye : Yrd. Doç. Dr. Alpaslan DUYSAK

Üye : Yrd. Doç. Dr. Eyüp GÜLBANDILAR

Fen Bilimleri Enstitüsün Yönetim Kurulu'nun/...../..... gün ve sayılı kararıyla onaylanmıştır.

.....
Fen Bilimleri Enstitüsü Müdürü

DAĞILMIŞ PARAMETRELİ KUVVETLENDİRİCİ (DISTRIBUTED AMPLIFIER) TASARIMI VE GERÇEKLENMESİ

Bahadır HİÇDURMAZ

Elektrik-Elektronik Mühendisliği, Yüksek Lisans Tezi, 2006

Tez Danışmanı: Yrd.Doç.Dr.Cengiz ÖZZAİM

ÖZET

Çalışmada DC-2 GHz bandgenişliğine sahip dağılmış parametrelili kuvvetlendirici (DA) tasarımı ve gerçekleştirilmesi sunulmaktadır. DA'nın optimum kazanç, gürültü ve dönüş kaybı vermesi için Microwave Office 2004 simülasyon programı kullanılmış ve simüle edilen devre gerçekleştirilmiştir. Kuvvetlendiricilerin karakterizasyonunda devrede aktif eleman olan transistörün saçınım parametrelerinden (S-parametreleri) yararlanılmıştır. Simülasyon yoluyla analizi yapılan DA devresinin DC-2 GHz bandgenişliği için giriş ve çıkış dönüş kaybı parametreleri (sırasıyla S_{11} ve S_{22}) tasarım için gerekli görülen <-10 dB değerine, ileri yönde kazanç parametresi (S_{21}) ise >12 dB değerine ayarlanmıştır. Yine bu bandgenişliği üzerine devrenin kararlı çalışması için K kararlılık faktörü >1 değerine ayarlanmıştır. Bu ayarlamalar ışığında gürültü figürünün (NF) bu bandgenişliği üzerinde <2 dB olduğu gözlemlenmiştir. Son olarak devre gerçekleştirilerek ölçüm sonuçlarıyla simülasyon sonuçları karşılaştırılmış ve sonuçların bazı farklar dışında nispeten uyduğu gözlemlenmiştir.

Anahtar Kelimeler : Bandgenişliği, Dağılmış Parametrelili Kuvvetlendirici, Dönüş Kaybı, S-Parametreler.

DESIGN AND IMPLEMENTATION OF DISTRIBUTED AMPLIFIER

Bahadır HİÇDURMAZ

Electrical&Electronics Engineering, M.S. Thesis, 2006

Thesis Supervisor: Asst. Prof. Dr. Cengiz ÖZZAİM

SUMMARY

In this study, the design and implementation of DC-2 GHz distributed amplifier are presented. In order to optimize the gain, noise and return losses of DA, Microwave Office 2004 programme is used. Then, optimized circuit is realized. For the characterization of amplifier, S-parameters of transistor, which is active device of circuits are utilized. For DA analysed through simulations with DC-2 GHz bandwidth, input and output return losses (S_{11} and S_{22} respectively) are tuned to <-10 dB while forward gain parameter (S_{21}) is tuned to >12 dB. Furthermore, the stability factor (K) and noise figure (NF) are also tuned to >1 and <2 dB, respectively. Finally, results from measurement are compared with that of simulation. It is observed that the results are relatively matched with some differences.

Keywords: Bandwidth, Distributed amplifier, Return Loss, Scattering Parameters (S-Parameters).

TEŐEKKÜR

Çalıőmalarım sırasında yardımlarını hiçbir zaman esirgemeyen danıőman hocam Yrd.Doç.Dr. Cengiz ÖZZAİM'e, çalıőmalarımda hiçbir zaman maddi ve manevi desteklerini esirgemeyen anneme ve babama, ayrıca çalıőmalarımda büyük emeęi olan Çaęlayan Elektronik'in sahibi H. İbrahim Çaęlayan beye, her zaman fikirlerine danıőtıęım bölümümüzün deęerli hocalarına, Arő.Gör. Soydan SERTTAŐ, Arő. Gör. Arif BAŐGÜMÜŐ'e ve isimlerini yazamadıęım dięer tüm mesai arkadaşlarıma sonsuz teőekkür ederim.

İÇİNDEKİLER

	<u>Sayfa</u>
ÖZET.....	iv
SUMMARY.....	v
TEŞEKKÜR.....	vi
ŞEKİLLER DİZİNİ.....	ix
SİMGELER VE KISALTMALAR DİZİNİ.....	xi
1. GİRİŞ.....	1
2. MİKRODALGA TRANSİSTÖR YÜKSELTİCİ TASARIMI İÇİN GEREKLİ TEMEL PRENSİPLER.....	5
2.1. Giriş.....	5
2.2. Saçınım Parametreleri (S- Parametreleri)	6
2.3. Güç Kazancı Eşitlikleri.....	8
2.4. Kararlılık.....	10
2.5. Dönüş Kaybı (RL) ve Voltaj Durağan Dalga Oranı (VSWR)	14
2.6. S-Parametrelerinin Anlamı.....	15
2.7. Gürültü Figürü.....	17
2.8. DC Kutuplama Devreleri.....	18
2.8.1. GaAs Fet Kutuplama Devreleri.....	18
3. GENİŞBAND TRANSİSTÖR YÜKSELTİCİLERİ VE DAĞILMIŞ PARAMETRELİ KUVVETLENDİRİCİ.....	22
3.1. Giriş.....	22
3.1.1. Desteklenmiş Uyumlandırma Devreleri.....	23
3.1.2. Rezistif Uyumlandırma Devreleri.....	23
3.1.3. Negatif Geribeslemeli Kuvvetlendirici.....	23
3.1.4. Dengelenmiş Kuvvetlendiriciler.....	23
3.1.5. Dağılmış Parametrelili Kuvvetlendiriciler.....	24

İÇİNDEKİLER (devam)

	<u>Sayfa</u>
3.2. Dağılmış Parametrelili Kuvvetlendirici Teorisi.....	24
3.3. Mikroşerit Hatlar.....	28
3.4. Mikrodalga Entegre Devreleri (MIC).....	30
3.4.1. Hibrid Mikrodalga Entegre Devreleri.....	31
3.4.2. Monolitik Mikrodalga Entegre Devreleri (MMIC).....	32
4. DAĞILMIŞ PARAMETRELİLİ KUVVETLENDİRİCİNİN BILGISAYAR DESTEKLİ TASARIMI.....	34
4.1. Yapılan Tasarımları Simüle Edecek Microwave Office 2004 Programına Bir Bakış..	34
4.2. Tasarımı Yapılacak Olan Devrenin Spesifikasyonları.....	34
4.3. Transistör Seçimi.....	35
4.4. Microwave Office 2004 Programıyla Yapılan “DA” Simülasyonu.....	36
4.5. Devrenin Gerçeklenmesi.....	38
4.5.1. Baskı Devre Kartı (PCB) Layoutunun Çıkarılması.....	38
4.5.2. Devrelerin PCB Yapımı.....	40
4.5.3. Devrenin Montajı.....	41
4.6. Devrenin Performans Ölçümü ve Simülasyon Sonuçlarıyla Karşılaştırılması.....	41
4.6.1. Devrenin Test Ölçümü Yapılırken Öncelikli Yapılması Gereken İşlemler.....	41
4.6.2. Ölçüm Sonuçları ile Simülasyon Sonuçlarının Karşılaştırılması.....	42
5. SONUÇLAR VE ÖNERİLER.....	46
KAYNAKLAR DİZİNİ	48

EKLER

1. NE34018 Gallium Arsenide HJ-FET'in Veri Katoloğu(Data Sheet)

ŞEKİLLER DİZİNİ

<u>Sekil</u>	<u>Sayfa</u>
1.1.a LC merdiven filtre giriş ve çıkış hat yapılı DA.....	2
1.1.b İletim hat yapılı DA.....	2
2.1. Jenerik yükseltici sistemi.....	6
2.2. İki-portlu ağ için S- parametrelerini tanımlayacak giren ve yansıyan dalgaların gösterimi.....	7
2.3. Bir mikrodalga yükseltici diyagramı.....	9
2.4. İki portlu devrenin kararlılığı.....	10
2.5. Smith haritasında kararlılık çember kurulumu.....	12
2.6. Γ_L değer bölgesinde kararlı ve kararsız bölgelerin smith haritası gösterimi.....	13
2.7. Γ_S değer bölgesinde kararlı ve kararsız bölgelerin smith haritası gösterimi.....	13
2.8. Port 2’de Z_L yük empedansını, Z_0 hat empedansına uyumlandırarak ($Z_L=Z_0$) S_{11} ve S_{21} ‘in ölçülmesi.....	16
2.9. Port 1’de Z_g yük empedansını, Z_0 hat empedansına uyumlandırarak ($Z_g=Z_0$) S_{22} ve S_{12} ‘in ölçülmesi.....	17
2.10. Beş temel dc kutuplama devresi.....	19
2.11. Bir ortak-kaynak GaAs fet için aktif kutuplama devresi.....	20
2.12. Tipik GaAs fet karakteristikleri ve önerilen kutuplama noktaları.....	21
3.1. DA’nin temel topolojisi.....	25
3.2. Mikroşerit geometrisi.....	29
3.3. Bir hibrit mikrodalga entegre devresinin layoutu.....	31
3.4. Monolitik mikrodalga entegre devresinin layoutu.....	32
4.1. Optimize edilmiş DA devresi şematiği.....	36
4.2. DA’nın simülasyon karakterizasyonu.....	37
4.3. DA’nın giriş ve çıkış kararlılık çemberleri.....	38
4.4. DA Devresinin Layout Çizimi.....	39
4.5. LPKF ProtoMat C100 HF devre kazıma cihazı.....	40
4.6. Gerçeklenen DA Devresi.....	41
4.7. DA’nın S_{21} Parametresinin Simülasyon ve Ölçüm Sonuçlarına Göre Karşılaştırılması.....	42
4.8. DA’nın S_{11} Parametresinin Simülasyon ve Ölçüm Sonuçlarına Göre Karşılaştırılması.....	43

ŞEKİLLER DİZİNİ (devam)

4.9.	DA'nın S_{22} Parametresinin Simülasyon ve Ölçüm Sonuçlarına Göre Karşılaştırılması.....	43
4.10.	DA'nın S_{12} Parametresinin Simülasyon ve Ölçüm Sonuçlarına Göre Karşılaştırılması.....	44
4.11.	DA'nın S_{21} (Faz) Parametresinin Simülasyon ve Ölçüm Sonuçlarına Göre Karşılaştırılması.....	44

SİMGELER ve KISALTMALAR DİZİNİ

<u>Simgeler</u>	<u>Açıklama</u>
n	Dağılmış parametrelili kuvvetlendiricinin transistör sayısı
g_m	Transistörün transkondüktansı
Z_0	Giriş ve çıkış karakteristik empedansı
L	Efektif iletim hatlarının uçtan uca kaybı
Γ	Yansıma katsayısı
K	Kararlılık faktörü
P_L	Yüke dağıtılan güç
P_{AVS}	Kaynaktan elde edilebilir güç
P_{IN}	Ağa giren güç
P_{AVN}	Ağdan elde edilebilir güç
G_T	Dönüştürücü (transducer) kazancı
G_P	Güç kazancı
G_A	Elde edilebilir güç kazancı
C_{gs}	Geçit kapasitansı
C_{ds}	Savak kapasitansı
ϕ	Faz farkı
τ	Zaman gecikmesi
W	Şerit iletkenin genişliği
h	Substrat kalınlığı
t	Şerit iletkenin kalınlığı
ϵ_r	Relatif dielektrik sabiti
ϵ	Dielektrik sabiti

<u>Kısaltmalar</u>	<u>Açıklama</u>
DA	Dağılmış parametrelili kuvvetlendirici
CDA	Klasik dağılmış parametrelili kuvvetlendirici
MIC	Mikrodalga entegre devre
MMIC	Monolitik Mikrodalga entegre devre
VSWR	Voltaj durağan dalga oranı

SİMGELER ve KISALTMALAR DİZİNİ (devam)

<u>Kısaltmalar</u>	<u>Açıklama</u>
RL	Dönüş kaybı
NF	Gürültü figürü
RFC	Radio frekansı tıkaçı
SRF	Self rezonans frekansı

1. GİRİŞ

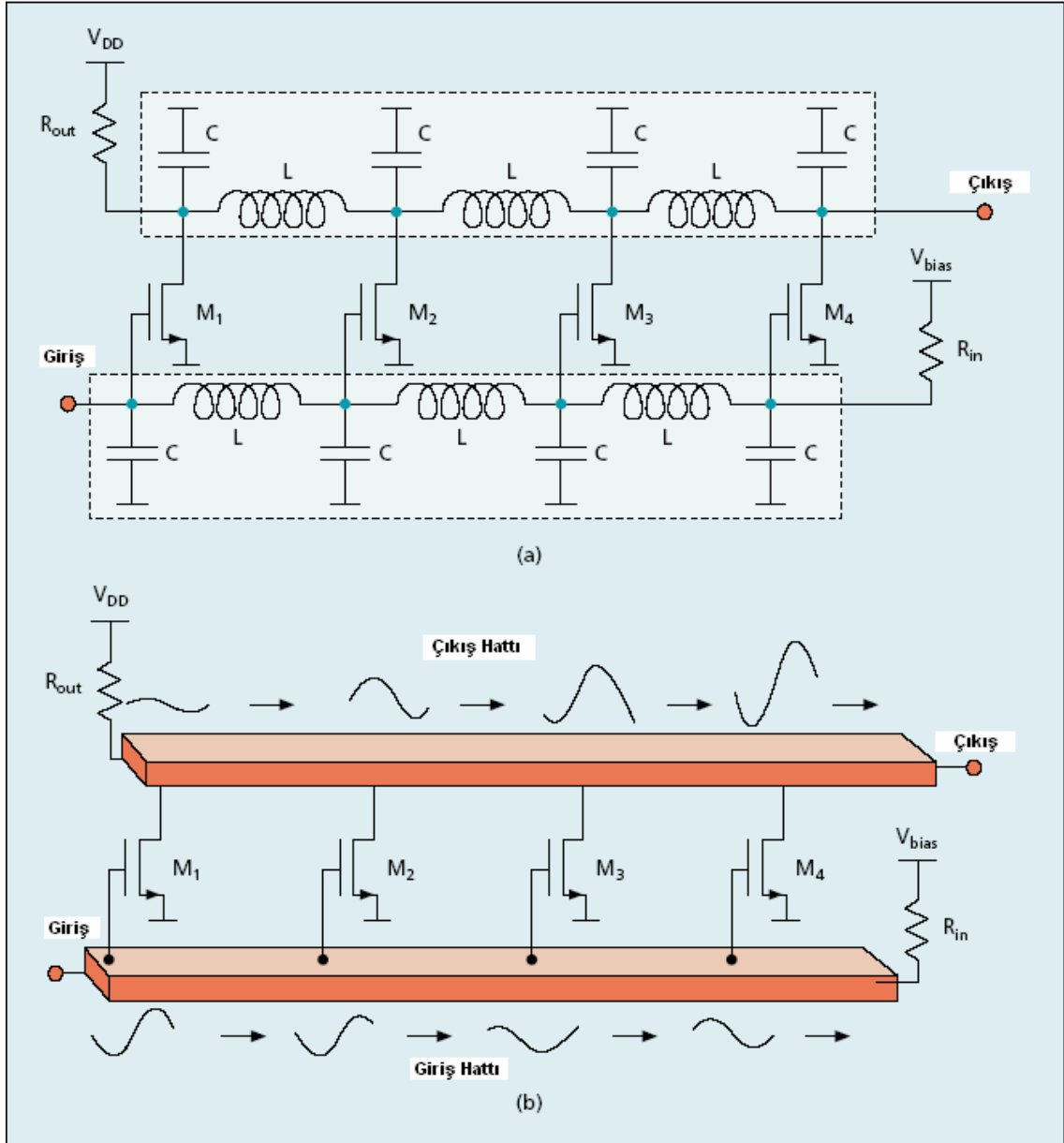
Dağılmış parametrelili kuvvetlendirici (DA) konsepti ilk olarak 1940'larda genişband vakum tüp kuvvetlendiricisi tasarımında kullanılmıştır. Günümüzde ise bu kuvvetlendiriciler mikrodalga entegre devresi (MIC) ve aygıt işleme teknolojisindeki gelişmelerle genişband mikrodalga kuvvetlendiricileri için yeni uygulama alanları bulmuşlardır. Bu kuvvetlendiriciler sayesinde iyi giriş ve çıkış uyumuna sahip, bir dekadı aşabilen bandgenişliklerine ulaşmak mümkündür. Ancak DA' dan çok yüksek kazanç ve çok düşük gürültü figürü elde etmek mümkün değildir ve genellikle daha dar bir bandgenişliğinde kıyaslanabilir kazançta sahip bir yükselticiden ebat olarak daha büyüktür [4].

Klasik dağılmış parametrelili kuvvetlendirici (CDA) yapay hat prensipleri üzerine temellendirilmiştir. Yapay hat teorisi ilk olarak O. J. Zobel tarafından 1924 yılında formülize edilmiştir. Aktif elemanların giriş ve çıkış kapasitelerinin yapay hatlara yedirilmesi fikri ise W. S. Percival tarafından vakum tüplü kuvvetlendiricilerle uygulamaya geçirilmiştir. Daha sonra E. L. Ginzton ve arkadaşları yaptıkları kapsamlı araştırmalarla bu devrelerin geniş kullanıma açılmasını sağlamışlardır. Bu çalışmalarını teorik verileri sınıyan ilk ölçümsel sonuçlar takip etmiştir [8].

CDA ilk çıktığı günden itibaren büyük ilgi görmüş ve birçok açıdan incelenmiştir. İlk önceleri, gerçekleştirilen devrelerde elektron tüpleri kullanılırken bu elemanların yerlerini zamanla transistörler almıştır. Özellikle 80'li yıllara kadar alan etkili transistörlerle beraber bipolar transistörler de tercih edilmiştir. Daha sonraları artan çalışma frekansları sebebi ile GaAs FET kullanan yapılar hakim olmuştur. Ayrıca frekans değerlerinin GHz'ler mertebelerine çıkması sebebiyle giriş ve çıkış hatlarında kullanılan toplu parametrelili elemanlar yerlerini mikroşerit iletim hatlarına bırakmıştır [8].

Şekil 1.1a'da önce Percival ve ardından Ginzton tarafından önerilen DA'nın genel yapısı görülmektedir. Buradaki devrede toplu indüktörler transistörlerin giriş ve çıkış parasitik kapasitörleriyle birlikte LC merdiven alçak geçiren filtre yapılı yapay iletim hattı oluştururlar. Ancak kuvvetlendiricinin çalışması Şekil 1.1b'de gösterilen kuvvetlendiricinin iletim hattı tabanlı versiyonuyla daha anlaşılabilir olmaktadır. DA burada, girişte ve çıkışta olmak üzere iki iletim hattından ve sinyal yollarınca kazanç sağlayan transistörlerden oluşmaktadır. Giriş hattı üzerinde ilerleyen dalga (şekilde sağa doğru) her bir transistör tarafından yükseltilir. Bu durumda çıkış hattı üzerine giren dalga giriş hattı üzerinde ilerleyen dalga ile senkronize bir

şekilde ileri yönde hareket eder. Her bir transistörden çıkış hattı üzerindeki sinyale aynı fazda güç eklenir. Transistörlerin geçit (gate) hattı üzerinde ileri yönde seyahat eden dalga ile transistörlerin savak (drain) hattı üzerinde geri yönde ilerleyen dalga (şekilde sola doğru), yansımalarından kaçınmak için sırasıyla giriş ve çıkış hatlarının karakteristik empedanslarıyla uyumlu sonlandırmalarla (sırasıyla R_{in} , R_{out}) absorbe edilirler [7].



Şekil 1.1 a) LC merdiven filtre giriş ve çıkış hat yapılı DA, b) İletim hat yapılı DA [7]

Eşit karakteristik empedanslı giriş ve çıkış hatları için dağılmış parametrelili kuvvetlendiricinin kazancı yaklaşık olarak,

$$A_v = n / 2 \cdot g_m \cdot Z_0 \cdot L \quad (1)$$

ifadesi ile verilir. Bu eşitlikte n transistör sayısını, g_m her bir transistörün transkondüktansını, Z_0 giriş ve çıkış hatlarının karakteristik empedanslarını ve L ise efektif iletim hatlarının uçtan uca kaybını ifade etmektedir [7].

Görüldüğü gibi kaybın olmaması durumunda kazanç, ekstra transistörler eklenerek bandgenişliği üzerinde herhangi bir kötüleşme olmaksızın artırılabilir ve böylelikle kazanç-bandgenişliği çarpımı sınırsızca geliştirilebilir [7].

Daha önce yapılmış aynı yükseltici topolojisindeki çalışmalardan 2-20 GHz bandgenişliğinde 30 dB kazanç, 2-18 GHz bandgenişliğinde 6.3 dB±0.5 dB kazanç, 2-18 GHz bandgenişliğinde 6 dB±1 dB kazanç, 2-20 GHz bandgenişliğinde ~24 dB kazanç, 5-60 GHz bandgenişliğinde 12 dB±1 dB kazanç elde edilmiştir. Fakat buradaki performans farklılıkları kullanılan transistörlerin değişik türde oluşları ve devrelerdeki basamak sayılarının farklı olmasından kaynaklanmaktadır [9].

CDA'nın kazanç-bant genişliği performansı üzerinde en bozucu etkiler giriş ve çıkış yapay hat kayıplarından dolayı olmaktadır. Bu kayıplar aktif elemanın girişindeki seri dirençten ve çıkışındaki paralel admitanstan kaynaklanmaktadır. Girişte oluşan kayıp frekansa bağlı olup bant genişliğini azaltır. Çıkış kaybı ise özellikle DC kazanç üzerinde azaltıcı etkiye sahiptir [8]. Y. Ayaşlı kapasite-bölme yöntemiyle birlikte transistör boyutlarını iki katına çıkartarak giriş kaybını azaltmayı ve çıkış gücünü arttırmayı, W. Kennan çift geçitli FET'ler kullanarak kazanç-frekans davranışını iyileştirmeyi, A. Toker ve R. A. Larue iyileştirilmiş kaskod yapıyı kullanarak bant genişliğini, kazancı ve izolasyonu arttırmayı, B. J. Minnis alçak geçiren filtre yapılı hatlar yerine bant geçiren filtre yapılı hatlar kullanarak üst kesim frekansını ötelemeyi, S. Deibele ve J. B. Beyer negatif direnç kullanarak giriş kaybını kompanze etmeyi ve bant genişliğini arttırmayı önermişlerdir. Bunların yanında CDA'nın özel bir hali olan matris kuvvetlendiricilerle ilgili çalışmalar CDA'nın kaskatlanmasına bir alternatif olarak sunulmuştur. Fakat kaskat yapılara göre bir avantajları olmadığı literatürde belirtilmiştir [8].

CDA'larda kullanılacak aktif elemanın özellikleri çok önemlidir. Dolayısıyla, CDA'nın performansını iyileştirmeye yönelik çalışmaların önemli bir kısmı kullanılacak aktif elemanlar üzerine olmuştur. Bu amaçla GaAs MESFET'le beraber HEMT, HBT ve HFET gibi elemanlar da CDA gerçekleştirilmede kullanılmıştır. Bu elemanların kullanıldığı CDA devreleriyle 200 GHz'e

yakın üst kesim frekansları elde edilmiştir. Bu elemanların yanında MOSFET'in de kullanıldığı çalışmalar ilk yıllarda olduğu gibi bugün de vardır. Bu elemanın getirdiği en önemli avantaj maliyetinin düşüklüğüdür. Fakat bu elemanla, günümüz koşullarında, 5 GHz'i aşan üst kesim frekansları elde etmek zordur [8].

CDA'ların gürültü ve distorsiyon performansları kullanılacakları yerlere bağlı olarak çok önemli olabilmektedir. Özellikle gürültü üzerine ayrıntılı çalışmalar yapıldığı söylenebilir. Diğer taraftan distorsiyon üzerine yapılmış çalışmalar daha düşük düzeyde kalmıştır. Çünkü nonlineer analizin zorluğu distorsiyon alanında yapılan çalışmaların yüzeysel olmasına neden olmuştur [8].

Günümüze bakıldığında CDA'nın sahip olduğu avantajları şöyle sıralayabiliriz; düzgün geniş bantlı kuvvetlendirme ile birlikte bu geniş bant içinde iyi giriş ve çıkış uyumlandırma performansı, kompakt bir yapı, frekans ile oldukça lineer değişen faz cevabı dolayısıyla yaklaşık sabit grup gecikmesi ve üretim parametrelerine olan düşük düzeyde bağımlılık. Bu özelliklerin yanında bu kuvvetlendiriciler yerine göre daha düşük gürültü ve distorsiyon değerleri verebilmektedirler. Bütün bu özellikler CDA'nın bir çok uygulama alanı bulmasını sağlamaktadır. Ayrıca, CDA geniş bantlı kuvvetlendirmenin çok önemli olduğu optik sistemlerde tercih edilen bir kuvvetlendirici yapısı olarak da karşımıza çıkmaktadır. Diğer taraftan CDA yapısı filtre, balun ve osilatör devrelerinde de kullanılmaktadır [8]

Bu çalışma, klasik dağılmış parametrelili kuvvetlendirici topolojisindeki bir tasarımın Microwave Office 2004 yazılımı ile bilgisayar ortamında simüle edilmesini ve simülasyon sonucu elde edilen optimum devre parametreleri için paket formda elemanlar kullanarak gerçekleştirilmesini kapsamaktadır. Daha sonra devrenin performans parametrelerinin simülasyon ve ölçüm sonuçları karşılaştırılmıştır.

2. MİKRODALGA TRANSİSTÖR YÜKSELTİCİ TASARIMI İÇİN GEREKLİ TEMEL PRENSİPLER

2.1. Giriş

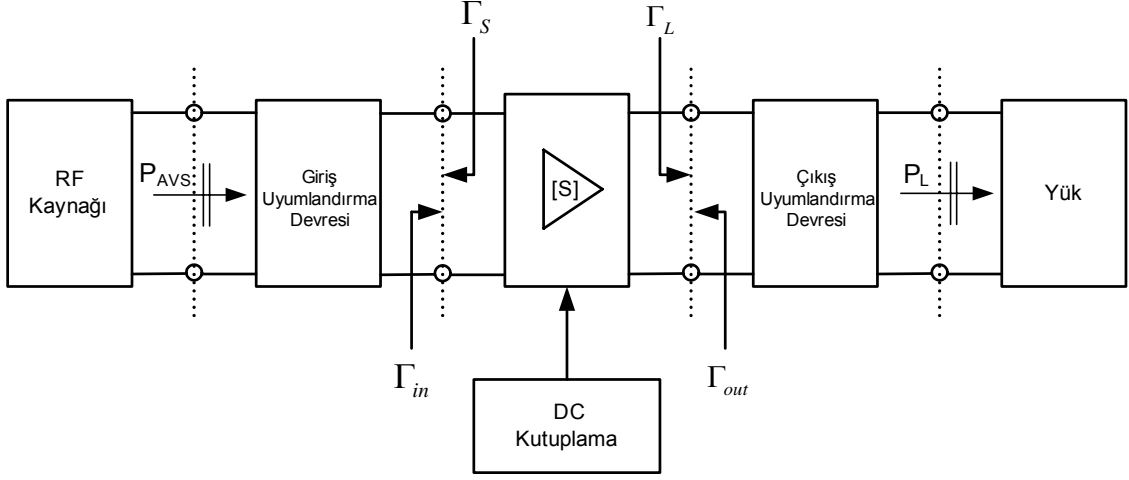
Bu kısımda mikrodalga transistör tasarımında ve analizinde kullanılan bazı temel prensiplerden bahsedilmektedir. Ayrıca transistör yükseltici tasarımı için transistör S-parametrelerine ve belirli performans gereksinimlerine bağlı prosedür geliştirilmiştir.

Bir mikrodalga transistör yükselticisinde en önemli tasarım gereksinimleri ;kararlılık, güç kazancı, bandgenişliği, gürültü, voltaj-durağan dalga oranı (VSWR) ve dc kutuplamadır [1]. Yükseltici parametrelerine bağlı performans kriterleri ise;

- . Kazanç ve kazanç sabitliği (birimi dB)
- . Çalışma frekansı ve bandgenişliği (birimi Hz)
- . Çıkış gücü (birimi dBm)
- . Güç kaynağı gereksinimleri (birimi V ve A)
- . Giriş ve çıkış yansıma katsayıları (VSWR)
- . Gürültü figürü (birimi dB)

olarak verilir.

Şekil 2.1'de bir yükselticinin belirli bir DC kutuplama noktasındaki S-matrixine bağlı karakterizasyonu görülmektedir.



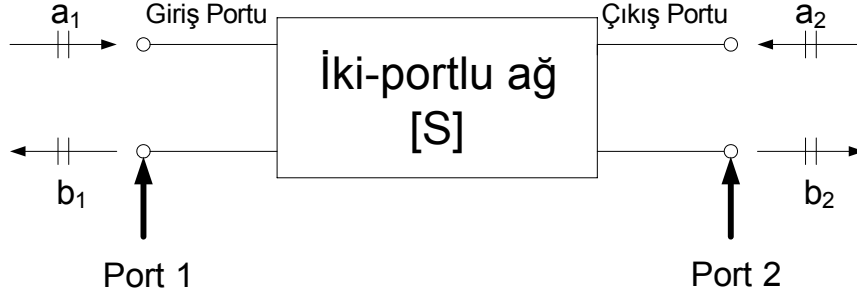
Şekil 2.1 Jenerik yükseltici sistemi [3]

Tasarım genellikle yükseltici için belirli özellikleri belirleyerek ve buna uygun transistör seçimiyle başlar. Daha sonra kararlılık ve kazanç kriteri için kaynak ve yük yansıma katsayılarının nasıl belirleneceği tartışılır. Koşulsuz kararlı bir transistör için herhangi bir pasif sonlandırma transistörü salınma götürmeyecektir. Ancak potansiyel kararsız transistör içeren bir tasarım, pasif sonlandırmaların kararlı bir yükseltici üretmesi için birkaç analize ve dikkatli düşünmeye gereksinim duymaktadır. Ayrıca tasarım için düşünülmesi gerekli önemli bir diğer durum ise arzulanan ac performansı elde edecek uygun dc çalışma noktası belirlemek ve bu dc çalışma noktasını elde edecek dc ağ topolojisini oluşturmaktır.

2.2. Saçınım Parametreleri (S- Parametreleri)

Hemen hemen bütün data kitaplarında ve RF sistemlere dair teknik literatürde saçınım yada S-parametre gösterimi önemli bir rol oynamaktadır. Bunun sebebi yüksek frekanstaki pratik sistem karakterizasyonlarının düşük frekans uygulamalarında yapılan basit açık yada kapalı devre ölçümleriyle artık yapılamamasındandır [3].

Şekil 2.2’de iki-portlu bir ağ için giren ve yansıyan dalgalar görülmektedir. Port 1’e giren dalga a_1 , yansıyan dalga ise b_1 ile gösterilirken port 2’ye giren dalga a_2 , yansıyan dalga ise b_2 ile gösterilmektedir.



Şekil 2.2 İki-portlu ağ için S- parametrelerini tanımlayacak giren ve yansıyan dalgaların gösterimi

Port 1 ve port 2’de ölçülen S_{11} , S_{12} , S_{21} ve S_{22} parametreleri, iki portlu ağın saçınım parametreleridir ve $[S] = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix}$ ifadesi bu ağın saçınım matrisidir [1].

S- parametreleri yansıma yada iletim katsayılarını simgelerler. Port 1 ve port 2’nin özel durumlarında ölçülen S- parametreleri aşağıdaki ifadelerle tanımlanmaktadır:

$$S_{11} = \left. \frac{b_1}{a_1} \right|_{a_2=0} \quad (\text{Uygun çıkış sonlandırma ile giriş yansıma katsayısı}) \quad (2)$$

$$S_{21} = \left. \frac{b_2}{a_1} \right|_{a_2=0} \quad (\text{Uygun çıkış sonlandırma ile ileri iletim katsayısı}) \quad (3)$$

$$S_{22} = \left. \frac{b_2}{a_2} \right|_{a_1=0} \quad (\text{Uygun giriş sonlandırma ile çıkış yansıma katsayısı}) \quad (4)$$

$$S_{12} = \left. \frac{b_1}{a_2} \right|_{a_1=0} \quad (\text{Uygun giriş sonlandırma ile ters iletim katsayısı}) [1,3] \quad (5)$$

Eğer iki-portlu ağ bir transistörü simgelerse bu durumda transistör uygun bir biçimde kutuplandırılır ve böylece transistörün S- parametreleri küçük-sinyal koşulları altında, verilen bir Q çalışma noktasında ölçülür. Ayrıca S- parametreleri frekansla değiştiğinden dolayı ölçümler çeşitli frekans değerlerine göre yapılmaktadır [1].

Bilgisayar destekli tasarım tekniklerini kullanarak mikrodalga yükselticilerinin analizi ve tasarımında kullanılan S- parametrelerine bu bölümün ilerleyen konularında S- parametrelerinin anlamı başlığıyla ayrıca değinilecektir.

2.3. Güç Kazancı Eşitlikleri

Mikrodalga yükselticilerinin tasarımında kullanılan çeşitli güç kazancı eşitlikleri vardır. Bunlardan bazıları dönüştürücü kazancı (transducer gain) G_T , güç kazancı G_P ve elde edilebilir güç kazancı G_A 'dır ve bunlar aşağıdaki şekilde ifade edilirler:

$$G_T = \frac{P_L}{P_{AVS}} \quad (6)$$

$$G_P = \frac{P_L}{P_{IN}} \quad (7)$$

$$G_A = \frac{P_{AVN}}{P_{AVS}} \quad (8)$$

Burada,

P_L : Yüke dağıtılan gücü,

P_{AVS} : Kaynaktan elde edilebilir gücü,

P_{IN} : Ağa giren gücü,

P_{AVN} : Ağdan elde edilebilir gücü

temsil etmektedir [1].

G_T , G_P ve G_A ifadeleri ile bu ifadelerin bağlı olduğu Γ_{IN} , Γ_{OUT} ifadeleri aşağıdaki şekilde türetilmiştir [1]:

$$G_T = \frac{1-|\Gamma_S|^2}{|1-\Gamma_{IN}\Gamma_S|^2} |S_{21}|^2 \frac{1-|\Gamma_L|^2}{|1-S_{22}\Gamma_L|^2} = \frac{1-|\Gamma_S|^2}{|1-S_{11}\Gamma_S|^2} |S_{21}|^2 \frac{1-|\Gamma_L|^2}{|1-\Gamma_{OUT}\Gamma_L|^2} \quad (9)$$

$$G_P = \frac{1}{1-|\Gamma_{IN}|^2} |S_{21}|^2 \frac{1-|\Gamma_L|^2}{|1-S_{22}\Gamma_L|^2} \quad (10)$$

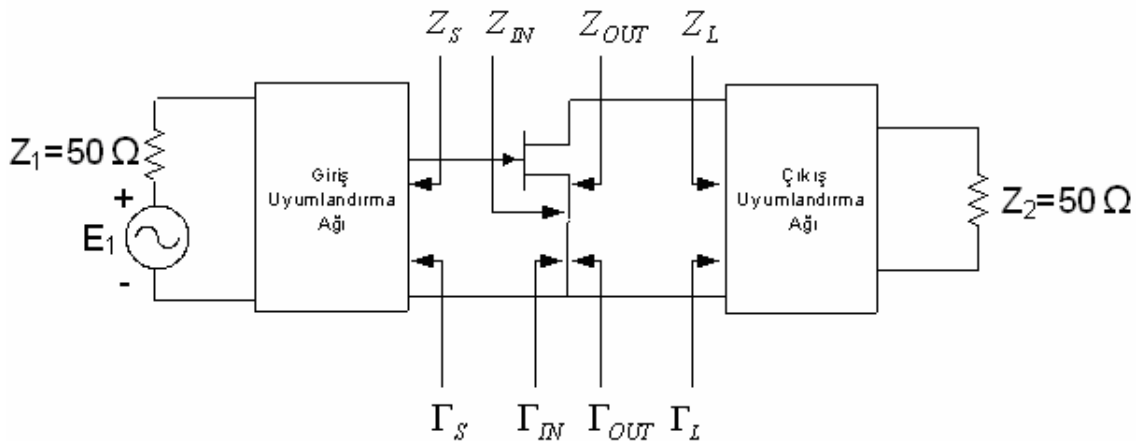
$$G_A = \frac{1-|\Gamma_S|^2}{|1-S_{11}\Gamma_S|^2} |S_{21}|^2 \frac{1}{1-|\Gamma_{OUT}|^2} \quad (11)$$

$$\Gamma_{IN} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1-S_{22}\Gamma_L} \quad (12)$$

$$\Gamma_{OUT} = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1-S_{11}\Gamma_S} \quad (13)$$

Görüldüğü üzere G_T kazancı, Γ_S , Γ_L ve transistörün S-parametrelerine bağlı bir fonksiyon, G_P kazancı, Γ_L ve transistörün S-parametrelerine bağlı bir fonksiyon, G_A kazancı ise Γ_S ve transistörün S-parametrelerine bağlı bir fonksiyondur.

Şekil 2.3'de bir mikrodalga yükselticisinin diyagramı görülmektedir. Burada giriş uyumlandırma ağı, Z_1 jeneratör empedansını (genellikle bu değer 50Ω 'dur) Z_S empedansına ya da diğer bir ifade ile Γ_S kaynak yansımaya katsayısına dönüştürmektedir. Çıkış uyumlandırma ağı ise Z_2 empedansını (genellikle bu değer 50Ω 'dur) Z_L yük empedansına ya da Γ_L yük yansımaya katsayısına dönüştürmektedir [1].

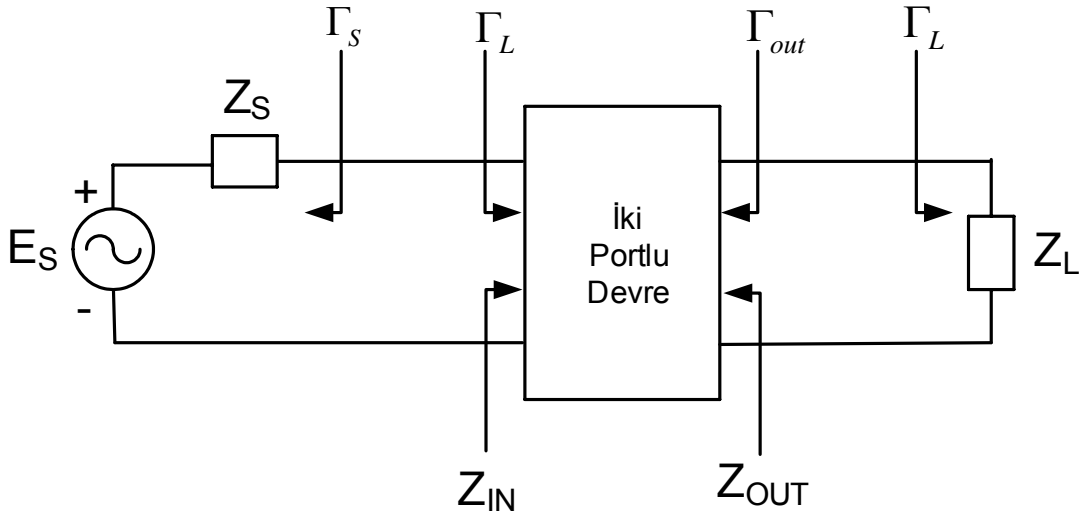


Şekil 2.3 Bir mikrodalga yükseltici diyagramı

2.4. Kararlılık

Bir yükselticinin kararlılığı ya da salınım yapmaya karşı olan direnci tasarımda dikkat edilmesi gerekli önemli bir konudur. Kararlılık S-parametrelerinden, uyumlandırma ağlarından ve sonlandırmalardan belirlenebilir. İki portlu bir ağda, salınım olma durumu giriş ya da çıkış portunun negatif direnç sergilemesiyle mümkündür. Bu da $|\Gamma_{IN}| > 1$ ya da $|\Gamma_{OUT}| > 1$ olduğu zaman meydana gelir. Tek taraflı (unilateral) bir aygıtta $|S_{11}| > 1$ ya da $|S_{22}| > 1$ için kararsızlık durumu olmaktadır. Yani, tek taraflı bir transistör için $S_{12} \cong 0$ 'dır ve bu konumda $|\Gamma_{IN}| = |S_{11}|$ ve $|\Gamma_{out}| = |S_{22}|$ olacaktır. Böylece eğer $|S_{11}| > 1$ ise transistör girişte negatif direnç sergileyecektir. Eğer $|S_{22}| > 1$ ise transistör bu sefer çıkışta negatif direnç sergileyecektir [1].

Şekil 2.4'de gösterilen iki portlu ağda eğer Z_{IN} ve Z_{OUT} empedanslarının reel kısmı verilen frekansta bütün pasif yük ve kaynak empedansları için sıfırdan büyükse bu ağa şartsız kararlı ağ denir. Ağ şartsız kararlı değilse o zaman da bu ağ potansiyel kararsızdır. Yani, bazı pasif yük ve kaynak sonlandırmaları negatif reel kısma sahip giriş ve çıkış empedansları üretecektir.



Şekil 2.4 İki portlu devrenin kararlılığı [1]

Yansıma katsayısı terimlerinde verilen bir frekanstaki şartsız kararlılık koşulları şu şekildedir:

$$|\Gamma_S| < 1 \quad (14)$$

$$|\Gamma_L| < 1 \quad (15)$$

$$|\Gamma_{IN}| = \left| S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \right| < 1 \quad (16)$$

ve

$$|\Gamma_{OUT}| = \left| S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S} \right| < 1 \quad (17)$$

Buradaki bütün katsayılar aynı Z_0 karakteristik empedansına normalize edilmiştir.

Şekil 2.4'deki iki portlu devre potansiyel kararsız olduğu zaman Z_{IN} ve Z_{OUT} empedanslarının reel kısmını pozitif yapacak Γ_S ve Γ_L değerleri olabilir ve bu değerler smith haritası yardımıyla grafiksel prosedür kullanılarak belirlenebilir [1].

Bu metotta önce $|\Gamma_{IN}| = 1$ ve $|\Gamma_{OUT}| = 1$ yapacak Γ_L ve Γ_S değer bölgeleri belirlenir. Bu değer bölgeleri “çıkış ve giriş kararlılık çemberleri” olarak adlandırılan çemberler oluştururlar ve bu çemberlerin yarıçapları ve merkezleri,

$|\Gamma_{IN}| = 1$ için Γ_L değerlerine göre (Çıkış Kararlılık Çemberi),

$$r_L = \left| \frac{S_{12}S_{21}}{|S_{22}|^2 - |\Delta|^2} \right| \quad (\text{yarıçap}) \quad (18)$$

$$C_L = \frac{(S_{22} - \Delta S_{11}^*)^*}{|S_{22}|^2 - |\Delta|^2} \quad (\text{merkez}) \quad (19)$$

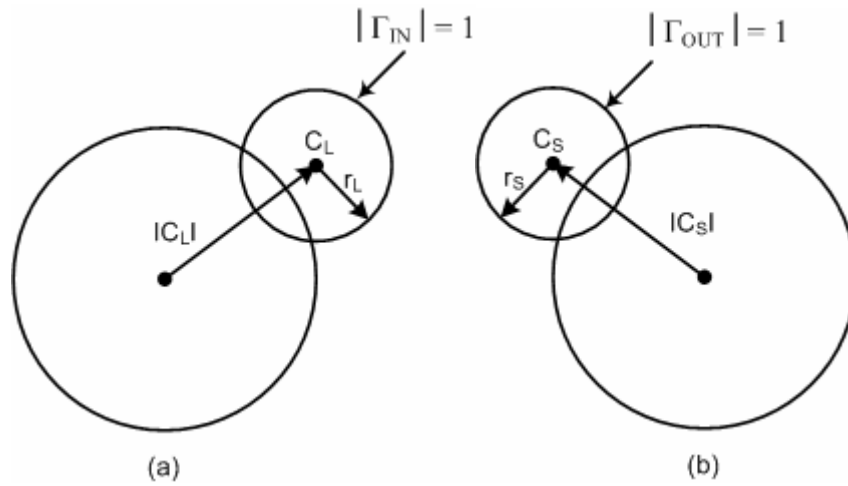
$|\Gamma_{OUT}| = 1$ için Γ_S değerlerine göre (Giriş Kararlılık Çemberi),

$$r_s = \frac{|S_{12}S_{21}|}{|S_{11}|^2 - |\Delta|^2} \quad (\text{yarıçap}) \quad (20)$$

$$C_s = \frac{(S_{11} - \Delta S_{22}^*)^*}{|S_{11}|^2 - |\Delta|^2} \quad (\text{merkez}) \quad (21)$$

olarak elde edilirler. Yukarıdaki eşitliklerde $\Delta = S_{11}S_{22} - S_{12}S_{21}$ 'dir.

Böylece iki portlu aygıtın belirli bir frekanstaki S-parametreleriyle, yukarıdaki çemberler smith haritasında çizilerek giriş ve çıkış kararlılık bölgeleri kolayca gözlemlenebilir. $|\Gamma_{IN}| = 1$ ve $|\Gamma_{OUT}| = 1$ olduğu kararlılık çemberlerinin grafiksel gösterimi Şekil 2.5'de verilmiştir.

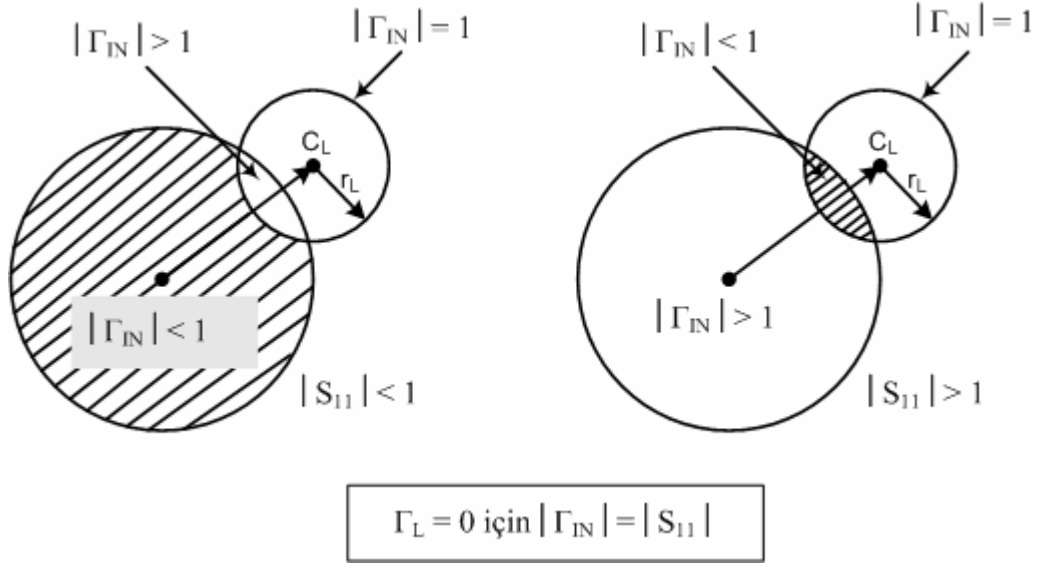


Şekil 2.5 Smith haritasında kararlılık çember kurulumu:

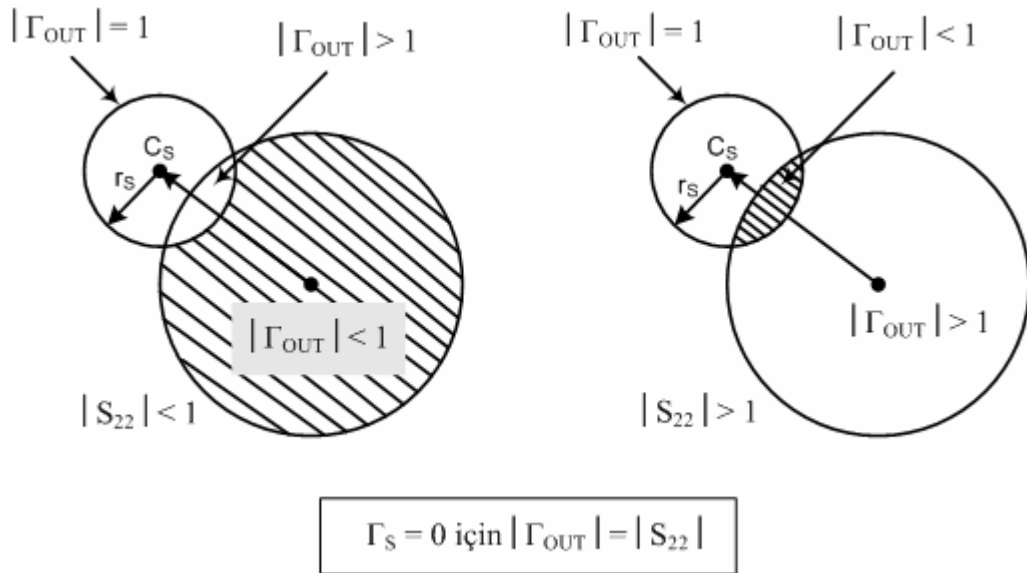
(a) Γ_L değer bölgesi;(b) Γ_S değer bölgesi [1]

Γ_L değer bölgesinde, kararlılık çemberi sınırının bir tarafı $|\Gamma_{IN}| < 1$, diğer tarafı $|\Gamma_{IN}| > 1$ olacaktır. Aynı şekilde Γ_S değer bölgesinde ise, kararlılık çemberi sınırının bir tarafı $|\Gamma_{OUT}| < 1$, diğer tarafı $|\Gamma_{OUT}| > 1$ olacaktır. Bu durumdan yola çıkarak smith haritasındaki kararlı ve kararsız bölgeler kolayca belirlenebilir. Eğer $\Gamma_L = 0$ ise yukarıdaki eşitlikten $|\Gamma_{IN}| = |S_{11}|$ olacaktır. Sonra $|S_{11}| < 1$ ise $|\Gamma_{IN}| < 1$ olacaktır. Buradan smith haritasının merkezinin kararlı olduğu sonucu ortaya çıkmaktadır. Eğer $|S_{11}| > 1$ olsa idi ($|\Gamma_{IN}| > 1$) o

zaman smith haritasının merkezi kararsız olacaktı. Bu durum aynı şekilde Γ_S için de geçerli olmaktadır. Şekil 2.6 ve Şekil 2.7'de Γ_L ve Γ_S için kararlı ve kararsız bölgeler gösterilmektedir.



Şekil 2.6 Γ_L değer bölgesinde kararlı ve kararsız bölgelerin smith haritası gösterimi [1]



Şekil 2.7 Γ_S değer bölgesinde kararlı ve kararsız bölgelerin smith haritası gösterimi [1]

Bir iki portlu yükselticinin şartsız kararlı olması için gerekli ve yeter koşullar S-parametreleri terimlerinde şu şekildedir:

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}||S_{21}|} > 1 \quad (22)$$

ve

$$|\Delta| < 1 \quad (23)$$

Burada $\Delta = S_{11}S_{22} - S_{12}S_{21}$ 'dir. Eğer iki portlu bir ağ bu iki şarttan birini sağlamıyorsa o zaman bu ağ potansiyel kararsız bir ağıdır.

Potansiyel kararsız bir transistör, rezistif yükleme ile ya da negatif geribesleme eklenerek şartsız kararlı yapılabilir. Fakat bu sefer de güç kazancı, gürültü figürü ve VSWR'da kötüleşmeler olmaktadır [1].

2.5. Dönüş Kaybı (RL) ve Voltaj Durağan Dalga Oranı (VSWR)

Pratik devre gerçeklemede daima elde edilebilir kaynak gücü ve iletim hattına dağıtılan güç arasında bir uyumsuzluk söz konusudur. Yani, Γ_{in} hiçbir zaman sıfır değildir. Bu uyumsuzluk genelde dönüş kaybı (RL) olarak adlandırılır ve yansıyan gücün (P_r) giren güce (P_i) oranı şeklinde ifade edilir. Yani,

$$RL = -10 \log \left(\frac{P_r}{P_i} \right) = -10 \log |\Gamma_{in}|^2 = -20 \log |\Gamma_{in}| \quad (24)$$

yada

$$RL = -\ln |\Gamma_{in}| \quad (25)$$

olarak formülize edilir [3]. (20) nolu eşitlikte RL desibel (dB) biriminde belirtilirken (21) nolu eşitlikte Neper (Np) biriminde verilmiştir [3]. Görüldüğü gibi uyumlandırılmış bir yük durumunda ($\Gamma_{in} = 0$), ∞ dB'lik bir dönüş kaybı varken (yansıyan güç yok), tam yansımanın olduğu durumda ise ($\Gamma_{in} = 1$), 0 dB'lik bir dönüş kaybı vardır (giren gücün tamamı yansır) [4].

Bir network analizörle ölçülebilen dönüş kaybı (RL) sayesinde yansıma katsayısı değeri kolayca elde edilebilmekte ve böylelikle iletim hattı ve jeneratör arasındaki empedans uyumsuzluğu derecesi saptanabilmektedir.

Bir hattın uyumsuzluğunu ölçen diğer bir ifade ise Voltaj Durağan Dalga Oranı (VSWR)dır ve,

$$VSWR = \frac{1 + |\Gamma|}{1 - |\Gamma|} \quad (26)$$

olarak ifade edilir. İfadeden anlaşılacağı gibi VSWR değeri $1 \leq VSWR \leq \infty$ arasında değişmektedir [4].

Z_0 empedanslı bir kaynakla uyarılan bir iletim hattında yüke dağıtılan güç,

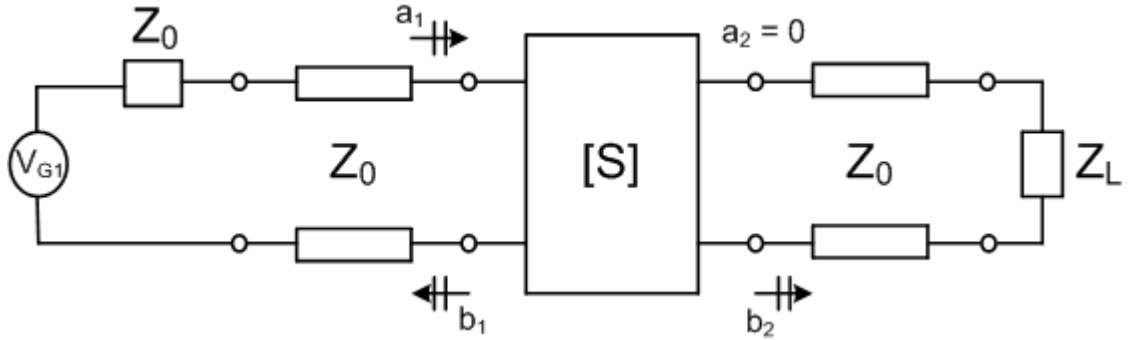
$$P_L = P_{AVS} (1 - |\Gamma|^2) \quad (27)$$

ifadesiyle verilmektedir. Buna göre VSWR=1 uyumlandırılmış bir yükü belirtmekte olup $|\Gamma| = 0$ ve $P_L = P_{AVS}$ 'dir(giren gücün tamamı yüke dağıtılır). VSWR=1.5 olması durumunda ise $|\Gamma| = 0.2$ 'dir ve bu sefer giren gücün yükten yansıyan güce oranı $|\Gamma|^2 = 0.04$ olacaktır. Bunun anlamı giren gücün % 4'ünün yük tarafından geri yansıtıldığıdır [1].

Bu durumda giriş ve çıkış VSWR değerleri mikrodalga yükseltici tasarımcıları için önemli olmaktadır. Örneğin çoğu mikrodalga yükselticileri giriş VSWR'ının 1.5 değerinden az olmasına gereksinim duyarken, bazı tasarımlarda ise gürültü gibi diğer spesifik performans karakteristiklerini elde etmek için daha yüksek VSWR değerlerine müsamaha gösterilebilir [1].

2.6. S-Parametrelerinin Anlamı

Bir mikrodalga yükseltici devresinin performans analizi (ileri ve geri yöndeki güç kazançları, giriş ve çıkış dönüş kayıpları) genellikle S-parametre ölçüm değerlerine göre yapılmaktadır. Bilindiği gibi S-parametreleri sadece giriş ve çıkış tarafında iyi uyumlandırma yapılarak belirlenmektedir. Örneğin S_{11} ve S_{21} 'i ölçmek için çıkış tarafındaki Z_0 hat empedansı, port 2 'ye giren güç dalgasını sıfır yapacak şekilde ($a_2=0$) uyumlandırılmalıdır (Şekil 2.8).



Şekil 2.8 Port 2'de Z_L yük empedansını, Z_0 hat empedansına uyumlandırarak ($Z_L=Z_0$) S_{11} ve S_{21} 'in ölçülmesi [3]

Uyumlu çıkış altında giriş tarafındaki yansımaya katsayısı Γ_{in} , S_{11} olarak ifade edilir (Yani $\Gamma_{in} = S_{11}$). Bu durumda dB birimindeki dönüş kaybı (RL) ifadesi ile VSWR ifadeleri aşağıdaki şekilde olacaktır:

$$RL = -20 \log |S_{11}| \quad (28)$$

ve

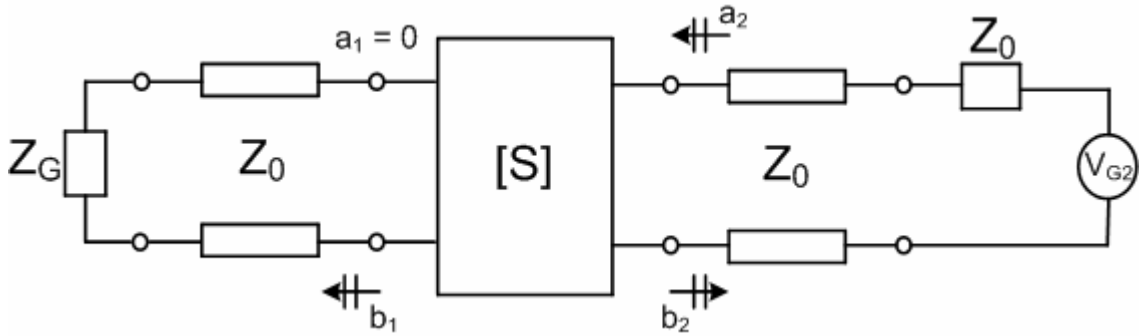
$$VSWR = \frac{1 + |S_{11}|}{1 - |S_{11}|} \quad (29)$$

Aynı şekilde port 2'nin uygun sonlandırılmasıyla ağın ileri yöndeki voltaj kazancını ifade eden S_{21} ölçülebilir. Bu durumda ileri yöndeki güç kazancı,

$$G_T = |S_{21}|^2 \quad (30)$$

olacaktır.

Giriş tarafındaki Z_0 hat empedansı port 1 'e giren güç dalgasını sıfır yapacak şekilde ($a_1=0$) uyumlandırılırsa bu sefer de S_{22} ve S_{12} parametreleri ölçülebilir (Şekil 2.9). Uyumlu giriş altında çıkış tarafındaki yansımaya katsayısı (Γ_{out}), S_{22} 'e eşit olacaktır ($\Gamma_{out} = S_{22}$). S_{12} parametresi de ters yöndeki voltaj kazancı olarak bilinir ve bu durumda $|S_{12}|^2$ ifadesi ters güç kazancı olacaktır (izolasyon).



Şekil 2.9 Port 1’de Z_G yük empedansını, Z_0 hat empedansına uyumlandırarak ($Z_G=Z_0$) S_{22} ve S_{12} ’in ölçülmesi [3]

Bu çalışmada, tasarlanan ve gerçekleştirilen yükseltici devresinin karakterizasyonu yükselticinin S-parametrelerine bağlı olarak yapılmıştır.

2.7. Gürültü Figürü

Çoğu RF yükselticilerinde, düşük gürültü seviyesinde sinyal yükseltimi istenmektedir. Fakat ne yazık ki düşük gürültü yükseltici tasarımı kazanç ve kararlılık faktörlerini etkilemektedir. Yani örneğin, maksimum kazançta minimum gürültü performansı elde etmek çoğu zaman mümkün değildir. Bu yüzden kazanç, kararlılık ve gürültü performansı arasında iyileştirmeler yapılmalıdır.

İki portlu bir yükselticinin gürültü figürü,

$$F = F_{\min} + \frac{4r_n |\Gamma_s - \Gamma_{opt}|^2}{(1 - |\Gamma_s|^2) |1 + \Gamma_{opt}|^2} \quad (31)$$

eşitliğiyle ifade edilir. Burada r_n iki portlu cihazın eşdeğer normalleştirilmiş gürültü direncini, F_{\min} elde edilebilir minimum gürültü figürünü, Γ_{opt} ise minimum gürültüyü veren optimum yansımaya katsayısını göstermektedir. Bu nicelikler gürültü parametreleri olarak bilinir ve bunların değerleri ya transistör üreticisi tarafından verilir yada deneysel yolla belirlenir [1].

2.8. DC Kutuplama Devreleri

Mikrodalga transistör yükseltici tasarımında en az düşünülen faktör kutuplama devreleridir. Tasarım esnasında spesifik kazanç, gürültü figürü ve bandgenişliği için oldukça çaba sarfedilirken dc kutuplamaya pek fazla önem verilmemektedir. Mikrodalga güç kazancının yada gürültü figürünün her desibeldeki maliyeti yüksek olmaktadır ve tasarımcılar kötü dc kutuplama tasarımı yüzünden yükseltici performansını düşürmek istemezler.

İyi bir dc kutuplamanın amacı uygun kutuplama noktasını seçmek, ve transistör parametreleri ve sıcaklıktaki değişimlere karşı kutuplama noktasını sabit tutmaktır. Bir rezistör kutuplama devresi orta derecedeki sıcaklık değişimlerinde iyi sonuç verirken aktif bir kutuplama devresi genellikle daha yüksek sıcaklık değişimlerine karşı tercih edilmelidir.

Bu çalışmada kullanılan transistör NE34018 GaAs MESFET olduğu için GaAs FET'lerin kutuplama devrelerinden bahsedilecektir.

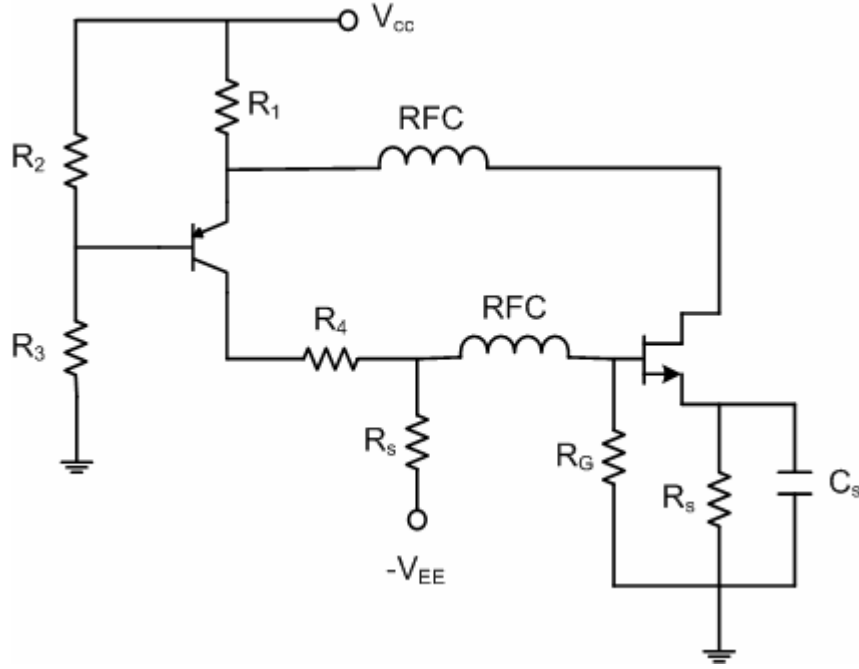
2.8.1. GaAs FET Kutuplama Devreleri

GaAs FET'ler çeşitli yollarla kutuplanabilir. GaAs FET yükselticileri için 5 temel dc devre konfigürasyonu Şekil 2.10'da gösterilmektedir. Bu şekilde konfigürasyonların nasıl bayaslanacakları, yükseltici karakteristikleri ve kaç adet güç kaynağı kullandıkları açıktır. Bu devrelerin hepsinde tasarımda büyük öneme sahip RF tıkaçlar ve ayrıştırma kapasitörleri kullanılmıştır. RF tıkaçlar DC kutuplama için çok düşük direnç, RF frekanslarında ise çok yüksek empedans sağlayarak mikrodalga sinyalini kutuplama kaynağıyla kısa devre olmasını önlerler. Aynı şekilde giriş ve çıkış ayrıştırma kapasitörleri giriş ve çıkış hatlarında mikrodalga sinyallerine izin verirken DC'yi bloke ederler.

Devre Şemaları	Uygulanacak Gerilim	Yükseltme Karakteristiği	Kullanılacak Güç Kaynağı
<p>a)</p> <p>$V_D = 5 V$ $V_G = -2 V$</p>	Önce V_G Sonra V_D	Düşük gürültü Yüksek kazanç Yüksek güç Yüksek verim	Bipolar Minimum kaynak indüktansı
<p>b)</p> <p>$V_D = 7 V$ $V_S = 2 V$</p>	Önce V_S Sonra V_D	Düşük gürültü Yüksek kazanç Yüksek güç Yüksek verim	Pozitif kaynak
<p>c)</p> <p>$V_G = -7 V$ $V_S = -5 V$</p>	Önce V_S Sonra V_G	Düşük gürültü Yüksek kazanç Yüksek güç Yüksek verim	Negatif kaynak
<p>d)</p> <p>$V_D = 7 V$ $V_S = 2 V$ $= I_{DS} R_S$</p>	Sadece V_D	Düşük gürültü Yüksek kazanç Yüksek güç Daha düşük verim (Kazanç R_S potuyla kolaylıkla ayarlanır)	Unipolar
<p>e)</p> <p>$V_G = -7 V$ $V_S = -5 V$ $= -I_{DS} R_S$</p>	Sadece V_G	Düşük gürültü Yüksek kazanç Yüksek güç Daha düşük verim (Kazanç R_S potuyla kolaylıkla ayarlanır)	Negatif unipolar

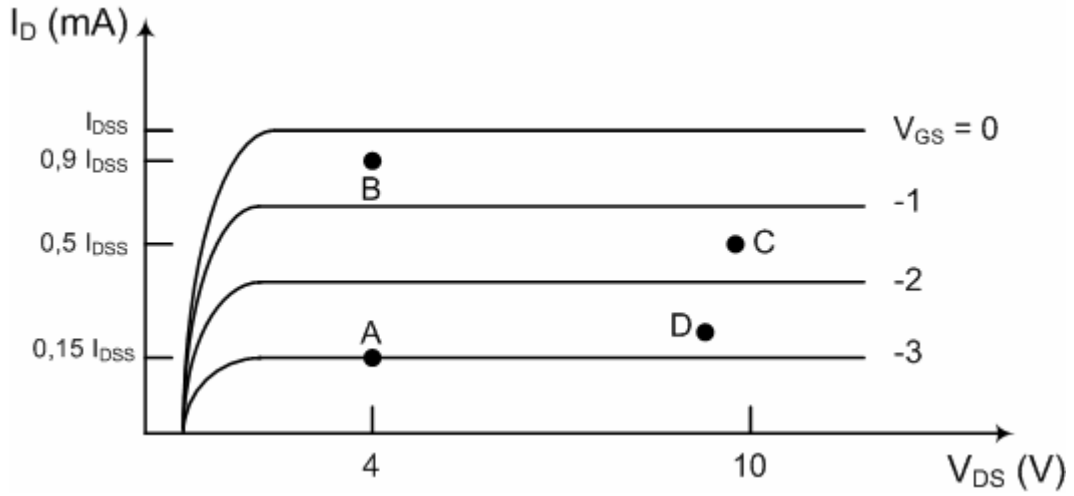
Şekil 2.10 Beş Temel DC Kutuplama Devresi [1]

Yukarıda bahsedilen devreler pasif devre olup bu devrelerin en önemli dezavantajları transistör parametrelerindeki değişime karşı çok duyarlı oluşları ve sıcaklık kararlılıklarıdır. Bunun için bu sorunu giderecek aktif kutuplama devreleri literatürde sunulmuştur. Şekil 2.11’de bir ortak-kaynak GaAs FET için aktif kutuplama devresi görülmektedir.



Şekil 2.11 Bir ortak-kaynak GaAs FET için aktif kutuplama devresi [1]

Bir GaAs FET’te dc kutuplama noktasının seçimi uygulamaya bağlıdır. Şekil 2.12’de A,B,C ve D olmak üzere 4 farklı çalışma noktalı tipik GaAs FET karakteristikleri görülmektedir [1].



Şekil 2.12 Tipik GaAs FET karakteristikleri ve önerilen kutuplama noktaları [1]

Düşük gürültü ve düşük güç uygulamaları için A kutuplama noktası önerilebilir. A noktasında FET düşük akım değerinde çalışmaktadır ($I_{DS} \approx 0.15I_{DSS}$).

Düşük gürültü ve daha yüksek güç kazancı için önerilen çalışma noktası B'dir. Burada kutuplama gerilimi A noktasındaki ile aynıdır, fakat savak akımı artmıştır ($I_{DS} \approx 0.5I_{DSS}$).

GaAs FET'in çıkış gücü seviyesi C noktasını seçerek artırılabilir ($I_{DS} \approx 0.5I_{DSS}$). Ayrıca daha yüksek verim isteyen uygulamalar için D noktası uygun görülmektedir [1].

Gerçeklenecek DA için tasarlanan kutuplama devresi pasif devre olup Şekil 2.10 (a) konfigürasyonundadır.

3. GENİŞBAND TRANSİSTÖR YÜKSELTİCİLERİ VE DAĞILMIŞ PARAMETRELİ KUVVETLENDİRİCİ

Bu bölümde transistör yükselticilerinin gereksinimlerinden ve genişband için literatürde öngörülen bazı temel devrelerden kısaca bahsedilecektir. Ardından dağılmış parametrelili kuvvetlendirici teorisi anlatılarak DA gerçekleştirilmede büyük önem kazanan mikroşerit hatlara ve MIC teknolojisine değinilecektir.

3.1. Giriş

Yükselticiler bir elektronik sistemin temel yapı bloklarıdır. Vakum tüp cihazları hala yüksek güç mikrodalga devrelerinde kullanılmakta iken, transistörler çoğu kez RF ve mikrodalga tasarımlarında yaygın olarak kullanılmaktadırlar.

Uygun olarak kutuplanan bir mikrodalga transistörü iyi bir yükseltici olamamaktadır. Bu yolla transistörün giriş ve çıkış empedansının çevreye uyum olasılığı çok düşüktür.

Yükseltici devresi olmadan transistörler aşağıda belirtilen özellikleri gösterirler:

- Giriş sinyalinin yüksek oranda yansımaya sebep olan zayıf giriş voltaj-durağan dalga oranı (VSWR)
- Çıkış sinyalinin verimsiz transferine sebep olan zayıf çıkış VSWR'ı
- Bandgenişliğinin büyük bir kısmında kazanç sabit olamaması
- Aynı şartlar altında kararsız oluşu ve yüksek yada düşük frekanslarda osilasyon olma olasılığı

Zayıf giriş veya çıkış VSWR'ı bilindiği gibi sistemin normalde verebileceği kazancın çok daha altında bir kazanç vermesine neden olmaktadır. Bu sebepten yüksek kazanç için devrenin VSWR değerleri iyileştirilmelidir [5].

Bilgi taşıyan sinyaller genellikle sonlu bir bandgenişliğine sahiptir ve böylelikle bu sinyalleri işlemek için kullanılan elektronik cihazlar bu bandgenişliğinde karakteristikleri sabit tutmaya gereksinim duyarlar. Bu yüzden genişband yükseltici kullanımı gereklidir [6].

İdeal bir mikrodalga yükselticisinin istenilen frekans bandgenişliği üzerinde sabit kazanç ve iyi giriş uyumlandırmasına sahip olması gerekmektedir. Konjugeyt uyumlandırması oldukça dar bir bandgenişliği üzerinde maksimum kazanç sağlar. Kazanç düşürülerek bandgenişliği arttırılabilir. Fakat bu da giriş ve çıkış uyumunu çok olumsuz yönde etkilemektedir. Bu problemlerin ana sebebi mikrodalga transistörlerinin 50Ω 'a uyumlu olmamasındandır ve büyük empedans uyumsuzlukları Bode-Fano kazanç bandgenişliği kriteri ile ifade edilmektedir. Bir başka faktör ise $|S_{21}|$ parametresinin frekansla 6 dB/oktav oranıyla azalmasıdır. Bu sebeplerden dolayı genişband yükselticilerinin tasarımında belirtilen problemlere özel önem verilmesi gerekmektedir. Bu tasarım problemine bazı yaklaşımlar aşağıda verilmiştir. Bu yaklaşımların her birine dikkat edilirse bandgenişliğinde gelişmeler yapılabilmiş fakat beraberinde kazançta, devre karmaşıklığında yada bazı diğer faktörlerde kötüleşmeler oluşmuştur [5].

3.1.1. Desteklenmiş Uyumlandırma Devreleri

Giriş ve çıkış uyumlandırma bölümü, $|S_{21}|$ parametresindeki kazanç dalgalanmasını iyileştirmek için tasarlanabilir. Fakat bu da, giriş ve çıkış uyumunda kötüleşmeye sebep olur [6].

3.1.2. Rezistif Uyumlandırma Devreleri

İyi giriş ve çıkış uyumu rezistif uyumlandırma devreleri kullanılarak sağlanabilir. Fakat bu devre ile kazançta düşmeler ve NF'de artmalar olmaktadır [6].

3.1.3. Negatif Geribeslemeli Kuvvetlendirici

Negatif geribesleme transistörün kazanç tepkisini sabitlemek, giriş ve çıkış uyumunu sağlamak ve kararlılığı arttırma için kullanılabilir. Bu metotla kuvvetlendiricinin bandgenişliğinde bir dekad ve fazlası artış sağlanabilir. Fakat kazançta ve NF'de kötüleşmeler olur [6].

3.1.4. Dengelenmiş Kuvvetlendiriciler

Giriş ve çıkışlarında 90° 'lik kuplör olan iki kuvvetlendirici bir oktavlık bandgenişliği üzerinde ve fazlasında çok iyi uyumlandırma sağlayabilir. Fakat kazanç tek bir kuvvetlendiricinin kazancına eşittir ve tasarım iki transistör ve iki katı DC güç gerektirir [6].

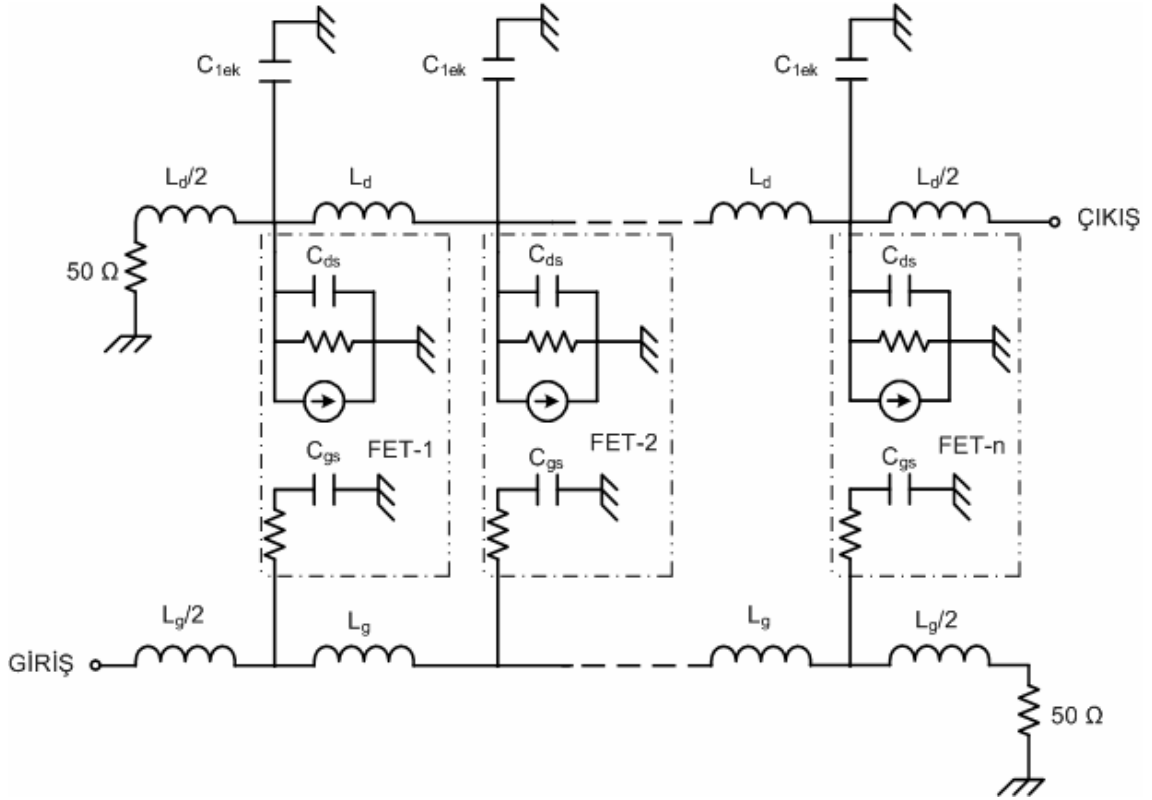
3.1.5. Dağılmış Parametrelili Kuvvetlendiriciler

Dağılmış parametrelili kuvvetlendiricide, birkaç transistör bir iletim hattı boyunca birbirlerine kaskadlanır ve böylece geniş bir bandgenişliği üzerinde iyi kazanç, uyumlandırma ve NF elde edilebilir. Fakat bunun yanında devre büyüktür ve aynı sayıda basamağı olan bir kaskad yükseltici kadar kazanç verememektedir [6].

3.2. Dağılmış Parametrelili Kuvvetlendirici Teorisi

İlk olarak 1930'larda geliştirilen DA'lar, günümüzde GaAs FET'lerin kullanımıyla genişband yükseltim için güçlü bir alternatif olmuşlardır. GaAs FET'li DA tasarımları DC'den 20 GHz ve üzeri çok düzgün kazanç sağlayabilmektedirler. Yalnız DA'lar GaAs MMIC (Monolithic Microwave Integrated Circuit) yapım tekniğinin ortaya çıkışıyla kendilerine yer bulmuşlardır. DA'ların göze çarpan bir kazanç-bandgenişliği sunmalarındaki sebep yapısından kaynaklanan bir uyumun olmasındandır ve bu yüzden Fano'nun bandgenişliği kriterine tabi değildirler. Bunlar ilerleyen dalga yükseltimi (TWA) adı verilen farklı bir konseptde çalışmaktadırlar [2].

Şekil 3.1'de bir DA'nın temel topolojisi görülmektedir. Burada birkaç FET'le beraber iki yapay iletim hattı yapısı bir DA oluşturmaktadır. İlk iletim hattı giriş hattına (geçit hattı), ikinci iletim hattı ise çıkış hattına (savak hattı) bağlıdır ve her bir hat uyumlu bir yükle sonlandırılmıştır. Bunlarla beraber aktif elemanların çıkış hattında oluşturdukları işaretlerin yükte toplanabilmesi için giriş ve çıkış hatlarının gecikmelerinin aynı olması gerekir. Bunu sağlamak için transistörlerin çıkışlarına ek kapasite (C_{1ek}) bağlanır. Böylece transistörlerin çıkış kapasiteleri giriş kapasitelerine eşitlenerek giriş ve çıkış hatlarının aynı olması sağlanır.



Şekil 3.1 DA'nın temel topolojisi [2]

Geçit hattının şönt kapasitörleri FET'lerin geçit kapasitansı (C_{gs}) ile sağlanırken, savak hattının şönt kapasitörleri ise FET'lerin savak kapasitansları (C_{ds}) ve ilave C_{1ek} kapasitörü tarafından sağlanmaktadır.

Bu durumda geçit hattı ve savak hattının karakteristik empedansı,

$$Z_0 = \sqrt{L_g / C_{gs}} = \sqrt{L_d / (C_{ds} + C_{1ek})} \quad (32)$$

şeklinde olacaktır. Burada L_g ve L_d sırasıyla geçit ve savak hattının her bir bölmedeki indüktanslarını ifade etmektedir.

Bir DA'da FET'lerden birinin geçitine verilen gerilim, savak hattında akım meydana getiren FET'lerin transkondüktansı ile yükseltilir. Yararlı kazanç üretmek için bu savak akımları yükselticinin çıkışına doğru savak hattı boyunca ilerleyen sinyali aynı fazda eklemesi önemlidir. Bu yüzden savak hattındaki FET'ler arası faz farkı geçit hattındaki FET'ler arası faz farkı ile tam olarak aynı olmalıdır. Yapay iletim hattının tek bir bölümündeki faz farkı,

geçit hattında;

$$\phi_g = 2\pi f \tau_g \quad (33)$$

savak hattında;

$$\phi_d = 2\pi f \tau_d \quad (34)$$

olarak verilir. Burada τ_g her bir bölmedeki geçit hattı zaman gecikmesini, τ_d ise her bir bölmedeki savak hattı zaman gecikmesini ifade etmektedir.

Tüm frekanslarda bütün FET akımlarının yapıcı olmasını kesinleştirecek şart,

$$\phi_g = \phi_d \quad (35)$$

yada

$$\tau_g = \tau_d \quad (36)$$

olmasıdır. Şu aşamada herhangi iletim hattı için her bir bölümdeki gecikme \sqrt{LC} 'ye eşittir. Böylece (36) nolu ifade aşağıdaki şekilde,

$$\sqrt{L_g C_{gs}} = \sqrt{L_d (C_{ds} + C_1)} \quad (37)$$

olarak yeniden yazılır.

Gerçekçi bir yükseltici için (32) eşitliğindeki empedans durumlarıyla, (37) eşitliğindeki faz durumları aynı zamanda sağlanmalıdır. Bu durumda (32) ve (37) eşitliklerinin beraber çözümünden,

$$L_g = L_d = L \quad (38)$$

ve

$$C_{gs} = C_{ds} + C_{1ek} \quad (39)$$

yada

$$C_{lek} = C_{gs} - C_{ds} \quad (40)$$

elde edilecektir. Ayrıca eğer yükseltici 50Ω 'luk bir sistemde çalışacaksa, (32) eşitliğini kullanarak

$$Z_0 = 50 = \sqrt{L/C_{gs}} \quad (41)$$

yada

$$L = 50^2 C_{gs} \quad (42)$$

olacaktır.

Şimdi de bir DA 'nın kazancını ve bandgenişliğini hesaplayalım. Bandgenişliği DC'den geçit ve savak yapay hatların f_c kesim frekansından bir az daha düşük bir frekansta olacaktır. Kesim frekansı,

$$f_c = \frac{1}{\pi Z_0 C_{gs}} \quad (43)$$

ile verilir.

Bir DA'nın kazancı kayıpların ihmal edildiği durumda,

$$G = V_{out} / V_{in} = \frac{ng_m V_i Z_0 / 2}{V_i} \quad (44)$$

yada desibelde,

$$G = 20 \log_{10} \left(\frac{nZ_0 g_m}{2} \right) \quad (45)$$

olarak hesaplanır. Burada n, bölümlerin sayısını (FET sayısı ile aynı), Z_0 , giriş ve çıkış karakteristik empedansını (50Ω), g_m , her bir FET'in transkondüktansını ifade etmektedir.

(43) ve (44) nolu ifadelerin çarpımı bir DA'nın maksimum kazanç-bandgenişliği (GBW) sonucunu verecektir. O halde,

$$GBW = \left(\frac{1}{\pi Z_0 C_{gs}} \right) \left(\frac{n Z_0 g_m}{2} \right) = \frac{n g_m}{2 \pi C_{gs}} \quad (46)$$

olur. Her bir FET'in kesim frekansı $f_t = \frac{g_m}{2 \pi C_{gs}}$ olduğundan dolayı maksimum kazanç-bandgenişliği,

$$GBW = n f_t \quad (47)$$

olacaktır. Buradan anlaşılmaktadır ki maksimum kazanç-bandgenişliği her bir FET'in kesim frekansının FET sayısına çarpımına eşittir.

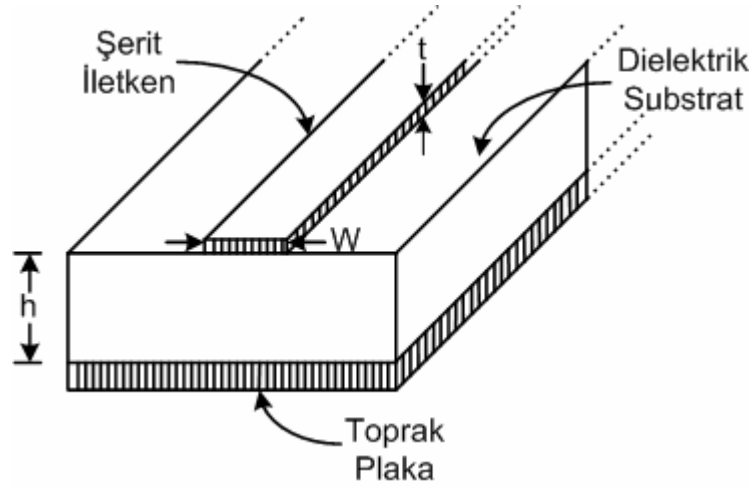
Kazanç ve bandgenişliği her bir FET'in geçit genişliği (w) değiştirilerek iyileştirilebilir. Yüksek bir kesim frekansı için küçük C_{gs} 'li FET kullanılmalıdır. Bu da küçük geçit genişliğiyle mümkündür. Bu şartlar altında bu sefer de g_m her bir FET'de düşük olacağından dolayı n sayısı, kazancı arttırmak amacıyla yükseltilmelidir. Buradan DA'ların niçin çok ufak FET kullandıkları anlaşılmaktadır [2].

Yukarıda ifade edilen DA tasarımı toplu elemanlar kullanmakta iken, pratikte indüktörler, mikroşerit hat kullanılarak gerçekleştirilmektedir.

3.3. Mikroşerit Hatlar

Mikroşerit hatlar, baskı devre tekniklerini kullanarak kolayca kurulabilmelerinden ötürü, mikrodalga transistör yükselticilerini gerçeklemede yaygın olarak kullanılmaktadırlar. Toplu elemanların ve transistörlerin devreye bağlantıları ve yerleşimi mikroşeritin metal yüzeyine kolaylıkla yapılabilmektedir. Mikroşerit hatların iyi derecede sayılan performans karakteristikleri onları mikrodalga transistör yükselticilerinde ve mikrodalga entegre devre (MIC) teknolojisinde iletimin en önemli araçlarından biri yapmaktadır [1].

Bir mikroşerit hat tanım olarak, dielektrik ortamla birbirinden ayrılmış bir şerit iletkenle bir toprak plakadan oluşan bir iletim hattıdır (Şekil 3.2).



Şekil 3.2 Mikroşerit geometrisi [1]

Substrat'ın relatif dielektrik sabiti ϵ_r 'dır ve dielektrik sabiti ϵ ile $\epsilon_0 = 8.854 \times 10^{-12}$ olduğu yerde, $\epsilon = \epsilon_r \epsilon_0$ bağıntısına sahiptir.

Mikroşerit hattın karakteristik empedansı (Z_0) için bağıntı, W şerit iletkenin genişliğini ve h substrat kalınlığını göstermek üzere şerit iletkenin kalınlığını önemsiz tutarak ($(t/h \leq 0.005)$),

$W/h \leq 2$ için:

$$\frac{W}{h} = \frac{8e^A}{e^{2A} - 2} \quad (48)$$

ve,

$$A = \frac{Z_0}{60} \sqrt{\frac{\epsilon_r + 1}{2}} + \frac{\epsilon_r - 1}{\epsilon_r + 1} \left(0.23 + \frac{0.11}{\epsilon_r} \right) \quad (49)$$

$\frac{W}{h} \geq 2$ için:

$$\frac{W}{h} = \frac{2}{\pi} \left\{ B - 1 - \ln(2B - 1) + \frac{\epsilon_r - 1}{2\epsilon_r} \left[\ln(B - 1) + 0.39 - \frac{0.61}{\epsilon_r} \right] \right\} \quad (50)$$

ve,

$$B = \frac{377\pi}{2Z_0\sqrt{\epsilon_r}} \quad (51)$$

şeklindedir [1]. Bu eşitlikler yardımıyla hattın istediğimiz karakteristik empedansına bilinen ϵ_r ve h değerlerine göre W değerini belirleyerek ulaşabiliriz.

Yaptığımız tasarımda gerçekleştirme kolaylığı olması açısından yapay iletim hattı olarak mikroşerit hatlar kullanılmıştır.

3.4. Mikrodalga Entegre Devreleri (MIC)

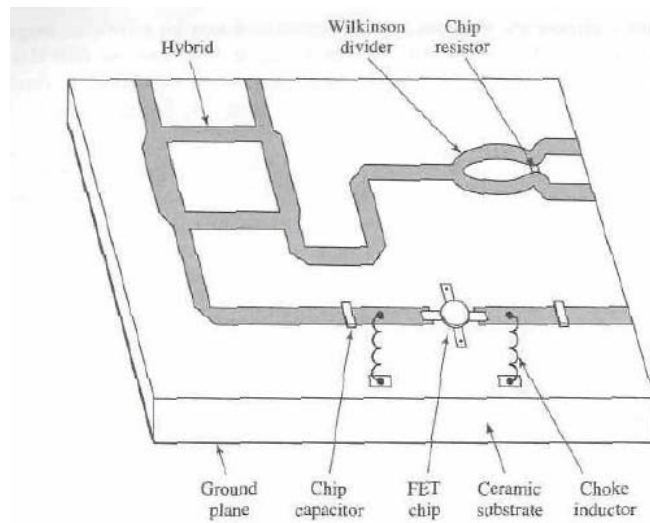
Olgunlaşan elektronik teknolojinin eğilimi, devrelerin daha küçük, daha hafif, daha düşük maliyetli ve karmaşıklıklarında artışa doğrudur. Mikrodalga teknolojisi son 10-20 yıl içinde mikrodalga entegre devrelerin gelişimiyle bu yolda ilerlemektedir. Bu teknoloji sayesinde çok yer kaplayan pahalı dalga kılavuzu ve koaksiyel komponentlerin yerini küçük ve pahalı olmayan düzlemsel komponentler almıştır. MIC teknolojisi aynı zamanda bilgisayar sistemlerindeki karışıklığın hızlı artışına neden olan dijital entegre devrelere paralellik göstermektedir. Mikrodalga entegre devresine (MIC) iletim hatları, kesikli dirençler, kapasitörler ve indüktörler ile diyot ve transistör gibi aktif elemanlar dahil edilebilir. MIC teknolojisi, alıcı ön kısmı ve radar verici/alıcı modülleri gibi mikrodalga alt sistemlerin çok küçük ebatlardaki bir yongasına (chip) entegre edilebilecek noktaya ulaşmıştır [4].

Mikrodalga entegre devrelerinin iki çeşiti vardır. Bunlardan biri, substrata birleştirilen kesikli elemanlar (dirençler, kapasitörler, transistorlar, diyotlar) ile iletkenler ve iletim hatları için bir metal katmana sahip hibrid MIC'lerdir. Bir ince-film hibrid MIC 'de karmaşık olmayan komponentlerin bazıları substrata yatırılır. Hibrid MIC'ler ilk olarak 1960'larda geliştirilmiştir ve hala devre gerçekleştirme için çok esnek ve maliyet açısından çok etkin bir yöntemdir. MIC'in diğer çeşidi Monolitik MIC (MMIC) 'dir. MMIC'ler aktif ve pasif devre elemanlarının substrat üzerinde geliştirildiği en son gelişmedir. Substrat yarı iletken bir metaldir ve burada birkaç metal tabakası, dielektrik ve rezistif filmler kullanılmaktadır [4].

3.4.1. Hibrid Mikrodalga Entegre Devreleri

MIC'in hangi türü olursa olsun materyal seçimi önemli bir konudur. Substratın elektrik iletkenliği, dielektrik sabiti, kayıp tanjantı(loss tangent), ısı transferi, mekanik dayanıklılığı, üretimle uyumluluğu değerlendirilmelidir. Genellikle substrat metali ilk önceliktir. Hibrid MIC'lerde substrat için genelde alümina, kuartz ve teflon fiber kullanılır. Alümina, 9 yada 10 civarı dielektrik sabitli sert bir seramik materyaldir. Yüksek bir dielektrik sabiti daha düşük frekans devrelerinde tercih edilmektedir. Çünkü devre bu durumda daha küçük olacaktır. Ancak daha yüksek frekanslarda substrat kalınlığı, radyasyon kaybını ve diğer etkileri önlemek için azaltılmalıdır. Böylece iletim hatları (mikroşerit, yarıkhat yada coplanar dalga klavuzu) pratik olarak çok daha dar olabilir. Kuartz çok düşük dielektrik sabitine sahiptir (~ 4) ve daha yüksek frekans devreleri için (>20 GHz) kullanılmaktadır. Teflon ise 2 yada 10 arasında dielektrik sabitine sahiptir ve bu materyelle sağlamlık ve iyi ısı transferi gerektiği sürece daha düşük maliyette daha büyük substrat bölgesi sağlayabilir. Hibrid MIC'ler için iletim hattı iletkenleri tipik olarak bakır ya da altındır [4].

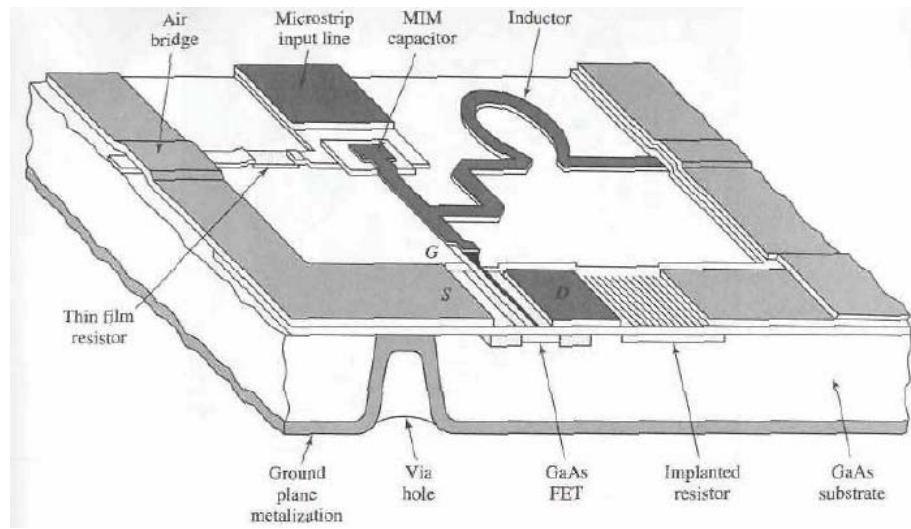
Devrenin tasarlanmasından sonraki adım komponentleri ve onların birbirlerine olan bağlantılarını çıkarmak (Layout) ve metal tabaka için bir maske yapmaktır. Layout işlemi genelde bilgisayar desteği (CAD) ile yapılmaktadır. Tipik bir hibrid MIC devresinin layoutu Şekil 3.3'te gösterilmektedir. Bu işlemler bittikten sonra son aşamada kesikli komponentler lehimlenerek ya da iletkenlere kablo ile birleştirilerek devre gerçekleştirilmektedir [4].



Şekil 3.3 Bir hibrit mikrodalga entegre devresinin layoutu [4]

3.4.2. Monolitik Mikrodalga Entegre Devreleri (MMIC)

1970'lerden bu yana GaAs materyali işlemedeki ve aygıt gelişimindeki ilerlemeler monolitik mikrodalga entegre devrelerine (MMIC) olanak sağladı. MMIC teknolojisinde, gerçekleştirilmesi düşünülen devre için gerekli bütün pasif ve aktif komponentler substrat üzerinde geliştirilebilmektedir. MMIC gerçekleştirilmede hibrit MIC yapımındaki gibi el emeği yoktur. Bu yüzden düşük maliyette yapılabilir. Şekil 3.4'te tipik bir MMIC'in yapısı görülmektedir [4].



Şekil 3.4 Monolitik mikrodalga entegre devresinin layoutu [4]

Bir MMIC'in substratı aktif elemanın yapımına imkan vermek için yarı iletken bir materyal olmalıdır. Elemanın tipine ve frekans aralığına göre substrat materyalin türü değişir. Silikon bipolar transistörler birkaç gigahertze kadar, MESFET'ler gene birkaç gigahertze kadar ve GaAs FET'ler 60 GHz'e kadar kullanılabilir. GaAs FET'ler düşük gürültü yükselticilerinde, yüksek kazanç yükselticilerinde, genişband yükselticilerinde, mikserlerde, osilatörlerde, faz kaydırıcılarında ve anahtarlarda uygulama alanı bulmuş çok yönlü bir devre elemanıdır. Bundan dolayıdır ki GaAs, MMIC için en yaygın substrattır [4].

MMIC devreleri gerçekleştirilmenin hibrit MIC ve diğer devre gerçekleştirilmelerine göre dezavantajları da vardır. MMIC'ler oldukça pahalı olan yarıiletken malzemenin büyük bir kısmını iletim hattı ve hibritler için tüketmektedir. Bir MMIC için gerekli işlem adımları ve gerekli toleranslar düşük gelir getirebileceğinden çok kritiktir. Bu faktörlerden ötürü özellikle az miktarda gerçekleştirilme yapıldığında (100 taneden daha az) MMIC'ler pahalı olmaktadır [4].

Küçük ebatta ve daha hafif oluşlarının yanı sıra, MMIC'ler diğer devre tiplerine göre bazı avantajlara sahiptir. Mesela bir MMIC tasarımında ek FET'ler oluşturmak çok kolaydır. Yani devre esnektir ve performans çok düşük maliyetle sıklıkla arttırılabilmektedir. Ayrıca monolitik olarak entegre edilen elemanlar kesikli paket elemanlardan daha az parazitik reaktansa sahiptir. Bu yüzden MMIC devrelerden hibrit devrelere oranla daha geniş bandgenişliği elde edilebilmektedir ve bu avantajlarının yanında bu devrelerden genellikle tekrar üretilebilir sonuçlar alınmaktadır [4].

Daha önceden bahsedildiği gibi DA gerçekleştirilmesinden yüksek performans elde etmek için MMIC kurulumu daha uygundur. Ancak ülkemizde bu teknolojinin fazla gelişmemesi ve yüksek maliyetinden ötürü gerçekleştirilecek devre paket formdaki toplu elemanlarla yapılacaktır.

4. DAĞILMIŞ PARAMETRELİ KUVVETLENDİRİCİNİN BİLGİSAYAR DESTEKLİ TASARIMI

Bu çalışmada, bir dağılmış parametrelili kuvvetlendirici Microwave Office (MWO) 2004 bilgisayar programıyla simüle edilerek tasarlanıp analizi gerçekleştirilmiştir. Devre simülasyonları, devrede aktif eleman olan transistörün S-parametreleri kullanılarak yapılmıştır. Tasarım olarak alışıldık mikroşerit iletim hatlı DA topolojisi seçilmiştir. Önceden belirlenen devrenin kazanç, gürültü ve dönüş kaybı gibi değerlerine ulaşmak için, devrede kullanılan elemanlara programda ayarlama (tuning) yapılmış ve bu eleman değerleri optimum şekilde belirlenmiştir.

4.1. Yapılan Tasarımları Simüle Edecek Microwave Office (MWO) 2004 Programına Bir Bakış

Microwave Office 2004 simülasyon programı yüksek frekans tasarım işlemini otomatikleştirmek için güçlü bir tasarım ve analiz gerecidir. Şematik ve elektromagnetik (EM) yapılardan oluşan devreleri geniş bir elektrik model veritabanından tasarlamak için Microwave Office 2004 programının ön sezgili grafik arayüzünden yararlanır ve sonra bu tasarımların layout gösterimleri oluşturulur. Programın simülasyon mekanizmalarından (lineer simülatör, ileri harmonik denge yada volterra serisi non-lineer simülatörü, 3D düzlemsel EM simülatörü) birisi kullanılarak simülasyonlar yapılabilir ve analiz gereksinimlerine bağlı olarak çeşitli türdeki grafiksel şekillerde çıkış gösterilebilir. Sonra tasarımlar ayarlanabilir yada optimize edilebilir. Değişiklikler otomatik olarak ve hemen devre şematiğine ve layoutuna yansımaktadır.

Yapılan çalışmada MWO 2004 programıyla gerçekleştirilen simülasyonlar devre şematiğine göre yapılmıştır. Devrenin PCB layoutu, MWO 2004 programıyla değil, devrelerin kazınarak PCB'sini çıkaran LPKF cihazına uyumlu olarak gerber çıkışı üretebilen PROTEL DXP layout çizim programıyla yapılmıştır.

4.2. Tasarımı Yapılacak Olan Devrenin Spesifikasyonları

Tasarlanacak olan devrede istenen performans özellikleri Tablo 4.1'de verilmiştir.

Tablo 4.1 DA'nın İstenen Performans Özellikleri

S_{11} ve S_{22} (sırasıyla giriş ve çıkış dönüş kaybı değerleri)	DC-2 GHz bandında -10dB'den daha az
Kazanç	DC-2 GHz bandında en düşük 13 dB
Bandgenişliği	DC-2 GHz
Gürültü Figürü	2 dB'den az
Kutuplama	$V_{DS}=2$ V, $I_D=10$ mA

Devre yukarıda belirtilen spesifikasyonlara göre MWO 2004 programıyla simüle edilecektir.

4.3. Transistör Seçimi

Yükseltici tasarımında FET'in seçimi önemli bir yer tutmaktadır. Çünkü transistörler tasarım için öneme sahip kazanç ve gürültü faktörü ögelerinde farklılıklar göstermektedirler. Aşağıdaki tabloda çeşitli mikrodalga transistörlerin kazanç ve gürültü faktörlerinin kıyaslaması yapılmıştır (Tablo 4.2).

Tablo 4.2 Mikrodalga transistörlerin kazanç ve gürültü faktörlerinin kıyaslanması [4]

Frekans (GHz)	GaAs FET		GaAs HEMT		Silicon Bipolar		GaAs HBT	
	Kazanç	F_{min}	Kazanç	F_{min}	Kazanç	F_{min}	Kazanç	F_{min}
4	20	0.5	—	—	15	2.5	—	—
8	16	0.7	—	—	9	4.5	—	—
12	12	1.0	22	0.5	6	8.0	20	4.0
18	8	1.2	16	0.9	—	—	16	—
36	—	—	12	1.7	—	—	10	—
60	—	—	8	2.6	—	—	7	—

Tasarım için belirlediğimiz devre özelliklerine göre kullanacağımız transistör NE34018 Gallium Arsenide HJ-FET olarak seçilmiş ve bu aktif eleman Amerika'daki Mouser Electronics firmasından temin edilmiştir. Seçilen transistörün katalog bilgileri Tablo 4.3'teki gibidir. Üretici firma tarafından verilen geniş veri kataloğu ise ekler kısmında verilmiştir.

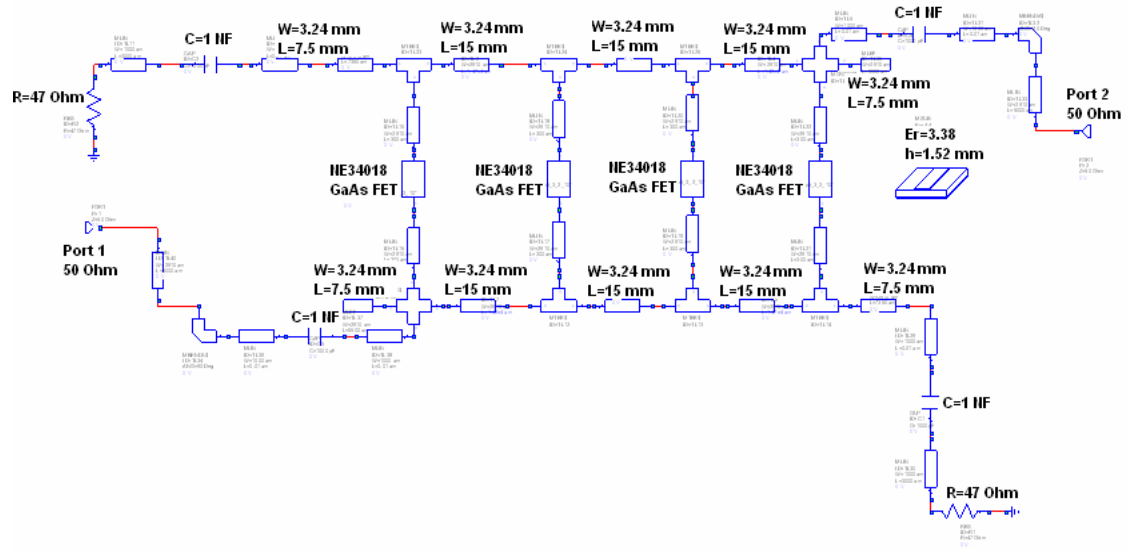
Tablo 4.3 NE34018'in katalog bilgileri

Part Number	Gate Length (μm)	Gate Width (μm)	Recommended Frequency Range (GHz)	Test Frequency (GHz)	NF/Ga Bias		NF _{OPT} (dB)	Ga (dB)	Power Bias		P _{1dB} (dBm)	Chip / Package Number	Chip / Package Description	Available Screening Grades
					V _{DS} (V)	I _{OS} (mA)			V _{DS} (V)	I _{OS} (mA)				
NE27200	0.2	200	0.1 to 40	12	2.0	10	0.45	13.0	3.0	30	12.0	00	Chip	L or B
NE67400	0.3	280	2.0 to 18	12	3.0	10	1.4	10.0	3.0	30	14.5	00	Chip	L or B
NE321000	0.2	160	0.1 to 18	12	2.0	10	0.35	13.5	—	—	—	00	Chip	D
NE32500	0.2	200	0.1 to 40	12	2.0	10	0.45	13.0	3.0	30	12.0	00	Chip	D
NE3210S01	0.2	160	2 to 18	12	2.0	10	0.35	13.5	—	—	—	S01	Plastic SMD	D
NE34018	0.6	400	0.1 to 6	2	2.0	5	0.6	16.0	3.0	30	16.0	18	Plastic SMD	D
NE4210S01	0.2	160	2 to 18	12	2.0	10	0.50	13.0	—	—	—	S01	Plastic SMD	D
NE3503M04	0.2	160	2 to 18	12	2.0	10	0.55	11.5	—	—	—	M04	Plastic SMD	D
NE67483B	0.3	280	2.0 to 18	12	3.0	10	1.4	10.0	3.0	30	14.5	83B	Plastic SMD	L or B

Ekler kısmındaki bilgilere bakılacak olursa bu transistör büyük bir frekans bandı için potansiyel kararsızdır. Bundan dolayı, bu transistör için kararlılık dikkat edilmesi gereken bir konudur. Ancak DA'nın doğal yapısından ötürü bu dezavantaj sorun olmaktan çıkmaktadır.

4.4. Microwave Office 2004 Programıyla Yapılan "DA" Simülasyonu

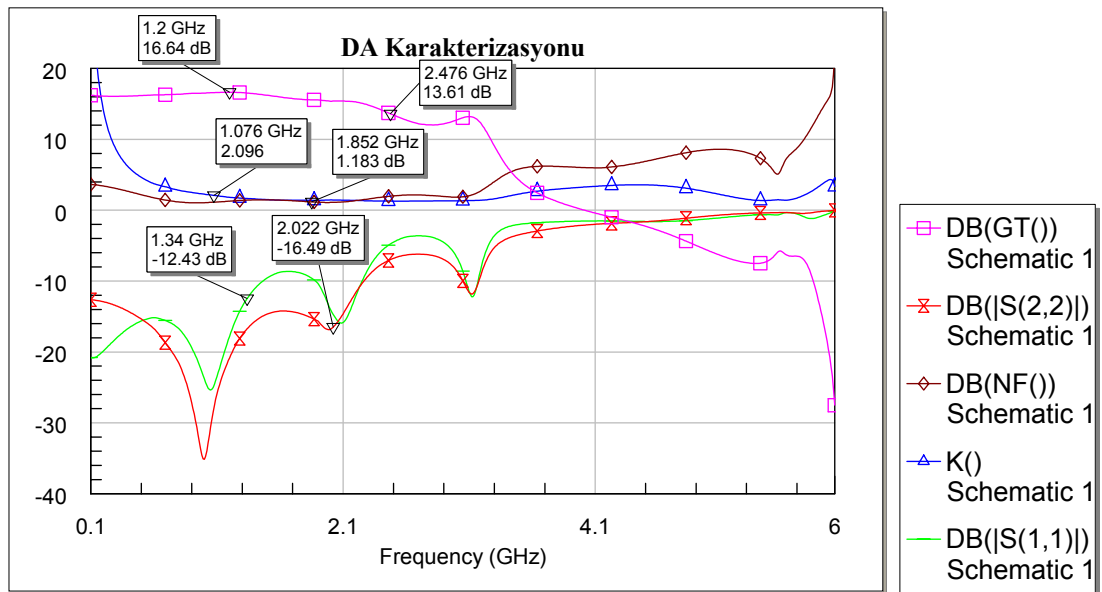
MWO 2004 programıyla simülasyonu gerçekleştirilip iyileştirilmiş DA devresi şematiği aşağıdaki gibidir (Şekil 4.1).



Şekil 4.1 Optimize edilmiş DA Devresi Şematiği

Bu devrede performans iyileştirilmesi için ayarlaması yapılan değerler sadece mikroşerit hatların uzunluğudur. Çünkü hattın genişliği, 50Ω 'luk karakteristik empedansa sahip olacak şekilde, seçilen PCB substratın değerleri ışığında hesaplanarak sisteme direkt olarak girilmiştir.

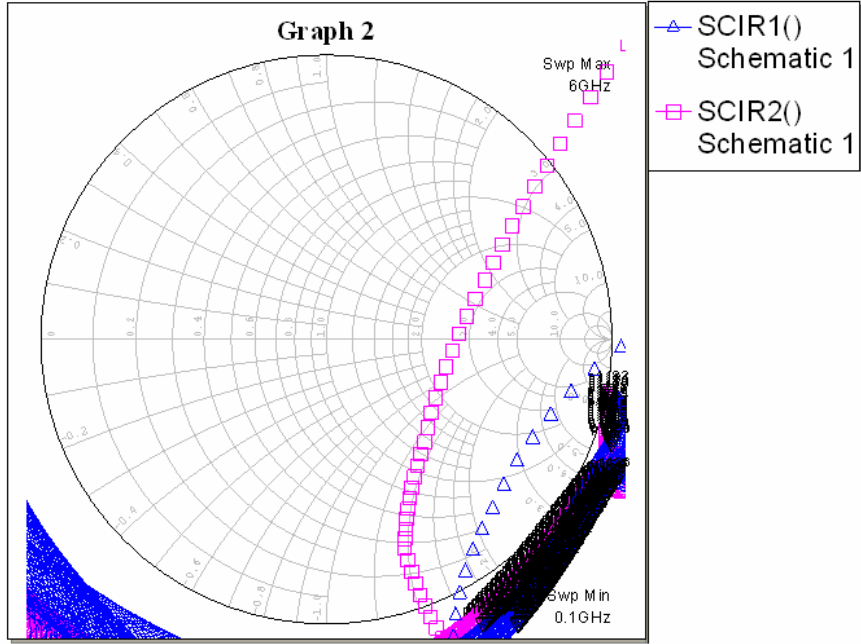
Bu devreye göre elde edilen simülasyon sonuçları Şekil 4.2'de gösterildiği gibidir.



Şekil 4.2 DA'nın simülasyon karakterizasyonu

Elde edilen simülasyon sonuçlarına bakıldığında DA bandgenişliğinin DC-2.476 GHz, kazancın (S_{21} yada G_T) ise maksimum 16.64 dB olduğu görülmektedir. Yine bu bandgenişliğinde $NF < 1.6$ dB, $S_{22} < -10$ dB, $S_{11} < -8$ dB ve K kararlılık faktörü > 1 olarak elde edilmiştir. S_{11} 'in bu band aralığında -10 dB'den küçük olması düşünülmekteydi. Ancak bu değer dar bir band aralığı için -8 dB seviyesine çıktığı ama genele bakıldığında -10 dB'den küçük olduğu açıktır. Bu durum performans açısından görmemezlikten gelinebilir. Ayrıca DC-500 MHz arasında NF değerinin 3 dB civarına çıktığı görülmektedir. Bunun sebebi transistörün üretici firması tarafından verilen NF değerlerinin 500 MHz'in altındaki değerler için verilmemiş olmasından kaynaklanmaktadır. Böylece simülatör programı 500 MHz'in altındaki NF değerlerine tahmini değer atamaktadır.

Ayrıca devrenin giriş ve çıkış kararlılık çemberleri Şekil 4.3'te gösterilmektedir.



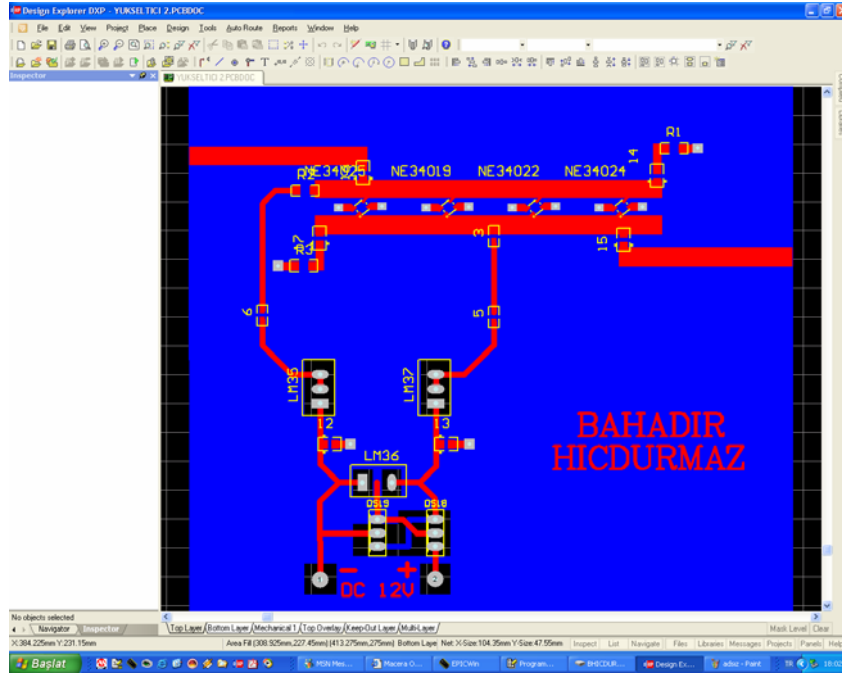
Şekil 4.3 DA'nın giriş ve çıkış kararlılık çemberleri

Şekle bakılacak olursa devre beklendiği gibi çalışma frekans aralığı için kararlı bir devredir.

4.5. Devrenin Gerçeklenmesi

4.5.1. Baskı Devre Kartı(PCB) Layoutunun Çıkarılması

Tasarlanıp simülasyonu yapılan devrenin gerçekleşmesi için ilk olarak bilgisayar destekli PCB layoutu çıkarılmıştır. Bunun için, hem kullanımı kolay olması açısından hem de devreleri kazıyarak PCB'ye aktaracak LPKF cihazı için gerber dosyası oluşturabilmesinden ötürü Protel DXP layout çizim programından yararlanılmıştır. DA devresinin layout çizimi Şekil 4.4'te gösterilmiştir.



Şekil 4.4 DA Devresinin Layout Çizimi

Devrede kullanılan komponentler, ebatları ve layout çizimi için kılıf numaraları Tablo 4.4'de verilmiştir.

Tablo 4.4 Devrede Kullanılan Komponentler, Ebatları ve Kılıf Numaraları

Komponent	Ebat	Kılıf NO
Chip Kapasitör	0805	SMD-0805
Chip Rezistör	1206	SMD-1206
Chip inductor	0603	SMD-0603
Trimpot		
Yüzey montajlı transistör(NE34018)	NE34018 katalog bilgilerinde verilmektedir	Kılıf katalog bilgilerine göre oluşturulmuştur.

Buradaki chip komponentlerin self-rezonans frekansları (SRF) çalışılan frekans bandına istinaden yüksek olmalıdır. Aksi takdirde tasarım frekanslarında gerçek değerlerinden farklı değerler sunacaklardır.

Gerçeklenecek devre için ayrıca düşünülmesi gerekli önemli bir konu ise PCB substratın seçimidir. Çünkü kullanılacak substratın çalışılan frekans bandına cevap verecek nitelikte, kaliteli ve bunlarla beraber devre mikroşerit olarak tasarlandığından ötürü çift

katmanlı olması gerekmektedir. Bu düşüncelere istinaden seçilen substrat, Rogers RO 4003'tür ve $\epsilon_r = 3.38$, $\tan \delta = 0.0027$ ve $h = 1.52 \text{ mm}$ değerlerine sahiptir.

Devrede RF tıkaçlar için 100 NH'lık SMD-0603 chip indüktörler, DC gerilimi bloke edici giriş ve çıkış ayrıştırıcıları ve bypass için 1 NF'lık SMD-0805 chip kapasitörler, kutuplama noktasını ayarlamak için trimpotlar ve sonlandırma dirençleri için 47 Ω 'luk SMD-1206 chip rezistörler kullanılmıştır.

4.5.2. Devrelerin PCB Yapımı

PCB layoutu çıkarılan devrenin PCB kartı yapımı LPKF ProtoMat C100 HF devre kazıma cihazıyla yapılmıştır (Şekil 4.5).



Şekil 4.5 LPKF ProtoMat C100 HF devre kazıma cihazı

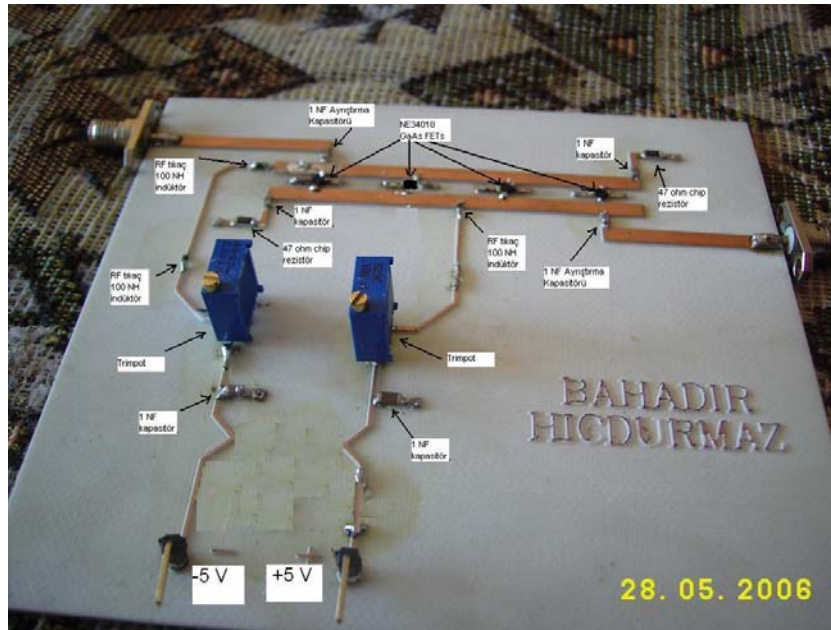
Bu cihaz sayesinde devrenin PCB yapımı kısa bir sürede yapılmaktadır. Fakat makinanın kazıyıcı uçları devre hatlarına cevap verecek çeşitlilikte olması gerekmektedir. Aksi takdirde hatların genişliği istenilenden farklı olarak kazınabilmekte ve bu da devre performansına olumsuz yönde etki edebilmektedir.

4.5.3. Devrenin Montajı

Mikrodalga devrelerin montajı çok büyük özen isteyen bir uğraştır. Çünkü komponentlerin birbirine olan bağlantılarını yaparken ekstra istenmeyen iletim hatları oluşabilmekte ve devre performansı olumsuz yönde etkilenebilmektedir.

PCB'si yapılan devrenin montajı esnasında SMD komponentler çok büyük titizlikle devreye lehimlenmeye çalışılmıştır. SMD komponentlerin ebatlarının çok küçük olmasından dolayı çok sivri lehim ucu ve cımbız kullanılmıştır. Ayrıca komponentlerin çok fazla sıcaklığa maruz bırakılmamasına dikkat edilmiştir. Aksi takdirde değerlerinde değişimler olabilir hatta yanabilirler.

Montajı yapılmış DA devresi Şekil 4.6'da gösterilmektedir.



Şekil 4.6 Gerçeklenen DA Devresi

4.6. Devrenin Performans Ölçümü

4.6.1 Devrenin Test Ölçümü Yapılırken Öncelikli Yapılması Gereken İşlemler

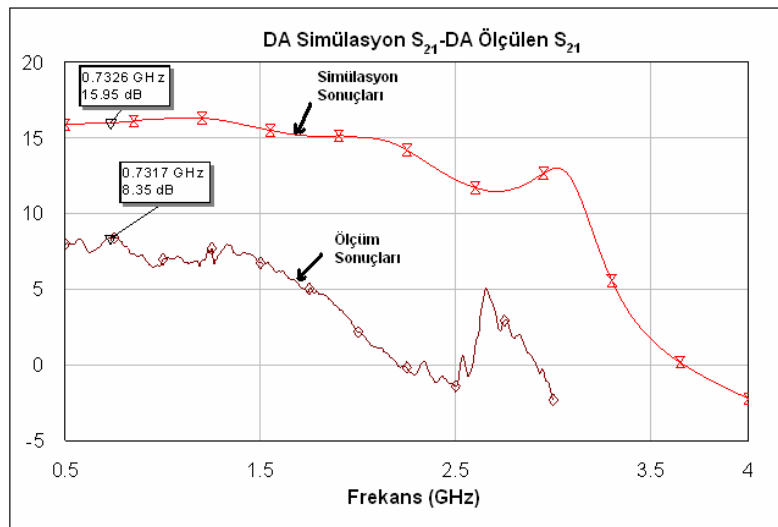
Devre ölçümü sırasında öncelikle yapılması gerekenler şu şekilde sıralanabilir:

- Network Analizör (NA)'ün devrenin çalışma bandına kalibrasyonu yapılmış olmalıdır.
- Devrenin NA ölçüm cihazına bağlanmadan evvel DC blokeli olduğundan emin olunmalıdır.

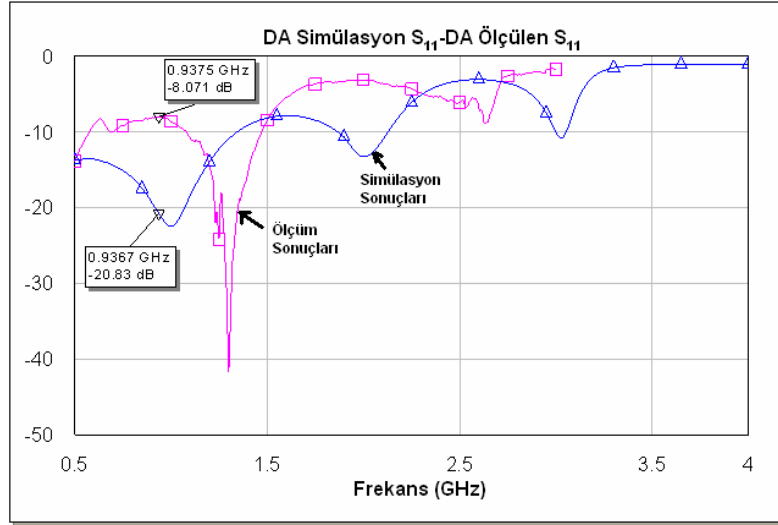
Bu işlemlerden sonra sıra transistörü istenilen kutuplama noktasına ayarlamaya gelmiştir. Önce transistörün data kataloğuna bakılarak kutuplama akımını sağlayacak V_{GS} değeri belirlenmelidir. Girişi ve çıkışı sisteme uygun olarak 50Ω 'la uyumlandırdıktan sonra I_D ve V_{DS} değerlerini ayarlamak için önce V_{GG} , ardından da V_{DD} kuvvetlendiriciye uygulanmalıdır. Ancak gücü uygulamadan önce FET'i kesime götürecek V_P değeri gerilim bölücü trimpotla ayarlanmalıdır. Daha sonra güç uygulanarak gerekli kutuplama akımını (I_D) elde edene kadar V_{GS} yavaşça artırılmalıdır. Bu işlemden sonra V_{DS} sıfırdan başlayarak gerekli kutuplama gerilimine kadar yavaşça artırılmalıdır ve kutuplama noktası bu şekilde elde edilmelidir. Önceden de belirtildiği gibi kutuplama noktası devrenin performansında büyük önem arz ettiğinden bu işlem çok dikkatli bir şekilde yapılmalıdır.

4.6.2 Ölçüm Sonuçları ile Simülasyon Sonuçlarının Karşılaştırılması

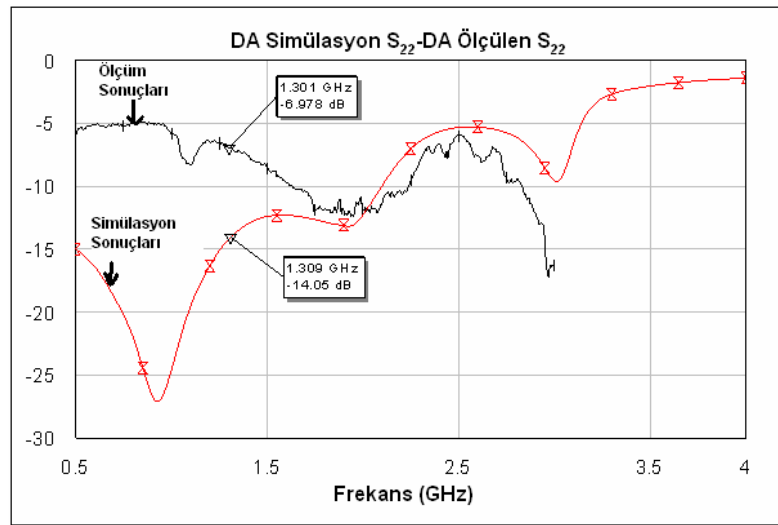
Gerçeklenen DA devresinden alınan ölçüm sonuçlarıyla simülasyon sonuçlarının karşılaştırılması aşağıdaki şekillerde gösterilmiştir (Şekil 4.7-Şekil 4.11).



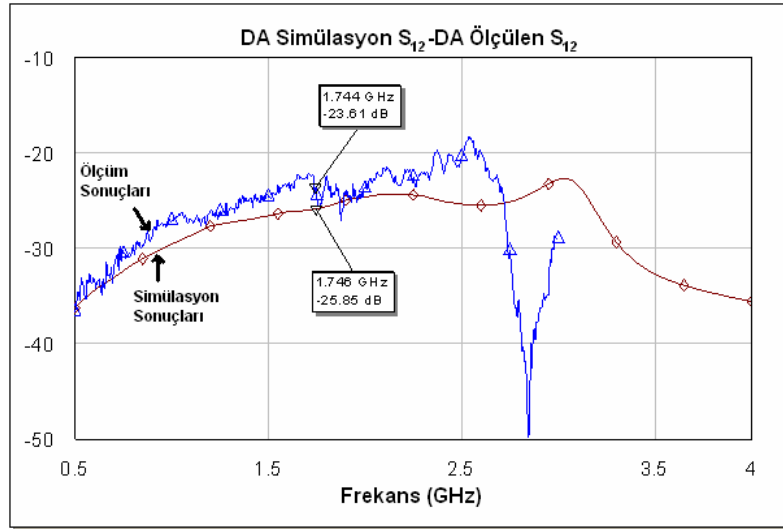
Şekil 4.7 DA'nın S_{21} Parametresinin Simülasyon ve Ölçüm Sonuçlarına Göre Karşılaştırılması



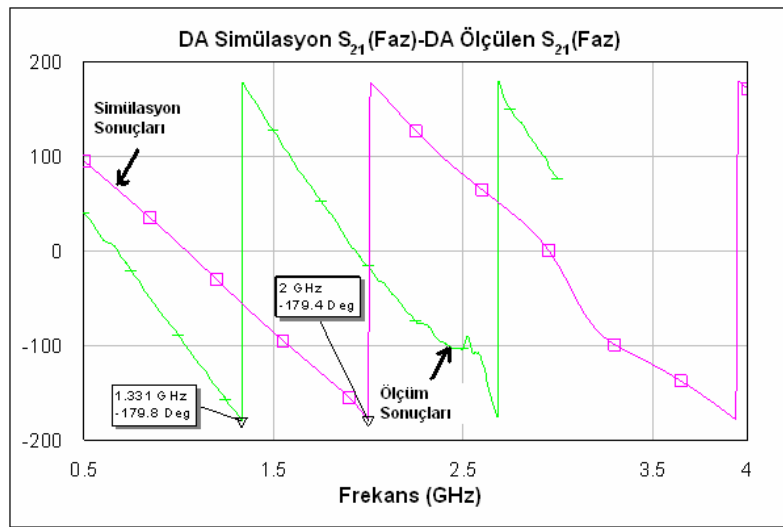
Şekil 4.8 DA'nın S_{11} Parametresinin Simülasyon ve Ölçüm Sonuçlarına Göre Karşılaştırılması



Şekil 4.9 DA'nın S_{22} Parametresinin Simülasyon ve Ölçüm Sonuçlarına Göre Karşılaştırılması



Şekil 4.10 DA'nın S_{12} Parametresinin Simülasyon ve Ölçüm Sonuçlarına Göre Karşılaştırılması



Şekil 4.11 DA'nın S_{21} (Faz) Parametresinin Simülasyon ve Ölçüm Sonuçlarına Göre Karşılaştırılması

Şekil 4.7'de ölçülen S_{21} ile simülasyondan elde edilen S_{21} beraberce verilmiştir. Burada, ölçülen kazancın simülasyon kazancından yaklaşık olarak %45 ile %50 arası düşük olduğu gözlemlenmektedir ve bandgenişliğinin ise DC-2.5 GHz yerine DC-1.5 GHz olduğu görülmektedir.

Dönüş kaybı parametreleri S_{11} ve S_{22} 'nin deneysel sonuçlarıyla simülasyon sonuçları sırasıyla Şekil 4.8 ve Şekil 4.9'da gösterilmiştir. Şekillerden de açıkça görüleceği üzere ölçüm sonuçlarıyla deneysel sonuçlar arasında bazı farklar vardır. Bu farklar tolere edilebilir (<-6 dB) olduğundan önerilen devre pratik uygulamalar için kullanılabilir.

Çıkış izolasyonunu belirleyen S_{12} parametresinin ölçülen değeri ile simülasyon değerinin hemen hemen aynı olduğu Şekil 4.10'da açıktır. Buradan gerçekleştirilen devre için izolasyonun iyi olduğu anlaşılmaktadır ($S_{12}<-20$ dB).

Şekil 4.11'den S_{21} 'in faz değerlerine bakacak olursak, gerçekleştirilen devre için lineerliğin çalışılan frekans bandı içerisinde fazla bozulmadığı görülmektedir. Yani, devrede aşırı derecede faz distorsiyonu yoktur.

Deneysel sonuçlarla simülasyon sonuçları arasında yukarıda detaylı olarak açıklandığı üzere bazı farklılıklar gözlemlenmiştir. Bu farklılıklara ilk sebep olarak PCB kartı yapımında kullanılan LPKF ProtoMat C100 HF devre kazıma cihazının yeteri kadar hassas kazıma yapamaması ve substratı aşırı derecede kazımış olması düşünülmektedir. Ayrıca devrede kullanılan SMD elemanlardan birinin veya birkaçının çalışılan frekanslarda istenen değerlerden farklı özellikler sergilemesi sonuçların uyuşmama sebebi olabilmektedir. Diğer etkenlerin ise DC kutuplamanın kararsız olması, komponentlerin birleştirilmesinden oluşabilecek istenmeyen iletim hatları ve iletim hattı kayıpları olduğu sanılmaktadır. Bu sebeplerden ötürü devre uyumunun bozularak kazancın ve bandgenişliğinin simülasyona nazaran azaldığı görülmüştür.

5. SONUÇLAR VE ÖNERİLER

Bu çalışmada, aktif elemanın (NE34018 GaAs FET) belirli bir DC çalışma noktası altındaki küçük-sinyal saçınım parametreleri (S- parametreleri) ve pasif elemanlar kullanılarak klasik dağılmış parametrelili kuvvetlendiricinin bilgisayar desteğiyle tasarlanması ve gerçekleştirilmesi amaçlanmıştır.

Çalışmanın ilk kısmında tasarım için bir alt yapı oluşturması açısından mikrodalga transistör yükseltici tasarımı ve analizi için gerekli bazı temel bilgilere yer verilmiştir. Daha sonra genişband için literatürde öngörülen bazı temel devrelere değinilerek dağılmış parametrelili kuvvetlendiricinin teorisi anlatılmıştır. En son olarak klasik dağılmış parametrelili kuvvetlendirici topolojisindeki bir devre Microwave Office 2004 simülasyon programında belirli performans değerleri ışığında simüle edilmiş ve gerçekleştirilmesi yapılmıştır.

Gerçekleme safhasında bazı sorunlarla karşılaşmıştır. Bunlardan ilki tasarım için seçilen NE 34018 GaAs FET'inin ülkemizde olmaması gelmektedir. Bu sebepten bu aktif eleman uzun araştırmalar sonucunda yurt dışındaki Mouser Electronics firmasından temin edilmiştir (80 adedi 126 \$). Ayrıca kullanılan diğer malzemelerin spesifik değerlerine de ulaşmak epey zor olmuştur. Örneğin, devre yapımı mikroserit iletim hatlarıyla gerçekleştirildiğinden ötürü substratın seçimi büyük önem kazanmıştır. Buna istinaden, çalışılan frekans bandına cevap verebilecek substrat ülkemizdeki ticari piyasada mümkün olmadığından, bu konuyla alakalı çalışan üniversitelerden (ODTÜ ve ATILIM Üniversitesi) temini yoluna gidilmiştir. Ayrıca devre yapımı ve ölçümü için yine bu üniversitelerden destek alınmıştır. SMD indüktörlerin, kapasitörlerin ve dirençlerin temini İstanbul ve Ankara'dan sağlanmıştır. Ancak bu illerde de bu komponentlerin çeşitli değerleri çok nadir olarak bulunmaktadır. Kısacası mikrodalga devre gerçekleştirilmede kullanılan malzemelerin sağlanması ülkemizde sorun olmaktadır.

Yapılan çalışmada ölçüm sonuçlarıyla simülasyon sonuçları karşılaştırılmıştır ve ölçüm sonuçlarıyla simülasyon sonuçlarının bazı farklar dışında nispeten uyduğu gözlemlenmiştir. Bu farklara sebep olarak DC kutuplamanın pasif ve kararsız olması, baskı devre için kullanılan LPKF cihazı ile yeteri kadar hassas kazıma yapılamaması, devredeki SMD elemanların değerlerindeki değişimler ve komponentlerin birleştirilmesinden oluşan istenmeyen iletim hatları olduğu düşünülmektedir. Yinede yapılan çalışmada DC-1.5 GHz bandgenişliğinde kayda değer bir kazanç sağlanmıştır (~8.35 dB). İlave olarak, ideal ortamda yapılan simülasyonlarla aktif elemanlarla gerçekleştirilmiş elektronik devrelerin performansı arasında bazı farklılıklar beklenmelidir.

Gerçeklenen yükseltici devresinin birçok uygulama alanı olabilir. En basit olarak bu devre radio ve televizyon frekans bandını kapsayan genişlikte bir kazanç sağladığından ötürü ultra genişband bir antenle televizyon yada radio arasında bir ön yükseltici olarak düşünülebilir.

Sonuç olarak günümüzde en etkili genişband kuvvetlendiricilerinden olan dağılmış parametrelili kuvvetlendiriciler incelenmiş ve gerçekleştirilmiştir. Bu çalışmada elde edilen tecrübelerle ileriki zamanlarda, bu yükselticilerin popülaritesini arttıran MMIC gerçekleştirme çalışmalarının daha da iyi yapılacağı beklenmektedir.

KAYNAKLAR DİZİNİ

- [1] Gonzalez, G., 1997, “Microwave Transistor Amplifiers Analysis and Design”, Prentice-Hall, Inc.
- [2] Sweet, A., 1990, “MIC & MMIC Amplifier and Oscillator Circuit Design”, Artech House, Boston, London.
- [3] Ludwig, R., Bretchko, P., 2000, “RF Circuit Design”, Prentice-Hall, Inc.
- [4] Pozar D. M., 1998, “Microwave Engineering, John Wiley&Sons”, Inc.
- [5] Özzaim, C., 1991, “Computer Aided Analysis and Design of Distributed Amplifiers at Microwave Frequencies”, Master Thesis, ODTU.
- [6] Mırsra D. K., 2001, “Radio Frequency and Microwave Communication Circuits Analysis and Design”, John Wiley&Sons, Inc.
- [7] Hajimiri, A., February 2002, “Distributed integrated circuits: an alternative approach to high-frequency design”, IEEE Communications Magazine.
- [8] Yazgı, M., 2003, “Dağılımıř Parametrelı Kuvvetlendiricilerin Kazanç-Bant Geniřlięi Performansının İyileřtirilmesi”, Doktora Tezi, İTÜ.
- [9] Sanlı, E., 1994, “2-18 GHz MMIC Distributed Amplifiers”, Master Thesis, Bilkent University.

DATA SHEET



HJ-FET
NE34018

L to S BAND LOW NOISE AMPLIFIER
 N-CHANNEL HJ-FET

DESCRIPTION

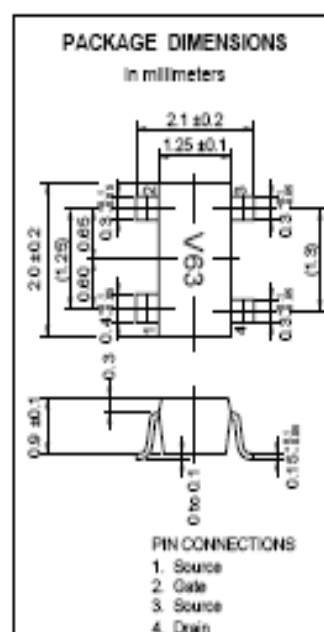
NE34018 is a n-channel HJ-FET housed in MOLD package.

FEATURES

- Low noise figure
 NF = 0.6 dB TYP. at f = 2 GHz
- High associated gain
 Ga = 16 dB TYP. at f = 2 GHz
- Gate width: $W_g = 400 \mu\text{m}$
- 4 pins super mini mold
- Tape & reel packaging only available

ORDERING INFORMATION

PART NUMBER	QUANTITY	PACKING STYLE
NE34018-T1	3 Kpcs/Reel.	Embossed tape 8 mm wide. Pin 3 (Source), Pin 4 (Drain) face to perforation side of the tape.
NE34018-T2	3 Kpcs/Reel.	Embossed tape 8 mm wide. Pin 1 (Source), Pin 2 (Gate) face to perforation side of the tape.



- Please contact with responsible NEC person, if you require evaluation sample. Unit sample quantity shall be 50 pcs. (Part number for sample order: NE34018)

ABSOLUTE MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$)

Drain to Source Voltage	V_{DS}	4.0	V
Gate to Source Voltage	V_{GS}	-3.0	V
Gate Current	I_G	1000	mA
Total Power Dissipation	P_{tot}	150	mW
Channel Temperature	T_{ch}	125	$^\circ\text{C}$
Storage Temperature	T_{stg}	-65 to +125	$^\circ\text{C}$

NEC**NE34018****RECOMMENDED OPERATING CONDITION (T_A = 25 °C)**

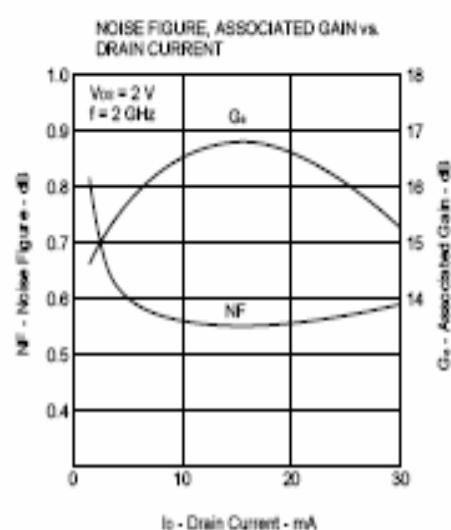
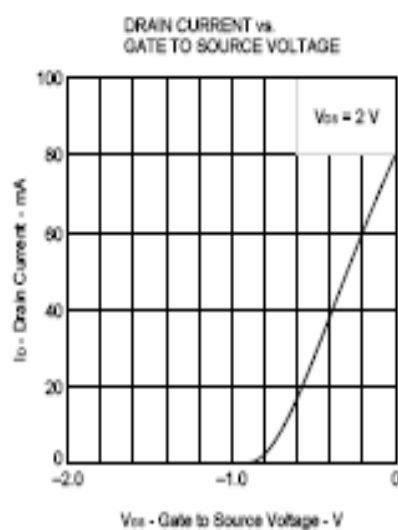
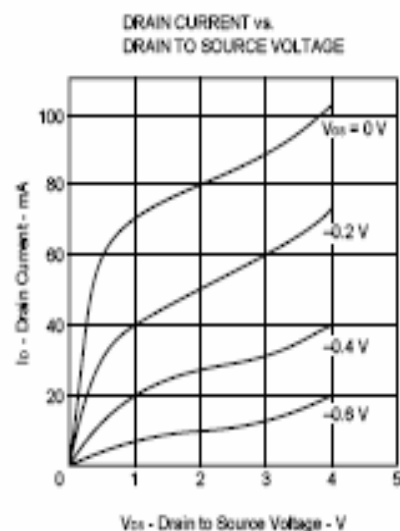
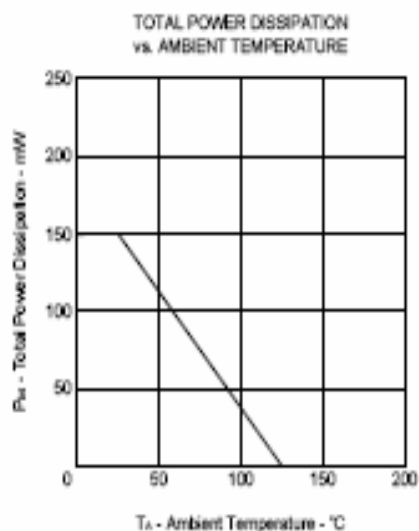
CHARACTERISTIC	SYMBOL	MIN.	TYP.	MAX.	UNIT
Drain to Source Voltage	V _{DS}		2	3	V
Drain Current	I _D		5	30	mA
Input Power	P _i			+10	dBm

ELECTRICAL CHARACTERISTICS (T_A = 25 °C)

CHARACTERISTIC	SYMBOL	MIN.	TYP.	MAX.	UNIT	TEST CONDITIONS
Gate to Source Leak Current	I _{SS}	-	0.5	10	μA	V _{DS} = -3 V
Saturated Drain Current	I _{SD}	30		120	mA	V _{GS} = 2 V, V _{DS} = 0 V
Gate to Source Cut off Voltage	V _{GS(off)}	-0.2	-0.8	-2.0	V	V _{DS} = 2 V, I _D = 100 μA
Transconductance	g _m	30		-	mS	V _{DS} = 2 V, I _D = 5 mA
Noise Figure	NF		0.6	1.0	dB	V _{DS} = 2 V, I _D = 5 mA, f = 2 GHz
Associated Gain	G _a	14	16		dB	V _{DS} = 3 V, I _D = 30 mA (RF off) f = 2 GHz
Power Gain	G _a		18		dB	
Output Power at 1dB Gain Compression Point	P _{1dB}		15		dBm	

I_{SS} CLASSIFICATION

RANK	I _{SS} (mA)	MARKING
63	30 to 65	V63
64	60 to 120	V64

TYPICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$)

NEC**NE34018****S-PARAMETER**

MAG. AND ANG.

V₀₁ = 2 V, I₀ = 5 mA

FREQUENCY MHz	S ₁₁		S ₂₁		S ₁₂		S ₂₂	
	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)
500	.997	-15.9	5.053	165.6	.020	82.6	.805	-9.0
600	.994	-19.1	5.070	162.8	.024	80.1	.801	-10.7
700	.989	-22.0	4.994	160.1	.027	79.0	.800	-12.3
800	.983	-25.1	4.992	157.4	.031	77.0	.798	-13.9
900	.978	-27.9	4.975	154.9	.035	75.1	.797	-15.4
1000	.972	-31.0	4.893	152.0	.039	73.7	.793	-17.0
1100	.954	-33.8	4.879	149.4	.042	71.8	.791	-18.4
1200	.960	-36.1	4.824	147.1	.045	71.0	.792	-19.6
1300	.951	-38.8	4.790	144.6	.048	69.9	.785	-20.9
1400	.945	-41.2	4.746	142.2	.050	68.9	.782	-22.2
1500	.934	-43.7	4.696	139.8	.054	68.2	.780	-23.4
1600	.926	-46.3	4.655	137.4	.056	65.4	.777	-24.4
1700	.914	-48.4	4.588	135.1	.058	65.7	.775	-25.5
1800	.901	-50.7	4.526	132.8	.061	63.9	.769	-26.3
1900	.887	-52.9	4.463	130.7	.063	62.7	.766	-27.3
2000	.807	-58.3	4.308	124.8	.064	58.5	.699	-27.7
2100	.787	-60.6	4.241	122.6	.066	57.1	.697	-28.6
2200	.775	-62.9	4.193	120.4	.067	56.1	.685	-29.8
2300	.755	-64.7	4.122	118.4	.070	55.8	.680	-30.2
2400	.745	-66.8	4.069	116.5	.070	54.8	.675	-31.1
2500	.732	-68.5	4.017	114.7	.072	55.0	.671	-31.9
2600	.720	-70.8	3.977	112.7	.074	54.5	.666	-32.5
2700	.706	-72.8	3.913	110.7	.075	53.1	.657	-33.6
2800	.691	-75.3	3.892	108.9	.077	53.1	.656	-34.1
2900	.677	-77.2	3.833	106.9	.078	51.7	.650	-34.8
3000	.657	-79.5	3.783	105.0	.080	51.5	.642	-35.6

NEC**NE34018****AMP. PARAMETERS**V_{DS} = 2 V, I_D = 5 mA

FREQUENCY MHz	GU _{max} dB	GA _{max} dB	S ₁₁ ² dB	S ₁₂ ² dB	K	Delay ns	Mason's U dB	G1 dB	G2 dB
500	40.42		14.07	-34.10	.02	.078		21.81	4.53
600	37.55		14.10	-32.49	.04	.078		19.09	4.46
700	35.02		13.97	-31.28	.05	.074		16.61	4.44
800	33.18		13.97	-30.09	.07	.074		14.81	4.40
900	31.99		13.94	-29.02	.09	.070		13.68	4.37
1000	30.73		13.79	-28.27	.10	.079		12.63	4.31
1100	28.48		13.77	-27.56	.14	.072		10.46	4.26
1200	28.95		13.67	-26.99	.13	.065		11.01	4.28
1300	28.01		13.61	-26.40	.14	.068		10.24	4.16
1400	27.36		13.53	-25.95	.15	.068		9.73	4.11
1500	26.48		13.43	-25.35	.16	.065		8.97	4.08
1600	25.87		13.36	-25.02	.19	.067		8.48	4.02
1700	25.04		13.23	-24.73	.20	.064		7.82	3.98
1800	24.27		13.11	-24.35	.23	.065		7.27	3.88
1900	23.54		12.99	-23.99	.26	.057		6.72	3.83
2000	20.17		12.68	-23.88	.47	.164	27.008	4.57	2.92
2100	19.63		12.55	-23.67	.50	.063	25.640	4.20	2.89
2200	19.19		12.45	-23.48	.52	.059	25.263	3.99	2.75
2300	18.67		12.30	-23.16	.55	.056	24.878	3.67	2.70
2400	18.34		12.19	-23.05	.57	.054	24.607	3.51	2.64
2500	18.00		12.08	-22.91	.59	.049	25.175	3.33	2.59
2600	17.70		11.99	-22.65	.60	.056	25.565	3.17	2.54
2700	17.30		11.85	-22.46	.63	.055	24.387	3.00	2.45
2800	17.07		11.80	-22.24	.63	.050	25.422	2.82	2.45
2900	16.71		11.67	-22.10	.67	.057	24.032	2.66	2.38
3000	16.31		11.56	-21.89	.69	.053	23.850	2.45	2.30

NEC**NE34018****S-PARAMETER**

MAG. AND ANG.

V_{DS} = 2 V, I_B = 10 mA

FREQUENCY MHz	S ₁₁		S ₁₂		S ₂₁		S ₂₂	
	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)
500	.988	-18.2	7.217	163.2	.018	80.7	.722	-9.7
600	.982	-21.8	7.184	160.0	.022	79.7	.717	-11.6
700	.974	-25.0	7.070	156.9	.025	77.5	.717	-13.4
800	.964	-28.4	6.995	153.8	.029	77.4	.711	-15.0
900	.954	-31.5	6.928	150.8	.032	75.0	.710	-16.6
1000	.942	-34.7	6.797	147.9	.035	74.4	.705	-18.1
1100	.924	-37.8	6.707	144.9	.038	71.9	.702	-19.7
1200	.922	-40.4	6.607	142.3	.042	72.7	.700	-20.8
1300	.909	-43.2	6.506	139.5	.044	70.6	.694	-21.9
1400	.897	-45.8	6.387	136.8	.046	70.4	.690	-23.4
1500	.880	-48.4	6.286	134.4	.049	68.6	.688	-24.4
1600	.868	-50.9	6.179	131.7	.052	68.2	.683	-25.3
1700	.851	-53.2	6.055	129.3	.053	67.1	.680	-26.4
1800	.836	-55.3	5.937	126.9	.055	66.5	.675	-27.1
1900	.817	-57.6	5.829	124.7	.058	65.7	.671	-27.8
2000	.735	-63.0	5.570	119.4	.058	61.7	.604	-27.3
2100	.710	-65.4	5.453	117.0	.060	61.2	.600	-28.1
2200	.697	-67.6	5.354	114.8	.061	60.0	.590	-29.1
2300	.675	-69.4	5.242	112.8	.064	59.6	.586	-29.5
2400	.662	-71.5	5.148	110.9	.065	59.4	.580	-30.1
2500	.647	-73.0	5.057	109.0	.067	59.5	.577	-30.6
2600	.634	-75.2	4.977	107.1	.069	58.6	.573	-31.2
2700	.617	-77.3	4.890	105.1	.071	58.7	.567	-32.1
2800	.602	-79.5	4.819	103.4	.073	58.4	.567	-32.5
2900	.584	-81.5	4.734	101.4	.075	57.6	.559	-33.2
3000	.564	-83.6	4.640	99.5	.076	56.6	.553	-33.8

NEC**NE34018****AMP. PARAMETERS**V_{DS} = 2 V, I_D = 10 mA

FREQUENCY MHz	G _U max dB	G _A max dB	S ₂₁ ² dB	S ₁₂ ² dB	K	Delay ns	Mason's U dB	G ₁ dB	G ₂ dB
500	36.72		17.17	-34.88	.08	.089		16.35	3.20
600	34.68		17.13	-33.03	.10	.089		14.42	3.14
700	33.00		16.99	-31.96	.13	.086		12.88	3.13
800	31.44		16.90	-30.71	.13	.087		11.48	3.06
900	30.33		16.81	-29.79	.16	.083		10.48	3.04
1000	29.14		16.65	-29.03	.18	.081		9.51	2.98
1100	27.83		16.53	-28.43	.22	.081		8.35	2.95
1200	27.55		16.40	-27.64	.21	.074		8.23	2.93
1300	26.71		16.27	-27.23	.24	.077		7.59	2.86
1400	25.99		16.11	-26.69	.25	.075		7.08	2.81
1500	25.23		15.97	-26.24	.29	.068		6.48	2.79
1600	24.63		15.82	-25.75	.30	.072		6.08	2.73
1700	23.92		15.64	-25.45	.33	.068		5.58	2.70
1800	23.33		15.47	-25.15	.36	.067		5.21	2.65
1900	22.70		15.31	-24.68	.38	.061		4.78	2.60
2000	20.26		14.92	-24.71	.60	.148	28.512	3.37	1.97
2100	19.72		14.73	-24.48	.64	.066	27.821	3.05	1.94
2200	19.32		14.57	-24.29	.67	.062	26.935	2.89	1.86
2300	18.85		14.39	-23.88	.69	.054	26.358	2.64	1.83
2400	18.52		14.23	-23.71	.71	.054	26.420	2.50	1.78
2500	18.19		14.08	-23.54	.73	.051	26.588	2.36	1.76
2600	17.90		13.94	-23.21	.74	.054	26.416	2.23	1.73
2700	17.53		13.77	-23.02	.76	.056	26.641	2.08	1.69
2800	17.29		13.66	-22.78	.77	.048	27.042	1.95	1.68
2900	16.94		13.50	-22.53	.80	.056	26.181	1.81	1.63
3000	16.58		13.33	-22.43	.83	.053	24.840	1.66	1.59

NEC**NE34018****S-PARAMETER**

MAG. AND ANG.

V_{DS} = 2 V, I_B = 20 mA

FREQUENCY MHz	S ₁₁		S ₂₁		S ₁₂		S ₂₂	
	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)
500	.978	-20.1	9.298	160.9	.017	82.7	.637	-10.0
600	.968	-23.9	9.160	157.3	.021	80.2	.635	-11.8
700	.954	-27.5	9.000	153.9	.023	79.8	.632	-13.7
800	.943	-31.1	8.848	150.5	.026	77.7	.627	-15.3
900	.929	-34.4	8.700	147.3	.029	76.6	.627	-16.8
1000	.913	-37.7	8.501	144.0	.032	74.7	.621	-18.0
1100	.891	-40.8	8.335	141.0	.035	74.7	.618	-19.6
1200	.884	-43.5	8.162	138.0	.037	74.3	.617	-20.5
1300	.865	-46.4	7.972	135.2	.040	74.2	.613	-21.7
1400	.849	-48.9	7.801	132.3	.042	71.9	.607	-23.0
1500	.830	-51.4	7.607	129.8	.045	71.7	.606	-24.0
1600	.815	-54.0	7.440	127.1	.047	71.1	.603	-24.7
1700	.793	-56.3	7.247	124.7	.049	70.0	.599	-25.6
1800	.775	-58.3	7.074	122.2	.051	69.4	.598	-26.2
1900	.754	-60.4	6.913	119.9	.053	68.8	.593	-26.8
2000	.674	-65.8	6.573	115.0	.053	66.1	.528	-25.1
2100	.648	-68.1	6.417	112.7	.056	65.5	.526	-25.7
2200	.632	-70.2	6.265	110.5	.057	64.5	.516	-26.7
2300	.610	-71.9	6.113	108.6	.059	64.6	.515	-26.7
2400	.596	-73.7	5.976	106.7	.061	64.6	.510	-27.3
2500	.579	-75.2	5.849	105.0	.063	65.0	.509	-27.8
2600	.566	-77.1	5.727	103.1	.065	63.8	.507	-28.2
2700	.548	-79.3	5.610	101.1	.068	64.3	.502	-29.1
2800	.532	-81.2	5.499	99.4	.069	63.3	.502	-29.4
2900	.515	-83.0	5.399	97.5	.071	64.1	.498	-30.0
3000	.496	-84.8	5.272	95.7	.073	62.4	.493	-30.4

NEC**NE34018****AMP. PARAMETERS**V_{DS} = 2 V, I_D = 20 mA

FREQUENCY MHz	G _U max dB	G _A max dB	S ₁₁ ² dB	S ₁₂ ² dB	K	Delay ns	Mason's U dB	G ₁ dB	G ₂ dB
500	35.28		19.37	-35.33	.12	.098		13.65	2.26
600	33.54		19.24	-33.71	.16	.098		12.07	2.24
700	31.81		19.09	-32.71	.18	.097		10.51	2.22
800	30.66		18.94	-31.61	.21	.094		9.55	2.17
900	29.62		18.79	-30.78	.24	.088		8.66	2.17
1000	28.49		18.59	-29.78	.28	.092		7.78	2.12
1100	27.38		18.42	-29.14	.31	.085		6.86	2.09
1200	26.91		18.24	-28.63	.32	.082		6.59	2.08
1300	26.08		18.03	-28.04	.34	.079		6.00	2.05
1400	25.38		17.84	-27.49	.38	.079		5.53	2.00
1500	24.70		17.62	-26.88	.40	.071		5.08	1.99
1600	24.13		17.43	-26.49	.42	.073		4.74	1.97
1700	23.43		17.20	-26.16	.46	.068		4.30	1.93
1800	22.90		16.99	-25.88	.49	.070		3.98	1.92
1900	22.33		16.79	-25.46	.52	.062		3.66	1.88
2000	20.40		16.35	-25.44	.72	.137	29.694	2.63	1.42
2100	19.92		16.15	-25.02	.75	.064	28.981	2.37	1.41
2200	19.50		15.94	-24.90	.79	.062	27.785	2.21	1.35
2300	19.08		15.72	-24.53	.81	.062	27.569	2.02	1.34
2400	18.74		15.53	-24.25	.82	.063	27.816	1.91	1.31
2500	18.41		15.34	-23.96	.84	.048	28.156	1.77	1.30
2600	18.13		15.16	-23.71	.85	.063	27.486	1.68	1.29
2700	17.79		14.98	-23.29	.86	.063	28.589	1.55	1.26
2800	17.51		14.80	-23.18	.88	.047	27.386	1.44	1.26
2900	17.22		14.65	-22.93	.89	.054	28.295	1.34	1.24
3000	16.88		14.44	-22.71	.92	.060	26.323	1.22	1.21

NEC**NE34018****S-PARAMETERS**

MAG. AND ANG.

V_{DS} = 3 V, I_D = 5 mA

FREQUENCY MHz	S ₁₁		S ₂₁		S ₁₂		S ₂₂	
	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)
500	.991	-15.2	5.038	165.1	.020	79.3	.817	-9.8
600	.984	-18.1	5.040	162.2	.024	79.0	.812	-11.7
700	.982	-20.8	4.984	159.4	.027	76.7	.809	-13.6
800	.973	-23.8	4.958	156.6	.031	77.2	.807	-15.2
900	.970	-26.6	4.958	154.1	.034	74.4	.806	-16.8
1000	.964	-29.0	4.892	151.4	.038	73.4	.803	-18.6
1100	.944	-32.0	4.850	148.6	.040	70.8	.797	-20.1
1200	.947	-34.2	4.791	146.2	.044	70.3	.794	-21.5
1300	.938	-36.7	4.764	143.8	.048	69.6	.791	-23.1
1400	.929	-38.9	4.722	141.4	.050	68.9	.788	-24.3
1500	.920	-41.3	4.675	139.0	.052	67.2	.789	-25.7
1600	.911	-43.6	4.640	136.6	.056	66.5	.786	-27.2
1700	.901	-45.7	4.579	134.4	.058	65.1	.780	-28.3
1800	.890	-47.9	4.527	132.2	.061	64.1	.778	-29.4
1900	.878	-49.8	4.473	130.0	.063	62.9	.775	-30.5
2000	.815	-57.5	4.305	123.9	.063	58.4	.687	-29.1

AMP. PARAMETERS

FREQUENCY MHz	G _{Umax} dB	G _{Amax} dB	S ₂₁ ² dB	S ₁₂ ² dB	K	Delay ns	Mason's U dB	G ₁ dB	G ₂ dB
500	36.20		14.05	-34.16	.09	.080	39.523	17.38	4.78
600	33.77		14.05	-32.46	.09	.080		15.04	4.69
700	32.94		13.95	-31.29	.11	.077		14.37	4.62
800	31.24		13.91	-30.13	.10	.077		12.75	4.58
900	30.67		13.91	-29.27	.12	.071		12.22	4.55
1000	29.74		13.79	-28.52	.13	.074		11.46	4.49
1100	27.71		13.72	-27.86	.18	.077		9.61	4.38
1200	27.80		13.61	-27.10	.17	.066		9.87	4.32
1300	27.04		13.56	-26.43	.17	.069		9.22	4.26
1400	26.34		13.48	-26.01	.18	.066		8.64	4.22
1500	25.76		13.40	-25.69	.20	.066		8.12	4.24
1600	25.18		13.33	-25.10	.21	.067		7.68	4.18
1700	24.52		13.21	-24.80	.23	.061		7.24	4.07
1800	24.00		13.12	-24.36	.24	.061		6.84	4.05
1900	23.40		13.01	-24.05	.26	.062		6.41	3.99
2000	20.18		12.68	-23.97	.47	.169	27.557	4.73	2.77

NEC**NE34018****S-PARAMETERS**

MAG. AND ANG.

V_{DS} = 3 V, I_D = 10 mA

FREQUENCY MHz	S ₁₁		S ₁₂		S ₂₁		S ₂₂	
	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)
500	.982	-17.5	7.163	162.7	.019	82.5	.736	-10.5
600	.973	-20.9	7.082	159.4	.022	79.5	.732	-12.4
700	.965	-24.0	7.001	156.2	.025	76.7	.729	-14.4
800	.953	-27.2	6.905	153.1	.028	75.6	.725	-16.2
900	.944	-30.3	6.849	150.2	.032	74.8	.720	-17.8
1000	.934	-33.0	6.738	147.3	.035	73.4	.717	-19.5
1100	.913	-36.3	6.624	144.1	.037	72.4	.713	-21.2
1200	.909	-38.6	6.514	141.6	.040	70.8	.708	-22.5
1300	.894	-41.3	6.415	138.7	.043	71.0	.706	-24.0
1400	.882	-43.7	6.323	136.2	.046	69.7	.702	-25.2
1500	.866	-46.2	6.219	133.6	.048	67.6	.700	-26.5
1600	.853	-48.5	6.123	131.0	.050	67.0	.697	-27.9
1700	.837	-50.6	6.004	128.8	.052	67.2	.692	-29.0
1800	.823	-52.8	5.897	126.4	.055	66.5	.689	-29.9
1900	.808	-54.7	5.800	124.1	.057	65.4	.685	-31.0
2000	.747	-62.5	5.514	118.6	.058	61.2	.593	-28.2

AMP. PARAMETERS

FREQUENCY MHz	G _{Umax} dB	G _{Amax} dB	S ₁₁ ² dB	S ₂₂ ² dB	K	Delay ns	Mason's U dB	G ₁ dB	G ₂ dB
500	35.08		17.10	-34.56	.09	.093		14.59	3.38
600	33.03		17.00	-33.28	.13	.093		12.69	3.34
700	31.88		16.90	-32.21	.16	.088		11.69	3.29
800	30.40		16.78	-30.97	.18	.086		10.38	3.24
900	29.55		16.71	-29.89	.19	.081		9.66	3.18
1000	28.64		16.57	-29.23	.21	.082		8.93	3.14
1100	27.29		16.42	-28.63	.24	.088		7.79	3.08
1200	26.89		16.28	-27.89	.26	.070		7.59	3.02
1300	26.11		16.14	-27.29	.27	.080		6.97	3.00
1400	25.51		16.02	-26.83	.29	.068		6.53	2.95
1500	24.82		15.87	-26.32	.32	.074		6.02	2.92
1600	24.28		15.74	-25.98	.34	.072		5.65	2.89
1700	23.64		15.57	-25.60	.35	.062		5.25	2.83
1800	23.12		15.41	-25.23	.37	.066		4.91	2.80
1900	22.61		15.27	-24.82	.39	.064		4.59	2.75
2000	20.25		14.83	-24.80	.61	.152	28.504	3.55	1.88

NEC**NE34018****S-PARAMETERS**

MAG. AND ANG.

V_{DS} = 3 V, I_b = 30 mA

FREQUENCY MHz	S ₁₁		S ₂₁		S ₁₂		S ₂₂	
	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)
500	.974	-20.9	10.260	159.9	.016	82.5	.625	-9.7
600	.961	-24.8	10.103	156.1	.018	80.4	.620	-11.5
700	.947	-28.5	9.901	152.5	.022	79.9	.618	-13.3
800	.931	-32.2	9.688	149.1	.025	78.7	.614	-14.8
900	.915	-35.5	9.505	145.6	.028	76.8	.614	-16.2
1000	.894	-39.0	9.260	142.3	.030	76.4	.608	-17.7
1100	.875	-41.9	9.057	139.2	.032	76.3	.607	-18.9
1200	.863	-44.7	8.850	136.2	.035	74.8	.605	-19.8
1300	.843	-47.5	8.618	133.3	.036	73.8	.599	-20.9
1400	.825	-50.1	8.399	130.4	.039	73.5	.595	-21.9
1500	.806	-52.5	8.182	127.9	.042	72.1	.594	-22.8
1600	.788	-55.2	7.980	125.2	.044	72.6	.593	-23.6
1700	.768	-57.1	7.770	122.6	.046	71.8	.590	-24.4
1800	.747	-59.2	7.550	120.2	.048	72.5	.588	-24.9
1900	.726	-61.2	7.356	118.1	.050	71.2	.586	-25.5
2000	.646	-66.6	6.989	113.2	.050	67.4	.521	-23.5

AMP. PARAMETERS

FREQUENCY MHz	G _{Umax} dB	G _{Amax} dB	S ₂₁ ² dB	S ₁₂ ² dB	K	Delay ns	Mason's U dB	G ₁ dB	G ₂ dB
500	35.31		20.22	-36.03	.15	.103		12.94	2.15
600	33.31		20.09	-34.85	.19	.103		11.12	2.11
700	31.84		19.91	-33.23	.21	.100		9.83	2.09
800	30.56		19.72	-32.13	.25	.097		8.77	2.06
900	29.50		19.56	-31.12	.28	.095		7.88	2.05
1000	28.32		19.33	-30.59	.32	.093		6.98	2.01
1100	27.43		19.14	-29.81	.34	.086		6.29	2.00
1200	26.85		18.94	-29.05	.37	.085		5.93	1.98
1300	26.02		18.71	-28.76	.40	.079		5.38	1.93
1400	25.34		18.48	-28.20	.43	.081		4.95	1.90
1500	24.70		18.26	-27.62	.46	.070		4.55	1.89
1600	24.14		18.04	-27.03	.47	.073		4.21	1.88
1700	23.53		17.81	-26.74	.51	.071		3.87	1.86
1800	22.94		17.56	-26.38	.53	.068		3.54	1.84
1900	22.41		17.33	-26.03	.56	.059		3.25	1.82
2000	20.61		16.89	-25.99	.78	.135	29.365	2.35	1.37

NOISE PARAMETER

V_{DS} = 2 V, I_D = 5 mA

Freq (GHz)	NF _{1dB} (dB)	G _n (dB)	Γ _{opt}		R _{v50}
			MAG.	ANG. (deg.)	
0.9	0.51	21.2	0.89	15	0.28
1.0	0.52	20.8	0.88	17	0.25
1.5	0.57	18.2	0.83	25	0.24
2.0	0.61	16.2	0.81	35	0.23
2.5	0.62	14.4	0.56	48	0.21
3.0	0.65	13.3	0.44	59	0.17

V_{DS} = 2 V, I_D = 10 mA

Freq (GHz)	NF _{1dB} (dB)	G _n (dB)	Γ _{opt}		R _{v50}
			MAG.	ANG. (deg.)	
0.9	0.43	22.0	0.62	13	0.20
1.0	0.44	21.6	0.61	14	0.20
1.5	0.49	19.0	0.58	23	0.19
2.0	0.52	16.5	0.57	34	0.18
2.5	0.54	14.9	0.52	45	0.17
3.0	0.57	13.8	0.36	57	0.13

V_{DS} = 3 V, I_D = 10 mA

Freq (GHz)	NF _{1dB} (dB)	G _n (dB)	Γ _{opt}		R _{v50}
			MAG.	ANG. (deg.)	
0.9	0.43	22.2	0.61	11	0.21
1.0	0.44	21.8	0.60	13	0.20
1.5	0.49	19.2	0.57	22	0.20
2.0	0.52	16.7	0.57	33	0.19
2.5	0.54	15.1	0.52	45	0.18
3.0	0.57	14.0	0.37	58	0.14

RECOMMENDED SOLDERING CONDITIONS

The following conditions (see table below) must be met when soldering this product.

Please consult with our sales offices in case other soldering process is used, or in case soldering is done under different conditions.

<TYPES OF SURFACE MOUNT DEVICE>

For more details, refer to our document "SEMICONDUCTOR DEVICE MOUNTING TECHNOLOGY MANUAL" (C10535E).

Soldering process	Soldering conditions	Symbol
VPS	Package peak temperature: 215 °C, Time: 40 seconds MAX. (200 °C MIN.), Number of times: 3, Number of days: not limited*	VP15-00-3
Wave soldering	Soldering bath temperature: 260 °C MAX., Time: 10 seconds MAX., Number of times: 1, Number of days: not limited*	WS60-00-1
Infrared ray reflow	Peak package's surface temperature: 250 °C below, Reflow time: 90 seconds or below (210 °C or higher), Number of reflow process: 3, Exposure limit*: None	IRS0-00-3
Partial heating method	Terminal temperature: 250 °C or below, Flow time: 10 seconds or below, Exposure limit*: None	

- * Exposure limit before soldering after dry-pack package is opened.
Storage conditions: 25 °C and relative humidity at 65 % or less.

Note Do not apply more than a single process at once, except for "Partial heating method".

PRECAUTION Avoid high static voltage and electric fields, because this device is Hetero Junction field effect transistor with Schottky barrier gate.