

170906

**KARADENİZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

**SENKRON GENERATÖR UYARMA DEVRESİNİN BULANIK MANTIKLA
DENETİMİ**

Elk. Yük. Müh. Mehmet Kubilay EKER

**Karadeniz Teknik Üniversitesi Fen Bilimleri Enstitüsünde
"Doktor"
Unvanı Verilmesi İçin Kabul Edilen Tezdir.**

**Tezin Enstitüye Verildiği Tarih : 29.12.2004
Tezin Savunma Tarihi : 09.02.2005**

Tez Danışmanı : Doç. Dr. İsmail Hakkı ALTAŞ

Jüri Üyesi : Prof. Dr. Cemil GÜRÜNLÜ

Jüri Üyesi : Yrd. Doç. Dr. Cemal KÖSE

Jüri Üyesi : Prof. Dr. Sefa AKPINAR

Jüri Üyesi : Prof. Dr. Osman SEVAİOĞLU

Enstitü Müdürü : Prof. Dr. Emin Zeki BAŞKENT

Trabzon 2005

ÖNSÖZ

Bu çalışmada, enerji sisteminin temel elemanı olan senkron generatörün uyarma devresinin denetimi gerçek zamanda yapılmıştır. Denetimi gerçekleştirmek için hem PID hem de bulanık mantık denetim teknikleri kullanılmıştır.

Sistemin denetimi için laboratuvarında mevcut doğru akım makinası ve senkron generatörün elektriksel parametreleri elde edilmiş ve benzetim çalışması aşamasında bu değerler kullanılarak, deneysel çalışmaya esas oluşturmuştur. Sistemin kapalı çevrim denetimi için Pentium 100 işlemciye sahip bir bilgisayar ve bir veri aktarım kartı kullanılmıştır.

Çalışmanın ilk kısmında, şebekeden bağımsız yükü besleyen senkron generatörün uç gerilimini referans değere getirmek için farklı denetim teknikleri kullanılmış ve hem benzetim hem de deneysel verilerle elde edilen sonuçlar karşılaştırılmıştır.

Çalışmanın ikinci kısmında ise şebekeyle paralel çalışan senkron generatörün, sistemden tepkin güç çekmesini önlemek için uyarma akımının bulanık mantık teorisi ile denetimi benzetim çalışması ile yapılmıştır.

Deneysel düzeneğin oluşturulması aşamasındaki yardımlarından dolayı Öğr.Gör. Hilmi YANMAZ'a, dilbilgisi açısından tezin incelenmesindeki yardımlarından dolayı babam Emekli Matematik Öğretmeni İsmail Duran EKER'e, yüksek lisans ve doktora çalışmamdaki uzun bir maraton süresince, bana her türlü yardımı ve desteği sağlayan Danışman Hocam Doç.Dr. İsmail H. ALTAŞ'a, bütün öğretmen ve üniversite hocalarıma teşekkür ederim.

Hayatımı çocuklarının mutlulukları ve umutlarına harcamış, sabır taşı anneme, kardeş olma bilincini daima yüreklerinin içinde hisseden kardeşlerime, hayatımın en önemli varlıkları olan çocuklarıma sonsuz minnet ve şükran duygularımı ifade etmek isterim.

Mehmet Kubilay EKER
Trabzon 2005

İÇİNDEKİLER

	<u>Sayfa No</u>
ÖNSÖZ	II
İÇİNDEKİLER	III
ÖZET	V
SUMMARY	VI
ŞEKİLLER DİZİNİ.....	VII
TABLolar DİZİNİ.....	XI
SEMBOLLER DİZİNİ.....	XII
1. GENEL BİLGİLER	1
1.1. Giriş.....	1
1.2. Sistemin Modellenmesi.....	8
1.2.1. Doğru Akım Motorunun Matematiksel Modeli	10
1.2.2. Senkron Generatörün Matematiksel Modeli	12
1.2.3. Senkron Generatör İçin Rotor Referans Eksen Takımında d-q Dönüşümü	23
1.3. PID Denetim.....	32
1.4. Bulanık Mantık Denetim	39
1.4.1. Bulanık Küme ve Bulanık Mantık Teorisi	41
1.4.2. Bulanık Mantık Denetim Algoritması.....	43
1.5. Sayısal İşaret Kestirimi.....	49
1.6. PCL-818 Veri Aktarım Kartı.....	53
1.6.1. PCL-818 Kayıtçılarının Yapısı	54
1.6.2. PCL-818 Kartının ADC Kısmının Özellikleri.....	55
1.6.3. A/D Dönüşüm Tetikleme Modları	56
1.6.4. A/D Veri Transfer Yöntemleri	57
1.6.5. A/D Dönüşüm İçin Program Safhaları	57
1.6.6. A/D Veri Kayıtçıları	58
1.6.7. PCL-818 Kartının Sayıcı Kısmı	59
1.6.8. PCL-818 Kartının D/A Dönüşüm Kısmının Özellikleri.....	60

2.	YAPILAN ÇALIŞMALAR.....	61
2.1.	Kullanılan Makinaların Parametreleri	61
2.2.	Senkron Generatör Uç Gerilimi Denetimi İçin Hazırlanan Düzenek.....	62
2.3.	PCL-818 Kartına Veri Girişi ve Çıkışı İçin Tasarlanan Devreler	64
2.4.	Sayısal PID Denetleyici için Yazılan Program Algoritması Akış Şeması.....	68
2.5.	Bulanık Mantık Denetleyici için Yazılan Program Algoritması Akış Şeması	69
2.6.	PCL-818 Kartı ile AD Dönüşüm Yapılması için Yazılan Programın Algoritması	74
2.7.	PCL-818 Kartı ile DA Dönüşüm Yapılması için Gerçekleştirilen Yazılım Algoritması	77
2.8.	Giriş ve Çıkış Değerlerinin Görüntülenmesi için Kullanılan Algoritma.....	79
2.9.	Senkron Generatör Uç Geriliminin Denetlenmesine İlişkin Algoritma	80
2.10.	Senkron Generatör Tepkin Gücünün Denetim Modeli ve Deney Düzeneği	82
3.	BULGULAR	85
3.1.	Senkron Generatör Uç Gerilimi Denetimi için Elde Edilen Deneysel ve Benzetim Sonuçları.....	85
3.1.1.	Bulanık Mantık Denetleyici (BMD) ile Uç Gerilimi Denetimi.....	85
3.1.2.	PID Denetleyici ile Uç Gerilimi Denetimi	93
3.2.	Senkron Generatör Tepkin Güç Denetimi için Elde Edilen Benzetim Sonuçları	100
3.2.1.	Tepkin Güç Denetimi Olmaksızın Yapılan Benzetim Çalışması.....	101
3.2.2.	Tepkin Gücün Bulanık Mantıkla Denetimi	105
4.	İRDELEME.....	110
5.	SONUÇLAR	111
6.	ÖNERİLER	113
7.	KAYNAKLAR.....	114
8.	EKLER	123
Ek 1.	Trigonometrik İşlemler.....	123
Ek 2.	Generatör Uç Geriliminin Deneysel Olarak Bulanık Mantıkla Denetiminde Kullanılan Yazılım	124
	ÖZGEÇMİŞ.....	132

ÖZET

Güç sistemlerinin kararlılığı sürekli olarak güncelliğini koruyan bir problem olmuş, bu konuda çalışan araştırmacıları daha iyi ve daha güvenli denetleyiciler tasarlamaya yöneltmiştir. Teknolojideki gelişmelere paralel olarak, güç sistemlerinin denetiminde kullanılan denetleyici türlerine yenileri eklenmiştir. Bu yeni denetleyici türlerinden bulanık mantık ve yapay sinir ağı tabanlı olanları araştırmacıların ve güç sistemi denetimi ile uğraşan uygulayıcıların dikkatini çeken bir hızla uygulamada yer bulmaktadır.

Bu çalışmada, güç sistemlerinin temel elemanlarından biri olan senkron generatörün dq eksen sisteminde modellenmesi yapılmış ve elde edilen bu model, senkron generatör uyarma devresinin denetim simülasyonunda kullanılmıştır. IEEE tarafından önerilen indirgenmiş ve doğrusallaştırılmış düşük dereceli uyarma devresi modelleri yerine dq eksen dönüşümüne dayalı modelleme kullanılarak güç sistemi parametrelerinin etkilerini daha çok dikkate alan simülasyonlar gerçekleştirilmiştir.

Şebekeye bağlı senkron generatörlerin çalışma durumları iki farklı kategoride ele alınabilir. Bunlardan birincisi daha çok şebeke gerilimini etkileyebilen büyük güçlü senkron generatörleri, ikincisi ise şebeke gerilimini etkileyemeyen küçük güçlü senkron generatörleri kapsamaktadır. Birinci kategoride yer alan senkron generatörün değişebilen uç gerilimini kontrol edebilmek için laboratuvar ortamında küçük güçlü bir senkron generatör şebekeye bağlanmadan bağımsız yükleri beslemek üzere kullanılmış ve gerekli denetim, 3 fazlı direnç yük ile 3 fazlı asenkron motor yüklerini ayrı ayrı ve birlikte besleyecek şekilde hem klasik PID hem de bulanık mantık tabanlı denetleyici ile gerçekleştirilmiştir. Uç gerilimi şebeke ile aynı kalan, buna karşılık uyarmanın etkisiyle tepkin gücü daha çok etkilenen ikinci kategorideki generatör çalışma durumu ise hem PID hem de bulanık mantıkla denetlenecek şekilde simülasyonu yapılarak incelenmiştir. Deneysel çalışma esnasında, gerçek sistem ile bilgisayar arasındaki veri aktarımı için 100 kHz örnekleme frekansına sahip 12 bit lik PCL-818 veri aktarım kartı kullanılmıştır.

Yapılan deneysel ve benzetim çalışmalarına ilişkin sonuçlar incelenerek klasik PID ve bulanık denetimin başarımları, üstünlük ve zaafı değerlendirilmiştir.

Anahtar Kelimeler: Senkron Generatör, Uyarma Devresi Denetimi, Güç Katsayısı Denetimi, Bulanık Mantık Tabanlı Denetim, PID Denetim

SUMMARY

A Fuzzy Logic Based Controller for the Excitation of a Synchronous Generator

Power system stability problems have been the subject of continuing research for years. New types of controllers have been designed and utilized in power systems for better solutions. Among those, fuzzy logic (FL) and artificial neural network based controllers have been getting an increasing interest from the power system researchers.

In this study, a mathematical model for the synchronous generator has been derived using dq axis transformation methods, and used in simulation process of excitation system. In order to include effects of the machine parameters in simulation, a dq axis transformation based model is preferred instead of reduced and linearized small signal models suggested by IEEE.

The operating conditions of a utility connected synchronous generator can be separated into two categories. The first one includes large generators that affects the bus voltage, which is required to be controlled. The second one includes small size generators that do not have any effect on the bus voltage but the reactive power. To control the bus voltage of the generator in the first category, a laboratory prototype experimental model has been established such that a small generator is connected to a load bus, consisting of a three-phase resistor and a three-phase induction motor as the loads, instead of the utility in order not to have a fixed terminal voltage. The terminal voltage control for the first type operating mode is obtained by applying both PID and FL based controller for both load types. Only the simulation part has been done for the second operating mode where the synchronous generator has a fixed terminal voltage, which is equal to the utility bus voltage. The simulation is done using both PID and FL controller for this case, as well. The controllers in experimental parts of this study are digitally implemented using a personal computer and a 12 bit PCL 818 data acquisition card with a speed rate of 100 kS/s.

The performances, advantages, and disadvantages of PID and FL controllers are compared for this study.

Key Words: Synchronous Generator, Excitation Control, Power-Factor Control, Fuzzy Logic Control, PID Control

ŞEKİLLER DİZİNİ

Sayfa No

Şekil 1.	Sistemin genel görünüşü	9
Şekil 2.	Sistemin bloklar halinde gösterimi	10
Şekil 3.	Serbest uyarmalı doğru akım motorunun elektriksel eşdeğer devresi.....	11
Şekil 4.	Geleneksel senkron makina modelleri [71].	14
Şekil 5.	Yıldız bağlı, 3 fazlı senkron generatörün elektriksel eşdeğer devresi.....	15
Şekil 6.	d-q dönüşümünün eksen takımları kullanılarak gösterimi	23
Şekil 7.	Rotorla birlikte dönen referans eksen takımında senkron generatörün elektriksel eşdeğer devresi	30
Şekil 8.	Kapalı-çevrim denetim sistemi	34
Şekil 9.	Orantı + integral + türev (PID) denetim.....	35
Şekil 10.	Bulanık mantık denetim algoritması	44
Şekil 11.	Yedi adet üyelik fonksiyonunun kullanılması.....	45
Şekil 12.	Bir periyotta 20 örnekleme yapılan taşıyıcı data pencerelerinin gösterimi	53
Şekil 13.	PCL-818 kartının konnektör uçları, anahtar ve jumper konumları	54
Şekil 14.	Senkron generatör uç geriliminin denetimi için hazırlanan devrenin blok şeması.....	63
Şekil 15.	Bilgisayar ve kapalı çevrim sistemin genel görünüşü	64
Şekil 16.	Senkron generatör uç geriliminin PCL-818 kartının analog kanalına girişi için tasarlanan devre.....	65
Şekil 17.	PCL-818 kartına giriş birimi için tasarlanan kart.....	65
Şekil 18.	PCL-818 kartının analog çıkışından elde edilen tetikleme seviyesini kullanarak generatör uyarma devresi için besleme gerilimini üreten devre.....	66
Şekil 19.	PCL-818 kartından çıkış birimi için tasarlanan kart	67
Şekil 20.	PID (oransal-integral-türev) denetleyici şematik gösterimi	68
Şekil 21.	PID denetleyiciye ilişkin algoritma.....	69
Şekil 22.	7 adet üyelik fonksiyonunun bulunduğu üçgen tipi bulanık kümeler	70
Şekil 23.	Bulanık mantık denetleyicinin üyelik fonksiyonları kısmının işleyiş algoritması.....	71
Şekil 24.	Bulanık mantık denetleyicinin kural tablosu kısmının işleyiş algoritması	71

Şekil 25. Kesişim fonksiyonuna ilişkin algoritma.....	72
Şekil 26. Bulanık mantık denetleyicinin işleyiş algoritması	73
Şekil 27. ADC setleme için kartın kayıtçılarının ayarlanmasına ilişkin algoritma	74
Şekil 28. PCL-818 kartı kullanılarak yazılım tetikleme modunda AD dönüşüm yapılmasına ilişkin algoritma	75
Şekil 29. Kart içindeki sayıcının başlatılmasına ilişkin algoritma	76
Şekil 30. Sayıcının sonlandırılmasına ilişkin algoritma.....	77
Şekil 31. PCL-818 kartı kullanılarak DA dönüşüm yapılmasına ilişkin algoritma.....	78
Şekil 32. Grafik ekranın başlatılmasına ilişkin algoritma	79
Şekil 33. Grafik ekranda uç gerilimi ve tetikleme açısının çizimine ilişkin algoritma	80
Şekil 34. Uyarma devresi denetim sisteminin işleyiş algoritması.....	81
Şekil 35. Senkron generatör tepkin güç denetiminin benzetiminde kullanılan sistemin blok şeması.....	82
Şekil 36. Tepkin güç denetimi için bulanık mantık denetim algoritması.....	83
Şekil 37. Generatör uçlarında 140 Ω direnç yükü bağlı iken BMD ile elde edilen deneysel sonuç fotoğrafı.....	86
Şekil 38. Generatör uçlarında 140 Ω direnç yükü bağlı iken BMD ile elde edilen benzetim sonuçlarının grafikleri; generatör uç geriliminin değişimi (a), uyarma devresini besleyen tristörlerin tetikleme açısının değişimi (b).....	87
Şekil 39. Generatör uçlarında 140 Ω - 40 Ω yük geçişi durumunda BMD ile elde edilen deneysel sonuç fotoğrafı.....	88
Şekil 40. Generatör uçlarında 140 Ω - 40 Ω yük geçişi durumunda BMD ile elde edilen benzetim sonuçlarının grafikleri; generatör uç geriliminin değişimi (a), uyarma devresini besleyen tristörlerin tetikleme açısının değişimi (b).....	89
Şekil 41. Generatör uçlarında 40 Ω - 140 Ω yük geçişi durumunda BMD ile elde edilen deneysel sonuç fotoğrafı.....	89
Şekil 42. Generatör uçlarında 40 Ω - 140 Ω yük geçişi durumunda BMD ile elde edilen benzetim sonuçlarının grafikleri; generatör uç geriliminin değişimi (a), uyarma devresini besleyen tristörlerin tetikleme açısının değişimi (b).....	90
Şekil 43. Generatör uçlarına 3 fazlı ASM yükü bağlanması durumunda BMD ile elde edilen deneysel sonuç fotoğrafı.....	91
Şekil 44. Generatör uçlarında 140 Ω luk yük bağlı iken, 3 fazlı ASM nin paralel olarak devreye bağlanması durumunda BMD ile elde edilen deneysel sonuç fotoğrafı. 91	
Şekil 45. Generatör uçlarında 140 Ω luk direnç ve 3 fazlı ASM paralel olarak bağlı iken aniden ASM nin devreden çıkartılması durumunda BMD ile elde edilen deneysel sonuç fotoğrafı.....	92

Şekil 46. Generatör uçlarında 140 Ω luk direnç yükü bağlı iken PID denetleyici ile elde edilen deneysel sonuç fotoğrafı.....	93
Şekil 47. Generatör uçlarında 140 Ω direnç yükü bağlı iken PID denetleyici ile elde edilen benzetim sonuçlarının grafikleri; generatör uç geriliminin değişimi (a), uyarma devresini besleyen tristörlerin tetikleme açısının değişimi (b).....	94
Şekil 48. Generatör uçlarında 140 Ω - 40 Ω yük geçişi durumunda PID denetleyici ile elde edilen deneysel sonuç fotoğrafı	95
Şekil 49. Generatör uçlarında 140 Ω - 40 Ω yük geçişi durumunda PID denetleyici ile elde edilen benzetim sonuçlarının grafikleri; generatör uç geriliminin değişimi (a), uyarma devresini besleyen tristörlerin tetikleme açısının değişimi (b)	96
Şekil 50. Generatör uçlarında 40 Ω - 140 Ω yük geçişi durumunda PID denetleyici ile elde edilen deneysel sonuç fotoğrafı	96
Şekil 51. Generatör uçlarında 40 Ω - 140 Ω yük geçişi durumunda PID denetleyici ile elde edilen benzetim sonuçlarının grafikleri; generatör uç geriliminin değişimi (a), uyarma devresini besleyen tristörlerin tetikleme açısının değişimi (b)	97
Şekil 52. Generatör uçlarına 3 fazlı ASM yükü bağlanması durumunda PID denetleyici ile elde edilen deneysel sonuç fotoğrafı	98
Şekil 53. Generatör uçlarında 140 Ω luk yük bağlı iken, 3 fazlı ASM nin paralel olarak devreye bağlanması durumunda PID denetleyici ile elde edilen deneysel sonuç fotoğrafı	98
Şekil 54. 140 Ω luk direnç ve ASM devredeyken, ASM'nin aniden devreden çıkarıldığı çalışma durumunun PID ile denetim sonuçları	99
Şekil 55. Şebekeye bağlı senkron generatörün uç geriliminin zamanla değişimi	100
Şekil 56. Generatörü süren doğru akım motorunun endüvi geriliminin değişimi.....	100
Şekil 57. Denetimsiz durum için 3 fazlı doğrultucu devresi tristör tetikleme açısı	101
Şekil 58. Denetimsiz durum için generatör uyarma devresi geriliminin değişimi	101
Şekil 59. Denetimsiz durum için generatör uyarma devresi akımının değişimi.....	102
Şekil 60. Denetimsiz durum için generatör faz akımının değişimi	102
Şekil 61. Denetimsiz durum için generatör gerilimi ve akımı arasındaki faz farkı.....	102
Şekil 62. Denetimsiz durum için sistemin devir sayısı	103
Şekil 63. Denetimsiz durum için generatör yük açısı.....	103
Şekil 64. Denetimsiz durum için doğru akım motoru tarafından üretilen moment.....	103
Şekil 65. Denetimsiz durum için senkron generatör tarafından üretilen moment.....	104
Şekil 66. Denetimli durum için 3 fazlı doğrultucu devresi tristör tetikleme açısı.....	105
Şekil 67. Denetimli durum için generatör uyarma devresi geriliminin değişimi	106
Şekil 68. Denetimli durum için generatör uyarma devresi akımının değişimi.....	106

Şekil 69. Denetimli durum için generatör faz akımının değişimi	106
Şekil 70. Denetimli durum için generatör gerilimi ve akımı arasındaki faz farkı.....	107
Şekil 71. Bulanık mantık denetleyici giriş büyüklüğü hatanın değişimi.....	107
Şekil 72. Bulanık mantık denetleyici büyüklüğü de nin değişimi.....	107
Şekil 73. Bulanık mantık denetleyici çıkış büyüklüğü DU nun değişimi	108
Şekil 74. Denetimli durum için sistemin devir sayısı.....	108
Şekil 75. Denetimli durum için generatör yük açısı.....	108
Şekil 76. Denetimli durum için doğru akım motoru tarafından üretilen moment.....	109
Şekil 77. Denetimli durum için senkron generatör tarafından üretilen moment	109



TABLÖLAR DİZİNİ

	<u>Sayfa No</u>
Tablo 1. Titreşim yöntemine göre denetim organı ayar değerleri.....	37
Tablo 2. Üyelik fonksiyonları kural tablosu	46
Tablo 3. PCL-818 kartı kayıtçılarının işlevleri.....	55
Tablo 4. PCL-818 kartının ADC veri işleme özellikleri	56
Tablo 5. PCL-818 kartının sayıcı kısmının özellikleri	59
Tablo 6. PCL-818 kartının D/A dönüşüm kısmının özellikleri	60



SEMBOLLER DİZİNİ

- f : Senkron generatör frekansı
- f_s : Birbirine bağlanmış elektrik makinası sisteminin sürtünme momenti katsayısı
- i_{as} : Senkron generatör stator sargısı a fazı akımı
- i_{ds}^r : Senkron generatör stator sargısı fd eksenine eşdeğer akımı
- i_e : Doğru akım motoru endüvi sargısı akımı
- i'_{fd} : Senkron generatör uyarma sargısı akımının stator tarafına indirgenmiş değeri
- i_{fdc} : Doğru akım motoru uyarma sargısı akımı
- i'_{kq} : Senkron generatör sönüm sargısı akımının stator tarafına indirgenmiş değeri
- i_{qs}^r : Senkron generatör stator sargısı qr eksenine eşdeğer akımı
- j : Birbirine bağlanmış elektrik makinası sisteminin eylemsizlik momenti
- L_d : Senkron generatör stator sargıları d eksenine eşdeğer endüktansı
- L_e : Doğru akım motoru endüvi sargısı öz endüktansı
- L_{ef} : Doğru akım motoru uyarma sargısı ile endüvi sargısı arasındaki ortak endüktans
- L'_{fd} : Senkron generatör uyarma sargısı öz endüktansının stator tarafına indirgenmiş değeri
- L_{fdc} : Doğru akım motoru uyarma sargısı öz endüktansı
- L'_{kq} : Senkron generatör sönüm sargısı öz endüktansının stator tarafına indirgenmiş değeri
- L'_{lfd} : Senkron generatör uyarma sargısı kaçak endüktansının stator tarafına indirgenmiş değeri
- L_{ls} : Senkron generatör stator (endüvi) sargısı kaçak endüktansı
- L'_{lkq} : Senkron generatör sönüm sargısı kaçak endüktansının stator tarafına indirgenmiş değeri
- L_m : Senkron generatör uyarma sargısı ile endüvi sargısı arasındaki ortak endüktans
- L_{md} : Senkron generatör stator sargıları ile rotor sargıları arasındaki d eksenine eşdeğer ortak endüktansı
- L_{mq} : Senkron generatör stator sargıları ile rotor sargıları arasındaki q eksenine eşdeğer ortak endüktansı
- L_q : Senkron generatör stator sargıları q eksenine eşdeğer endüktansı
- M_e : Senkron generatör tarafından üretilen elektriksel moment
- M_m : Serbest uyarmalı doğru akım motoru tarafından verilen mekanik moment
- n_r : Rotor hızı (dev/dak)

- n_s : Senkron hız (dev/dak)
 p : Senkron generatör çift kutup sayısı
 r_e : Doğru akım motoru endüvi sargısı iç direnci
 r'_{fd} : Senkron generatör uyarma sargısı iç direncinin stator tarafına indirgenmiş değeri
 r_{fdc} : Doğru akım motoru uyarma sargısı iç direnci
 r'_{kq} : Senkron generatör sönüm sargısı iç direncinin stator tarafına indirgenmiş değeri
 r_s : Senkron generatör stator (endüvi) sargısı iç direnci
 v_{as} : Senkron generatör stator sargısı a fazı uç gerilimi
 v^f_{ds} : Senkron generatör stator sargısı dr ekseni eşdeğer uç gerilimi
 v_e : Doğru akım motoru endüvi sargısı uç gerilimi
 v'_{fd} : Senkron generatör uyarma sargısı uç geriliminin stator tarafına indirgenmiş değeri
 v_{fdc} : Doğru akım motoru uyarma sargısı uç gerilimi
 v'_{kq} : Senkron generatör sönüm sargısı uç geriliminin stator tarafına indirgenmiş değeri
 v^f_{qs} : Senkron generatör stator sargısı qr ekseni eşdeğer uç gerilimi
 α : 3 fazlı tristörlü köprü doğrultucu devresi tetikleme açısı
 δ : Senkron generatör yük açısı
 φ : Senkron generatör akımı ve gerilimi arasındaki faz farkı
 λ^r_{ds} : Senkron generatör stator sargısı dr ekseni eşdeğer toplam akı
 λ'_{fd} : Senkron generatör uyarma sargısı toplam akısının stator tarafına indirgenmiş değeri
 λ'_{kq} : Senkron generatör sönüm sargısı toplam akısının stator tarafına indirgenmiş değeri
 λ^r_{qs} : Senkron generatör stator sargısı qr ekseni eşdeğer toplam akı
 ΔT : Örnekleme süresi
 Δt : Denetim örnekleme süresi
 θ_e : Elektriksel açısal konum
 θ_r : Rotor açısal konumu
 θ_s : Senkron açısal konum
 ω_e : Elektriksel açısal hız
 ω_r : Rotor açısal hızı
 ω_s : Senkron açısal hız
BMD: Bulanık mantık denetleyici
PID : Proportional-Integral-Derivative (Orantı-Tümlev-Türev)

1. GENEL BİLGİLER

1.1. Giriş

Güç sistemlerinin kararlılığı sürekli olarak güncelliğini koruyan bir problem olmuş, bu konuda çalışan araştırmacıları daha iyi ve daha güvenli denetleyiciler tasarlamaya yöneltmiştir. Teknolojideki gelişmelere paralel olarak, güç sistemlerinin denetiminde kullanılan denetleyici türlerine yenileri eklenmiştir. Bu yeni denetleyici türlerinden bulanık mantık ve yapay sinir ağı tabanlı olanları araştırmacıların ve güç sistemi denetimi ile uğraşan uygulayıcıların dikkatini çeken bir hızla uygulamada yer bulmaktadır.

Değişen teknolojik gelişmelerin getirdiği ölçüler çerçevesinde, güç sistemlerinin denetimi içinde, yük-frekans ve uyarma devresi denetimine yönelik çalışmalar hala devam etmektedir.

Yük-frekans denetimi ile, dinamik yapısı itibariyle yükteki değişmelere frekans değişimi ile cevap veren generatör frekansını nominal (referans) değerde tutmak için generatörü süren türbinin denetimi yapılmaktadır. Böylelikle güçlü bir ağ yapısı içinde bulunan senkron generatör çevresindeki yüklerin talebini karşılarken, şebeke ile senkron çalışma özelliğini de sürdürmüş olacaktır. Aksi halde generatör salınım yapmaya başlayacak ve bu salınımlar belirli bir seviyeden sonra generatörün şebeke ile senkron çalışma özelliğini ortadan kaldıracaktır.

Belirli bir bölgenin enerji ihtiyacını karşılayan büyük güçlü bir senkron generatörde, yükteki değişimlere bağlı olarak generatörün uç geriliminde değişimler meydana gelmesi durumunda uyarma devresi akımı ayarlanarak generatörün uç gerilimi referans değerde tutulabilir.

Büyük güçlü şebekeye bağlı küçük güçlü senkron generatörlerde uç gerilimi yük değişimlerinden etkilenmez. Bu etki daha çok akım ve gerilim arasındaki faz farkında meydana gelir. Bu durumda uyarma devresi akımında gerekli ayarlamalar yapılmazsa, bu generatör sisteme etkin güç verirken sistemden tepkin güç talep edecektir. Bu ise generatörün tepkin akımlar taşınması ve üretebileceği etkin gücün sınırlanmasından dolayı istenmeyen bir durumdur.

Bu çalışmada hem sonsuz güçlü baraya bağlı küçük güçlü bir generatörün sisteme etkin güç vermesi durumunda oluşan faz farkını gidermek için uyarma devresi denetimi, hem de büyük güçlü bir generatör yapısı düşünülerek, generatör uçlarına bağlı eşdeğer bir yük modelinde, yük uçlarında değişen gerilimin referans değere getirilmesi için uyarma devresi denetiminin yapılması amaçlanmıştır.

Güç sistemlerindeki kararlılık problemleri yüzünden, senkron generatör uyarma devresi ile ilgili çalışmalar, araştırmacılar için devamlı olarak önemini korumaktadır. Klasik denetleyici sistemlerinde, uyarma devresi denetleyici parametrelerinin güç sisteminin dinamik davranışı ve kararlılığı üzerine büyük etkileri vardır. Bu yüzden, güç sistemi üzerinde beklenmeyen bir değişimle karşılaşıldığında, uygun denetleyici parametreleri ile sistemin mümkün olduğunca kararlılık bozulmayacak biçimde cevap vermesi beklenir.

Güç sistemi kararlılık çalışmalarında, senkron makina davranışının doğru olarak benzetim çalışmasının yapılabilmesi için, senkron makina uyarma sisteminin yeterince ayrıntılı olarak modellenmesi gerekir. Kullanılan modeller, gerçek uyarma sistemi elemanlarının temsili için uygun olmalıdır [1].

1968 yılında, IEEE tarafından, uyarma sistemleri için yaygın olarak kullanılmaya halen devam eden matematiksel modeller sunulmuş ve bu modeller için parametreler tanımlanmıştır [2]. 1981 yılında, yine IEEE tarafından, önceki çalışmaya ilave olarak, yeni geliştirilen uyarma elemanları için de modeller oluşturulmuştur [3].

1992 yılında, IEEE tarafından hazırlanan çalışmada, 1981 yılında sunulan modeller dikkate alınarak bir güncelleştirme çalışması yapılmış ve bu modeller pratikte kullanılacak biçimde formülize edilmiştir [1]. Bu çalışmada, ilave olarak, uyarma devresi için test verileri sonucunda elde edilen model parametreleri kullanılmıştır. Bununla birlikte, sunulan modellerin indirgenmiş dereceden modeller olduğu ve her özel sistem içindeki denetim çevrimlerinin bütünü tanımlamadığı ifade edilmektedir.

Uyarma sistemlerinin denetim parametreleri enerji sisteminin dinamik davranışını ve kararlılığını pek çok yönden etkilemektedir. Bu parametreleri uygun olarak ayarlamak için EMTP gibi sistemle bağlantılı olmayan (off-line) bilgisayar benzetim programları kullanılmaktadır. Bu yöntemlerde, enerji sisteminin bütün elemanları matematiksel olarak modellenmekte ve benzetim programı ile uygun denetleyici parametrelerinin bulunulmasına çalışılmaktadır. Bu yöntem çok uygun, ekonomik ve çalışma aşamasında

gerçek bir test gerektirmediği için güvenli olmasına rağmen, bulunan parametrelerin başarımı benzetim programındaki sistem modelinin doğruluğuna bağlıdır. Pratikte güç elektroniği anahtarlama elemanlarından ve sayısal denetçilerden imal edilmekte olan uyarma devrelerinin doğru bir modelini oluşturmanın zorluğundan kaynaklanan problemin üstesinden gelmek için uyarma sisteminin direkt olarak test edilebileceği sistemle bağlantılı (on-line) generatörün gerçek zamanlı (real time) benzetiminin yapılması da bilgisayar teknolojisindeki hızlı gelişmeler sayesinde mümkün hale gelmiştir [4].

Klasik analog otomatik gerilim regülatörleri, doğrusal transfer fonksiyonu modellerini ve klasik denetleyicileri kullanarak tasarlanmıştır. Senkron generatörün doğrusallaştırılmış transfer fonksiyonu modelini kullanılarak, klasik denetim teorileri yardımıyla senkron generatörün uyarma sistemini denetlemek için tasarlanan analog otomatik gerilim regülatörleri halen kullanılmaktadır. Senkron generatör doğrusal olmayan bir sistem olduğu için, tasarlanan denetim sistemi sadece seçilen çalışma koşulları altında geçerli olan doğrusallaştırılmış model için temel alınabilir. Bu yüzden sabit katsayılı bir otomatik denetim (klasik denetim, PID), sistemin bütün koşullarında beklenen cevabı vermeyebilir ve bazı durumlarda sistem kararlılığı olumsuz yönde etkilenebilir [5]. Bu yüzden IEEE tarafından tanımlanan uyarma modelleri kullanılarak, benzetim programları üzerinden, değişik optimizasyon teknikleri uygulanan PID denetim [6], bulanık mantık denetim [7], yapay sinir ağları [8], neuro-fuzzy hybrid algoritma [9] ve genetik algoritma [10] denetim teknikleri kullanılarak sistemin değişen koşullarına adapte olan veriler üreten teknikler de senkron generatör uyarma sistemi veya güç sistemi kararlılık sağlayıcı sistemlerinin denetiminde kullanılmıştır.

Senkron generatör ve elemanları doğrusal olmayan bir yapıya sahip olduğundan, doğrusal olmayan sistemlere, bulanık mantık tabanlı denetleyicilerin uyarlamalı uygulanabilirliği, güç sistemi denetimi üzerine çalışan araştırmacılar için yeni bir açılım başlatmıştır [11-13].

Uyarma devresinin denetiminde, IEEE tarafından tanımlanmış generatör uyarma modellerinin yanında, doğrusal olmayan sistem modeli için daha doğru sonuçlar verecek değişik yöntemler de kullanılmıştır. Bu çalışmalardan birinde, doğrusal olmayan sistemlerin geri beslemeli doğrusallaştırılması yöntemi kullanılarak, bir generatörün düzenlenmiş ve indirgenmiş üç boyutlu modeli için doğrusallaştırılmış model tanımlanabileceği belirtilmektedir [14].

Çalışmaların bazılarında senkron generatör - güç sistemi analizinde generatörün yaklaşım modelleri kullanılırken [15-17], bazılarında da dq dönüşüm modeli kullanılmaktadır [4].

Senkron generatörün uyarma devresi denetimi yapılırken, bazı çalışmalarda generatörün iletim hattı üzerinden bir sonsuz güçlü baraya bağlı olduğu göz önüne alınmakta [18-20], bazı çalışmalarda ise sistemden bağımsız olarak değişik empedans yüklerini besleyen generatör modelleri kullanılmaktadır [21].

Güç sisteminin en önemli elmanı olan senkron generatör, gerilim ve frekans regülatörleri kullanılarak sürekli olarak denetlenir. Gerilim regülatörü, değişen yük durumlarında, generatör uç gerilimini referans değerde tutma görevini yürütürken, hız regülatörü sistemi sabit frekansta tutmaya çalışır. Otomatik gerilim regülatöründeki denetleyici sistemler için genellikle analog bileşenler kullanılmaktadır [21].

Otomatik gerilim regülatörü, normalde generatörün stator uç gerilimini denetler. Bazen, generatör içi veya dışındaki bir noktaya ait gerilimin temsili değerini denetlemek için yük dengeleyici kullanılır. Bu durum, otomatik gerilim regülatörü çevrimi içine yapılan ilave bir devre tarafından sağlanır. Dengeleyici, generatör uçları ile denetlenen gerilim noktası arasındaki empedansı temsil eden ayarlanabilir bir direnç (R_c) ile endüktif bir reaktansa (X_c) sahiptir. Bu empedans ve ölçülen endüvi akımı kullanılarak, bir gerilim düşümü hesaplanır ve uç gerilimine eklenir veya çıkartılır. Dengeleyici, generatör içindeki bir noktadaki gerilimi düzenler ve bu durum gerilim düşümü sağlar. Bu, bir yükseltici transformatör ile bir birine bağlı generatörlerin uç gerilimleri arasındaki tepkin gücün paylaşımının uyumunu sağlamak için kullanılır. Dengeleyici fonksiyonu, generatörler arasında tepkin akım dengeleyicisi gibidir. Bu sistem oluşturulmazsa, generatörlerden birisi, diğerinden biraz daha fazla uç gerilimini denetlemeye kalkışacaktır. Bu durumda bir generatör, istenen tepkin gücün hepsini sağlama eğiliminde iken, düşük uyarma sınırında olan diğer bir generatör tepkin gücü emme eğiliminde olacaktır [22].

Günümüzde güç sistemlerinin otomasyonunda hem tepkin güç hem de gerilim denetimi yapabilen regülatörler tercih edilmektedir. Aslında yeni bir tip denetim sistemi olmayan otomatik VAR ve güç faktörü denetleyicileri, çok büyük güç havzalarının ve generatör gerilim denetleyicilerinin bir özelliğidir. Yapılan bir çalışmada, gerilim, VAR ve güç faktörü denetleyicilerinin bir fonksiyonel tanımlaması sunulmakta ve gerilim izleyen generatör uygulamaları için, (Tepkin Güç)/(Güç Faktörü) denetleyicilerin veya

düzenleyicilerin özel bir durum olmadığı ve uyarma sistemi denetleyicilerinde kullanıldığı sonucu ortaya çıkmaktadır [23].

Güç sistemleri ağı üzerindeki her bir senkron makina, iki farklı kategori içine yerleştirilebilir. Bunlardan ilki, çoğu generatörün bulunduğu grup olan, nispeten güçlü veya enerji iletim sistemine direkt olarak güç aktaran makinalardır. Bu makinalar tipik olarak güç sisteminin gerilimini düzenler. İkinci kategori ise, küçük güçlü senkron makinaların dahil olduğu ve sistemin gerilimini düzenlemesi beklenmeyen, daha düşük seviyedeki gerilim düzeyleri yüzünden indirici transformatörlerin kullanıldığı makinalardır. Bu makinalar ise, sistemin güç faktörünü düzenlemek için seçilen tipik makinalar olarak kullanılabilir [23,24].

Schaefer ve Kim [25] tarafından, sonsuz güçlü baraya bağlı bir senkron generatörün uyarma devresinin sayısal denetimi, PID denetleyici kullanılarak, otomatik gerilim denetimi ve güç faktörü denetimi için 2001 yılında yapılmıştır. Bu çalışmada sistemin değişen koşullarına uyum sağlamak için denetleyici katsayıların değiştirilmesi gerektiği, bunun için de analog denetleyicilerin uygun olmadığı, fakat sayısal denetleyicilerle bunları değiştirmenin mümkün olduğu ve sayısal program sayesinde çalışma seviyelerinin değiştirilebileceği belirtilmektedir.

Modern uyarma sistemleri, sayısal elektronik elemanlarının maliyet avantajını, esnekliğini ve gücünü kullanmaya başlamıştır. Sayısal uyarma denetim sistemleri, mikroişlemcileri kullanarak uyarma sistemlerinin denetim fonksiyonlarının hepsini icra etmektedir. Bu denetim fonksiyonları, gerilim düzenleme, VAR veya güç faktörü düzenleme, güç sistemi kararlılık sağlayıcısı ve akım sınırlayıcı devreleridir. Sayısal teknoloji, büyük güçlü buhar veya su türbinlerinden küçük güçlü dizel generatörlere kadar uyarma sistemleri için kullanılmaya başlanmıştır. Kim, Basler ve Godwani [26] tarafından yapılan bir çalışmada 4 msn örnekleme süresi ile sayısal PID denetleyicinin çalışması gerilim düzenleyici üzerinde incelenmektedir. Generatör gerilim ve akımının genlik değeri, örneklenmiş aa işaretlerinden kestirim yöntemiyle bulunmaktadır. Ayrıca bu çalışmada güç sistemi kararlılık sağlayıcı, VAR/Güç faktörü denetleyici, uyarma devresi için düşük ve aşırı uyarma sınırlayıcılar ve Gerilim/Frekans sınırlayıcının uyarma devresi içinde kullanılması açıklanmaktadır.

Kral ve Schaeffer tarafından yapılan diğer bir çalışmada [27], NERC firması tarafından önerilen görüşe göre, transformatör bağlantılı generatör sistemlerinde 69 kV dan

düşük gerilime sahip şebekelerde, tepkin güç denetiminin uyarma sistemi için uygulanması gerektiği belirtilmektedir. Ayrıca tepkin güç denetimi yanında güç sistemi kararlılık denetiminin yapılmasının uygun olmayacağı belirtilmektedir. Tepkin güç denetleyici sabit tepkin güçle çalışmayı sürdürmek isterken, güç sistemi kararlılık sağlayıcının ise, güç salınımlarını kararlı hale getirmek için tepkin güç denetim sistemine baskı yapmak isteyeceğini ve bu yüzden güç sistemi kararlılık sağlayıcının kullanılmak istendiği yerde, tepkin güç denetiminin yapılmaması gerektiğini belirtmektedir.

Yapılan diğer bir çalışmada ise, tepkin güç veya güç faktörü denetleyicilerinin, ayarlanan tepkin güç seviyesine sistemi çekmek için tasarlandığı ancak bu denetleyicinin bazı güçlükleri olduğu belirtilmektedir. İstenen tepkin güç seviyesini sürdürmek için bara geriliminin yüksek değerlere çıkarmasının mümkün olduğu 13,8 kV bara gerilimine sahip bir sistemin 15 kV ta çalışmak zorunda kalabileceği ve bu aşırı gerilimin aygıtlara zarar verebileceği belirtilmektedir. Bu yüzden, yeni uyarma sistemlerinde, bu denetleyicinin generatör uç geriliminin kabul edilebilir seviyesine kadar çalışmasının sağlandığı, daha yüksek veya daha düşük seviyelerde ise bu denetleyicinin otomatik olarak devre dışı kaldığı belirtilmektedir [28].

Bir diğer çalışmada da Matlab ortamında hazırlanan benzetim programı ile otomatik gerilim denetimi ve otomatik güç faktörü denetimi için PID denetleyici kullanılarak sistemin başarımı incelenmiştir [29]

Ohio Edison Şirketi'nde çalışan mühendislerin hazırladıkları bir çalışmada [30], senkron generatörlerin tepkin güç kapasiteleri üzerine yapılan testlerin sonuçları gösterilmektedir. Burada senkron generatörün tepkin gücü ile kapasite oranları test edilmediği sürece, sınırlı tepkin güç oranlarına sahip senkron generatörlerin çalışma şartlarının tespit edilmemiş diğer problemler yüzünden gizlendiği bulgusuna ulaşılmıştır. Ohio Edison Sistemi üzerinde, 0.85 güç katsayısı ile çalışan generatörlerden oluşan bir tasarımın bulunduğu ve yük merkezine elektriksel olarak yakın olmayan üretim sistemlerinde bu çalışma durumunun tesis edildiği belirtilmektedir [30].

Uyarma sistemlerinin koruyucu sınırlandırıcıları ve VAR düzenleyici devrelerinin etkisi, planlama çalışmalarında dikkate alınmamasına rağmen, gerçekte benzetim çalışmalarından tamamen farklı etkilere sahiptir. Daha akıllı sınırlama fonksiyonlarına ve koruma özelliklerine sahip yeni sayısal tabanlı uyarma sistemi denetleyicileri, eski aygıtlarda bulunmayan özelliklere sahiptirler. Murdoch ve arkadaşları [31] tarafından

yapılan böyle bir çalışmada, uyarma sistemi sınırlayıcılarının test sonuçları irdelenmekte ve eski aygıtların imalat safhasında test özellikleri mevcut olmadığından dolayı sakıncaları olduğu vurgulanmaktadır.

Senkron makinaların, güç sistemine tepkin güç verebilmesi ve alabilmesi özelliğinden dolayı, senkron motorların tepkin güç dengeleyici olarak kullanılması çalışmaları da devam etmektedir [32,33].

Ayrıca, dağıtım sistemlerinde, tepkin güç ve gerilim denetimi için 1987 yılında kapsamlı bir biyografi çalışması da yapılmıştır [34].

Güç sistemlerinde bulanık mantık denetleyicinin kullanımı, çok farklı alanlarda hızla artmaktadır. Yük-frekans denetimi, gerilim regülasyonu, kararlılık, yük kestirimi, güç akış analizi, parametre kestirimi, koruma sistemleri, bulanık mantık denetleyicinin kullanıldığı bazı alanlardır [35-40]. Güç sistemlerinde bulanık mantık uygulamaları [13] numaralı kaynakta ayrıntılı biçimde verilmektedir. Ayrıca, [41] numaralı kaynakta yazar, güç sistemlerinde bulanık küme teorisinin uygulamaları üzerine kapsamlı bir biyografi çalışması yapmıştır.

Gerçek zaman uygulamalarında, bulanık mantık tabanlı denetleyiciler için fiziksel sistemlerin matematiksel modeli gerekli olmamasına rağmen, benzetim çalışmaları için sistemin matematiksel modeli gerekmektedir. Bu yüzden senkron generatörün matematiksel modeli veya uyarma sistemi matematiksel modeli bu tez çalışmasında kullanılacaktır. Güç sistemleri uyarıma sistemi modelleri için literatürde ayrıntılı tanımlamalar mevcuttur [1-3, 42-46]. Ayrıca IEEE'de, uyarma devresi için çeşitli standartlar tanımlanmıştır. Bunlar: Senkron generatörün uyarma sistemi için IEEE standart tanımlamaları [47]; Uyarma denetim sistemlerinin dinamik başarımının tanımlanması, testi ve değerlendirilmesi için IEEE rehberi [48]; Senkron makinaların uyarma sistemleri için yüksek potansiyelli test gereksinimi için IEEE standardı [49]; Uyarma sistemi özelliklerinin hazırlanması için IEEE rehberidir [50]. 1996 yılında sayısal-tabanlı uyarma sistemleri için, IEEE 421.5 standardına ilave olarak model gösterimler tanımlanmıştır [51].

Senkron generatör uyarma sistemlerinin düşük uyarma ve aşırı uyarma limitleri ile ilgili modeller de IEEE komiteleri tarafından tanımlanmıştır [52-53]

Bu çalışmada senkron generatörün doğrusallaştırılmış transfer fonksiyonlarından oluşturulan ve IEEE tarafından sunulan tanımlamalar yerine daha ayrıntılı olduğu için, senkron generatörün d-q modeli üzerinde benzetim çalışmaları yapılmıştır.

Çalışmanın ilk kısmında senkron generatör uçlarına bağlı direnç yükünün değişimi durumunda, generatör uç gerilimini referans değere çeken sistemin benzetim çalışması yapılmış ve bu sistemin deneysel düzeneği oluşturulduğu için, benzetim sonuçları ile deneysel sonuçlar arasında karşılaştırma yapılmıştır. Her ne kadar benzetim çalışmaları sadece direnç yükü için yapılmış olsa da, değişik yük durumları için de deneysel sonuçlar alınmıştır. Bunlardan birinde, 1.1 kW gücündeki 3 fazlı asenkron motor, senkron generatör uçlarına bağlanmış ve değişik denetim yöntemleri için sistemin davranışı incelenmiştir.

Çalışmanın ikinci kısmı ise sadece benzetim çalışmaları ile incelenmiştir. Bu kısımda senkron generatörün şebekeye bağlı olması durumunda, enerji sistemine etkin güç vermesi ve bu durumda, generatörün enerji sisteminden çektiği tepkin gücün ortadan kaldırılması için uyarma devresi akımı denetlenmesi incelenmiştir.

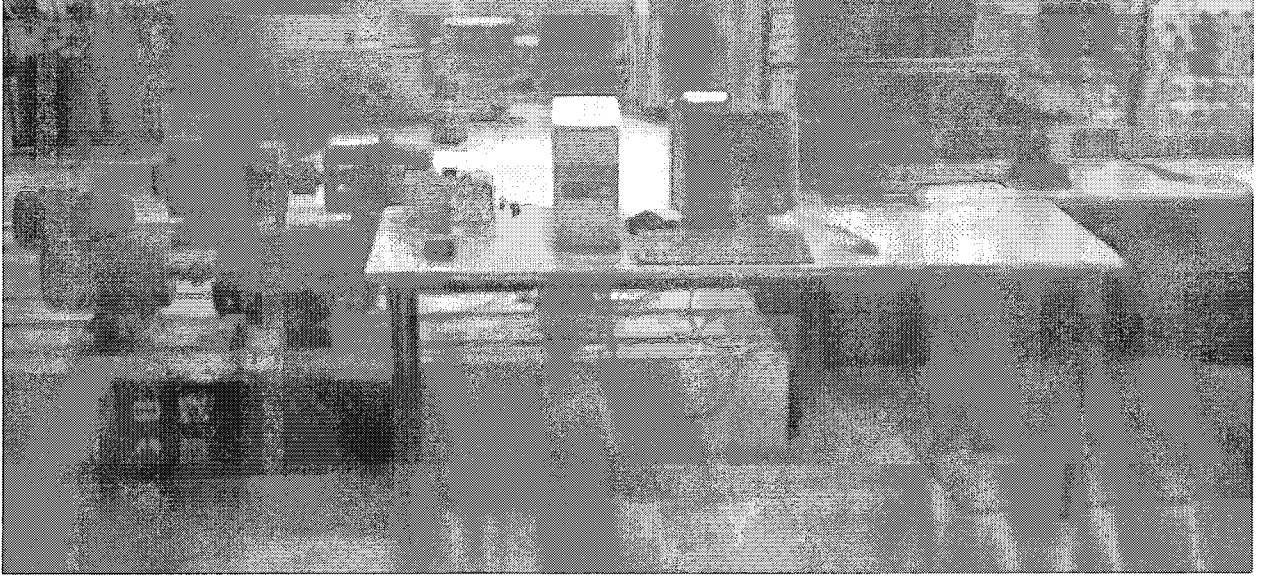
Çalışma içinde denetleyici olarak hem klasik PID denetleyici, hem de bulanık mantık denetleyici kullanılarak, bu denetleyicilerin, sistem üzerindeki üstünlükleri hem benzetim çalışmaları ile hem de deneysel olarak karşılaştırılmıştır.

Gerçek zamanda generatör uyarma devresini denetlemek için, kişisel bilgisayara bağlı PCL-818 kartı kullanılmış, bu kart ve yazılan program sayesinde, sisteme giren denetim büyüklüğü ve çıkış büyüklüğü bilgisayarın ekranında, osiloskop benzeri bir biçimde görüntülenmeye çalışılmıştır.

1.2. Sistemin Modellenmesi

Model olarak alınan sistem, laboratuvarında bulunan iki elektrik makinasının millerinin birbirine mekanik olarak bağlanması ile elde edilmiştir. Serbest uyarmalı bir doğru akım motoru tarafından sürülen yuvarlak kutuplu bir senkron generatör, uçlarına direnç yükü ve / veya 3 fazlı asenkron motor bağlanması ile deney seti oluşturulmuştur. Sistemin genel görüntüsü Şekil 1'de görülmektedir.

2 kVA gücündeki senkron generatörün uyarma devresi, transformatör yardımıyla 380 V luk şebeke gerilimi 50 V a düşürüldükten sonra, 3 fazlı köprü tristörler tarafından beslenmektedir.



Şekil 1. Sistemin genel görünüşü

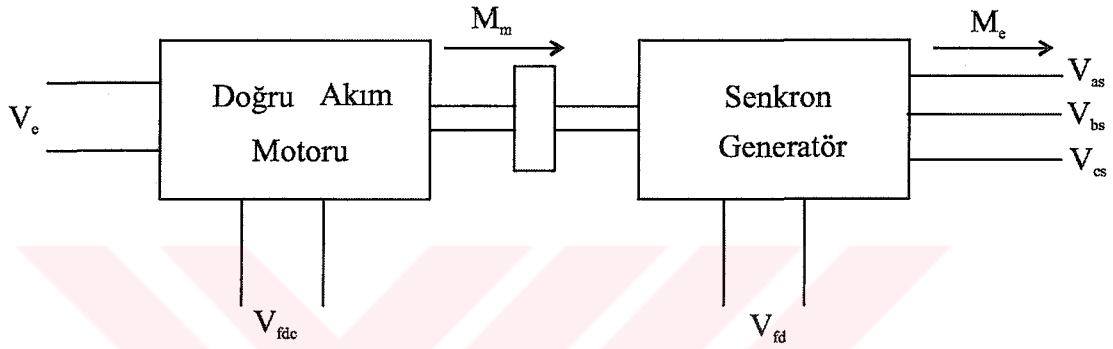
Deneysel sistemde, analog bir işaret olan generatör uçlarındaki gerilimin genlik bilgisinin bilgisayara aktarılması için, algılanan gerilim bir Analog/Dijital dönüştürücü ile sayısal hale getirilmektedir. Benzetim çalışmaları sırasında, denetleyici katsayılarının sistemin denetim örnekleme süresine bağlı olduğu görülmüştür. Bu yüzden, sabit sürelerde denetim yapılabilmesi için bir sayıcı kullanılmıştır. Ayrıca, 6 adet tristörün tetikleme işaretlerinin üretilebilmesi için analog çıkış seviyelerine ihtiyaç vardır, bunun için de bir Dijital/Analog dönüştürücü gereklidir. İçinde, Analog/Dijital dönüştürücü, Dijital/Analog dönüştürücü ve sayıcı bulunan PCL-818 kartı, uyarma devresinin gerçek zamanla denetimi için, bilgisayarın ISA slotuna takılarak kullanılmıştır.

Analog seviye olarak üretilen tristör tetikleme açıları, TCA-785 entegresi sayesinde 0-120 derece arası tristörler için tetikleme yapabilecek darbelere dönüştürülmektedir. 3 fazlı denetimli doğrultucu devresi için 3 adet TCA-785 entegresi kullanılmaktadır. Bu entegre ayrıca kaynağın sıfır geçiş anlarını da algıladığından, her bir faz için eşzamanlı tetikleme işaretleri üretmektedir.

TCA-785 entegreleri ile 3 fazlı köprü doğrultucu devresi için tetikleme işaretleri üretildikten sonra, optokuplör entegresi kullanılarak tristörlerin gerilim kaynakları üzerinden kısadevre olması engellenmiştir. Her tristör için ayrı bir yalıtım gerektiğinden toplam 6 adet optokuplör entegresi kullanılmış ve bunları beslemesi için 6 adet bağımsız 5 Voltluk kaynak üretilmiştir.

Generatör uçlarına bağlı 3 fazlı direnç yükü, birbirine seri bağlı 40Ω ve 100Ω luk 2 adet bloktan oluşmaktadır. Kontaktörler yardımıyla, 140Ω veya 40Ω değerindeki direnç yükünün ve / veya 1.1 kW gücündeki 3 fazlı asenkron motorun, senkron generatörün uçlarına ani olarak bağlanması sağlanmaktadır.

Şekil 2'de gösterildiği gibi, senkron generatörü sürmek için, 2.94 kW gücündeki doğru akım motoru kullanılmıştır. Doğru akım motoru ve senkron generatör parametreleri gerekli deneyler yapılarak elde edilmiş ve benzetim çalışmalarında da bu değerler kullanılmıştır.



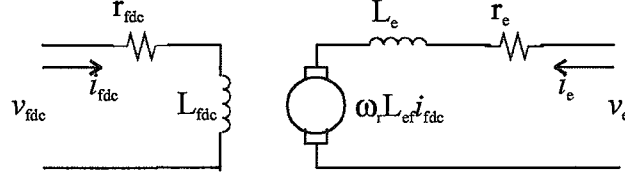
Şekil 2. Sistemin bloklar halinde gösterimi

Sistemin bilgisayar benzetimini yapabilmek için matematiksel modelinin oluşturulması gerekmektedir. Senkron generatör modeli, d-q eksen takımı modeline dönüştürülerek doğru akım motorunun diferansiyel denklemleri ile birleştirilmiş ve 4 adımlı Runge-Kutta algoritması kullanılarak, C dilinde bir benzetim programı yazılmış ve sistemin benzetim çalışması bu programla gerçekleştirilmiştir.

1.2.1. Doğru Akım Motorunun Matematiksel Modeli

Deneysel sistemde, türbin yerine serbest uyarımalı bir doğru akım motoru kullanılmaktadır. Kullanılan doğru akım motorunun uyarma devresi, 220 V şebekeden, 1 fazlı diyotlu köprü doğrultucu ile beslenmektedir. Motorun endüvi devresi ise 3 fazlı oto transformatörün çıkışındaki 3 fazlı diyotlu köprü doğrultucu devresi üzerinden beslenmektedir.

Serbest uyarımalı doğru akım motorunun elektriksel eşdeğer devresi Şekil 3'de gösterildiği gibidir.



Şekil 3. Serbest uyarımalı doğru akım motorunun elektriksel eşdeğer devresi

Bu doğru akım motoru için gerilim denklemleri:

$$v_{fdc} = r_{fdc} \times i_{fdc} + L_{fdc} \frac{d}{dt} i_{fdc} \quad (1)$$

$$v_e = \omega_r \times L_{ef} \times i_{fdc} + r_e \times i_e + L_e \frac{d}{dt} i_e \quad (2)$$

olarak yazılır [54,55]. Bu doğru akım motoru tarafından üretilen elektriksel moment:

$$M_m = L_{ef} \times i_{fdc} \times i_e \quad (3)$$

olarak ifade edilebilir. Sistemin mekanik yanına ait denklem:

$$M_m = j \frac{d}{dt} \omega_r + f_s \times \omega_r + M_y \quad (4)$$

olarak yazılır. Doğru akım motoru uyarma gerilimi değiştirilmediği için, uyarma devresi akımının zamanla değişimi sabit değerde olacaktır. Bu durumda endüvi akımı i_e ve açısal hız ω_r birer durum değişkeni olmaktadır. (3) denklemi (4) denkleminde yerine koyulursa, doğru akım motoru için durum denklemleri:

$$\frac{d}{dt} i_e = \frac{v_e - \omega_r \times L_{ef} \times i_{fdc} - r_e \times i_e}{L_e} \quad (5)$$

$$\frac{d}{dt} \omega_r = \frac{L_{ef} \times i_{fdc} \times i_e - f_s \times \omega_r - M_y}{j} \quad (6)$$

olarak elde edilir.

1.2.2. Senkron Generatörün Matematiksel Modeli

Enerji sisteminin temel elemanı olan senkron generatörün, analiz edilen sisteme bağlı olarak doğru bir modelinin oluşturulması, kararlı ve verimli çalışma koşulları açısından önemlidir. Senkron generatörün analizinde, diğer modellere referans olan genelleştirilmiş bir yöntem Park tarafından ortaya koyulmuştur [56]. Bu yöntemde senkron generatörün, iki adet eksen üzerindeki (direct-quadrature axis) rotorla birlikte dönen referans eksen takımına indirgenmiş sargılar üzerinden analizinin mümkün olduğu belirtilmiştir.

19. yüzyılın sonunda ve sonraki yüzyılın ilk yıllarında, senkron generatörlerin büyük güçlü ağ sistemiyle kararlılığı için yapılan çalışmalar için temel teknikler geliştirildi. Blondel, Park ve diğerleri tarafından stator değişkenlerinin, rotorla birlikte dönen eşdeğere dönüştürülmesi, günümüzde senkron makinanın analizi için temel oluşturmaktadır. 20. yüzyılın son çeyreğine kadar, daha önceki yıllarda nispeten irdelenememiş teknikler de geliştirilmiştir. Şu an için, önekilere göre daha karmaşık generatör modelleri geliştirmek teorik olarak mümkün olsa da, sınırlı hesaplama kapasitesinden dolayı büyük kararlılık çalışmaları için bazı modeller pratik değildir. Bununla birlikte, sayısal bilgisayarların gelişimi ile, mevcut şartlar önemli ölçüde değişmiş ve hesaplama kapasiteleri büyük bir hızla artmaya devam etmiş, hala da etmektedir. Bunun yanında, daha karmaşık yapıdaki generatörler ve yüksek hızlı güç elektroniği elemanları ile çalışan uyarma sistemlerinin ortaya çıkmasından dolayı, sistemin denetimi ve kararlılık programları üzerine daha ayrıntılı modeller kullanılması gerekmektedir. Bu yüzden güç sistemlerinin analizi de daha karmaşık hale gelmektedir. Sonuç olarak, 20. yüzyılın ikinci yarısında, senkron generatör modellemesinde artan bir ilgi görülmektedir. Bazı araştırmalar, senkron makina modellerinin başarımını düzeltmeye yönelirken [57-63], bazı araştırmacılar da [64,68], makina parametrelerini analiz etmek için alternatif teknikler üzerinde çalışmaktadırlar. Bugün de çalışmaları süren bu konu, mevcut kapasiteyi analiz etmek ve güç sistemlerinin dinamik davranışını önceden kestirmek için geliştirilmekte olup, artan bir öneme sahiptir [69].

Senkron generatörün enerji sistemi üzerindeki kararlılık durumu incelenirken, generatörün dinamik davranışı genellikle üç farklı kısma ayrılarak incelenir [70]:

1- Geçici kararlılık incelemeleri: Oluşan büyük salınımlar sonucu generatörün senkronize olarak çalışıp çalışmayacağı bu kısımda incelenir. Salınımlar büyük olduğundan kullanılan generatör modelleri için 0.1 ila 5 Hz frekans aralığındaki doğrusal olmayan tanımlama kullanılır. Bazı senkronizasyon salınımların dinamik davranışına sistem parametreleri ve denetim tipinin etki ettiği bilinmektedir.

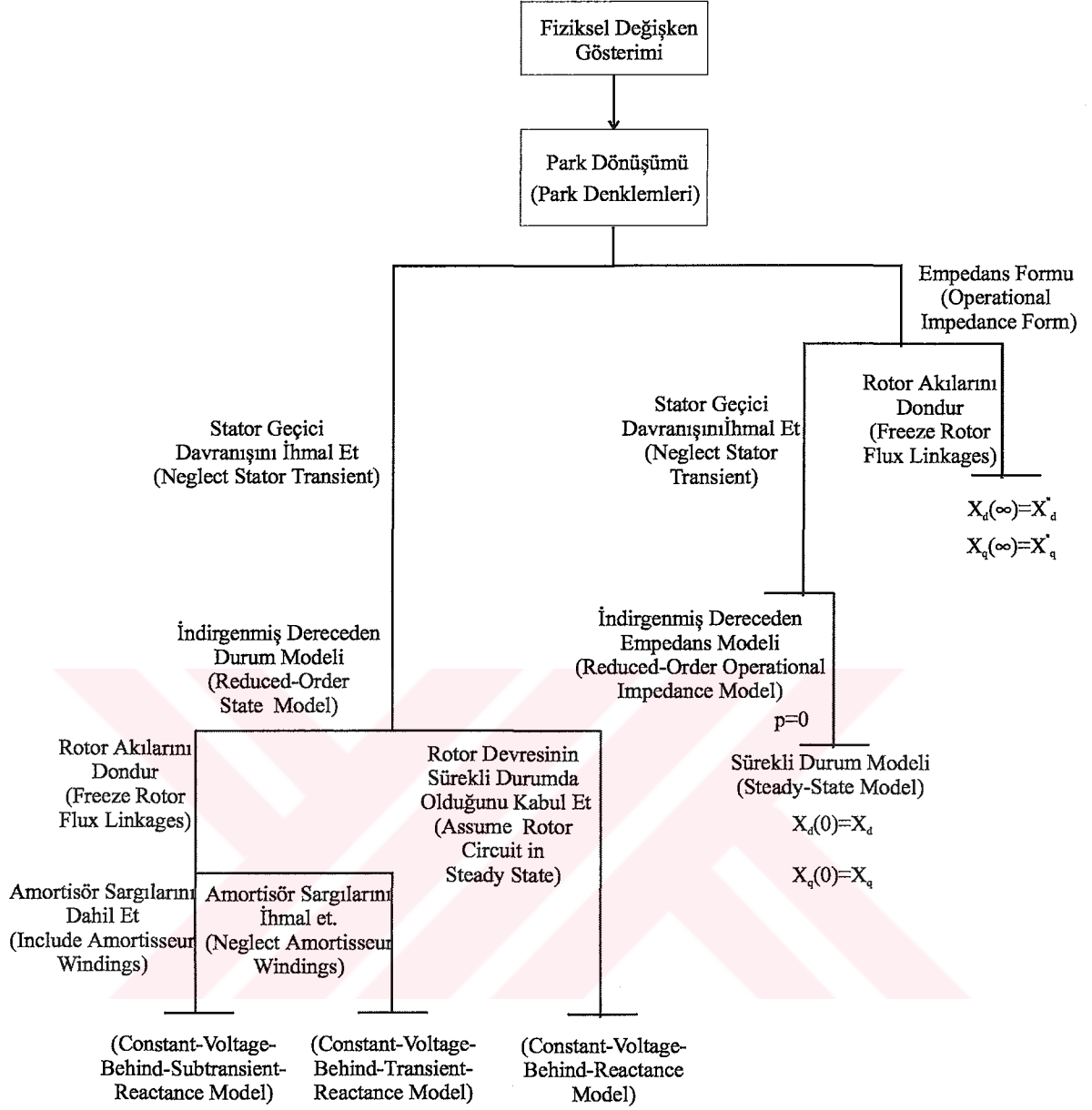
2- Dinamik kararlılık incelemeleri: Bazı çalışma noktaları için küçük işaret davranışı ve kararlılık incelemesi bu kısımda yapılır. Bazı incelemeler, doğrusal olmayan modelden türetilen doğrusallaştırılmış gösterimleri kullanır.

3- Sürekli durum incelemeleri: Bazı incelemeler senkronize salınımlar haricinde genellikle uzun bir periyot boyunca oluşan sistem davranışları ile ilgilenir. Bu incelemelerde doğrusal olmayan generatör modellerine ihtiyaç duyulmaz.

Büyük bir enerji sistemi üzerinde inceleme yapılırken her bir elemanın ayrıntılı olarak modellenmesini kullanmak pratik değildir. Sistem modelleri üzerinde yapılan yaklaşımlar hesaplamalar sırasında kolaylıklar sağlayacaktır [70]. Bu yaklaşım modelleri senkron generatör için geliştirilen dq modelinden türetilerek oluşturulmaktadır.

Senkron generatörler, güç sistemlerinde yaygın olarak kullanıldığından, generatörün parametrelerinin belirlenmesi ve modellenmesi üzerine literatürde çokça çalışma bulunmaktadır. Bir makinanın doğru olarak benzetimini yapmak, uygun bir modelin yanında, model için doğru parametrelere ihtiyaç vardır. Ayrıntılı modeller, genellikle mevcut olandan daha fazla veri, daha fazla programlama ve daha fazla bilgisayar icra süresi ister. Senkron generatörün rotor kısmında, uyarma sargısı olarak adlandırılan fiziksel bir adet sargı olmasına rağmen, ilave sargılar, sönüm sargılarını ve rotor çekirdeği içindeki akı akışının etkisini göstermek için kullanılır. Güç sistemleri benzetim çalışmaları üzerindeki yılların tecrübesi, çoğu senkron generatörün, uyarma sargısının yanında bir veya iki takım sönüm sargısının eşdeğer idealleştirilmiş makina üzerinde temel bir model tarafından kullanılabileceğini göstermiştir [70].

Park denklemlerinden elde edilen senkron makina denklemlerinin indirgenmiş modelleri Şekil 4'de gösterilmektedir [71].



Şekil 4. Geleneksel senkron makina modelleri [71].

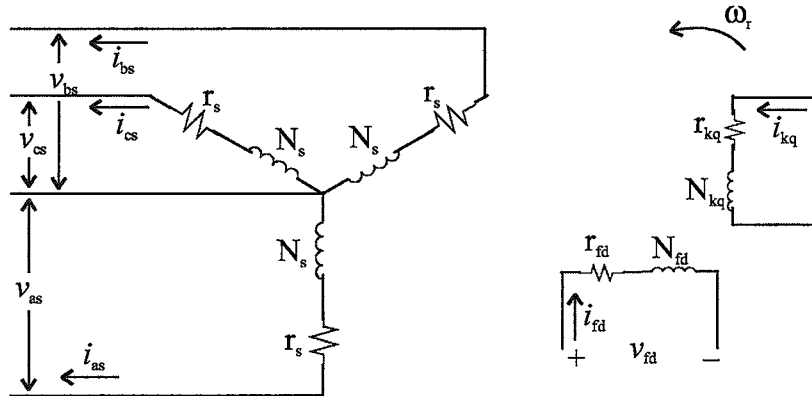
Senkron makinanın gösteriminde kullanılan çeşitli modeller bulunmakla birlikte fiziksel stator değişkenlerini temel alan modeller karmaşık olduğu için, yaygın olarak kullanılan modellerin çoğu Park denklemlerini esas almaktadır. Seçilen özel model, tipik olarak uygulamaya, çalışmanın amacına ve mevcut hesaplama araçlarına bağlıdır. Eğer senkron makina çok büyük bir güç sisteminin parçası ise, tek bir makinayı analiz için kullanılan modelden daha az detaylara sahip bir model kullanmak gerekir [71].

Analog ve sayısal bilgisayarların kullanımı ile gerilim gerisi reaktans (voltage-behind-reactance) olarak adlandırılan model çok yaygın olarak kullanılmaktadır. Bu

modelde, makinanın dinamik denklemleri cebirsel denklemlere indirgenmiş ve stator gerilim denklemleri seri empedans gerisindeki bir gerilim kaynağı olarak gösterilmiştir. Bu modelin faydası çeşitli analizciler tarafından tanımlanmıştır. Bilgisayarlar yaygın olarak kullanıldığı ve daha doğruluklu gösterimlere ihtiyaç duyulduğu için artan oranda daha ayrıntılı gösterimler, standart cebirsel modellerin yerini almaktadır. Bugün, küçük sistemlerde, senkron makina, dinamik olarak gösterilen stator ve rotor denklemleri ile modellenmektedir. Daha büyük sistemlerde, senkron makinanın stator dinamikleri hesaplama zamanını azaltmak ve diğer güç sistemi bileşenlerinin hesaplamalarını kolaylaştırmak için ihmal edilir [71].

1920 lerin sonunda, R.H. Park elektrik makina analizinde yeni bir yöntem sundu. Senkron makinanın stator sargıları ile ilişkili değişkenlerini, rotorla birlikte dönen hayali sargı değişkenleri olarak formüle etti. Diğer bir deyişle, stator değişkenlerini rotorla birlikte bir eksen takımına dönüşümünü yaptı. Elektrik makina analizinde devrim niteliğindeki Park dönüşümleri, senkron makina gerilim denklemlerindeki zamana bağımlı endüktansların elimine edilebilmesi için tek yoldur [54].

Bu çalışmada kullanılan senkron generatör, 220 V nominal gerilime sahip, yuvarlak rotorlu, uyarma devresi rotor kısmında bulunan, 4 kutuplu, bir adet uyarma sargısı bulunan bir makinadır. Benzetim sırasında rotor demir çekirdeğini temsil etmesi için q ekseninde bir adet sönüm sargısı bulunduğu durum için denklemler oluşturulmuştur. Yıldız bağlantılı olan 3 fazlı senkron generatörün elektriksel eşdeğer devresi Şekil 5'de gösterilmektedir.



Şekil 5. Yıldız bağlı, 3 fazlı senkron generatörün elektriksel eşdeğer devresi

Senkron generatörün, stator ve rotor gerilim denklemlerini elde etmek için gerekli vektörel matrisler aşağıdaki gibi yazılabilir [54,55]:

$$v_{abcs} = [v_{as} \quad v_{bs} \quad v_{cs}]^T \quad (7)$$

$$i_{abcs} = [i_{as} \quad i_{bs} \quad i_{cs}]^T \quad (8)$$

$$v_{qdr} = [v_{kq} \quad v_{fd}]^T \quad (9)$$

$$i_{qdr} = [i_{kq} \quad i_{fd}]^T \quad (10)$$

Senkron generatör stator sargılarının gerilim denklemleri:

$$\begin{aligned} \begin{bmatrix} v_{as} \\ v_{bs} \\ v_{cs} \end{bmatrix} &= - \begin{bmatrix} r_s & 0 & 0 \\ 0 & r_s & 0 \\ 0 & 0 & r_s \end{bmatrix} \times \begin{bmatrix} i_{as} \\ i_{bs} \\ i_{cs} \end{bmatrix} - \frac{d}{dt} \begin{bmatrix} L_{ls} + L_m & -1/2 L_m & -1/2 L_m \\ -1/2 L_m & L_{ls} + L_m & -1/2 L_m \\ -1/2 L_m & -1/2 L_m & L_{ls} + L_m \end{bmatrix} \times \begin{bmatrix} i_{as} \\ i_{bs} \\ i_{cs} \end{bmatrix} \\ &+ \frac{d}{dt} \begin{bmatrix} L_{skq} \cos \theta_r & L_{sfd} \sin \theta_r \\ L_{skq} \cos(\theta_r - a) & L_{sfd} \sin(\theta_r - a) \\ L_{skq} \cos(\theta_r + a) & L_{sfd} \sin(\theta_r + a) \end{bmatrix} \times \begin{bmatrix} i_{kq} \\ i_{fd} \end{bmatrix}, a = \frac{2\pi}{3} \end{aligned} \quad (11)$$

olarak ifade edilir. Rotor sargılarının gerilim denklemleri ise:

$$\begin{aligned} \begin{bmatrix} v_{kq} \\ v_{fd} \end{bmatrix} &= \begin{bmatrix} r_{kq} & 0 \\ 0 & r_{fd} \end{bmatrix} \times \begin{bmatrix} i_{kq} \\ i_{fd} \end{bmatrix} + \frac{d}{dt} \begin{bmatrix} L_{lkq} + L_{mkq} & 0 \\ 0 & L_{lfd} + L_{mfd} \end{bmatrix} \times \begin{bmatrix} i_{kq} \\ i_{fd} \end{bmatrix} \\ &- \frac{d}{dt} \begin{bmatrix} L_{skq} \cos \theta_r & L_{skq} \cos(\theta_r - a) & L_{skq} \cos(\theta_r + a) \\ L_{sfd} \sin \theta_r & L_{sfd} \sin(\theta_r - a) & L_{sfd} \sin(\theta_r + a) \end{bmatrix} \times \begin{bmatrix} i_{as} \\ i_{bs} \\ i_{cs} \end{bmatrix} \end{aligned} \quad (12)$$

olarak yazılır. Parametre matrisleri aşağıdaki simgelerle gösterilebilir. Stator sargıları direnç matrisi:

$$r_s = \begin{bmatrix} r_s & 0 & 0 \\ 0 & r_s & 0 \\ 0 & 0 & r_s \end{bmatrix} \quad (13)$$

rotor sargıları direnç matrisi:

$$r_r = \begin{bmatrix} r_{kq} & 0 \\ 0 & r_{fd} \end{bmatrix} \quad (14)$$

stator sargıları öz endüktans matrisi:

$$L_s = \begin{bmatrix} L_{ls} + L_m & -1/2 L_m & -1/2 L_m \\ -1/2 L_m & L_{ls} + L_m & -1/2 L_m \\ -1/2 L_m & -1/2 L_m & L_{ls} + L_m \end{bmatrix} \quad (15)$$

stator sargıları ile rotor sargıları arasındaki ortak endüktans matrisi:

$$L_{sr} = \begin{bmatrix} L_{skq} \cos \theta_r & L_{sfd} \sin \theta_r \\ L_{skq} \cos(\theta_r - a) & L_{sfd} \sin(\theta_r - a) \\ L_{skq} \cos(\theta_r + a) & L_{sfd} \sin(\theta_r + a) \end{bmatrix} \quad (16)$$

rotor sargıları ile stator sargıları arasındaki ortak endüktans matrisi:

$$L_{rs} = (L_{sr})^T \quad (17)$$

rotor sargıları öz endüktans matrisi:

$$L_r = \begin{bmatrix} L_{lkq} + L_{mkq} & 0 \\ 0 & L_{lfd} + L_{mfd} \end{bmatrix} \quad (18)$$

olarak yazılır. Bu simgelerden faydalanarak stator sargıları gerilim ifadesi için:

$$v_{abcs} = -r_s \times i_{abcs} - \frac{d}{dt}(L_s \times i_{abcs}) + \frac{d}{dt}(L_{sr} \times i_{qdr}) \quad (19)$$

yazılabilir. Aynı şekilde rotor sargıları gerilim ifadesi için de:

$$v_{qdr} = r_r \times i_{qdr} + \frac{d}{dt}(L_r \times i_{qdr}) - \frac{d}{dt}(L_{rs} \times i_{abcs}) \quad (20)$$

elde edilir.

Rotor sargılarına ait büyüklükler, stator tarafına indirgenir ve denklem çözümleri bu yeni ifadeler kullanılarak yapılır. Ayrıca, L_{mq} ve L_{md} olarak iki yeni endüktans değeri tanımlanır:

$$L_{mq} = \frac{3}{2} L_m \quad (21)$$

$$L_{md} = \frac{3}{2} L_m \quad (22)$$

olmak üzere, rotor ortak endüktansları ile stator ortak endüktansları arasında sarım sayısına bağlı olarak aşağıdaki eşitlikler yazılabilir:

$$L_{skq} = \frac{2}{3} \frac{N_{kq}}{N_s} L_{mq} \quad (23)$$

$$L_{sfd} = \frac{2}{3} \frac{N_{fd}}{N_s} L_{md} \quad (24)$$

Rotor sargıları ortak endüktanslarının stator tarafına dönüştürülmüş ifadesi şu şekilde verilebilir:

$$L_{mkq} = \frac{2}{3} \left(\frac{N_{kq}}{N_s} \right)^2 L_{mq} \quad (25)$$

$$L_{mfd} = \frac{2}{3} \left(\frac{N_{fd}}{N_s} \right)^2 L_{md} \quad (26)$$

Rotor gerilim ve akım büyüklüklerinin statora indirgenmiş değerlerini ifade etmek için şu dönüşüm katsayıları kullanılır:

$$v'_j = \frac{N_s}{N_j} v_j \quad (27)$$

$$i'_j = \frac{2}{3} \frac{N_j}{N_s} i_j \quad (28)$$

Burada j alt indisi, rotorun, d eksenı üzerindeki uyarma sargısı veya q eksenı üzerindeki sönüm sargısını temsil etmektedir. Stator tarafına dönüştürülmüş rotor değişkenleri " ' " üst indisi kullanılarak gösterilmiştir. Rotor parametre değerlerinin statora indirgenmesi için aşağıdaki dönüşüm katsayıları kullanılır:

$$r'_j = \frac{3}{2} \left(\frac{N_s}{N_j} \right)^2 r_j \quad (29)$$

$$L'_{lj} = \frac{3}{2} \left(\frac{N_s}{N_j} \right)^2 L_{lj} \quad (30)$$

Bu dönüşüm ifadeleri stator sargıları gerilim denklemlerine uygulanırsa:

$$\begin{aligned} \begin{bmatrix} v_{as} \\ v_{bs} \\ v_{cs} \end{bmatrix} &= \begin{bmatrix} r_s & 0 & 0 \\ 0 & r_s & 0 \\ 0 & 0 & r_s \end{bmatrix} \times \begin{bmatrix} i_{as} \\ i_{bs} \\ i_{cs} \end{bmatrix} - \frac{d}{dt} \begin{bmatrix} L_{ls} + L_m & -1/2 L_m & -1/2 L_m \\ -1/2 L_m & L_{ls} + L_m & -1/2 L_m \\ -1/2 L_m & -1/2 L_m & L_{ls} + L_m \end{bmatrix} \times \begin{bmatrix} i_{as} \\ i_{bs} \\ i_{cs} \end{bmatrix} \\ &+ \frac{d}{dt} \begin{bmatrix} \frac{2}{3} \frac{N_{kq}}{N_s} L_{mq} \cos \theta_r & \frac{2}{3} \frac{N_{fd}}{N_s} L_{md} \sin \theta_r \\ \frac{2}{3} \frac{N_{kq}}{N_s} L_{mq} \cos(\theta_r - a) & \frac{2}{3} \frac{N_{fd}}{N_s} L_{md} \sin(\theta_r - a) \\ \frac{2}{3} \frac{N_{kq}}{N_s} L_{mq} \cos(\theta_r + a) & \frac{2}{3} \frac{N_{fd}}{N_s} L_{md} \sin(\theta_r + a) \end{bmatrix} \times \begin{bmatrix} \frac{3}{2} \frac{N_s}{N_{kq}} i'_{kq} \\ \frac{3}{2} \frac{N_s}{N_{fd}} i'_{fd} \end{bmatrix} \end{aligned} \quad (31)$$

elde edilir. Sadeleştirme sonucu:

$$\begin{aligned} \begin{bmatrix} v_{as} \\ v_{bs} \\ v_{cs} \end{bmatrix} &= \begin{bmatrix} r_s & 0 & 0 \\ 0 & r_s & 0 \\ 0 & 0 & r_s \end{bmatrix} \times \begin{bmatrix} i_{as} \\ i_{bs} \\ i_{cs} \end{bmatrix} - \frac{d}{dt} \begin{bmatrix} L_{ls} + L_m & -1/2 L_m & -1/2 L_m \\ -1/2 L_m & L_{ls} + L_m & -1/2 L_m \\ -1/2 L_m & -1/2 L_m & L_{ls} + L_m \end{bmatrix} \times \begin{bmatrix} i_{as} \\ i_{bs} \\ i_{cs} \end{bmatrix} \\ &+ \frac{d}{dt} \begin{bmatrix} \cos \theta_r & \sin \theta_r \\ \cos(\theta_r - a) & \sin(\theta_r - a) \\ \cos(\theta_r + a) & \sin(\theta_r + a) \end{bmatrix} \times \begin{bmatrix} L_{mq} & 0 \\ 0 & L_{md} \end{bmatrix} \times \begin{bmatrix} i'_{kq} \\ i'_{fd} \end{bmatrix} \end{aligned} \quad (32)$$

stator sargıları gerilim denklemleri elde edilir. Rotor büyüklüklerinin statora indirgenmesi durumunda rotor gerilim denklemleri:

$$\begin{aligned} \begin{bmatrix} \frac{N_{kq}}{N_s} v'_{kq} \\ \frac{N_{fd}}{N_s} v'_{fd} \end{bmatrix} &= \left(\begin{bmatrix} \frac{2}{3} \left(\frac{N_{kq}}{N_s} \right)^2 r'_{kq} & 0 \\ 0 & \frac{2}{3} \left(\frac{N_{fd}}{N_s} \right)^2 r'_{fd} \end{bmatrix} + \frac{d}{dt} \begin{bmatrix} \frac{2}{3} \left(\frac{N_{kq}}{N_s} \right)^2 (L'_{lkq} + L_{mq}) & 0 \\ 0 & \frac{2}{3} \left(\frac{N_{fd}}{N_s} \right)^2 (L'_{lfd} + L_{md}) \end{bmatrix} \right) \times \begin{bmatrix} \frac{3}{2} \frac{N_s}{N_{kq}} i'_{kq} \\ \frac{3}{2} \frac{N_s}{N_{fd}} i'_{fd} \end{bmatrix} \\ &- \frac{d}{dt} \begin{bmatrix} \frac{2}{3} \frac{N_{kq}}{N_s} L_{mq} \cos \theta_r & \frac{2}{3} \frac{N_{kq}}{N_s} L_{mq} \cos(\theta_r - a) & \frac{2}{3} \frac{N_{kq}}{N_s} L_{mq} \cos(\theta_r + a) \\ \frac{2}{3} \frac{N_{fd}}{N_s} L_{md} \sin \theta_r & \frac{2}{3} \frac{N_{fd}}{N_s} L_{md} \sin(\theta_r - a) & \frac{2}{3} \frac{N_{fd}}{N_s} L_{md} \sin(\theta_r + a) \end{bmatrix} \times \begin{bmatrix} i_{as} \\ i_{bs} \\ i_{cs} \end{bmatrix} \end{aligned} \quad (33)$$

olarak elde edilir. Gerekli sadeleştirme işlemleri sonucunda aşağıdaki şekilde rotor gerilim denklemleri elde edilir:

$$\begin{aligned} \begin{bmatrix} v'_{kq} \\ v'_{fd} \end{bmatrix} &= \begin{bmatrix} r'_{kq} & 0 \\ 0 & r'_{fd} \end{bmatrix} \times \begin{bmatrix} i'_{kq} \\ i'_{fd} \end{bmatrix} + \frac{d}{dt} \begin{bmatrix} (L'_{lkq} + L_{mq}) & 0 \\ 0 & (L'_{lfd} + L_{md}) \end{bmatrix} \times \begin{bmatrix} i'_{kq} \\ i'_{fd} \end{bmatrix} \\ &- \frac{2}{3} \frac{d}{dt} \begin{bmatrix} L_{mq} \cos \theta_r & L_{mq} \cos(\theta_r - a) & L_{mq} \cos(\theta_r + a) \\ L_{md} \sin \theta_r & L_{md} \sin(\theta_r - a) & L_{md} \sin(\theta_r + a) \end{bmatrix} \times \begin{bmatrix} i_{as} \\ i_{bs} \\ i_{cs} \end{bmatrix} \end{aligned} \quad (34)$$

Dönüştürme sonucunda elde edilen yeni parametre matrisleri tekrar tanımlanırsa, dönüştürülmüş rotor sargıları direnç matrisi için,

$$r'_{qdr} = \begin{bmatrix} r'_{kq} & 0 \\ 0 & r'_{fd} \end{bmatrix} \quad (35)$$

ortak endüktans matrisi için,

$$L'_{sr} = \begin{bmatrix} L_{mq} \cos \theta_r & L_{md} \sin \theta_r \\ L_{mq} \cos(\theta_r - a) & L_{md} \sin(\theta_r - a) \\ L_{mq} \cos(\theta_r + a) & L_{md} \sin(\theta_r + a) \end{bmatrix} \quad (36)$$

statora dönüştürülmüş rotor sargıları öz endüktans matrisi için,

$$L'_r = \begin{bmatrix} L'_{lkq} + L_{mq} & 0 \\ 0 & L'_{ifd} + L_{md} \end{bmatrix} \quad (37)$$

tanımlamaları yazılabilir. Bu simgeler kullanılarak stator ve rotor gerilim denklemleri aşağıdaki formda yazılabilir:

$$v_{abcs} = -r_s \times i_{abcs} - \frac{d}{dt}(L_s \times i_{abcs}) + \frac{d}{dt}(L'_{sr} \times i'_{qdr}) \quad (38)$$

$$v'_{qdr} = r'_r \times i'_{qdr} + \frac{d}{dt}(L'_r \times i'_{qdr}) - \frac{2}{3} \frac{d}{dt}((L'_{sr})^T \times i_{abcs}) \quad (39)$$

Burada,

$$v'_{qdr} = [v'_{kq} \quad v'_{fd}]^T \quad (40)$$

$$i'_{qdr} = [i'_{kq} \quad i'_{fd}]^T \quad (41)$$

olarak alınmıştır. Senkron generatörün ürettiği moment ifadesi de aşağıdaki şekilde yazılır [54]:

$$M_e = p \times \left\{ -\frac{1}{2} (i_{abcs})^T \frac{\partial}{\partial \theta_r} [L_s - L_{ls} I] i_{abcs} + (i_{abcs})^T \frac{\partial}{\partial \theta_r} [L'_{sr}] i'_{qdr} \right\} \quad (42)$$

Bu eşitlik açık olarak yazılırsa:

$$M_e = p \times \left\{ -\frac{1}{2} \begin{bmatrix} i_{as} & i_{bs} & i_{cs} \end{bmatrix} \times \frac{\partial}{\partial \theta_r} \begin{bmatrix} L_m & -1/2 L_m & -1/2 L_m \\ -1/2 L_m & L_m & -1/2 L_m \\ -1/2 L_m & -1/2 L_m & L_m \end{bmatrix} \times \begin{bmatrix} i_{as} \\ i_{bs} \\ i_{cs} \end{bmatrix} \right. \\ \left. + \begin{bmatrix} i_{as} & i_{bs} & i_{cs} \end{bmatrix} \times \frac{\partial}{\partial \theta_r} \begin{bmatrix} L_{mq} \cos \theta_r & L_{md} \sin \theta_r \\ L_{mq} \cos(\theta_r - a) & L_{md} \sin(\theta_r - a) \\ L_{mq} \cos(\theta_r + a) & L_{md} \sin(\theta_r + a) \end{bmatrix} \times \begin{bmatrix} i'_{kq} \\ i'_{fd} \end{bmatrix} \right\} \quad (43)$$

elde edilir. Gerekli çarpma ve trigonometrik işlemlerden sonra moment ifadesi:

$$M_e = p \times \left\{ -L_{mq} \times i'_{kq} \left[\left(i_{as} - \frac{1}{2} i_{bs} - \frac{1}{2} i_{cs} \right) \sin \theta_r - \frac{\sqrt{3}}{2} (i_{bs} - i_{cs}) \cos \theta_r \right] \right. \\ \left. + L_{md} \times i'_{fd} \left[\left(i_{as} - \frac{1}{2} i_{bs} - \frac{1}{2} i_{cs} \right) \cos \theta_r + \frac{\sqrt{3}}{2} (i_{bs} - i_{cs}) \sin \theta_r \right] \right\} \quad (44)$$

halini alır. Üretilen elektriksel momentin mekaniksel ifadesi aşağıdaki şekilde yazılır:

$$M_e = -j \frac{1}{p} \frac{d}{dt} \omega_r - f_s \times \omega_r + M_m \quad (45)$$

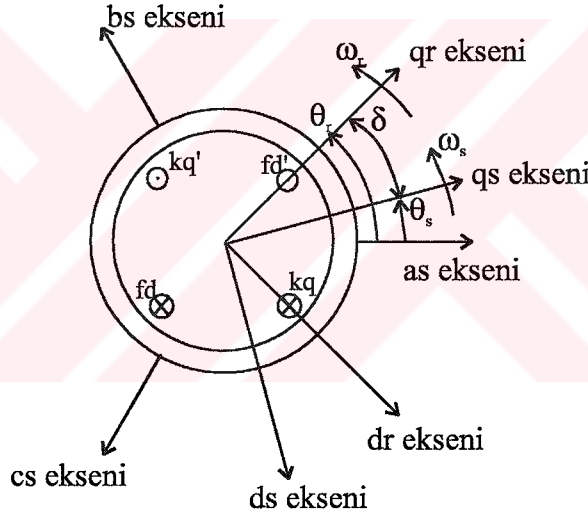
Burada p , generatörün çift kutup sayısını, M_m ise generatörü süren doğru akım motorunun verdiği momenti göstermektedir.

(36) numaralı denklemden görüldüğü gibi ortak endüktans matrisi rotorun konumuna bağlı olarak değişmektedir. Bu yüzden zamana bağlı katsayılı matrisler elde edildiğinden,

sistemin dinamik davranışını incelemek zordur. Zamana bağlı endüktans matrislerinden kurtulmak için Park tarafından geliştirilen d-q eksenini dönüştürme kullanılmaktadır.

1.2.3. Senkron Generatör İçin Rotor Referans Eksen Takımında d-q Dönüşümü

R.H. Park tarafından senkron makinelerin analizinde geliştirilen yöntem gereği, senkron makinenin stator sargıları, rotor ile birlikte dönen sanal sargılara dönüştürülür. Diğer bir deyişle stator değişkenleri rotor ile birlikte dönen referans takımına dönüştürülmektedir. Bu dönüşüm sayesinde zamanla değişen endüktans ifadeleri elimine edilmekte ve işlem kolaylığı sağlanmaktadır. Şekil 6'da dönüşüm için gerekli eksen takımları gösterilmektedir.



Şekil 6. d-q dönüşümünün eksen takımları kullanılarak gösterimi

Bu şekildeki qs-ds eksen takımı, stator sargılarının oluşturduğu döner alan eksen takımını, qr-dr eksen takımı ise, rotor sargılarının oluşturduğu eksen takımını göstermektedir.

d-q dönüşüm matrisi:

$$K_s^r = \frac{2}{3} \begin{bmatrix} \cos \theta_r & \cos(\theta_r - a) & \cos(\theta_r + a) \\ \sin \theta_r & \sin(\theta_r - a) & \sin(\theta_r + a) \\ 1/2 & 1/2 & 1/2 \end{bmatrix} \quad (46)$$

olarak verilir. Burada

$$\theta_r = \int_0^t \omega_r(\xi) d\xi + \theta_r(0) \quad (47)$$

olarak tanımlanır ve rotorun açısal konumudur.

$$\theta_s = \int_0^t \omega_s(\xi) d\xi + \theta_s(0) \quad (48)$$

olarak ifade edilir ve stator sargılarının oluşturduğu manyetik alanın, dönme açısal konumudur. Burada:

$$\delta = \theta_r - \theta_s \quad (49)$$

olarak tanımlanır ve yük açısı olarak adlandırılır. d-q dönüşümü gerilim ve akım ifadelerine uygulanırsa:

$$v_{qd0s}^r = K_s^r \times v_{abcs} \quad (50)$$

$$i_{qd0s}^r = K_s^r \times i_{abcs} \quad (51)$$

elde edilir. Burada:

$$v_{qd0s}^r = [v_{qs}^r \quad v_{ds}^r \quad v_{0s}^r]^T \quad (52)$$

$$i_{qd0s}^r = [i_{qs}^r \quad i_{ds}^r \quad i_{0s}^r]^T \quad (53)$$

olmak üzere dönüşüm sonucu elde edilen yeni gerilim ve akım matrisleridir. 3 fazlı elektriksel sistemin gerilim ifadeleri:

$$v_{as} = \sqrt{2} V_{\text{eff}} \cos(\theta_e) \quad (54)$$

$$v_{bs} = \sqrt{2} V_{\text{eff}} \cos(\theta_e - a) \quad (55)$$

$$v_{cs} = \sqrt{2}V_{\text{eff}} \cos(\theta_e + a) \quad (56)$$

olmak üzere,

$$\theta_e = \int_0^t \omega_e(\xi) d\xi + \theta_e(0) \quad (57)$$

olarak alınan, sinüzoidal elektriksel sisteminin radyan olarak açısal konumudur. Stator sargılarının oluşturduğu manyetik alanın açısal konumu ile elektriksel açısal konum arasında:

$$\theta_s = \frac{\theta_e}{p} \quad (58)$$

eşitliği yazılır.

3 fazlı dengeli sistemin gerilim değişkenlerine dönüşüm matrisi uygulanırsa:

$$\begin{bmatrix} v_{qs}^r \\ v_{ds}^r \\ v_{0s}^r \end{bmatrix} = \frac{2}{3} \begin{bmatrix} \cos\theta_r & \cos(\theta_r - a) & \cos(\theta_r + a) \\ \sin\theta_r & \sin(\theta_r - a) & \sin(\theta_r + a) \\ 1/2 & 1/2 & 1/2 \end{bmatrix} \times \begin{bmatrix} \sqrt{2}V_{\text{eff}} \cos(\theta_e/p) \\ \sqrt{2}V_{\text{eff}} \cos(\theta_e/p - a) \\ \sqrt{2}V_{\text{eff}} \cos(\theta_e/p + a) \end{bmatrix} \quad (59)$$

$$v_{qs}^r = \sqrt{2}V_{\text{eff}} \times \cos\delta \quad (60)$$

$$v_{ds}^r = \sqrt{2}V_{\text{eff}} \times \sin\delta \quad (61)$$

$$v_{0s}^r = 0 \quad (62)$$

ifadeleri elde edilir. Ters dönüşüm matrisi :

$$\left(\mathbf{K}_s^r\right)^{-1} = \begin{bmatrix} \cos\theta_r & \sin\theta_r & 1 \\ \cos(\theta_r - a) & \sin(\theta_r - a) & 1 \\ \cos(\theta_r + a) & \sin(\theta_r + a) & 1 \end{bmatrix} \quad (63)$$

olarak verilir.

Stator parametre matrislerinin d-q eksen takımındaki ifadesi de değişecektir. Direnç elemanlarının bulunduğu matris için:

$$v_{abcsR} = r_s \times i_{abcs} \quad (64)$$

$$v_{qd0sR}^r = K_s^r \times r_s \times (K_s^r)^{-1} i_{qd0s}^r \quad (65)$$

$$v_{qd0sR}^r = r_s \times i_{qd0s}^r \quad (66)$$

olarak dönüşüm sonucunda r_s matrisinde bir değişimin olmadığı görülür. Aynı şekilde endüktans matrisine dönüşüm uygulanırsa:

$$v_{abcsL} = \frac{d}{dt} (L_s \times i_{abcs}) \quad (67)$$

$$v_{qd0sL}^r = K_s^r \times \frac{d}{dt} (L_s \times (K_s^r)^{-1} i_{qd0s}^r) \quad (68)$$

$$v_{qd0sL}^r = K_s^r \times L_s \times \left(\frac{d}{dt} (K_s^r)^{-1} \right) \times i_{qd0s}^r + K_s^r \times L_s \times (K_s^r)^{-1} \times \left(\frac{d}{dt} i_{qd0s}^r \right) \quad (69)$$

sonucu elde edilir. Bu dönüşüm için $(K_s^r)^{-1}$ matrisinin türevinin alınması gerekecektir.

$$\frac{d}{dt} (K_s^r)^{-1} = \omega_r \begin{bmatrix} -\sin\theta_r & \cos\theta_r & 0 \\ -\sin(\theta_r - a) & \cos(\theta_r - a) & 0 \\ -\sin(\theta_r + a) & \cos(\theta_r + a) & 0 \end{bmatrix} \quad (70)$$

(69) eşitliğinde elde edilen her iki terim için ayrı ayrı işlemler yapılırsa:

$$L_{s\omega} = K_s^r \times L_s \times \left(\frac{d}{dt} (K_s^r)^{-1} \right) = \omega_r \times \left(L_{ls} + \frac{3}{2} L_m \right) \times \begin{bmatrix} 0 & 1 & 0 \\ -1 & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix} \quad (71)$$

$$L_{qd0s} = K_s^r \times L_s \times (K_s^r)^{-1} = \begin{bmatrix} L_{1s} + 3/2 L_m & 0 & 0 \\ 0 & L_{1s} + 3/2 L_m & 0 \\ 0 & 0 & L_{1s} \end{bmatrix} \quad (72)$$

eşitlikleri elde edilir.

Yapılan bu dönüşüm işlemleri (32) eşitliğindeki stator sargıları gerilim matrisinde yerine koyulursa:

$$\begin{aligned} \begin{bmatrix} v_{qs}^r \\ v_{ds}^r \\ v_{0s}^r \end{bmatrix} &= - \begin{bmatrix} r_s & 0 & 0 \\ 0 & r_s & 0 \\ 0 & 0 & r_s \end{bmatrix} \times \begin{bmatrix} i_{qs}^r \\ i_{ds}^r \\ i_{0s}^r \end{bmatrix} - \omega_r \left(L_{1s} + \frac{3}{2} L_m \right) \times \begin{bmatrix} 0 & 1 & 0 \\ -1 & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix} \times \begin{bmatrix} i_{qs}^r \\ i_{ds}^r \\ i_{0s}^r \end{bmatrix} \\ &- \frac{d}{dt} \begin{bmatrix} L_{1s} + 3/2 L_m & 0 & 0 \\ 0 & L_{1s} + 3/2 L_m & 0 \\ 0 & 0 & L_{1s} \end{bmatrix} \times \begin{bmatrix} i_{qs}^r \\ i_{ds}^r \\ i_{0s}^r \end{bmatrix} \\ &+ \frac{2}{3} \begin{bmatrix} \cos \theta_r & \cos(\theta_r - a) & \cos(\theta_r + a) \\ \sin \theta_r & \sin(\theta_r - a) & \sin(\theta_r + a) \\ 1/2 & 1/2 & 1/2 \end{bmatrix} \times \omega_r \begin{bmatrix} -\sin \theta_r & \cos \theta_r \\ -\sin(\theta_r - a) & \cos(\theta_r - a) \\ -\sin(\theta_r + a) & \cos(\theta_r + a) \end{bmatrix} \times \begin{bmatrix} L_{mq} & 0 \\ 0 & L_{md} \end{bmatrix} \times \begin{bmatrix} i'_{kq} \\ i'_{fd} \end{bmatrix} \\ &+ \frac{2}{3} \begin{bmatrix} \cos \theta_r & \cos(\theta_r - a) & \cos(\theta_r + a) \\ \sin \theta_r & \sin(\theta_r - a) & \sin(\theta_r + a) \\ 1/2 & 1/2 & 1/2 \end{bmatrix} \times \begin{bmatrix} \cos \theta_r & \sin \theta_r \\ \cos(\theta_r - a) & \sin(\theta_r - a) \\ \cos(\theta_r + a) & \sin(\theta_r + a) \end{bmatrix} \times \frac{d}{dt} \begin{bmatrix} L_{mq} & 0 \\ 0 & L_{md} \end{bmatrix} \times \begin{bmatrix} i'_{kq} \\ i'_{fd} \end{bmatrix} \quad (73) \end{aligned}$$

elde edilir. Gerekli sadeleştirme ve trigonometrik işlemlerden sonra:

$$\begin{aligned} \begin{bmatrix} v_{qs}^r \\ v_{ds}^r \\ v_{0s}^r \end{bmatrix} &= \begin{bmatrix} r_s & 0 & 0 \\ 0 & r_s & 0 \\ 0 & 0 & r_s \end{bmatrix} \times \begin{bmatrix} i_{qs}^r \\ i_{ds}^r \\ i_{0s}^r \end{bmatrix} - \omega_r \times \begin{bmatrix} 0 & L_{1s} + L_{md} & 0 \\ -(L_{1s} + L_{mq}) & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix} \times \begin{bmatrix} i_{qs}^r \\ i_{ds}^r \\ i_{0s}^r \end{bmatrix} \\ &- \frac{d}{dt} \begin{bmatrix} L_{1s} + L_{mq} & 0 & 0 \\ 0 & L_{1s} + L_{md} & 0 \\ 0 & 0 & L_{1s} \end{bmatrix} \times \begin{bmatrix} i_{qs}^r \\ i_{ds}^r \\ i_{0s}^r \end{bmatrix} + \omega_r \begin{bmatrix} 0 & L_{md} \\ -L_{mq} & 0 \\ 0 & 0 \end{bmatrix} \times \begin{bmatrix} i'_{kq} \\ i'_{fd} \end{bmatrix} + \frac{d}{dt} \begin{bmatrix} L_{mq} & 0 \\ 0 & L_{md} \\ 0 & 0 \end{bmatrix} \times \begin{bmatrix} i'_{kq} \\ i'_{fd} \end{bmatrix} \quad (74) \end{aligned}$$

sonucu elde edilir. Aynı işlemler, (34) eşitliğindeki rotor sargıları gerilim matrisine de uygulanırsa:

$$\begin{bmatrix} v'_{kq} \\ v'_{fd} \end{bmatrix} = \begin{bmatrix} r'_{kq} & 0 \\ 0 & r'_{fd} \end{bmatrix} \times \begin{bmatrix} i'_{kq} \\ i'_{fd} \end{bmatrix} + \frac{d}{dt} \begin{bmatrix} (L'_{lkq} + L_{mq}) & 0 \\ 0 & (L'_{lfd} + L_{md}) \end{bmatrix} \times \begin{bmatrix} i'_{kq} \\ i'_{fd} \end{bmatrix} - \frac{2}{3} \frac{d}{dt} \begin{bmatrix} L_{mq} & 0 \\ 0 & L_{md} \end{bmatrix} \times \begin{bmatrix} \cos\theta_r & \cos(\theta_r - a) & \cos(\theta_r + a) \\ \sin\theta_r & \sin(\theta_r - a) & \sin(\theta_r + a) \end{bmatrix} \times \begin{bmatrix} \cos\theta_r & \sin(\theta_r) & 1 \\ \cos(\theta_r - a) & \sin(\theta_r - a) & 1 \\ \cos(\theta_r + a) & \sin(\theta_r + a) & 1 \end{bmatrix} \times \begin{bmatrix} i_{qs}^r \\ i_{ds}^r \\ i_{0s}^r \end{bmatrix} \quad (75)$$

olarak yazılabilir. Gerekli sadeleştirme ve trigonometrik işlemlerden sonra ise,

$$\begin{bmatrix} v'_{kq} \\ v'_{fd} \end{bmatrix} = \begin{bmatrix} r'_{kq} & 0 \\ 0 & r'_{fd} \end{bmatrix} \times \begin{bmatrix} i'_{kq} \\ i'_{fd} \end{bmatrix} + \frac{d}{dt} \begin{bmatrix} (L'_{lkq} + L_{mq}) & 0 \\ 0 & (L'_{lfd} + L_{md}) \end{bmatrix} \times \begin{bmatrix} i'_{kq} \\ i'_{fd} \end{bmatrix} - \frac{d}{dt} \begin{bmatrix} L_{mq} & 0 & 0 \\ 0 & L_{md} & 0 \end{bmatrix} \times \begin{bmatrix} i_{qs}^r \\ i_{ds}^r \\ i_{0s}^r \end{bmatrix} \quad (76)$$

olarak ifade edilebilir. Elde edilen (74) ve (76) eşitliklerinin katsayı matrisleri artık zamanın bir fonksiyonu değildir. Bu dönüşümler çözüm aşamasında kolaylık sağlayacaktır.

Burada stator ve rotor sargıları d ve q eksenleri eşdeğer endüktansları için:

$$L_q = L_{ls} + L_{mq} \quad (77)$$

$$L_d = L_{ls} + L_{md} \quad (78)$$

$$L'_{kq} = L'_{lkq} + L_{mq} \quad (79)$$

$$L'_{fd} = L'_{lfd} + L_{md} \quad (80)$$

yazılabilir. Bu dönüşümlerden sonra, stator ve rotor sargılarının oluşturduğu toplam akı ifadeleri aşağıdaki gibi yazılabilir.

$$\lambda_{qs}^r = -L_q \times i_{qs}^r + L_{mq} \times i'_{kq} \quad (81)$$

$$\lambda_{ds}^r = -L_d \times i_{ds}^r + L_{md} \times i'_{fd} \quad (82)$$

$$\lambda_{0s}^r = -L_{ls} \times i_{0s}^r \quad (83)$$

$$\lambda'_{kq} = L'_{kq} \times i'_{kq} - L_{mq} \times i^r_{qs} \quad (84)$$

$$\lambda'_{fd} = L'_{fd} \times i'_{fd} - L_{md} \times i^r_{ds} \quad (85)$$

Elde edilen bu ifadelerden yararlanarak (74) ve (76) eşitliklerinde elde edilen stator ve rotor gerilimlerinin d-q eksenli ifadeleri makinanın çift kutup sayısı da dikkate alınarak aşağıdaki gibi yeniden yazılabilir [69]:

$$v^r_{qs} = -r_s \times i^r_{qs} + p \times \omega_r \times \lambda^r_{ds} + \frac{d}{dt} \lambda^r_{qs} \quad (86)$$

$$v^r_{ds} = -r_s \times i^r_{ds} - p \times \omega_r \times \lambda^r_{qs} + \frac{d}{dt} \lambda^r_{ds} \quad (87)$$

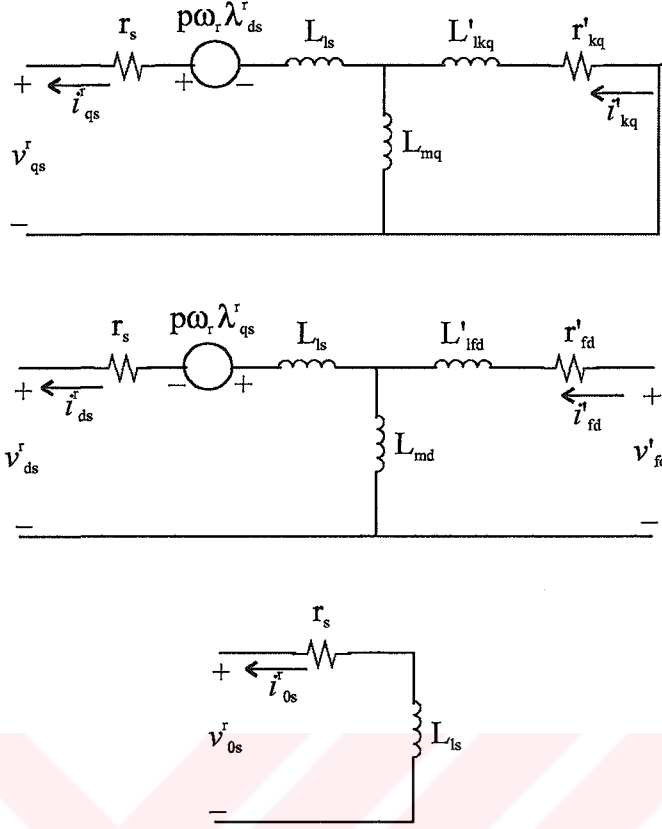
$$v^r_{0s} = -r_s \times i^r_{0s} + \frac{d}{dt} \lambda^r_{0s} \quad (88)$$

$$v'_{kq} = r'_{kq} \times i'_{kq} + \frac{d}{dt} \lambda'_{kq} \quad (89)$$

$$v'_{fd} = r'_{fd} \times i'_{fd} + \frac{d}{dt} \lambda'_{fd} \quad (90)$$

Bu eşitliklerde $v^r_{0s} = 0$ ve rotor q eksenli üzerinde bulunan sönüm sargısı uçları kısadevre olduğundan $v'_{kq} = 0$ alınacaktır. Böylece 3 fazlı senkron generatörün elektriksel eşdeğer devresi Şekil 7'de gösterildiği gibi olur.

(86-90) eşitliklerinde hem akım hem de akımın oluşturduğu toplam akılar durum değişkeni olarak gelmektedir. Bu durumu ortadan kaldırmak için akım ifadelerinin de toplam akılar cinsinden ifade edilmesi gerekmektedir. Matrisel olarak toplam akılar ifade edilirse (91) ve (92) eşitlikleri elde edilir.



Şekil 7. Rotorla birlikte dönen referans eksen takımında senkron generatörün elektriksel eşdeğer devresi

$$\begin{bmatrix} \lambda_{qs}^r \\ \lambda_{kq}' \end{bmatrix} = \begin{bmatrix} -L_q & L_{mq} \\ -L_{mq} & L'_{kq} \end{bmatrix} \times \begin{bmatrix} i_{qs}^r \\ i'_{kq} \end{bmatrix} \quad (91)$$

$$\begin{bmatrix} \lambda_{ds}^r \\ \lambda_{fd}' \end{bmatrix} = \begin{bmatrix} -L_d & L_{md} \\ -L_{md} & L'_{fd} \end{bmatrix} \times \begin{bmatrix} i_{ds}^r \\ i'_{fd} \end{bmatrix} \quad (92)$$

Katsayı matrisinin tersi ile her iki taraf çarpılırsa:

$$\begin{bmatrix} i_{qs}^r \\ i'_{kq} \end{bmatrix} = \frac{1}{D_q} \begin{bmatrix} L'_{kq} & -L_{mq} \\ L_{mq} & -L_q \end{bmatrix} \times \begin{bmatrix} \lambda_{qs}^r \\ \lambda_{kq}' \end{bmatrix} = \begin{bmatrix} a_{11} & a_{12} \\ a_{21} & a_{22} \end{bmatrix} \times \begin{bmatrix} \lambda_{qs}^r \\ \lambda_{kq}' \end{bmatrix} \quad (93)$$

$$\begin{bmatrix} i_{ds}^r \\ i'_{fd} \end{bmatrix} = \frac{1}{D_d} \begin{bmatrix} L'_{fd} & -L_{md} \\ -L_{md} & -L_d \end{bmatrix} \times \begin{bmatrix} \lambda_{ds}^r \\ \lambda_{fd}' \end{bmatrix} = \begin{bmatrix} b_{11} & b_{12} \\ b_{21} & b_{22} \end{bmatrix} \times \begin{bmatrix} \lambda_{ds}^r \\ \lambda_{fd}' \end{bmatrix} \quad (94)$$

elde edilir. Burada:

$$D_q = -L_q \times L'_{kq} + (L_{mq})^2 \quad (95)$$

$$D_d = -L_d \times L'_{fd} + (L_{md})^2 \quad (96)$$

dir. Bu ifadelerden sonra stator ve rotor sargıları durum denklemleri:

$$\frac{d}{dt} \lambda_{qs}^r = v_{qs}^r + r_s \times a_{11} \times \lambda_{qs}^r + r_s \times a_{12} \times \lambda_{kq}' - p \times \omega_r \times \lambda_{ds}^r \quad (97)$$

$$\frac{d}{dt} \lambda_{ds}^r = v_{ds}^r + r_s \times b_{11} \times \lambda_{ds}^r + r_s \times b_{12} \times \lambda_{fd}' + p \times \omega_r \times \lambda_{qs}^r \quad (98)$$

$$\frac{d}{dt} \lambda_{0s}^r = v_{0s}^r + \frac{r_s \times \lambda_{0s}^r}{L_{ls}} \quad (99)$$

$$\frac{d}{dt} \lambda_{kq}' = v_{kq}' - r'_{kq} \times a_{21} \times \lambda_{qs}^r - r'_{kq} \times a_{22} \times \lambda_{kq}' \quad (100)$$

$$\frac{d}{dt} \lambda_{fd}' = v_{fd}' - r'_{fd} \times b_{21} \times \lambda_{ds}^r - r'_{fd} \times b_{22} \times \lambda_{fd}' \quad (101)$$

olarak yazılabilir. Gerilim eşitlikleri bir durum değişkenli hale geldiği için artık çözüm aşamasında problem olmayacaktır. Bu dönüşümlerden yararlanarak (42) numaralı eşitlikteki moment ifadesi yeniden yazılırsa:

$$M_e = p \times \left[(K^r K_s)^{-1} \times i_{qd0s}^r \right]^T \left\{ -\frac{1}{2} \frac{\partial}{\partial \theta_r} [L_s - L_{ls} I] \times (K^r K_s)^{-1} \times i_{qd0s}^r + \frac{\partial}{\partial \theta_r} [L'_{sr}] i'_{qdr} \right\} \quad (102)$$

olur. Gerekli işlemlerden sonra moment denklemi:

$$M_e = \frac{3}{2} p \times (\lambda_{ds}^r \times i_{qs}^r - \lambda_{qs}^r \times i_{ds}^r) \quad (103)$$

elde edilir. Sadece toplam akılar cinsinden moment ifadesi:

$$M_e = \frac{3}{2} p \times ((a_{11} - b_{11}) \lambda_{qs}^r \lambda_{ds}^r + a_{12} \lambda_{ds}^r \lambda_{kq}' - b_{12} \lambda_{qs}^r \lambda_{fd}') \quad (104)$$

olarak yazılabilir. Senkron generatörün mekanik denklemi ise eşitlik (45)'de elde edildiği gibidir. Bu eşitlik durum denklemi olarak tekrar yazılırsa:

$$\frac{d}{dt} \omega_r = \frac{p}{j} \times (M_m - M_e - f_s \times \omega_r) \quad (105)$$

elde edilir.

Böylelikle, 3 fazlı, 4 kutuplu, yuvarlak rotorlu senkron generatörün diferansiyel denklemleri bir durum değişkenine bağlı olarak elde edilmiş olur. Bu eşitlikler bilgisayar benzetimi aşamasında sayısal çözümleme yöntemi ile daha rahat işlem yapılmasını sağlayacaktır.

Benzetim çalışmaları sırasında, doğru akım motoru ve senkron generatör için yukarıda elde edilen durum denklemleri kullanılmıştır. Değişen durumlar için (direnc yükünün değişmesi veya generatörün şebekeye etkin güç vermesi), generatörün uyarma devresi gerilimi denetlenmiştir. Oluşturulan kapalı çevrim denetim işlemi sırasında hem klasik PID hem de bulanık mantık denetleyici kullanılmıştır.

Daha çok analog sistemlerin denetiminde kullanılan PID denetleyici için sayısal bir algoritma yazılmış ve uyarma devresini besleyen 3 fazlı köprü doğrultucu devresindeki tristörlerin tetikleme açısının denetleyici tarafından üretilmesi sağlanmıştır. Benzer biçimde bulanık mantık denetleyici için de bir algoritma oluşturulmuş ve denetleyici çıkışının tristörlere tetikleme açısı üretmesi sağlanmıştır.

1.3. PID Denetim

PID denetleyicilerin popülaritesi, çok geniş çalışma şartlarında gösterdikleri güçlü başarımlarına ve mühendislerin çok basit olarak çalışmalarını sağlayacak fonksiyonel basitliklerine yorulabilir. Bir PID denetleyici elde etmek için, verilen sistemle ilişkili olarak orantı kazancı (K_P), integral kazancı (K_I) ve türev kazancı (K_D) parametreleri belirlenmelidir. PID denetleyici aşağıda verilen transfer fonksiyonuna sahiptir [72]:

$$G_c(s) = K_P + \frac{K_I}{s} + K_D s \quad (106)$$

PID pnömatik denetleyici gelişiminin hikayesi, birinci dünya savaşını izleyen yıllarda, Amerika'daki endüstri aygıtlarının kullanımında artan bir büyüme dönemi ile başlamaktadır. 1925 ile 1935 yılları arasında Amerika'da tahminen, 75000 den daha fazla otomatik denetleyici satılmıştır. 1935 yılında, Amerikan aygıt imalatçılarının toplam satışının %32 sini otomatik denetleyicilerin oluşturduğu, bu denetleyicilerin çoğunluğunun ise basit aç-kapa aygıtları olduğu, fakat çoğu uygulamanın doğru olarak denetlenmesi için basit aç-kapa ilkesinin başarılı olamayacağını anlaşılmışla, 1920 li yılların sonlarında Amerikan Foxboro şirketinin oransal denetimin geliştirilmesi ile ilişkili çalışmalar yaptığı literatürde verilmektedir [73]. Foxboro şirketinin işçilerinden biri olan Mason, 1928 yılında yaptığı icadın arkasından, 1930 yılı Eylül ayında pnömatik denetim mekanizması için bir diğer patent başvurusunda daha bulunmuş ve bu çalışmasıyla, hatanın orantı ve integral etkisinin başarıyla geri besleme işareti olarak pnömatik sisteme uygulanabileceğini göstermiştir [73].

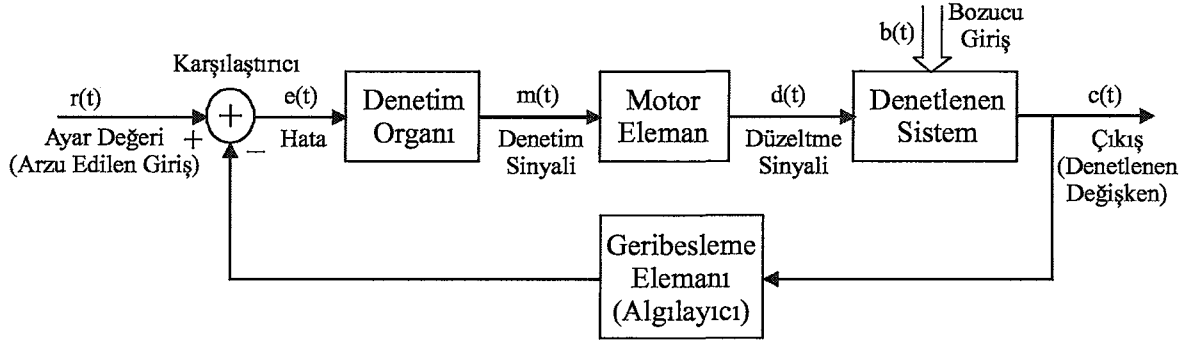
[74] numaralı kaynakta PID denetim ve denetlenen sistem üzerine ayrıntılı açıklamalar verilmektedir:

Kapalı-çevrim denetim sistemi esas olarak, biri denetlenen sistem, diğeri de denetim organları donanımı olmak üzere iki ana bölümden ibarettir. Denetlenen sistem veya süreç bize verilmiş olup buna uygun denetim organını seçmek denetim mühendisinin görevidir.

Denetim organları donanımı ise kendi içinde, karşılaştırıcı veya hata seçici, denetim organı, motor eleman (hareket ettirici) ve ölçme elemanı birimlerinden meydana gelir. Şekil 8'de denetim organları donanımının denetlenen sistem ile birlikte ayrıntılı bir blok şeması verilmektedir.

Denetim organlarında kullanılan belli başlı dört temel denetim etkisi vardır. Bunlar:

1. İkili veya aç-kapa (on-off) denetim etkisi
2. Orantı denetim etkisi (P etki)
3. İntegral (tümlev) denetim etkisi (I etki)
4. Türev (diferansiyel) denetim etkisi (D etki)



Şekil 8. Kapalı-çevrim denetim sistemi

Orantı etkide, hata işareti bir oransal sabit yoluyla denetim işaretine uygulanır. Denetim organı çıkışı $m(t)$ ile hata işareti arasındaki bağıntı, zaman ve frekans uzaylarında sırasıyla aşağıdaki gibi ifade edilebilir.

$$m(t) = K_P e(t) \quad , \quad \frac{M(s)}{E(s)} = K_P \quad (107)$$

Orantı etkide, denetim organı çıkışı bir oransal sabit yoluyla denetim organı (P denetleyici) girişine oranlar. Orantı etkide, herhangi bir anda denetim organı çıkışı, hatanın büyüklüğüne bağlıdır ve o anda hata ne kadar büyük olursa düzeltici denetim işareti, o oranda büyük olur. Hata çok küçük olduğunda ise denetim organı yeteri kadar etkili düzeltici işaret üretemez. Bu nedenle orantı etki ile çalışan sistemler kalıcı durum hatası verirler. Orantı etkinin en önemli üstünlüğü, yapısının basitliğidir. Basit bir kuvvetlendirici yardımıyla dahi orantı etkide çalışan denetim organı gerçeklemek mümkündür.

Orantı etkide ortaya çıkan kalıcı durum hatasını gidermenin yolu, denetim organına hatanın integrali ile orantılı bir denetim etkisi ilave etmektir. İntegral tipi denetimde, hata ile denetim organı çıkışı arasında, aşağıda sırasıyla zaman ve frekans uzaylarında verilen denklemlerdeki ilişki bulunmaktadır:

$$m(t) = K_I \int_0^t e(t) dt \quad , \quad m(t) = \frac{1}{T_i} \int_0^t e(t) dt \quad , \quad \frac{M(s)}{E(s)} = \frac{K_I}{s} \quad , \quad \frac{M(s)}{E(s)} = \frac{1}{T_i s} \quad (108)$$

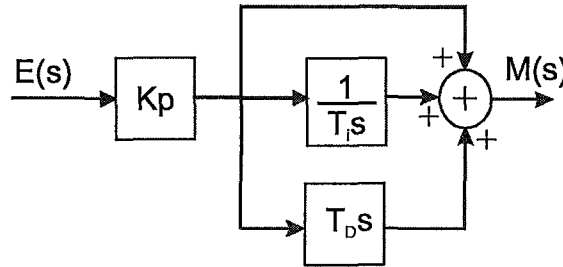
Burada K_I integral etki kazancı, T_i integral zaman sabitidir. İntegral etkinin çıkışı geçmişte meydana gelen hatanın birikimi ile orantılıdır. İntegral etki aynı zamanda yeniden ayar (reset) adını da alır. Teorik olarak integral etki tipi bir denetim organının tek başına kullanılması mümkün ise de uygulamalarda integral etki daha çok orantı etki ile birlikte kullanılır. Denetim organına bir integral alıcı ilavesi hata sıfır olana kadar değişimi sürdüren bir denetim etkisi sağlamaktadır.

Türev etki çıkışı $m(t)$, hatanın ($e(t)$) zamana bağlı türevi ile orantılıdır.

$$m(t) = K_D \frac{de(t)}{dt}, \quad m(t) = T_D \frac{de(t)}{dt}, \quad \frac{M(s)}{E(s)} = K_D s, \quad \frac{M(s)}{E(s)} = T_D s \quad (109)$$

Burada K_D türev denetim organı kazancı ve T_D türev etki zamanı adını alır. Türev etkinin en önemli üstünlüğü; hatanın büyümesini önceden kestirmesi ve büyük bir hata ortaya çıkmadan bir düzeltme etkisi sağlamasıdır. Türev etki daha değişmeye başlar başlamaz harekete geçtiğinden “önceden seziş” etkisi olarak ta bilinir. Türev etki yalnızca hatanın zamana göre değişimi karşısında etkili olduğundan denetim organlarında yalnız başına kullanılmaz ve ancak diğer denetim etkileri ile birleştirilerek kullanılabilir. Orantı etki hatadaki değişimlere hızlı bir tepki göstermekle beraber hatanın değişim hızına duyarlıdır. Bu durumda hatanın değişim hızına duyarlı olan türev denetim etkisi ilavesi uygun olmaktadır.

PID denetim, üç temel denetim etkisinin üstünlüklerini tek bir birim içinde birleştiren bir denetim etkisidir. İntegral etki sistemde ortaya çıkabilecek kalıcı durum hatasını sıfırlarken, türev etki de, yalnızca PI denetim etkisi kullanılması haline göre sistemin aynı bağıl kararlılığı için cevap hızını artırır. PID denetim oranının bloklar halinde gösterimi Şekil 9’da verilmektedir.



Şekil 9. Orantı + integral + türev (PID) denetim

PID denetiminde, K_P , T_i ve T_D parametrelerinin uygun bir ayarı ile denetim sağlanabilir. Eğer bu katsayılar uygun bir şekilde ayarlanmayacak olursa, PID denetimin sağlayacağı üstün özelliklerden yararlanılamaz.

Denetim organı elemanlarının parametrelerinin bulunmasında, analitik ve deneysel olmak üzere iki yol mevcuttur. Denetim organının tipi, denetlenen sistem ve ölçme elemanının dinamik davranışının bilinmesi halinde, denetim organı tipine göre mevcut bulunan K_P , T_i ve T_D parametrelerinin en uygun değeri analitik olarak hesaplanabilir. Bu hesaplamalarda bir takım optimizasyon ölçütleri kullanılır. Hesaplamalar teknik yönden mümkün olmakla beraber işlemler oldukça karışık ve zordur. Basit hallerde dahi bilgisayar çözümlerine gerek olmakta ve çeşitli sayısal ve analog hesap yöntemleri kullanılmaktadır. Denetim organı ayarında analitik yol fazla karmaşık ve uzun olduğundan uygulamalarda daha çok deneysel yöntemler kullanılır.

Deneysel olarak, kapalı çevrim denetim sistemlerinin girişine bir basamak fonksiyonu uygulanması halinde sistem cevabının yeni kalıcı durum değerine en kısa zamanda ve kararlı bir şekilde erişmesini sağlayan denetim organı ayarı en uygun ayar kabul edilir. Bu amaçla Ziegler ve Nichols tarafından bir ölçüt geliştirilmiş olup (1942), bu ölçüte göre, cevap eğrisinin ikinci aşma genliğinin, birinci aşma genliğine oranı $\frac{1}{4}$ olması gerektiği belirtilmiştir. Bu ölçütün matematiksel bir dayanağı olmamakla birlikte, hızlı ve çabuk sönümlenme sağladığı deneysel olarak saptanmıştır. Bu ölçüte göre bulunacak denetim organı ayarının tek olmayacağı aşıkardır.

Deneysel yolla yapılan belli başlı yöntemler: Titreşim Yöntemi ve Sistem Cevap Eğrisi Yöntemi olarak sınıflandırılabilir.

Ziegler ve Nichols tarafından geliştirilen sürekli titreşim yöntemi deneysel yöntemlerin en tanınmış olanlarından birisidir. Bu yöntemin öngördüğü ayarlar hemen hemen denetim sistemi alanında standart olarak kabul görmektedir [74].

Bu yöntemin esası başlangıçta integral ve türev etkilerini devre dışı bırakıp, denetim organının sadece orantı etki ile deneye tabi tutulmasına dayanır. Bu durumda kapalı çevrim sisteminin başvuru girişine bir basamak değişimi uygulanır ve orantı etki kazancı K_P artırılarak sistem çıkışının sürekli sinusoidal titreşim yapan bir eğri haline dönüşmesi sağlanır. Bu duruma karşılık gelen orantı kazancına $K_{P_{max}}$ ve titreşim periyoduna P_U (dakika) denir. $K_{P_{max}}$ değeri, sistemin kararsızlık sınırına erişmeden önce ulaşabileceği en yüksek değerdir. Daha sonra parametre değerleri (K_P , T_i , T_D) de verilen formüllere göre

hesaplanır ve denetim organı bu değerlere göre ayarlanır. Ziegler ve Nichols pek çok deney yaparak Tablo 1’de verilen sonuçların ilişkisini sağlamışlardır [74].

Tablo 1. Titreşim yöntemine göre denetim organı ayar değerleri

Etki türü	K_P	T_i	T_D
P	$0,5 K_{P_{max}}$	-	-
PI	$0,45 K_{P_{max}}$	$0,825 P_U$	-
PID	$0,6 K_{P_{max}}$	$0,5 P_U$	$0,125 P_U$

Bazı süreç denetim sistemlerinde, sistemin test amacıyla sürekli titreşime maruz bırakılması sakıncalı olabilir. Bu durumda Ziegler ve Nichols’un sürekli titreşim yöntemi yerine, bu yöntemin Harriott tarafından düzenlenmiş şekli olan sönümlü titreşim yöntemi [74] uygulanır. Bu yöntemde de yine sadece orantı kazancı ile deneye başlanır. Orantı kazancı küçük bir değere ayarlanır, cevap eğrisinde $\frac{1}{4}$ genlik oranı ile sönüm elde edilinceye kadar kazanç artırılır. Bu andaki titreşim periyodu P_U ya bağlı olarak integral ve türev zaman sabitleri aşağıda verilen formülle bulunur:

$$T_i = P_U / 6 , \quad T_D = P_U / 15 \quad (110)$$

Denetim organı üzerinde T_i ve T_D yukarıda bulunan değerlere göre ayarlandıktan sonra cevap eğrisinde $\frac{1}{4}$ genlik oranı elde edilinceye kadar test edilerek orantı kazancı yeniden belirlenir.

Ziegler ve Nichols tarafından ileri sürülen ikinci yöntem olan sistem cevap eğrisi yönteminin esası; açık çevrimli sistemin basamak giriş cevabını incelemekten ibarettir. Açık çevrimli sisteme basamak girişi uygulanarak, bir cevap eğrisi elde edilir. Cevap eğrisinin doğrusal bölgesindeki eğimine ve ölü zaman gecikmesine bağlı olarak denetim organının en uygun ayar değerleri için Tablo 1’e benzer hesaplamalar içeren tablo oluşturulmuştur.

Denetim organı türü, denetlenen sistem ve geri besleme (ölçme sistemi) elemanı modelinin (transfer fonksiyonu ve dinamiği) tam olarak bilinmesi halinde, denetim organı türüne göre denetim organı parametrelerinin (K_P , T_i , T_D) en uygun değerleri analitik olarak hesaplanabilir. Bu amaçla, bir optimizasyon ölçütü seçilerek bu ölçütü minimum yapan

denetim organı parametre değerleri belirlenir. Genelde başarımlı göstergesi olarak bilinen enuygunlama ölçütü daha çok kapalı çevrim çalışmada ortaya çıkan hata fonksiyonu $e(t)$ ye göre seçilir. Literatürde çok çeşitli başarımlı göstergeleri tanımlanmış olup bunların belli başlıları şunlardır:

$$I = \int_0^{\infty} e^2(t)dt , I = \int_0^{\infty} te^2(t)dt , I = \int_0^{\infty} |e(t)|dt , I = \int_0^{\infty} t|e(t)|dt \quad (111)$$

Denetim organı parametrelerinin en uygun değerlerini bulmak için seçilen integral ifadesinin minimum değer almasını sağlayan denetim organı parametre değeri bulunur.

$$\frac{\partial I}{\partial K_p} = 0 , \frac{\partial I}{\partial T_i} = 0 , \frac{\partial I}{\partial T_D} = 0 \quad (112)$$

Analitik yöntemlerde bir diğer yol da, sistemin kapalı çevrim çalışmasına ait arzu edilen değerlerini belirlemek ve bu değerleri sağlayan denetim organı parametrelerini tespit etmektir. Zaman alanı cevabında, sönüm oranı, oturma zamanı, frekans cevabı alanında kazanç ve faz payları ve kök-yer eğrileri yönteminde köklerin karmaşık sayı düzlemindeki yerleri, parametrelerin belirlenmesinde kullanılır.

Analitik yöntemlerde en kestirme yol ise Routh-Hurwitz kararlılık yöntemi ile sistemin maksimum kazancını bulmak ve bu kazanç karşılık gelen sürekli titreşim periyodunu belirlemektir. Elde edilen sonuçlara bağlı olarak Zeigler-Nichols yöntemi ile denetim organı parametrelerinin kaba değerleri tespit edilir. Daha sonra da MATLAB gibi benzetim programları kullanılarak denetim organının parametrelerinin ince ayarları yapılır [74].

PID denetim için otomatik ayarlama çalışmaları da geliştirilmiştir [75]. PID denetleyiciler için otomatik ayarlayıcılar, 1981 yılından beri ticari amaçlı olarak mevcuttur. Bu denetleyiciler, normal olarak bir aygıt mühendisi tarafından icra edilmesi gereken görevleri otomatik olarak ayarlarlar. Otomatik ayarlayıcılar, deneylerden ve denetim tasarım yöntemleri sonucunda elde edilen sistem dinamik davranışları ile ilgili yöntemler içerir. Bu denetleyiciler aynı zamanda ne zaman PI veya ne zaman PID denetim tekniğinin kullanılacağına da karar verebilir [75].

Otomatik PID ayarlayıcıların yanında, PID denetim yöntemi ile bulanık mantık denetim yöntemi birleştirilerek, yeni denetim teknikleri de oluşturulmuştur [76-81]. Bu çalışmalardan birinde bulanık-PID denetim yönteminin doğrusal olmayan sistemler için uygun olduğu belirtilmektedir. Klasik PID denetleyiciler, yarım yüzyıldır kullanılmaktadır ve bugün, endüstriyel otomasyon ve süreç denetimi için geniş bir kullanım alanı vardır. Bu yaygın kullanımdaki ana neden, işletme şartlarının basit olması, kolay tasarlanması, ucuz bakımı, düşük maliyeti ve çoğu doğrusal sistem için verimli çalışmasıdır. Son zamanlarda gelişen ileri düzey mikro elektronik ve sayısal işlemciler yüzünden, klasik PID denetleyiciler, teknolojik bir devrim geçirmiştir. Bununla birlikte, doğrusal olmayan sistemler, yüksek dereceli ve zaman gecikmeli doğrusal sistemler, özellikle karmaşık ve belirli bir matematiksel modeli sahip olmayan sistemler için klasik PID denetleyiciler, iyi sonuçlar vermezler. Bu zorluğun üstesinden gelmek için, otomatik ayarlayıcı ve adaptif PID denetleyiciler gibi çeşitli tiplerde klasik PID denetleyiciler geliştirilmiştir [81].

1.4. Bulanık Mantık Denetim

Bulanık küme teorisi, belirsizlik ve kesin olmama durumları için ortaya çıkmış bir teoridir. Bu teori, sistem modellerinin karmaşık veya matematiksel olarak iyi tanımlanamaması durumları için bir yöntem ortaya koyar. Bulanık küme teorisi üzerine kurulu bulanık mantık denetleyici, insan bilgi ve deneyimlerinden oluşturulan ve bulanık kurallar olarak adlandırılan sözel ifadeleri kullanır. Deneyimli bir operatör insan, sistemin dinamik davranışı üzerine hiçbir bilgisi olmamasına rağmen sistem çıkışına bakarak, istenen çıkışı sağlayacak biçimde sistem girişlerini ayarlayabilir. Uzman insan tarafından elde edilen deneyimlere bağlı bulanık kurallar, sistemin bir matematiksel modelini gerektirmez. Bu yüzden, bulanık mantık denetleyici, sistemlerin matematiksel modelleri ve parametrelerinin kestirilmesine ihtiyaç duyulmaksızın karmaşık, belirsiz, doğrusal olmayan sistemler için güçlü bir başarıyla adaptif bir biçimde denetim görevini yerine getirir. Bulanık mantık tabanlı denetleyicilerin, uygulamaların bazısında çok başarılı olduğu kanıtlandığı gibi, sistem üzerine matematiksel bir temel sağlar [12]. Modern denetim tekniklerinde, belirsizlik ve kesin olmama durumları büyük bir öneme sahiptir. Bulanık mantık denetleyici kuralları içindeki belirsiz terimlerden elde edilen üyelik

fonksiyonlarının kullanımı, belirsizlik ve kesin olmama durumlarında sistemin denetimine hızlı bir biçimde denetleyicinin cevap vermesini sağlayacaktır.

Son on yılda, bulanık mantık, finans konusundan deprem mühendisliği konusuna kadar çeşitli alanlarda uygulandı. Bulanık mantık ve bulanık denetim konusunda temel fikirleri içeren makaleler 1965 ve 1972 yıllarında yayınlandı ve 1973 yılında daha ayrıntılı tanımlamalar yapıldı. Mamdani ve Assilian tarafından 1974 yılında yapılan buhar motorunun düzenlemesi ile ilgili uygulama bu alanda öncülük yaptı. Sonraki yıllarda, ilk önce bulanık mantık denetim altında yatan temel fikir daha iyi anlaşıldı ve çoğu uygulamada kullanıldı. Özellikle Japonya’da, denetim çalışmalarında bulanık mantık kullanımı, birbirini izlemektedir. Otomatik tren işletilmesi, araç denetimi, robot denetimi, konuşma tanımlama ve kararlılık denetimi, bu uygulama alanlarından bazılarıdır. Uygulamaların çoğu için, bulanık algoritma ve denetim kurallarını içeren yazılımlar kullanılırken, 1985 yılında, Togai ve Bell Telefon Laboratuvarları’nda ilk olarak bulanık mantık tümleşik devresi geliştirildi ve bu devreler, 1988-1989 yıllarında ticari amaçlı olarak kullanıma sunuldu. Bu önemli gelişmenin ardından, Kumamoto Üniversitesi’nden, Yamakawa tarafından bir bulanık bilgisayarın tasarlandığı duyuruldu [82]. Bu çalışmalardan sonra bulanık mantık denetleyici tümleşik devrelerinin analog [83-84] ve sayısal [85] olarak tasarımı ve bulanık işlemcilerin [86-87] tasarımı devam etmiştir. Bunlardan birinde fizik deneylerinde, algılama, seçme ve tanımlama birimleri için gereken, yüksek hesaplama hızını sağlayan bulanık bir işlemcinin tasarlandığı ve denendiği belirtilmektedir [86].

Mamdani ve Assilian tarafından yapılan çalışmanın ayrıntıları 1975 yılında yayınlanarak bulanık mantık denetleyici ile ilgili ilk modelin oluşması sağlanmıştır [88]. Bu modelin arkasından Takagi ve Sugeno tarafından başka bir bulanık mantık denetleyici modeli oluşturulmuştur [89]. Oluşturulan bu ikinci model, Sugeno tarafından, Mamdani’nin modeline benzetilerek yeni bir model daha oluşturulmuştur ki, bu modele ilk önceleri Özel Sugeno Modeli adı verilmiştir [90]. Daha sonraları Sugeno tarafından modellerle ilgili yapılan yeni bir sınıflandırmada, Mamdani Modeli, Tip-I Bulanık Sistem, kendisi tarafından oluşturulan indirgenmiş model, Tip-II Bulanık Sistem veya Singleton Tipi Bulanık Sistem, Takagi ile beraber oluşturdukları model ise Tip-III Bulanık Sistem veya Takagi-Sugeno Bulanık Sistemi olarak adlandırılmıştır [91,92].

Maalesef, bulanık mantık denetleyicinin, klasik PI, PD ve PID denetleyiciye benzer biçimde belirlenmiş bir yapısı yoktur. Hala üzerinde karar verilmiş iyi bir tanımlamanın olmadığı birimleri mevcuttur: 1-Üyelik fonksiyonlarının biçimleri; 2-Dilsel değerlerin sayısı; 3-Standar bir kural tabanı; 4-Uygun bir sonuç çıkarma ve durulaştırma birimi üzerinde, kesin tanımlamalar mevcut değildir. Belki de bu sebeplerden dolayı bir optimal bulanık mantık denetleyicinin tasarlanması çok zor olmaktadır [93]. Bu yüzden bulanık mantık parametrelerinin ayarlanması için yöntemler geliştirilmeye çalışılmaktadır [93-95].

Bulanık mantık denetim sistemlerin daha iyi tanımlanmasını sağlamak amacıyla kararlılık analiz kriterleri de geliştirilmeye çalışılmaktadır [91,92-96]. Mamdani'nin öncü çalışmasından beri, kararlılık, bulanık denetimle ilgili yayınların ana konusudur. Bulanık denetimle ilgili kritik yorumların çoğu, kararlılık analizi için genel bir metodun yetersizliğine işaret eder. Bulanık denetim sistemlerin, kararlılık analizi için uygun bir araç hala aranmaktadır. Doğrusal olmayan karakteristiğe sahip çoğu endüstriyel alanda, bulanık denetim başarılı olarak uygulanmakla birlikte, bulanık denetimin kararlılık analizi için genel bir metoda sahip değiliz. Bulanık mantığın başarılı olması demek, onun için kararlılık teorisine ihtiyacımız olmadığı anlamına gelmez. Kararlılık teorisi, bulanık denetimin gelecekteki gelişmeleri üzerine daha geniş bir bakış açısına sahip olmamıza yarayacaktır [91].

Bulanık denetimde diğer bir belirsizlik alanına sahip, bulanık kuralların oluşturulması üzerine çalışmalar, 1992 yılında, sistemden ölçülen sayısal verilerden faydalanarak bulanık kuralların oluşturulması ile başlamış [97] ve çeşitli teknikler kullanarak bulanık kuralların oluşturulmasına ilişkin çalışmalarla devam etmektedir [98-101].

1.4.1. Bulanık Küme ve Bulanık Mantık Teorisi

Bulanık küme teorisi ilk olarak L.A. Zadeh tarafından ortaya atılmıştır [102]. Bu teoriye göre, bir bulanık küme, nesnelere üyelik dereceleri ile birlikte içeren bir sınıftır. Öyle ki, bir küme, her bir nesneyi 0 ile 1 arasındaki üyelik derecesine ayıran bir üyelik fonksiyonu tarafından karakterize edilir.

Klasik küme anlayışında, nesnenin bir kümeyle üyelik ilişkisi ya 0 ya da 1'dir. Nesne herhangi bir kümenin ya elemanıdır ya da değildir. Klasik küme anlayışındaki bu keskin

ifadelendirmeye karşın, bulanık küme anlayışında nesnenin bir bulanık kümeyle 0 ile 1 değerleri arasında üyelik ilişkisi yapılarak belirsizlik kavramına yeni bir bakış açısı getirilir.

Bulanık küme ve elemanları arasındaki üyelik ilişkilerini tanımlamak için kullanılan notasyonlar ve bunların işlevleri şu şekilde gösterilir [103]:

U evrensel kümesinin bulanık alt kümesi olan A kümesi,

$$\mu_A: U \rightarrow [0,1] \quad (113)$$

olarak gösterilen üyelik fonksiyonu tarafından karakterize edilebilir. Bu gösterim tarzında U evrensel kümesinin herbir x elemanının, A kümesi içindeki üyelik değeri $\mu_A(x)$ ile gösterilir ve $[0,1]$ aralığında değer alabilir. Bir bulanık küme için:

$$A = \mu/x \quad (114)$$

yazılabilir. Burada μ , A bulanık kümesi içerisindeki x elemanının üyelik derecesidir. A bulanık kümesine dahil olan sonlu sayıdaki elemanların kümesi:

$$A = \mu_1/x_1 + \dots + \mu_n/x_n \quad (115)$$

ya da

$$A = \sum_{i=1}^n \mu_i/x_i \quad (116)$$

olarak gösterilir. Burada kullanılan (+), aritmetik bir operatör olarak değil, A bulanık kümesinin tanımında eleman çiftlerinin ve üyelik derecelerinin topluca ifade edilmeleri için kullanılır.

Bulanık kümeler arasındaki bazı önemli işlemler aşağıdaki gibi tanımlanabilir [104]:

A ve B , U evrensel kümesi içerisindeki iki bulanık küme ve μ_A ve μ_B bu kümelerin üyelik fonksiyonları olsun.

Birleşim İşlemi: A ile B bulanık kümelerinin birleşimi $A \cup B$ ile gösterilir ve üyelik fonksiyonları açısından:

$$\mu_{A \cup B}(x) = \max\{\mu_A(x), \mu_B(x)\} \quad (117)$$

olarak tanımlanır. Bu gösterim, aynı nesne için her iki küme içindeki en büyük üyelik değerinin seçilmesi anlamında kullanılır ve OR (yada) işlemine karşılık gelir.

Kesişim İşlemi: A ile B bulanık kümelerinin kesişimi $A \cap B$ ile gösterilir ve üyelik fonksiyonları açısından:

$$\mu_{A \cap B}(x) = \min\{\mu_A(x), \mu_B(x)\} \quad (118)$$

olarak tanımlanır. Bu gösterim, aynı nesne için her iki küme içindeki en küçük üyelik değerinin seçilmesi anlamında kullanılır ve AND (ve) işlemine karşılık gelir.

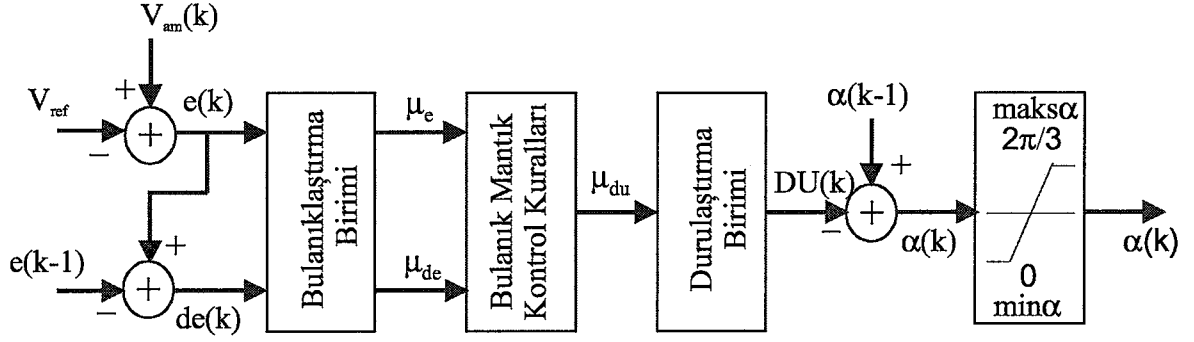
Tümleyen İşlemi: A bulanık kümesinin tümleyeni:

$$\mu_{\bar{A}}(x) = 1 - \mu_A(x) \quad (119)$$

olarak tanımlanır ve NOT (değil) işlemine karşılık gelir.

1.4.2. Bulanık Mantık Denetim Algoritması

Bulanık küme teorisinin, denetim işlemlerinde kullanılması ilk defa E.H. Mamdani ve S. Assilian tarafından yapılmıştır [88]. Bu çalışmada da Mamdani tarafından geliştirilen bulanık mantık denetleyici modeli kullanılmıştır. Bulanık mantık teorisiyle sistemlerin denetlemesine ilişkin blok diyagramları Şekil 10'da gösterilmektedir [105].



Şekil 10. Bulanık mantık denetim algoritması

Şekil 10'da görülen "e", denetim hatasıdır ve denetlenen büyüklük ile referans büyüklük arasındaki farka eşittir:

$$e = (V_{am}(k) - V_{ref}) \quad (120)$$

Elde edilen "e" (hata)'yı [-1:1] aralığında normalize edilebilmek için β gibi bir katsayıya bölebiliriz:

$$e = (V_{am}(k) - V_{ref}) / \beta \quad (121)$$

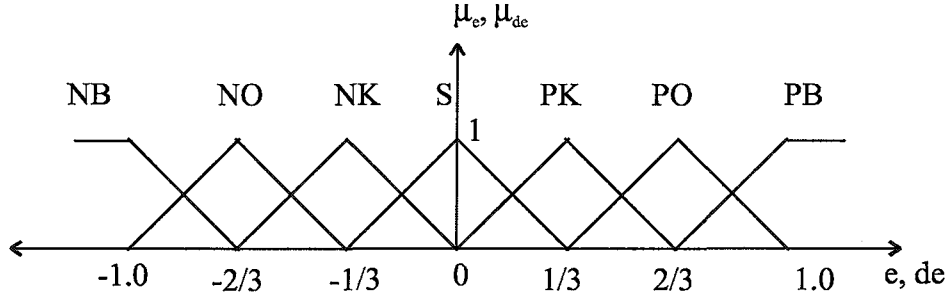
Şekilde görülen "de" ise hatanın değişimi olarak adlandırılır ve hatanın son örneklenen değeri ile bir önceki adımda örneklenen değeri arasındaki farka eşittir. Hatanın değişimi "de" nin değeri, sistem çıkışının referansa yaklaşmakta veya referanstan uzaklaşmakta mı olduğu bilgisini içerdiğinden denetim için gerekli bir büyüklüktür.

$$de = e(k) - e(k-1) \quad (122)$$

Elde edilen "e" ve "de" değerlerinin *Bulanıklaştırma* biriminde daha önceden tanımlanmış olan bulanık kümelerdeki üyelik değerleri belirlenir. Bulanık kümeleri temsil eden üyelik fonksiyonlarının oluşturulması için herhangi bir kural yoktur. Sinüzoidal, trapezoid veya benzeri üyelik fonksiyonları denetlenen büyüklüğün değişimine bağlı olarak tanımlanabilir.

Bulanık mantıkla ilgili çoğu mevcut uygulamalar, daha basit yapıya sahip olduğu için 7 üyelik fonksiyonuna sahip üçgen tipi tanımlama kullanır. Özellikle, üyelik

fonksiyonlarının, üçgen veya trapezoid olduğu farzedilir ve dilsel değerlerin sayısı, genellikle 3 ile 7 arasında seçilir [106]. Tezin benzetimi aşamasında Şekil 11'dekine benzer üçgen tipi üyelik fonksiyonları kullanılmıştır.



Şekil 11. Yedi adet üyelik fonksiyonunun kullanılması

Her üyelik fonksiyonu, negatif büyük (NB), negatif orta (NO), negatif küçük (NK), sıfır (S), pozitif küçük (PK), pozitif orta (PO) ve pozitif büyük (PB) olarak adlandırılabilir. Böylelikle birden fazla üyelik fonksiyonu tanımlanarak denetim aralığı içinde hassaslık sağlanmış olur.

Bulanıklaştırma biriminde, "e" ve "de"nin aldığı değerler, hangi üyelik fonksiyonuyla ilgili üyelik değeri olduğu dikkate alınarak, bulanık denetim algoritmasının ikinci kısmı olan "Bulanık Mantık Denetim Kuralları" kısmında işlemlere devam edilir. Bu kısımda sisteme denetim işareti olarak uygulanacak üyelik değeri bulunmaktadır. Bu kısma giren " μ_e " ve " μ_{de} " üyelik fonksiyonları kullanılarak çıkış üyelik fonksiyonunun elde edilmesi için "Birleşim" veya "Kesişim" işlemlerinden faydalanılır. Benzetim çalışması sırasında "Kesişim" işlemi kullanılarak çıkış üyelik fonksiyonu bulunmuştur. Buna göre:

$$\mu_{e \text{ I } de}(x) = \mu_{du}(x) = \min\{\mu_e(x), \mu_{de}(x)\} \quad (123)$$

elde edilir. Burada "x" boyutsuz olarak "e" ve "de" nin aldığı değerlerdir. Sisteme denetim işareti olarak hangi tür üyelik fonksiyonunun uygulanacağı ise kural tablosu kullanılarak bulunur. Benzetim sırasında, Tablo 2'de görülen 7 üyelik fonksiyonlu kural tablosu kullanılmıştır.

Tablo 2. Üyelik fonksiyonları kural tablosu

e de	NB	NO	NK	S	PK	PO	PB
NB	PB ₁	PB ₂	PO ₃	PO ₄	PK ₅	PK ₆	S ₇
NO	PB ₈	PO ₉	PO ₁₀	PK ₁₁	PK ₁₂	S ₁₃	NK ₁₄
NK	PO ₁₅	PO ₁₆	PK ₁₇	PK ₁₈	S ₁₉	NK ₂₀	NK ₂₁
S	PO ₂₂	PK ₂₃	PK ₂₄	S ₂₅	NK ₂₆	NK ₂₇	NO ₂₈
PK	PK ₂₉	PK ₃₀	S ₃₁	NK ₃₂	NK ₃₃	NO ₃₄	NO ₃₅
PO	PK ₃₆	S ₃₇	NK ₃₈	NK ₃₉	NO ₄₀	NO ₄₁	NB ₄₂
PB	S ₄₃	NK ₄₄	NK ₄₅	NO ₄₆	NO ₄₇	NB ₄₈	NB ₄₉

Bu kural tablosu, "e" (hata) ve "de" (hatanın değişimi)'nin aldığı değerlere göre çıkışta kullanılacak üyelik fonksiyonunun hangisi olması gerektiğini göstermektedir. Bu kural tablosunun oluşturulması için herhangi bir şart olmamasına rağmen sistemin davranışı üzerine yapılacak değerlendirmeler bu kural tablosunu bir taslak olarak şekillendirir. Benzetim sırasında, sistemin referans bilgisine daha çabuk cevap vermesini sağlayacak kural tablosu değişik denemelerle bulunmuştur.

e ve de'yi temsil eden bulanık sayılar (üyelik fonksiyonları) kullanılarak denetleyici çıkış işaretindeki değişimi temsil eden bulanık sayı (üyelik fonksiyonu) kural tablosundan sözel ifadelerle belirlenir. Örneğin $e \equiv NK$, $de \equiv NO$ iken tablodan $du \equiv PO$ olarak belirlenir. Bu üç ifadeyi birbirine bağlayan işlem bir kural olarak tanımlanır ve sözel olarak [107]:

IF $e \equiv NK$ AND $de \equiv NO$ THEN $du \equiv PO$

şeklinde ifade edilir. Buradaki e, de ve du terimleri kaldırılarak indis şeklinde ifade edilirse, sözel ifade:

IF NK_e AND NO_{de} THEN PO_{du}

biçiminde yazılır. Bu sadece bir kuraldır. Eğer birden fazla kural söz konusu ise bunlar birbirlerine ELSE veya ELSEIF terimi ile bağlanırlar. Örneğin; kural tablosunun sözel olarak temsili aşağıdaki gibi olur:

IF NB_e AND NB_{de} THEN PB_{du} ← kural 1
: : : : :
ELSE NK_e AND NO_{de} THEN PO_{du} ← kural 16
ELSEIF NK_e AND NK_{de} THEN PK_{du} ← kural 17
ELSEIF NK_e AND S_{de} THEN PK_{du} ← kural 18
: : : : :

: : : : :

ELSE PB_e AND PB_{de} THEN NB_{du} ← kural 49

Bulanık küme teorisinden faydalanılarak her bir kural bulanık küme işlemleri ile sonuçlandırılabilir. Örneğin:

Kural 1 için:

IF NB_e AND NB_{de} THEN PB_{du}
 \downarrow \downarrow \downarrow \downarrow \downarrow
 $(NB_e \wedge NB_{de}) \quad X \quad PB_{du}$

Kural 2 için:

IF NB_e AND NO_{de} THEN PB_{du}
 \downarrow \downarrow \downarrow \downarrow \downarrow
 $(NB_e \wedge NO_{de}) \quad X \quad PB_{du}$

devam edildiğinde kural 49 için:

IF PB_e AND PB_{de} THEN NB_{du}
 \downarrow \downarrow \downarrow \downarrow \downarrow
 $(PB_e \wedge PB_{de}) \quad X \quad NB_{du}$

elde edilir. Burada \wedge : kesişim \equiv min bulanık küme işlemini, X : kartezyen çarpım olarak bulanık ilişki işlemini temsil etmektedir. Kurallar birbirlerine,

$$\text{ELSE} \equiv + \equiv V \equiv \text{birleşim} \equiv \max \quad (124)$$

işlemi ile bağlanırlar.

Yukarıdaki işlemlerden anlaşılacağı gibi, her bir kural, e ve de'yi temsil eden bulanık küme kesişimleri ile du'yu temsil eden bulanık küme arasındaki bulanık ilişkiyi vermektedir. Yani,

kural 1 için:

$$R_1 = (NB_e \wedge NB_{de}) \quad X \quad PB_{du} \quad (125)$$

$$E_1 = NB_e \wedge NB_{de} \quad , \quad U_1 = PB_{du} \text{ alınır}$$

$$R_1 = E_1 \quad X \quad U_1 \quad (126)$$

elde edilir. Benzer şekilde diğer kurallar için:

$$R_2 = E_2 \times U_2$$

: : :

$$R_{49} = E_{49} \times U_{49}$$

yazılabilir. Her kural da birbiriyle

$$ELSE \equiv + \equiv V \equiv \max$$

bulanık birleşim işlemiyle bağlı olduğu için sonuçtaki bulanık ilişki serisi:

$$R = R_1 + R_2 + R_3 + \dots + R_{49} = \prod_{i=1}^{49} R_i \quad (127)$$

ile belirlenir. Aslında bulanık kural tablosu olarak verilen tablo bu ilişki serisini temsil etmektedir. Yani bu R ilişki serisi ve bunu meydana getiren $E = (e \text{ ve } de)$ 'yi temsil eden üyelik fonksiyonlarının kesişimleri) bilindiğine göre, $U = (du)$ 'yu temsil eden üyelik fonksiyonunun belirlenmesidir. Bir ilişki ve bunu meydana getiren kümelerden birisi biliniyorsa, bilinmeyen diğer küme, birleşim işleminin bir sonucu olan Composition kuralının uygulanmasıyla bulunur. Burada R ve E bilindiğine göre

$$U = E \circ R \quad (128)$$

işlemi uygulanabilir. Üyelik fonksiyonlarına bağlı olarak yazılırsa,

$$\mu_{(u)} = \max \left[\min \left(\mu_{(E)}, \mu_{(R)} \right) \right] \quad (129)$$

$$\mu_{(u)} = V \left[\mu_{(E)} \wedge \mu_{(R)} \right] \quad (130)$$

ile belirlenebilir. Buradaki $\mu_{(u)}$ üyelik değeri, e ve de girişlerine, yani $\mu_{(e)}$ ve $\mu_{(de)}$ girişlerine karşılık düşen $\mu_{(du)}$ üyelik değeridir. Bu üyelik değerinin ait olduğu bulanık küme veya kümeler dikkate alınarak du kesin (crisp) değeri belirlenir. Bu işlem ise bulanık denetleyicinin *Durulaştırma* biriminde gerçekleştirilir [107].

Bulanık mantık denetim algoritmasının son aşaması olan *Durulaştırma* biriminde ise kural tablosundan elde edilen çıkış üyelik fonksiyonları ve kesişim teorisi kullanılarak elde

edilen herhangi bir x değerine karşılık düşen üyelik değerlerinin, "Alanların Merkezi" yönteminde kullanılmasıyla "Du" çıkış işareti elde edilir. Bu yöntemle göre:

$$Du = \frac{\sum_{i=1}^n \mu_{du}(i) \times du(i)}{\sum_{i=1}^n \mu_{du}(i)} \quad (131)$$

olarak verilir. Bu eşitlikte "n", herhangi bir x değerine karşılık gelen etkin kural sayısıdır. " μ_{du} ", x noktasındaki "e" ve "de"nin aldığı üyelik değerlerinin kesişim teorisi ile bulunan değeri, "du" ise kural tablosundan elde edilen çıkış üyelik fonksiyonunun maksimum üyelik değerine sahip merkez noktasıdır.

Elde edilen bu "Du" değeri referans işaretinden uzaklaşma olması sonucu üretilecek, ve sistemi denetleyen giriş büyüklüğünün artırılması yada azaltılmasını sağlayarak sistemi sürekli referans büyüklükte tutmaya çalışacaktır.

1.5. Sayısal İşaret Kestirimi

Generatörün tepkin güç denetimi kısmında akım ve gerilim arasındaki faz farkının algılanması gerekmektedir. Örneklenmiş işaretlerden akım ve gerilimin fazörel değerinin bulunması ve faz farkının hesaplanması için çeşitli algoritmalar geliştirilmiştir. Bu algoritmaların hepsinin başarımı, birkaç örneklemeden bir işaretin temel frekans bileşenlerinin doğru olarak kestirimine bağlıdır. Bu tip algoritmalar bazısı Fourier ve eğri uydurma tekniklerinin her ikisini de, temel frekans bileşenlerinin doğru olarak kestirimi için kullanır [108].

Sinüzoidal bir işaret ve örneklenmiş değerler için şu notasyonlar tanımlanabilir [108]:

$y(t)$: Bir gerilim yada akımın alternatif akım dalga formundaki ani değeri,

ω_0 : Güç sisteminin temel açısal frekansı,

Δt : Örnekleme arasındaki sabit zaman aralığı,

$y_k = y(k\Delta t)$: $y(t)$ 'nin k .cı adımda örneklenmiş değeri,

$\theta = \omega_0 \times \Delta t$: Örnekleme arasındaki temel açısal frekans konumu

Sinüzoidal bir işaretin kosinüs ve sinüs bileşenleri ayrı ayrı yazılırsa:

$$y(t) = Y_c \cos \omega_0 t + Y_s \sin \omega_0 t \quad (132)$$

olarak ifade edilebilir. Burada Y_c ve Y_s gerçel sayılardır. Ayrıca $-\Delta t$, 0 ve Δt anlarında bu sinüzoidal işaretin örneklendiğini düşünelim:

$$\begin{aligned} y_{-1} &= y(-\Delta t) \\ y_0 &= y(0) \\ y_1 &= y(\Delta t) \end{aligned} \quad (133)$$

olarak ardışık üç örnek ifade edilebilir. Bu ardışık üç örnek, sinüzoidal işaretin kosinüs ve sinüs terimlerinin katsayısına bağlı olarak şu şekilde ifade edilebilir:

$$\begin{bmatrix} y_{-1} \\ y_0 \\ y_1 \end{bmatrix} = \begin{bmatrix} \cos \theta & -\sin \theta \\ 1 & 0 \\ \cos \theta & \sin \theta \end{bmatrix} \times \begin{bmatrix} Y_c \\ Y_s \end{bmatrix} \quad (134)$$

Eğer işaret, (132) denkleminde tanımlandığı gibi saf bir sinüzoid işaret ise iki örnek ile işaretin kestirimi mümkündür [108]. Fakat işaretin harmonikler içermesi durumunda kestirimi için en az üç örnek gereklidir. Ardışık üç örnekten işaretin kestirimi için (134) denkleminde en küçük kareler yöntemiyle eğri uydurulursa:

$$\begin{bmatrix} \bar{Y}_c \\ \bar{Y}_s \end{bmatrix} = \begin{bmatrix} 1+2 \cos^2 \theta & 0 \\ 0 & 2 \sin^2 \theta \end{bmatrix}^{-1} \times \begin{bmatrix} \cos \theta & 1 & \cos \theta \\ -\sin \theta & 0 & \sin \theta \end{bmatrix} \times \begin{bmatrix} y_{-1} \\ y_0 \\ y_1 \end{bmatrix} \quad (135)$$

elde edilir. Gerekli düzenlemelerden sonra:

$$\bar{Y}_c = \frac{[y_1 \cos \theta + y_0 + y_{-1} \cos \theta]}{1+2 \cos^2 \theta} \quad (136)$$

$$\bar{Y}_s = \frac{[y_1 - y_{-1}]}{2 \sin \theta} \quad (137)$$

yazılabilir. (134) denkleminin daha genel çözümü şu şekilde yazılabilir [108]:

$$Y_c = \bar{Y}_c + c_1 [y_1 - 2y_0 \cos \theta + y_{-1}] \quad (138)$$

$$Y_s = \bar{Y}_s + c_2 [y_1 - 2y_0 \cos \theta + y_{-1}] \quad (139)$$

Burada c_1 ve c_2 belirli sabitlerdir. (138) ve (139) denklemlerinde parantez içindeki ifadeler eğer işaretimiz saf sinüzoidal ise 0 olacaktır. c_1 ve c_2 katsayıları değişik algoritmalarda farklı değerler olarak tanımlanmıştır. Man-Morrison algoritmasında [108], $c_2=0$ ve

$$c_1 = \frac{-\cos \theta}{1 + 2 \cos^2 \theta} \quad (140)$$

olarak, Prodar 70 algoritmasında [108] ise, $c_2=0$ ve

$$c_1 = \left[\frac{1}{\sin^2 \theta} - \frac{\cos \theta}{1 + 2 \cos^2 \theta} \right] \quad (141)$$

olarak tanımlanmıştır. Bu algoritmalar elde edilen en son üç örnek, y_{k-1} , y_k ve y_{k+1} olarak tanımlanması durumunda yeniden yazılırsa:

$$\bar{Y}_c^{(k)} = \frac{[y_{k+1} \cos \theta + y_k + y_{k-1} \cos \theta]}{1 + 2 \cos^2 \theta} \quad (142)$$

$$\bar{Y}_s^{(k)} = \frac{[y_{k+1} - y_{k-1}]}{2 \sin \theta} \quad (143)$$

elde edilir. Burada k indisi $k.c1$ örnek merkez alınarak yapılan hesaplamaları göstermektedir. Eğer $y(t)$ işareti saf bir sinüzoid ise Y_c ve Y_s için:

$$Y_c^{(k)} = Y_c \cos k \theta + Y_s \sin k \theta \quad (144)$$

$$Y_s^{(k)} = Y_s \cos k\theta - Y_c \sin k\theta \quad (145)$$

yazılabilir. Buradan işaretin genlik değeri:

$$|Y^{(k)}| = \sqrt{(Y_c^{(k)})^2 + (Y_s^{(k)})^2} \quad (146)$$

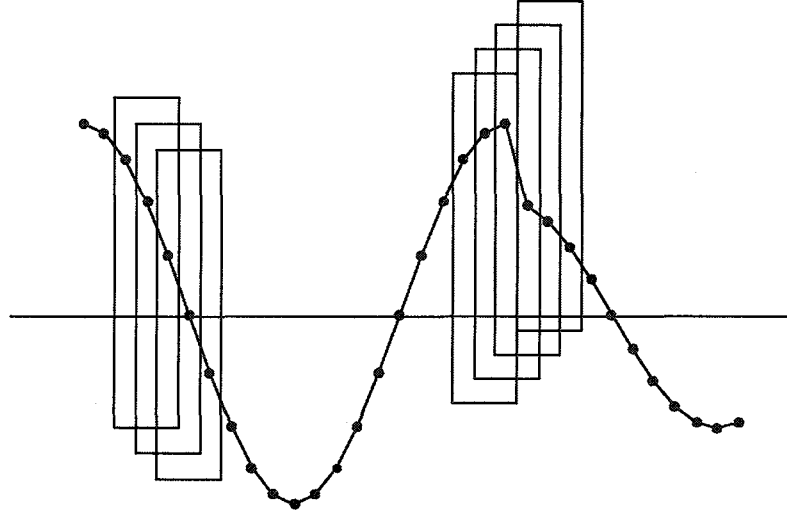
olarak bulunur. Faz açısı için ise:

$$\varphi^{(k)} = \tan^{-1} \left[\frac{Y_s^{(k)}}{Y_c^{(k)}} \right] = \tan^{-1} \left[\frac{Y_s}{Y_c} \right] - k\theta \quad (147)$$

elde edilir. (147) denkleminde görüleceği üzere işaretin genliği doğru hesaplanmasına karşılık hesaplanan faz açısı her bir örnekleme noktasında θ kadar azalmaktadır. Uygulama türüne bağlı olarak faz açısındaki bu dönme doğruluğu olumsuz yönde etkileyebilir. Fakat empedans hesaplamalarında olduğu gibi gerilim ve akım fazörlerinin oranı kullanılırsa bölme işlemi sonucunda fazördeki bu dönme elimine edilmiş olacaktır [108].

(142) ve (143) denklemlerinden görüleceği üzere tanımlanan algoritmalar 3 örneğin bulunduğu bir data penceresine sahiptirler. Her bir örnek 3 hesaplama için de kullanılır, bir kere y_{k+1} olarak, bir kere y_k olarak ve bir kere de y_{k-1} olarak. (142) ve (143) denklemlerindeki hesaplamalar mikroişlemci tarafından bir sonraki örnek üretilmeden tamamlanmalıdır. Ardışık üç örneğin, taşıyıcı data penceresi, bir periyotta 20 örnekleme yapılan ideal gerilim dalga formu için Şekil 12'de gösterilmektedir.

Gerilim, kısadevre anında aniden azalır. W1 ile işaretlenmiş pencere arızadan önce 3 tane örnek içerir. W2 ve W3 pencereleri arıza öncesi ve sonrası her iki durumdaki örnekleri de içerir. W4 penceresi sadece arıza sonrası örnekleri içerir. W1 ve W4 içindeki örneklerin alındığı hesaplamalarda doğru fazörel değerler elde edilir. Bununla birlikte, W2 ve W3 pencereleri içindeki örneklere saf bir sinüs uydurulamayacağından hesaplanan fazörel değerler küçük bir hata ile bulunur.



Şekil 12. Bir periyotta 20 örnekleme yapılan taşıyıcı data pencerelerinin gösterimi

Δt örnekleme süresi, 60 Hz'lik sistemlerde bir periyotta 12 örnekleme yapılabilecek biçimde 1.38888 msn, 50 Hz'lik sistemlerde ise bir periyotta 20 örnekleme yapılabilecek biçimde 1 msn seçilmelidir. Mevcut algoritmalar içinde, bir periyot içinde 4'den 64'e kadar örnekleme sayısı seçilir. Şunu belirtmek gerekir ki, çok fazla örnekleme yapılması, daha kullanışlı mikrobilgisayarları ve daha basit algoritmaları gerektirir [108].

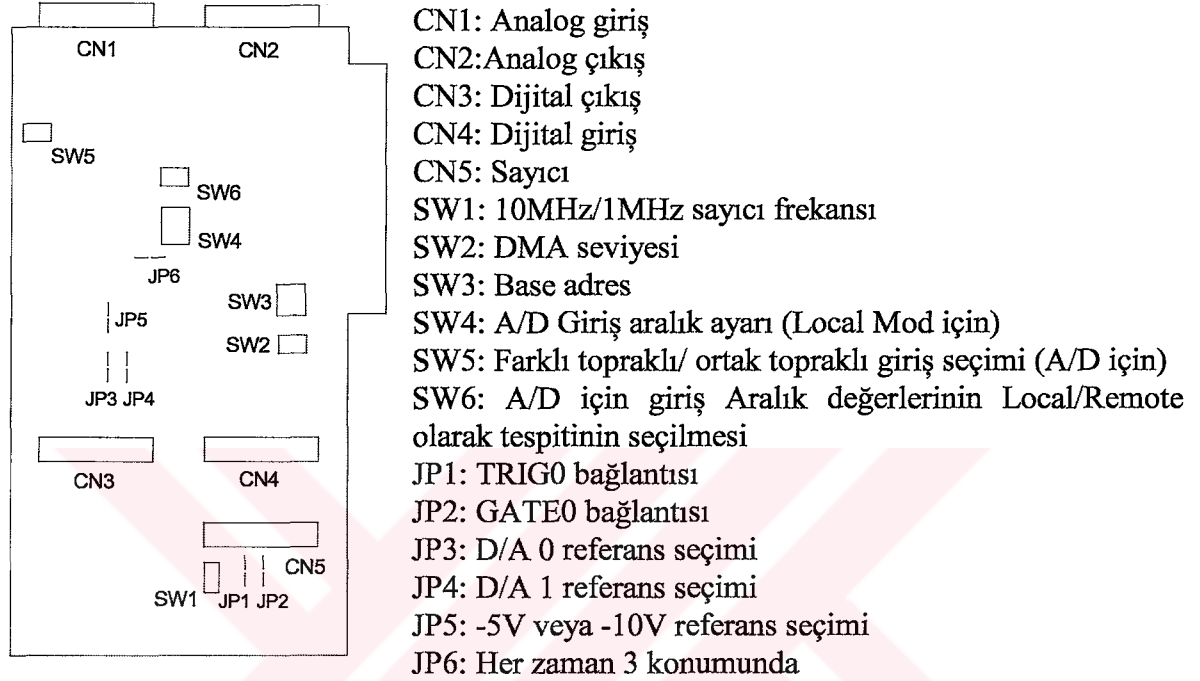
1.6. PCL-818 Veri Aktarım Kartı

Deneysel sistemde, generatör uçlarındaki analog gerilimin bilgisayar tarafından algılanması ve örneklenmiş değerler üzerinde bilgisayar tarafından denetim teknikleri uygulandıktan sonra tristörler için tetikleme darbelerinin üretilmesi gerekecektir.

Analog bir işaret olan sistem geriliminin algılandıktan sonra dijital hale dönüştürülmesi için bir Analog/Dijital dönüştürücü, sabit zamanda örnekleme işleminin gerçekleşmesi için bir zamanlayıcı, çeşitli denetim algoritmaları dijital gerilim verisini işledikten sonra 6 adet tristöre tetikleme işaretlerinin gönderilmesi gerekmektedir. Bu tetikleme işaretlerinin analog seviye çıkışı olarak üretilmesi mümkündür ve bunun içinde bir Dijital/Analog dönüştürücü gerekecektir.

Bunun için, veri işleme özelliğine sahip olan PCL-818 Data Acquisition kartı alınmıştır. Bu kartın, analog ve digital girişleri ve çıkışları ve sayıcıları mevcuttur.

PCL-818 kartı, bilgisayarın ISA slotu üzerine takılmış ve kullandığımız bilgisayarın 0300H adresi üzerinden karta ulaşılabilecek biçimde kart üstündeki anahtarlarda ayarlama yapılmıştır. PCL-818 kartının, genel görünümü ve üzerindeki konnektörlerin yerleri Şekil 13' de gösterilmektedir [109].



Şekil 13. PCL-818 kartının konnektör uçları, anahtar ve jumper konumları

1.6.1. PCL-818 Kayıtçılarının Yapısı

PCL-818 kartı içinde 16 adet kayıtçı mevcuttur ve PC'nin adres haritasında ardışık 16 adrese ihtiyaç vardır. PCL-818 kartını programlamadaki en önemli nokta, seçilen I/O temel adresinden, 16 kayıtçıya doğru olarak gerekli değerlerin yüklenebilmesidir. Tablo 3 de, her bir kayıtçının temel adrese göre bağıl adresi ve kayıtçıya okuma veya yazma yapılması durumunda göstereceği işlevleri verilmektedir.

Kartın, Base+0, Base+1, Base+2, Base+8 ve Base+9 adresleri Analog / Dijital dönüşüm için ayrılmıştır. Kartın ADC işlevinin yerine getirilebilmesi için bu kayıtçıların uygun olarak ayarlanması gerekecektir. Kart üzerinde en karışık ayarlama durumu bu dönüşüm için söz konusudur. ADC kısmı için kartın 16 tek topraklı ve 8 çift topraklı giriş kısmı bulunmaktadır ve bu uçlardan örnekleme sıra ile yapılmaktadır.

Tristörlerin analog tetikleme seviyeleri için, Base+4, Base+5, Base+6 ve Base+7 adreslerinde bulunan 2 adet analog çıkış seviyesinden ilki kullanılmaktadır. Kart, ADC ve DAC işlemleri esnasında 12 bit çözünürlüğe sahiptir.

Kartın dijital giriş ve çıkışları 16 bit çözünürlüğe sahiptir. TCA-785 tümleşik devresi ile tristörler için tetikleme işareti üretilirken bu entegrenin başla ve dur işlemlerine tabi tutulması gerekmektedir. Bu amaçla kartın Base+3 adresinde bulunan dijital çıkışların uygun bitleri kullanılarak, anahtarlama işlevi yerine getirilmektedir.

Kart üzerinde 3 adet sayıcı bulunmaktadır ve bunlara ilişkin ayarlamalar, Base+10, Base+12, Base+13, Base+14 ve Base+15 adreslerine veriler yazılarak sağlanır.

Tablo 3. PCL-818 kartı kayıtçılarının işlevleri

Konumu	Okuma	Yazma
BASE+0	A/D anlamsız baytlar ve kanal numarası	A/D işlemi için yazılımla tetikleme
BASE+1	A/D anlamlı baytlar	A/D giriş aralık kontrolü
BASE+2	MUX tarama kanalının durumu	MUX tarama kanalı seçimi ve giriş aralık kontrol pointer I
BASE+3	D/I anlamsız baytlar (DI 0-7)	D/O anlamsız baytlar (DO 0-7)
BASE+4	boş	D/A için 0 seviyesi alçak düzey tayini
BASE+5	boş	D/A için 0 seviyesi yüksek düzey tayini
BASE+6	boş	D/A için 1 seviyesi alçak düzey tayini
BASE+7	boş	D/A için 1 seviyesi yüksek düzey tayini
BASE+8	Durumların okunması	Interrupt isteğinin temizlenmesi
BASE+9	Kontrol	Kontrol
BASE+10	boş	Sayıcının yetkilendirilmesi
BASE+11	D/I anlamlı baytlar (DI 8-15)	D/O anlamlı baytlar (DO 8-15)
BASE+12	0 numaralı sayıcı	0 numaralı sayıcı
BASE+13	1 numaralı sayıcı	1 numaralı sayıcı
BASE+14	2 numaralı sayıcı	2 numaralı sayıcı
BASE+15	Boş	Sayıcı kontrolü

1.6.2. PCL-818 Kartının ADC Kısımının Özellikleri

Tablo 4'de kartın ADC kısmının özellikleri verilmektedir. Çalışma esnasında 16 tek toprak girişli durum seçilmiştir, ama generatör gerilimini algılamak için bu kanallardan sadece biri kullanılmıştır. Kartın analog girişleri için hassas olarak algılama yapabilmek

için hem kart üzerindeki jumper kullanılarak hem de programla değişik giriş seviyeleri için seçim yapılabilmektedir. Çalışma esnasında +/-10 V giriş için kanal ayarlaması yapılmıştır.

Tetikleme modu olarak, yazılımla tetikleme modu ve veri transferi için ise programla veri transferi yöntemi uygulamada kullanılmıştır.

Tablo 4. PCL-818 kartının ADC veri işleme özellikleri

Kanallar	16 tek topraklı veya 8 çift topraklı (anahtar seçimli)
Çözünürlük	12 bit
Çıkış Oranı	Unipolar: +10V, +5V, +2V, +1V Bipolar : +/-10V, +/-5V, +/-2.5V, +/-1V, +/-0.5V (Bütün girişler anahtar seçimli (local mode) veya yazılım seçimlidir (remote mod))
Aşırı Gerilim	Sürekli olarak +/-30 V maksimum
Dönüşüm tipi	Ardışık biçimde
Doğruluk	+/- (okunan değerin % 0.01i) +/- 1 bit
Tetikleme modu	Yazılım tetikleme, bord üzeri adım tetikleme, harici tetikleme
Harici tetikleme	TTL uyumlu, yük akımı 0.5 V ta 0.4 mA ve 2.7V ta -0.05mA maks.
Veri transferi	Programla, Kesmeli veya DMA'lı

1.6.3. A/D Dönüşüm Tetikleme Modları

A/D dönüşüm için üç farklı yöntem kullanılarak tetikleme yapılabilir: Yazılım ile, bord üzerinden programlanabilir adımsal olarak ve harici darbeler kullanılarak. Tetikleme yönteminin seçimi, BASE+9 da bulunan Kontrol Kayıtçısının 1 ve 0 numaralı bitleri kullanılarak seçilir.

a) Yazılım Tetikleme:

Yazılım tetikleme, uygulama programında bulunan yazılım komutu tarafından kontrol edilir. Eğer tetikleme yöntemi olarak yazılım seçilirse, BASE+0 kayıtçısına herhangi bir değer yazmaya kalkışmakla, A/D dönüşüm tetikleme gerçekleşecektir. Tetikleme sonunda BASE+0 ve BASE+1 kayıtçıları dönüşüm değerlerini barındıracaktır. Bu tetikleme modu normalde, uygulama programının icra süresinin sınırlı olmasından dolayı, yüksek hızlı A/D uygulamalar için kullanılmazlar.

b) Bord Üzerinden Adım Tetikleme:

PCL-818, zamana bağlı işaretler üretmek için programlanabilir aralıklı zamanlayıcı/sayıcı olan Intel 8254 yongasını kullanılmaktadır. 8254 ün 1 ve 2 numaralı

sayıcısı, adım tetikleme modunda, düzenli periyotlarda A/D dönüşüm tetikleme darbelerini üretmek için adım üretici olarak şekillendirilmiştir. PCL-818 in adım çıkışı, 2.5 MHz ile 71 dakika/darbe arasında değişebilir. Adım tetikleme modu, yüksek dönüşüm hızlı A/D dönüşüm uygulaması gerektiren durumlarda kullanılan, kesmeli ve DMA lı veri transferi için idealdir.

c) Harici Darbeler Kullanarak Tetikleme:

Tetikleme modunun bu tipi, daha çok periyodik olmayan bir şartın gerçekleşmesi durumunda (örneğin: bir sınır anahtarı kapatıldığında gerilim ölçme gibi) A/D dönüşüm uygulamalarının istendiği durumlarda kullanılır. A/D dönüşümler, harici tetikleme darbelerinin yükselen kenarlarında başlar.

1.6.4. A/D Veri Transfer Yöntemleri

PCL-818 kartı ile A/D dönüşüm sonucu alınan verilerin transferini gerçekleştirmek için 3 farklı yol vardır: Program denetimi, Kesmeli çalışma ve DMA lı çalışma.

a) Program Denetimi: Bu yöntem, onaylama fikrini kullanarak veri transferi gerçekleştirir. A/D dönüşüm tetiklendikten sonra, uygulama programı A/D durum kayıtçısının INT bitini test eder. INT biti, 1 olarak algılandığında, dönüştürülmüş veri, A/D veri kayıtçısından bilgisayar belleğine uygulama programı tarafından taşınır.

b) Kesmeli Çalışma: Kesmeli çalışma ile veri transferinde, veri A/D veri kayıtçısından daha önce tanımlanan bellek bölgesine kesme denetçisi tarafından transfer edilir.

c)DMA lı Çalışma: Doğrudan Bellek Erişimi (DMA) yöntemi, A/D verileri PCL-818 donanım aygıtında bilgisayarın belleğine CPU'nun hiç bir etkisi olmaksızın taşır. DMA, yüksek hızlı veri transferinde çok faydalıdır, fakat bu yöntemi işletmek çok karışıktır.

1.6.5. A/D Dönüşüm İçin Program Safhaları

Kart bilgisayara takıldıktan sonra kart üzerinde bulunan 16 kayıtçıdan, Analog/Dijital dönüşüm için ayrılan 5 kayıtçı üzerinde gerekli düzenlemeler yapılması gerekecektir. A/D dönüşüm için aşağıda verilen adımların uygulanması gerekmektedir:

- ADIM 1:** Kontrol kayıtçısına tetikleme modunun ve gerekli diğer özelliklerin yazılması ve bu değerlerin donanım tarafından alındığının test edilmesi;
- ADIM 2:** Taramanın başlayacağı ve biteceği kanalların ve A/D dönüşüm aralık değerlerinin yazılması;
- ADIM 3:** A/D Dönüşüm için tetikleme yapılması (Yazılımla tetikleme modu için);
- ADIM 4:** A/D Dönüşümün bittiğini test için durum kayıtçısının içeriğinin okunması;
- ADIM 5:** A/D Dönüşüm verilerinin A/D veri kayıtçılarında okunması ve okunan değerlerin tamsayıya dönüştürülmesi.

1.6.6. A/D Veri Kayıtçıları

A/D veri kayıtçıları, BASE+0 ve BASE+1 adreslerinin sadece okunabilir durumdaki kayıtçılardadır. A/D dönüşüm 12 bit üzerinden yapılır. PCL-818 12 bitlik A/D dönüşüm yöntemi kullandığından, 8 bitlik bir kayıtçı, 12 bitlik bütün veriyi yerleştirmek için yeterli değildir. Bu yüzden, A/D dönüşüm verisi, BASE+0 ve BASE+1 adreslerine yerleştirilen iki kayıtçıya depolanır.

A/D dönüşümün düşük anlamlı bitleri, BASE+0 adresinde bulunan kayıtçı içinde D7 den D4 e kadar olan bitler, A/D dönüşümün AD3-AD0 bitlerini oluşturur. A/D dönüşümün yüksek anlamlı bitleri, BASE+1 adresinde bulunan kayıtçı içinde D7 den D0 a kadar olan bitler, A/D dönüşümün AD11-AD4 bitlerini oluşturur. Burada dönüşümün en anlamlı biti AD11 ve en düşük anlamlı biti ise AD0 dır.

Bu durumda porttan okunan verinin dijital değerini bulmak için matematiksel işlem yapılması gerekecektir:

$$\text{Dijital Değer} = \text{PORT}[\text{BASE}+1] \times 16 + (\text{PORT}[\text{BASE}+0] \text{ SHR } 4) \quad (148)$$

Bu dijital değer 0- 4095 arasında bir sayı olacaktır. 12 bitlik bir veri elde edildiği için bütün bitlerin sıfır olması durumunda 0, bütün bitlerin 1 olması durumunda ise $2^{12} - 1$

=4095 değeri oluşur. Bulunan bu sayısal değerin, kanal giriş aralık değeri kullanılarak gerçek veri değerinin elde edilmesi gerekir.

Bipolar bir aralık değeri belirlenmişse ve katsayı değeri (+/-0.5, +/-1, +/-2.5, +/-5, +/-10) coef ile gösterilirse;

$$\text{Veri} = 2 \times \text{coef} \times \text{Dijital Değer} / 4095 - \text{coef} \quad (149)$$

olarak bulunur.

1.6.7. PCL-818 Kartının Sayıcı Kısmı

PCL-818, INTEL 8254 programlanabilir aralıklı zamanlayıcı/sayıcıyı kullanmaktadır. 8254 entegresi, 3 adet bağımsız 16 bitlik aşağıya doğru sayan sayıcı içermektedir. BASE+12, BASE+13, BASE+14 ve BASE+15 adreslerine yerleştirilen dört adet kayıtçı Intel 8254 programlanabilir zamanlayıcı/sayıcı tarafından kullanılmaktadır. Her bir sayıcı, bir saat girişine, kontrol kapısına ve çıkışa sahiptir. 2 den 65535 değerine sayma için programlanabilme özelliğine sahiptir. Tablo 5’de kart içindeki sayıcılar için özellikler verilmektedir.

Tablo 5. PCL-818 kartının sayıcı kısmının özellikleri

Aygıt	Intel 8254 veya eşdeğeri
Sayıcılar	3 kanal, 16 bit, adım tetiklemesi için 2 kanal konfigüre edilmiş, 1 kanal kullanıcı uygulamaları için ayrılmış
Giriş, kapı	TTL/DTL/CMOS uyumlu
Zaman ayarı	Adım tetiklemesi (kanal 1 ve 2): 10 MHz veya 1 MHz (Anahtar seçimli) Kanal 0: Dahili 100 KHz veya harici saat (10 MHz max.) Seçim, Zamanlayıcı/Sayıcı Yetkilendirme kayıtçısı ile kontrol edilir.
Adım Çıkışı	0.00023 Hz (71 dakika/darbe) den 2.5 MHz e kadar

Maksimum saat giriş frekansı 10 MHz dir. PCL-818, üzerinde bulunan kristal osilatörler sayesinde 1 MHz ve 10 MHz saat girişlerini desteklemektedir. 1 MHz lik sayıcı kullanılarak sayıcının 1000 defa sayması sağlanmıştır. 1000 sayma sonucunda 1msn lik

süre elde edilir ve her 1msn de bir A/D dönüşüm yapılarak, sabit zaman aralıklarında verilerin elde edilmesi sağlanmış olur.

1.6.8. PCL-818 Kartının D/A Dönüşüm Kısımının Özellikleri

PCL-818 de 2 adet D/A çıkış kanalı mevcuttur. Kullanıcı, PCL-818 in dahili -5 V (-10 V) referans kaynağı ile 0 ile +5V (+10 V) arasında çıkış değeri elde etmek için kullanabilir. Kullanıcı, harici referans kaynakları kullanarak ta D/A için değişik çıkış değerleri elde edebilir. Maksimum referans giriş oranı +/-10 V ve maksimum çıkış skalası +/-10 V dur. PCL-818 nin CN2 konnektörü, D/A işaretler için kullanılır. D/A kayıtçılar, Base+4, Base+5, Base+6 ve Base+7 adreslerini kullanan yazma kayıtçılardır. Tablo 6'da PCL-818 kartının Dijital/Analog dönüşümüne ilişkin özellikler verilmektedir [109].

Tablo 6. PCL-818 kartının D/A dönüşüm kısmının özellikleri

Kanallar	2 kanal
Çözünürlük	12 bit
Çıkış Oranı	Bord üzerindeki -5 V (-10 V) referans kullanılarak 0 +5V (+10 V). Harici DC veya AC referans kullanılarak Max.+10 V veya Max. -10 V
Referans	Dahili -5 V ,-10 V veya harici DC veya AC +/- 10 V maksimum
Dönüşüm tipi	12 bit monolitik
Doğruluk	+/- 0.5 bit
Çıkış Akımı	+/-5 mA max.
Yerleşme zamanı	5 mikro saniye

2. YAPILAN ÇALIŞMALAR

2.1. Kullanılan Makinaların Parametreleri

Laboratuvarında bulunan elektrik makinalarının gerekli deneyler yapılarak parametreleri elde edilmiş ve benzetim çalışmasında da bu parametreler kullanılmıştır.

Doğru akım motoru parametreleri:

$$r_a = 1.4 \Omega$$

$$L_a = 71.3 \text{ mH}$$

$$L_{af} = 1.076 \text{ H}$$

Senkron generatör parametreleri:

$$r_s = 1.0 \Omega$$

$$L_{ls} = 12 \text{ mH}$$

$$L_m = 66.485 \text{ mH}$$

$$L_{mq} = L_{md} = 99.82 \text{ mH}$$

$$r'_{fd} = 0.65 \Omega$$

$$r'_{qr} = 0.65 \Omega$$

$$L'_{ffd} = 5.608 \text{ mH}$$

$$L'_{lqr} = 5.608 \text{ mH}$$

$$p = 2 \text{ (çift kutup sayısı)}$$

Sistemin mekanik denklemi parametreleri:

$$j = 0.146 \text{ kgm}^2$$

$$f_s = 0.018688 \text{ Nms}$$

Sürücü olarak kullanılan doğru akım motoru etiket değerleri:

$$V_{aN} = 200 \text{ V (nominal endüvi gerilimi)}$$

$$i_{aN} = 20 \text{ A (nominal akım)}$$

$$P_N = 2.94 \text{ kW (verebileceği nominal güç)}$$

Senkron generatör etiket değerleri:

$V_{ff} = 220$ V (faz-faz arası uç gerilim) (Yıldız bağlantı)

$S_n = 2$ kVA (nominal görünür güç)

$I_N = 5.25$ A (nominal akım)

$\cos\phi = 0.8$ (nominal yükte güç faktörü)

$V_{fdN} = 110$ V (generatör uyarma devresi nominal gerilimi)

$I_{fdN} = 1.6$ A (generatör uyarma devresi nominal akımı)

$n_s = 1500$ dev/dak

$f = 50$ Hz (sistemin çalışma frekansı)

Elektriksel yük olarak kullanılan asenkron motorun etiket değerleri:

$V_{ff} = 220$ V (faz-faz arası uç gerilim) (Üçgen bağlantı)

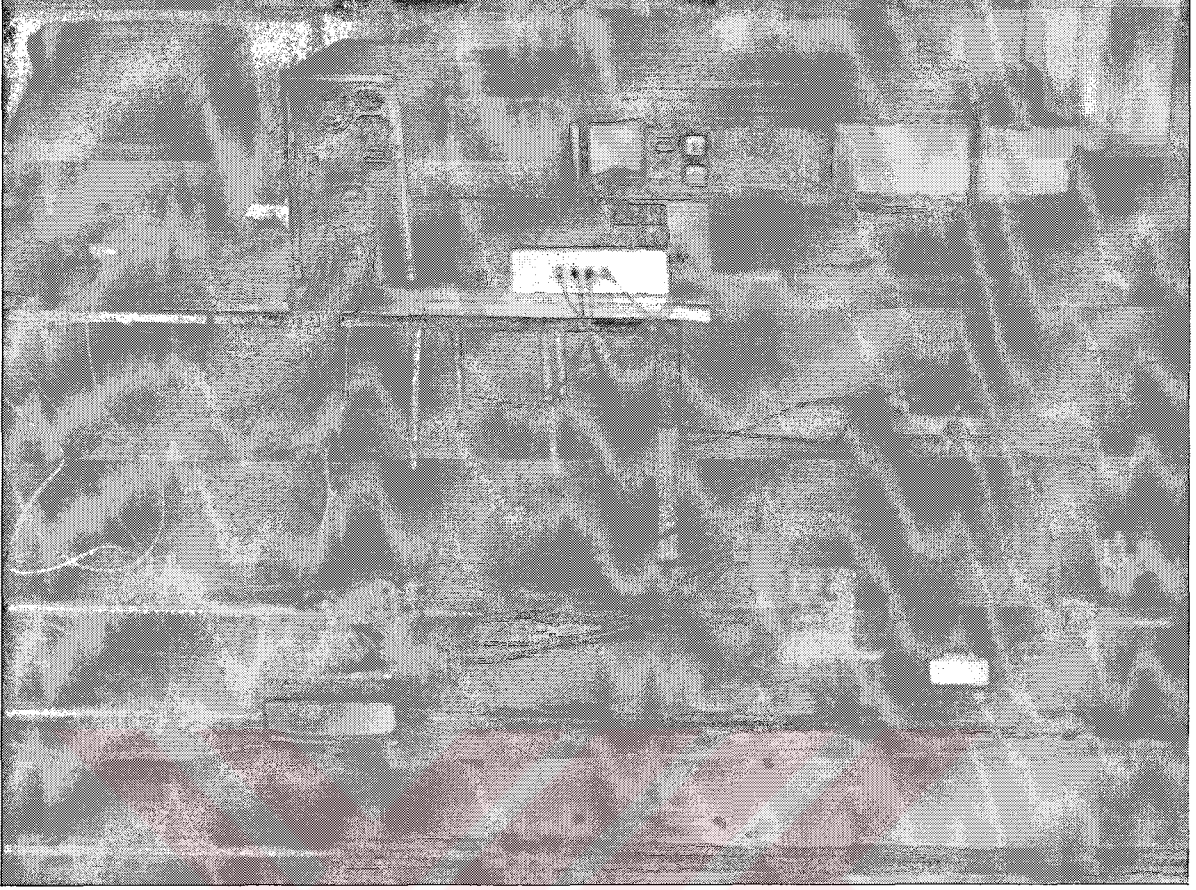
$P_n = 1.1$ kW

$I_N = 4.8$ A

$\cos\phi = 0.76$

2.2. Senkron Generatör Uç Gerilimi Denetimi İçin Hazırlanan Düzenek

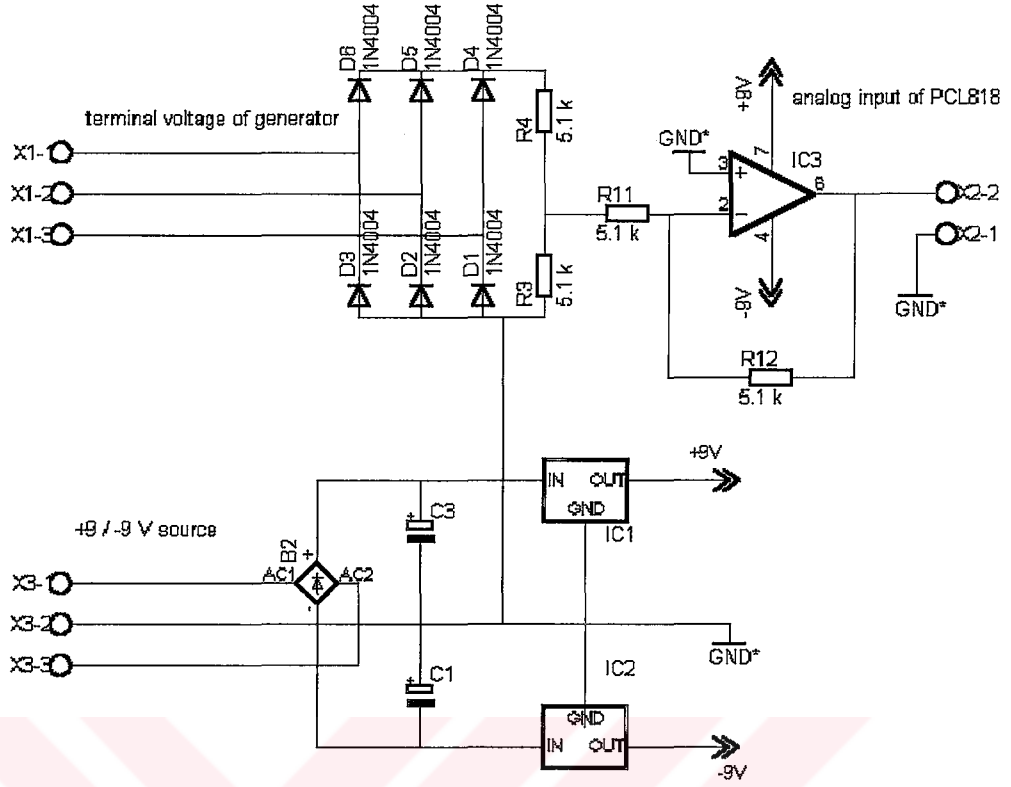
Senkron generatör uyarma devresini denetleyerek uç gerilimini nominal değerde tutmak için Şekil 14'de blok diyagramları verilen deney düzeneği oluşturulmuştur. Bu düzenekte doğru akım makinası türbin işlevini yerine getirmektedir. Senkron generatör uçlarına ayarlanabilir 40 veya 140 Ω değerinde direnç yükü bağlanmıştır. Direnç yükü bağlı haldeki sistemin benzetim çalışmaları da yapılmıştır. Ayrıca senkron generatör uçlarına elektriksel yük olarak 1.1 kW gücündeki asenkron motor da ani olarak bağlanmış ve değişik denetim teknikleri kullanılarak generatör uç geriliminin referans değere getirilmesi sağlanmıştır. Senkron generatör uç gerilimi bilgisi 3 adet 220/9 V dönüşüm transformatörü kullanılarak düşürülmüş, daha sonra bu gerilimler 3 fazlı köprü diyotlu doğrultucu devresi ile doğrultulmuştur. Doğrultulmuş bu gerilim PCL-818 kartının analog giriş kanalına bağlanarak bilgisayara 1 msn (ΔT) örnekleme süresi ile ulaştırılması sağlanmıştır. Generatör uyarma devresinin beslemesi ilk önce 380/220 V transformatör yardımıyla düşürüldükten sonra 3 adet 220/50 V transformatör daha kullanılarak uyarma devresi nominal seviyesine çekilmiştir.



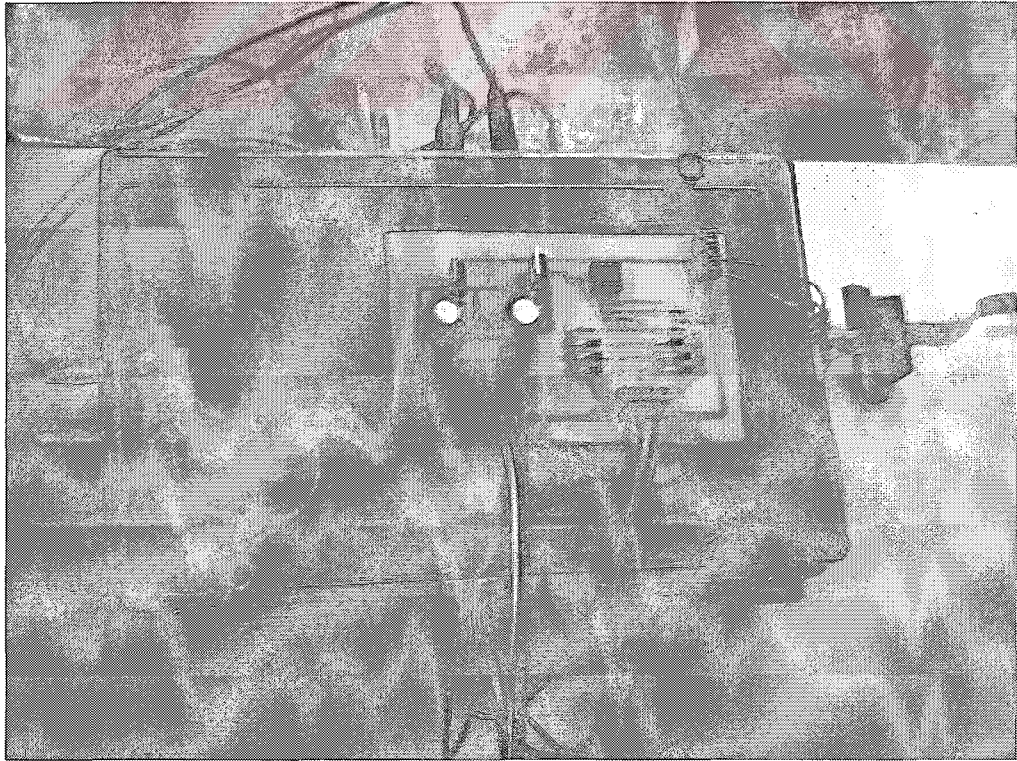
Şekil 15. Bilgisayar ve kapalı çevrim sistemin genel görünüşü

2.3. PCL-818 Kartına Veri Girişi ve Çıkışı İçin Tasarlanan Devreler

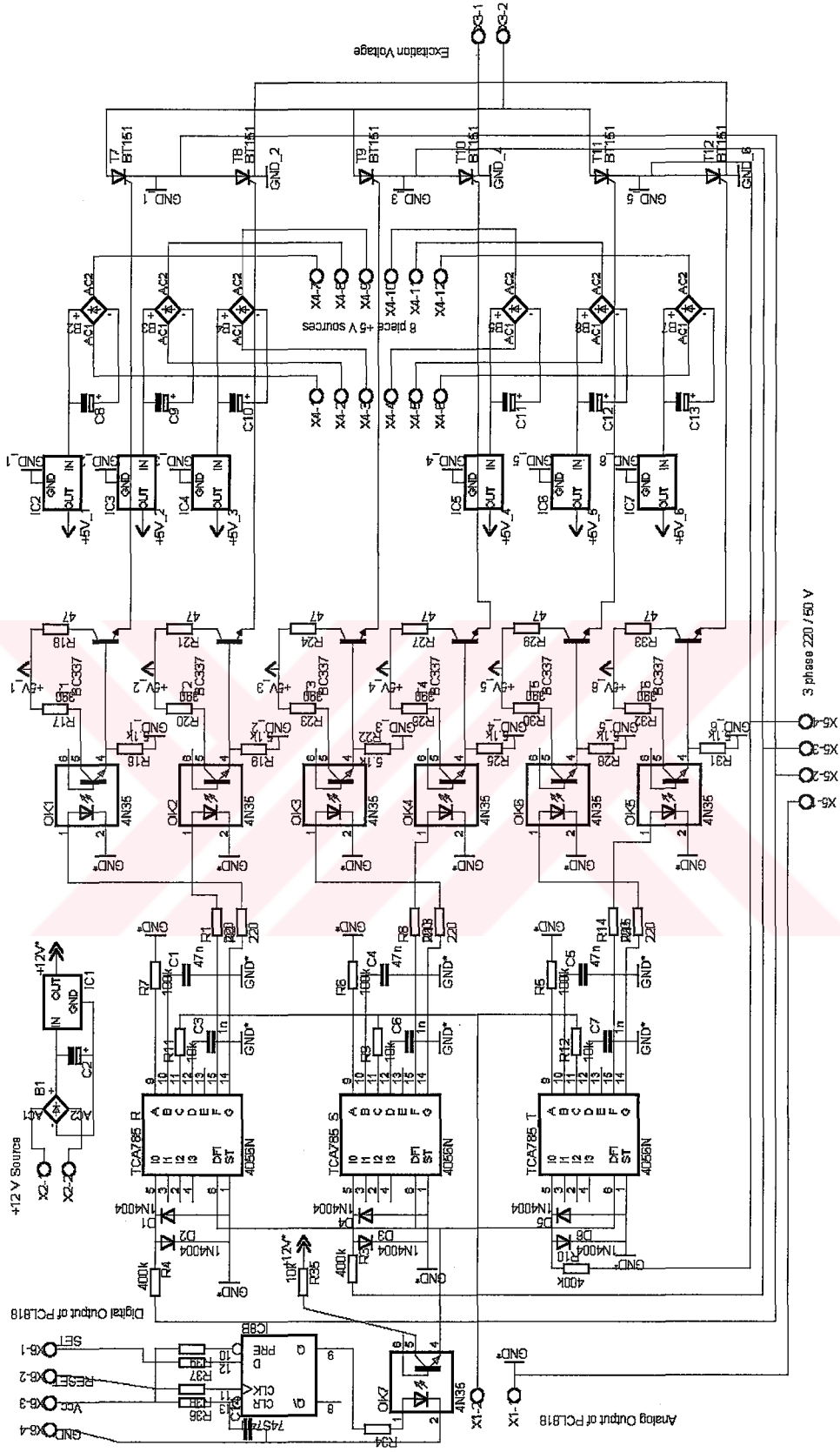
Şekil 16'da, senkron generatör uç geriliminin PCL-818 kartının analog kanalına girişi için tasarlanan devre görülmektedir. Generatör uç gerilimi 3 adet 220/9 V transformatör yardımıyla düşürüldükten sonra, 3 fazlı diyotlu doğrultucu devreyi beslemekte ve gerilim bölücü direnç ile işlemsel yükselteç devresine giriş yapmaktadır. Uç geriliminin çok büyük değerlerinden PCL-818 kartını korumak amacıyla tampon özellik gösteren OP-AMP lı devre kullanılmıştır. OP-AMP lı devreyi beslemek amacıyla +/- 9 V luk kaynak regülatörler kullanılarak yapılmıştır. Şekil 17'de de tasarlanan kartın fotoğrafı görülmektedir.



Şekil 16. Senkron generatör uç geriliminin PCL-818 kartının analog kanalına girişi için tasarlanan devre

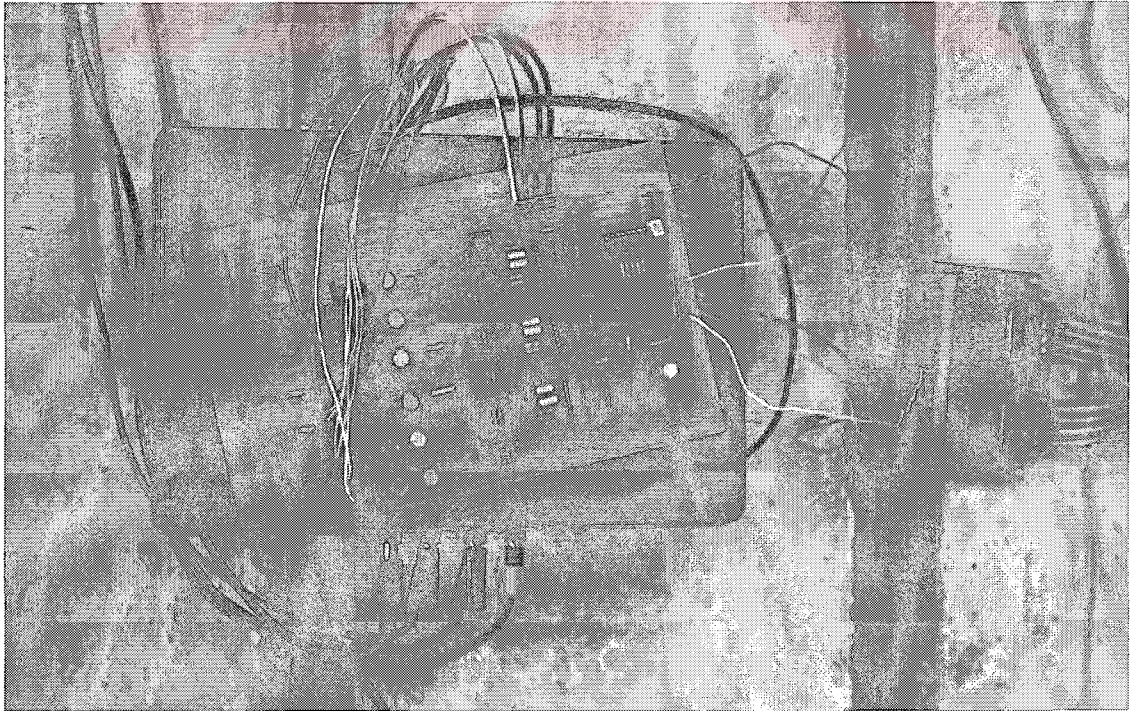


Şekil 17. PCL-818 kartına giriş birimi için tasarlanan kart



Şekil 18. PCL-818 kartının analog çıkışından elde edilen tetikleme seviyesini kullanarak generatör uyarma devresi için besleme gerilimini üreten devre

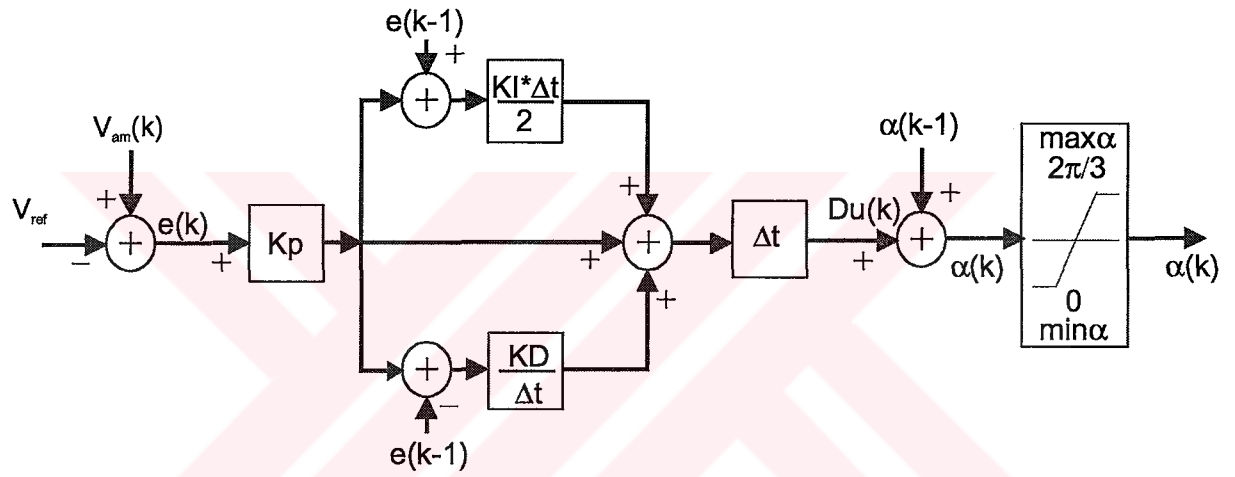
Şekil 18’de, denetim algoritmaları sonucunda PCL-818 kartının analog çıkışından elde edilen tetikleme seviyesini, tristörler için tetikleme işaretine dönüştüren devre görülmektedir. PCL-818 kartının analog çıkışından elde edilen tetikleme seviye gerilimi, TCA785 tümleşik devresi tarafından tetikleme darbesine dönüştürülmektedir. Her bir faza senkron olarak tetikleme darbesinin üretilmesi için entegrenin sıfır geçiş algılama birimi kullanılmaktadır. TCA785 entegresi pozitif ve negatif alternans için 180° faz farklı darbe üretebilmektedir. Her bir faz için ayrı bir entegre kullanmak gerektiğinden devrede 3 adet TCA785 entegresi bulunmaktadır. Bu entegrenin programla anahtarlama işlevinin yerine getirilmesi için de PCL-818 kartının dijital çıkışı kullanılmaktadır. 6 adet köprü doğrultucu devresinde tetikleme kaynakları üzerinden kısadevre oluşmasını önlemek için 6 adet optokuplör kullanılarak, tetikleme kaynaklarının ground noktaları birbirinden yalıtılmıştır. Bu yalıtma işlemi için de 6 adet birbirinden bağımsız 5 V gerilim kaynağı oluşturulmuştur. 6 adet köprü doğrultucu devresini oluşturan BT151 tristörleri de kart üzerine yerleştirilmiş ve doğrultulmuş gerilimin generatör uyarma devresine iletilmesi için bir konnektör oluşturulmuştur. Şeması verilen devre, baskı devre üzerine yerleştirilmiş ve PCL-818 kartı ve 3 faz gerilim uçları bağlantıları yapılmıştır. Şekil 19’da tasarlanan kartın fotoğrafı görülmektedir.



Şekil 19. PCL-818 kartından çıkış birimi için tasarlanan kart

2.4. Sayısal PID Denetleyici için Yazılan Program Algoritması Akış Şeması

Sayısal PID denetleyici için Şekil 20’de blok diyagramları verilen yapı kullanılmıştır. 1 msn süreyle örneklenen, 10 adet işaretin ortalaması alınarak, generatör geriliminin tepe değeri PCL-818 kartına giriş büyüklüğü olarak gelmektedir. PID denetleyici ölçülen işaret ile referans değer arasındaki farkı, hata işareti olarak denetim organlarına aktarmaktadır. İntegral denetim organı için hata işaretin integralinin alınması gerekecektir, bunun için işlem süresi kısa olan basit bir sayısal integral yöntemi olarak Eşitlik 150’de verilen ifade kullanılmıştır.



Şekil 20. PID (oransal-integral-türev) denetleyici şematik gösterimi

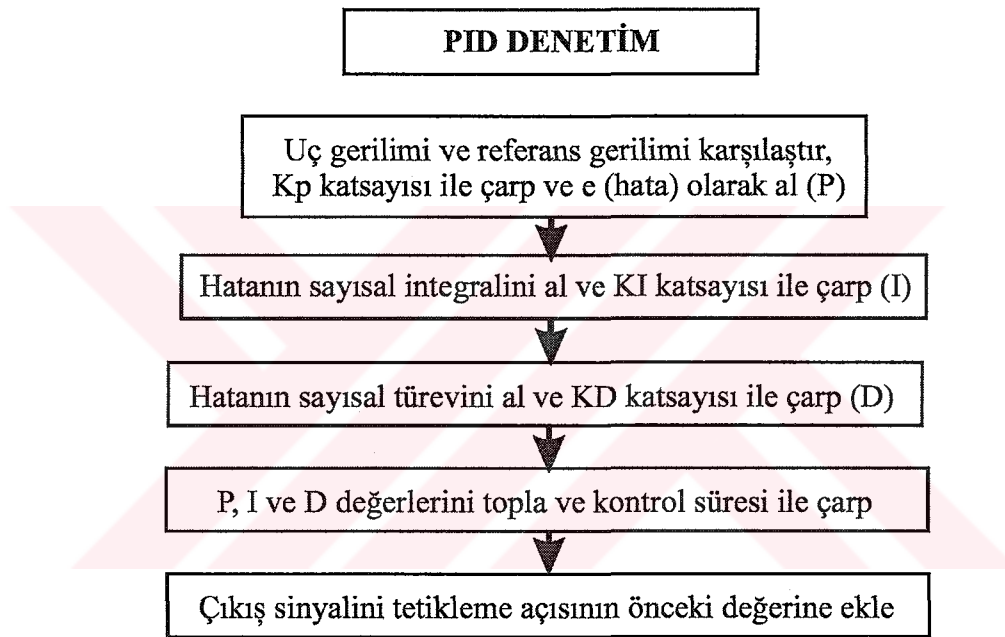
$$\text{Integral} = \frac{\Delta t}{2} (e(k) + e(k-1)) \quad (150)$$

Burada kullanılan Δt süresi sistemin denetim örnekleme süresidir ve bizim sistemimizde bu süre 10 msn dir. Sayısal türev için ise işlem süresinin kısıtlılığı nedeniyle Eşitlik 151’de verilen basit sayısal türev alma yöntemi kullanılmıştır.

$$\text{Türev} = \frac{(e(k) - e(k-1))}{\Delta t} \quad (151)$$

Sistemin denetimi için kullanılan K_P , K_I ve K_D katsayıları ise deneme yanılma yoluyla bulunmuştur.

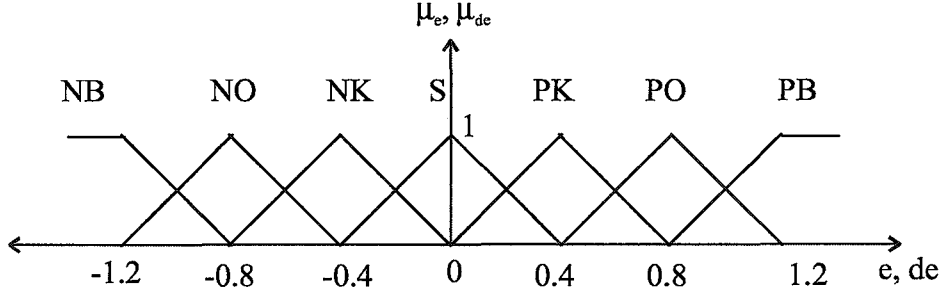
PID denetleyiciye ait yazılım algoritmasına ilişkin akış şeması Şekil 21’de görülmektedir. Bu akış şemasından görüleceği gibi, hata algılandıktan sonra, denetleyicinin oran, integral ve türev organlarına ulaşan veriler, uygun katsayılarla çarpıldıktan sonra tristörlerin tetiklenmesi için gerekli açı değerinin artma veya azalma değeri üretilmektedir. İntegral alma işlemi için Eşitlik 150’de verilen sayısal integral alma yöntemi, türev alma işlemi için ise Eşitlik 151’de verilen sayısal türev alma yöntemi kullanılmaktadır. 3 fazlı tristörlü köprü doğrultucu devresinde tetikleme açısı 0° ile 120° arasında değiştiğinden denetleyici sonuna bir sınırlayıcı yerleştirilmiştir.



Şekil 21. PID denetleyiciye ilişkin algoritma

2.5. Bulanık Mantık Denetleyici için Yazılan Program Algoritması Akış Şeması

Bulanık mantık denetleyici için Şekil 10’da bloklar halinde şeması verilen bulanık mantık denetim algoritması kullanılmıştır. Bu şemanın ilk kısmını üyelik fonksiyonlarının bulunduğu bulanıklaştırma birimi oluşturmaktadır. Bulanıklaştırma biriminde üyelik fonksiyonlarını tanımlamada rahatlık sağlaması açısından Şekil 22’de verilen 7 adet üyelik fonksiyonu kullanılmıştır.



Şekil 22. 7 adet üyelik fonksiyonunun bulunduğu üçgen tipi bulanık kümeler

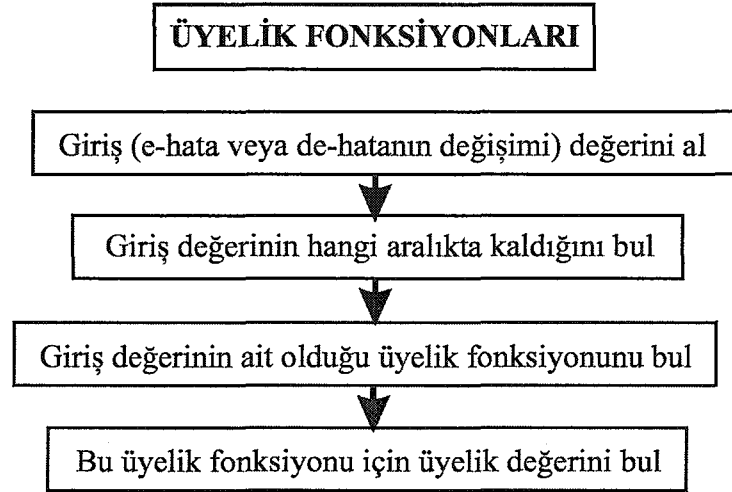
PID denetimde olduğu gibi, BM tabanlı denetleyici girişine uygulanan temel işaret, Şekil 20'den görüleceği gibi referans gerilim ile senkron generatörün ölçülen uç gerilimi arasındaki farktır. Hassas bir denetim sağlamak amacıyla hata işareti Eşitlik 152'de görüldüğü gibi 10 katsayısına bölünerek ölçeklenmiştir.

$$e(k) = \frac{(V_{am}(k) - V_{ref})}{10} \quad (152)$$

Denetim hatasının artma ve azalma hızına ilişkin bilgileri içerdiği için hata işaretindeki değişim ikinci bir giriş işareti olarak BMD'ye gönderilmektedir. Benzetim sırasında hatadaki değişim işareti "de" nin, sistemin denetim örnekleme süresine bağlı olduğu görülmüş ve bu denetim örnekleme süresine bağlı olarak ölçekleme yapılmıştır.

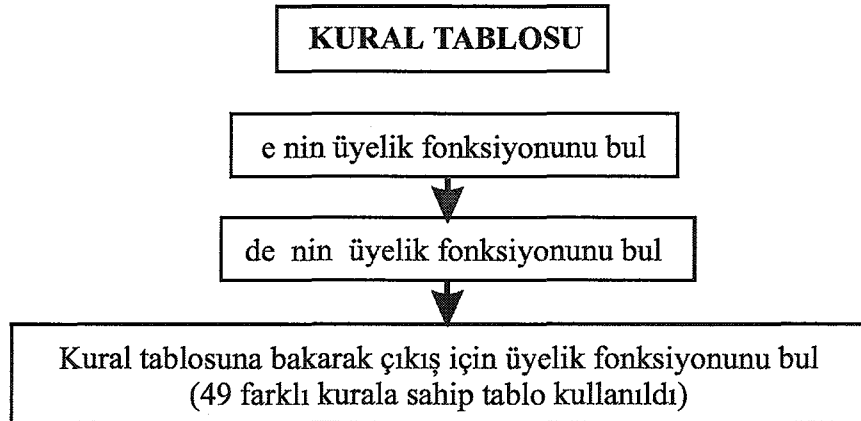
$$de(k) = \frac{(e(k) - e(k-1))}{\Delta t} \quad (153)$$

Generatör uç gerilimini denetleyen sistemin denetim örnekleme süresi $\Delta t=10$ msn dir. Eşitlik 152 ve 153 den elde edilen "e" ve "de" işaretlerinin hangi üyelik fonksiyonunun elemanı olduğunu bulmak için, Şekil 23'de verilen akış diyagramından faydalanarak ilgili yazılım geliştirilmiştir. "e" ve "de" nin hangi üyelik fonksiyonun elemanı olduğu bulunduktan sonra, "e" ve "de" nin bu fonksiyonlarla hangi üyelik değerini aldığı bulunmaktadır. Şekil 22'de ki üyelik fonksiyonlarından görüleceği gibi, "e" ve "de" değerlerinin aynı anda iki farklı üyelik fonksiyonunun elemanı olması mümkündür. Böylelikle aynı anda 4 farklı kural, sistemin o anki durumuyla ilişkili olacaktır.



Şekil 23. Bulanıklaştırma algoritması

"e" ve "de" nin ilgili üyelik fonksiyonlarına ait olma dereceleri Şekil 23’de verilen algoritma ile belirlenir. Bu üyelik derecesi bilgileri BM denetleyicinin kural tabanına iletilir ve burada o değerlerle ilgili kurallar tetiklenerek aktif hale getirilirler. Bulanık mantık denetleyicinin kontrol kuralları kısmında, kural tablosu kullanılarak hangi kuralların o üyelik fonksiyonları için kullanılacağını belirlemek gerekecektir. "e" ve "de" nin ait olduğu üyelik fonksiyonları ve kural tabanı kullanılarak, çıkış üyelik fonksiyonunun bulunmasına ilişkin akış diyagramı Şekil 24’ de görülmektedir.



Şekil 24. Bulanık mantık denetleyicinin kural tablosu kısmının işleyiş algoritması

Aynı anda "e" ve "de" için 2 farklı üyelik fonksiyonu elemanı olacağından, çıkış üyelik fonksiyonu için de 4 farklı değer söz konusudur. Kural tablosundan 4 farklı durum

için çıkışa ilişkin üyelik fonksiyonunun üretilmesi yanında, hangi üyelik değerinin çıkış üyelik fonksiyonunda etkili olacağını da bulunması gerekmektedir. [104] numaralı kaynakta üyelik fonksiyonları için tanımlanan kesişim özelliği denetim algoritmasında kullanılmıştır. Şekil 25'den görüleceği gibi "e" ve "de" nin aldığı üyelik değerinden küçük olanı çıkış üyelik fonksiyonunun üyelik değeri olarak kullanılmaktadır.



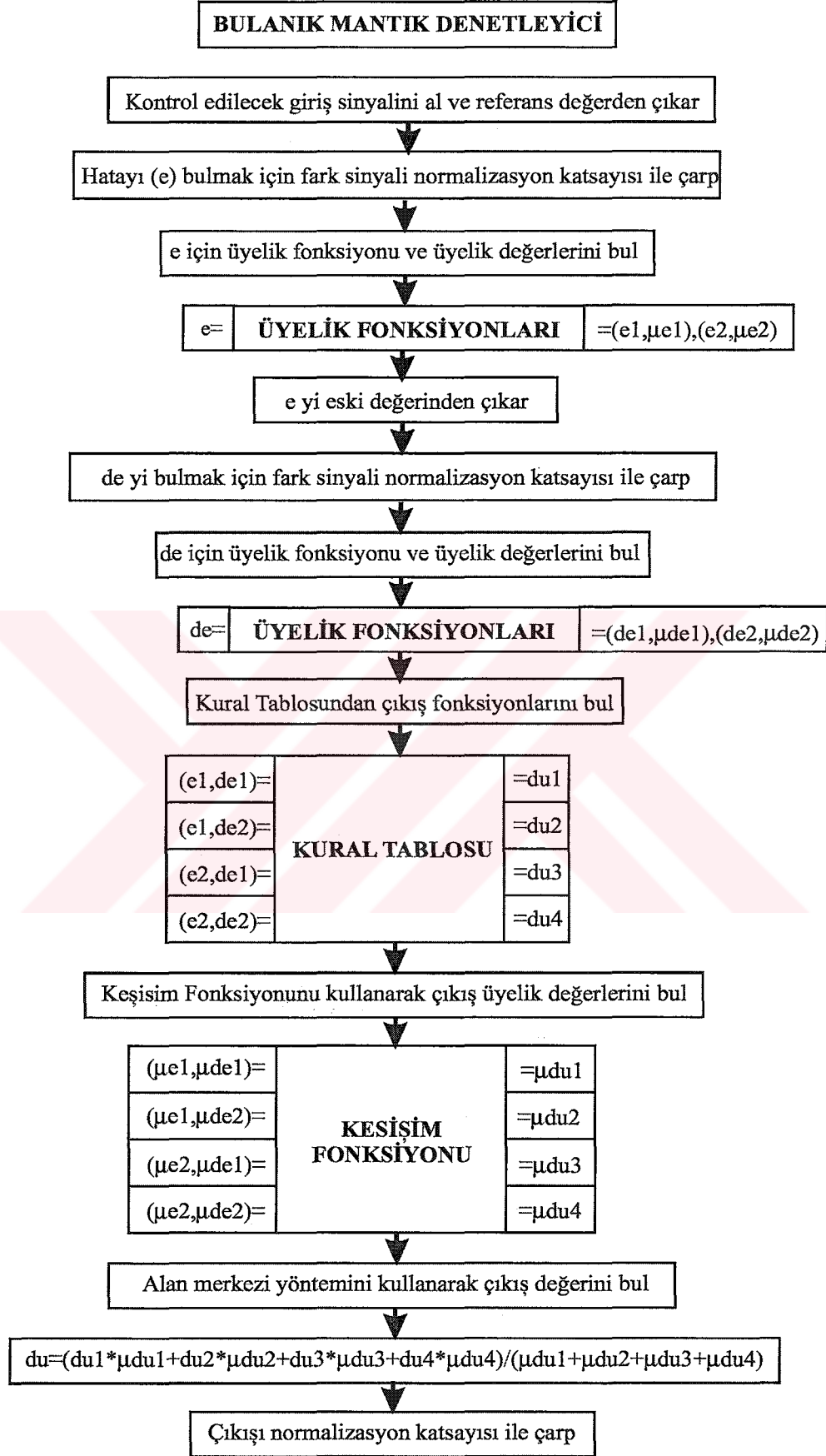
Şekil 25. Kesişim fonksiyonuna ilişkin algoritma

Şekil 26'da bulanık mantık denetleyicinin genel akış diyagramı görülmektedir. Sistemden ölçülen büyüklük, referans değerden çıkartıldıktan sonra "e" ve "de" bulunmaktadır. "e" ve "de" için ikişer adet üyelik fonksiyonu ve üyelik değeri elde edilmektedir. 7 üyelik fonksiyonu için 49 farklı kuralın mevcut olduğu kural tablosu kullanılarak, çıkış için 4 farklı üyelik fonksiyonu elde edilmektedir. "e" ve "de" nin üyelik değerlerinden kesişim özelliği kullanılarak çıkış için 4 adet üyelik değeri elde edilmektedir. Bu üyelik değerlerinden, alan merkezi yöntemi kullanılarak çıkış üyelik değeri bulunmaktadır.

Bulanık mantık denetleyicinin çıkış işareti olan DU'nun da denetim örnekleme süresine bağlı olduğu gözlenmiş ve Eşitlik 154 'de görüldüğü gibi bu süre katsayı olarak kullanılmıştır.

$$DU = \Delta t \times du$$

(154)

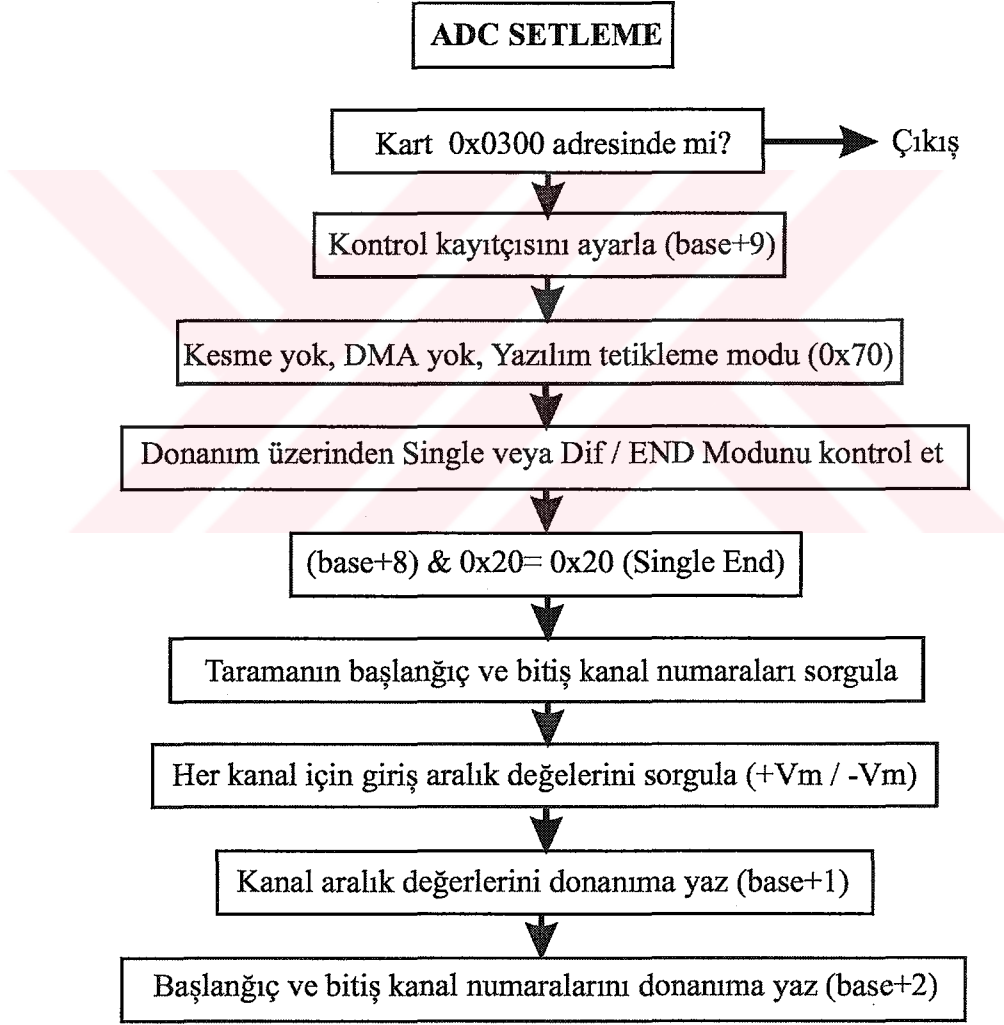


Şekil 26. Bulanık mantık denetleyicinin işleyiş algoritması

6 adet köprü tristör devresi tarafından beslenen uyarma devresinin gerilimini denetlemek için bu tristörlerin tetikleme açısının uygun değere getirilmesi gerekmektedir. Denetleyici çıkışı tristörler için gerekli tetikleme açısını üretmektedir. Eşitlik 155 kullanılarak denetleyici çıkışında üretilen açının yeni değeri bulunmaktadır.

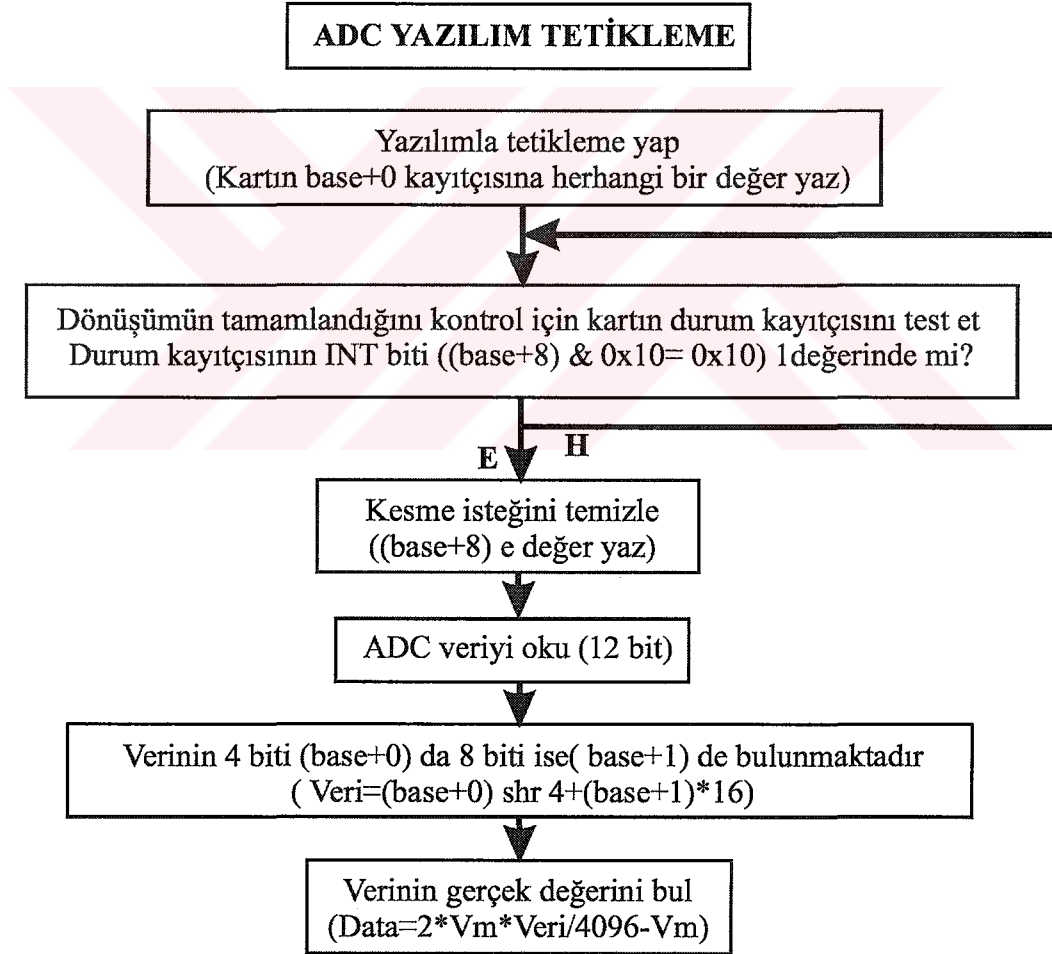
$$\alpha(k) = \alpha(k-1) - DU(k) \quad (155)$$

2.6. PCL-818 Kartı ile AD Dönüşüm Yapılması için Yazılan Programın Algoritması



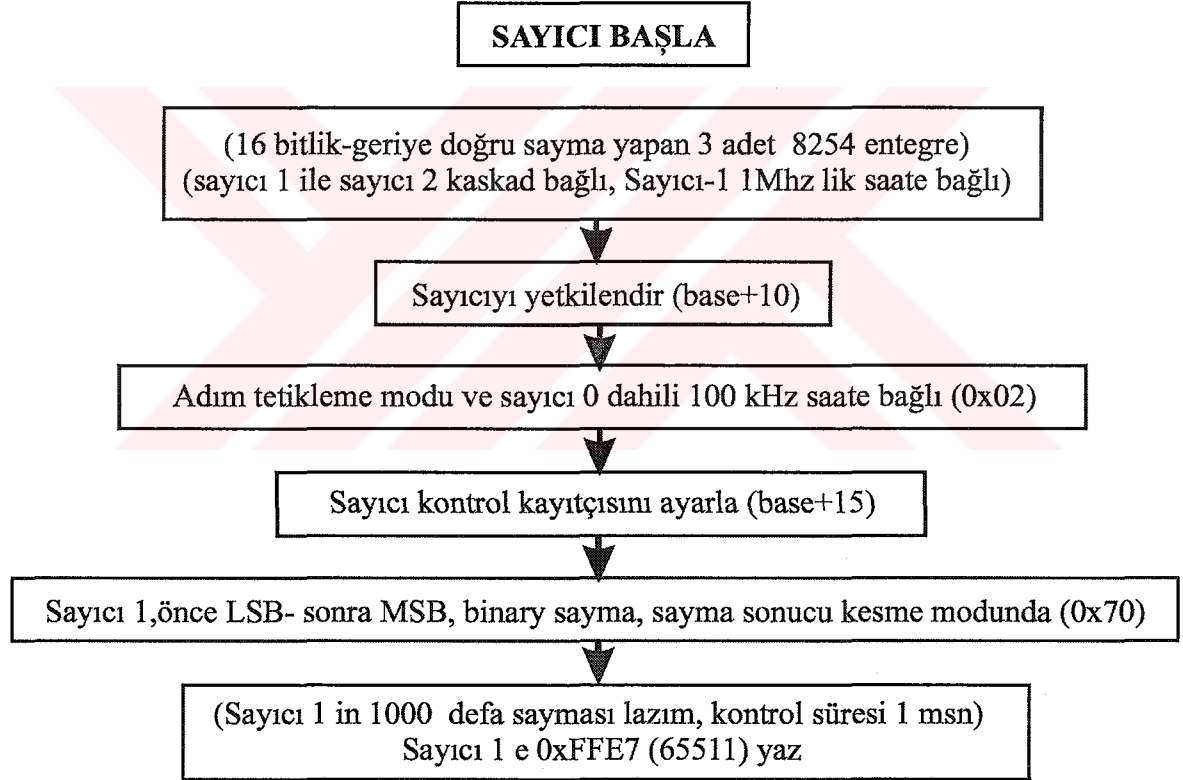
Şekil 27. ADC setleme için kartın kayıtcılarının ayarlanmasına ilişkin algoritma

PCL-818 kartının donanım ayarları yapılarak bilgisayarın ISA slotuna takılmasından sonra, analog dijital dönüşümün yapılabilmesi için yazılım kısmında da bazı ayarlamaların yapılması gerekmektedir. Şekil 27'de PCL-818 kartının yazılım ayarlamaları görülmektedir. Analog dijital dönüşümün yapılması için gerekli tetikleme modu yazılımla gerçekleştirilmektedir. Tek toprak bağlantısı kullanılarak giriş işaretlerinin bağlanmasına uygun olacak biçimde donanım ayarı yapılmış ve yazılımla test edilmiştir. Senkron generatörün uç geriliminin denetlendiği sistemde giriş büyüklüğü olarak, generatör uçlarından alınan doğrultulmuş gerilim değeri PCL-818 kartının analog giriş kanallarından birine bağlanmıştır. Analog giriş +/- 10 V seviyesinde olabileceğinden, yazılımda giriş seviyesi olarak bu değer girilmiştir.



Şekil 28. PCL-818 kartı üzerinden yazılımla gerçekleştirilen tetikleme moduna ilişkin AD dönüşüm algoritması

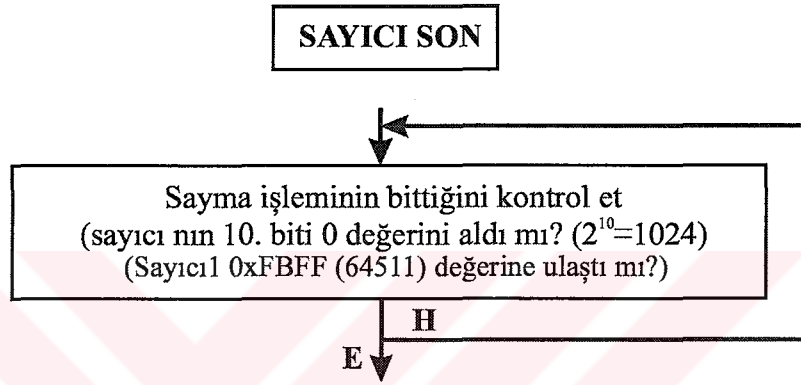
Şekil 28’de algoritması verilen yazılımla tetikleme modunda, kartın ilk kayıtçısına bir değer yazılması durumunda, analog dijital dönüşüm verisi üretilmektedir. Bu verinin üretilmesinin tamamlandığının test edilmesi için durum kayıtçısının INT biti ayrılmıştır. Bu bit 1 değerini aldığı anda 12 bitlik dönüşüm işlemi tamamlanmaktadır. PCL-818 kartı 8 bitlik kayıtçılara sahip olduğundan, verinin düşük anlamlı 4 bitlik kısmı, kartın ilk kayıtçısının yüksek anlamlı kısmında, verinin yüksek anlamlı 8 biti ise kartın ikinci kayıtçısı içinde bulunmaktadır. Verinin değerini bulmak için Eşitlik 148’de verilen kaydırma ve çarpma işlemlerinin yapılması gerekmektedir. 12 bitlik bir kombinasyon, 0 ile 4095 arasında değişeceğinden, ± 10 V giriş işareti için, verinin gerçek değerini bulmak için Eşitlik 149’da verilen işlemin yapılması gerekmektedir.



Şekil 29. Kart içindeki sayıcının başlatılmasına ilişkin algoritma

Sabit zaman aralıklarında örneklenmiş işaretlerin üretilmesi ve sistemin denetlenmesi için bir sayıcıya ihtiyaç vardır. Şekil 29’da kullanılan sayıcının ayarlanması ve ilk değerinin yüklenmesine ilişkin algoritmanın akış şeması görülmektedir.

Sayıcının 1 MHz lik dahili bir saate bağlı olmasına ilişkin jumper ayarları donanım üzerinden yapılmıştır. Sistemin örnekleme süresi 1 msn olduğundan sayıcının her 1000 defa saymasında analog dijital dönüşüm işleminin yapılması sağlanmaktadır. Burada kullanılan sayıcılar geriye doğru sayma yapan 16 bitlik bir yapıya sahiptir. Bu durumda sayıcının 1024 değerini üreten 10 uncu bitinin 1-0 geçişinin algılanması gerekmektedir. Sayma esnasında 24 fazlalılığı gidermek için, 16 bitlik bütün verinin anlamlı olması durumunda mevcut olan 65535 değerinden 24 değeri çıkarılarak 65511 (FFE7 h) değeri, sayıcının ilk değeri olarak sayıcı kayıtçısına yazılmaktadır.



Şekil 30. Sayıcının sonlandırılmasına ilişkin algoritma

Şekil 30'da sayıcının istenen değere ulaşip ulaşmadığını test eden algoritmaya ilişkin akış şeması görülmektedir. Sayıcının 10 uncu biti 0 değerine ulaştığı anda, 1000 defa sayma yapmış olacaktır. Sayıcının $65511 - 1000 = 64511$ (FBFF h) değerine ulaşip ulaşmadığı test edilmektedir. Bu değere ulaşmadığı sürece program döngüden çıkamayacaktır. 1000 defa sayma işlemi yapıldıktan yani 1 msn süresi sonrasında yazılımla tetikleme modu sayesinde generatör uç geriliminin analog dijital dönüşümü yapılmaktadır. Sabit zaman aralıklarında örnekleme yapabilmek için bu sayma işlemi gerekmektedir.

2.7. PCL-818 Kartı ile DA Dönüşüm Yapılması için Gerçekleştirilen Yazılım Algoritması

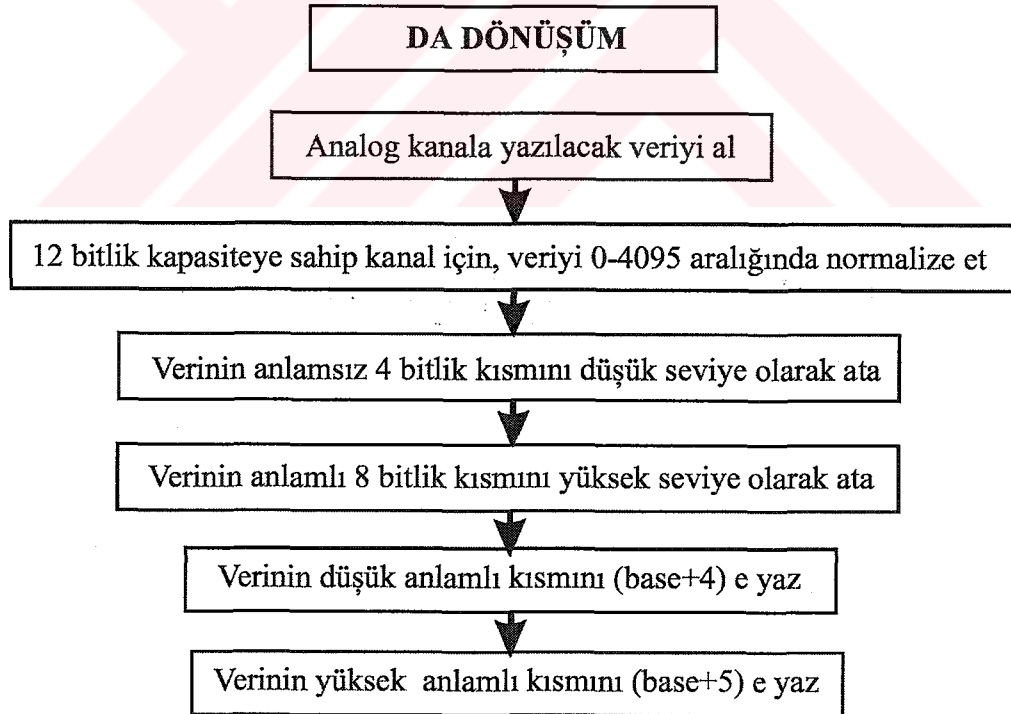
Denetleyici çıkışında üretilen tristör tetikleme açısının PCL-818 kartının dijital analog çıkışından tasarlanan arayüz kartına ulaşması gerekmektedir. Bu amaçla PCL-818 kartının 2 adet analog çıkışından biri kullanılmaktadır.

Şekil 31’de kartın analog çıkış kanalına veri yazılmasına ilişkin algoritmanın akış şeması görülmektedir. 12 bitlik çözünürlüğe sahip analog çıkış kanalı, 0-10 V arasında seviye üretmektedir. Bu yüzden denetleyici tarafından üretilen 0 - π raydan arasındaki tetikleme açısı 0-10 V seviyeye dönüştürülmektedir. PCL-818 kartının kayıtçıları 8 bitlik olduğu için, 0-10 V arasındaki veri, 4 bitlik düşük anlamlı ve 8 bitlik yüksek anlamlı kısma ayrıldıktan sonra analog çıkış kanallarına yazılması gerekecektir. Bu işlem için Eşitlik 156 ve 157 deki işlemler yapılmaktadır.

$$\text{data_low} = ((\text{int})(\text{aci} * 4095.0 / 10.0) \& 0x000F) \ll 4 \quad (156)$$

$$\text{data_high} = ((\text{int})(\text{aci} * 4095.0 / 10.0) \& 0x0FF0) \gg 4 \quad (157)$$

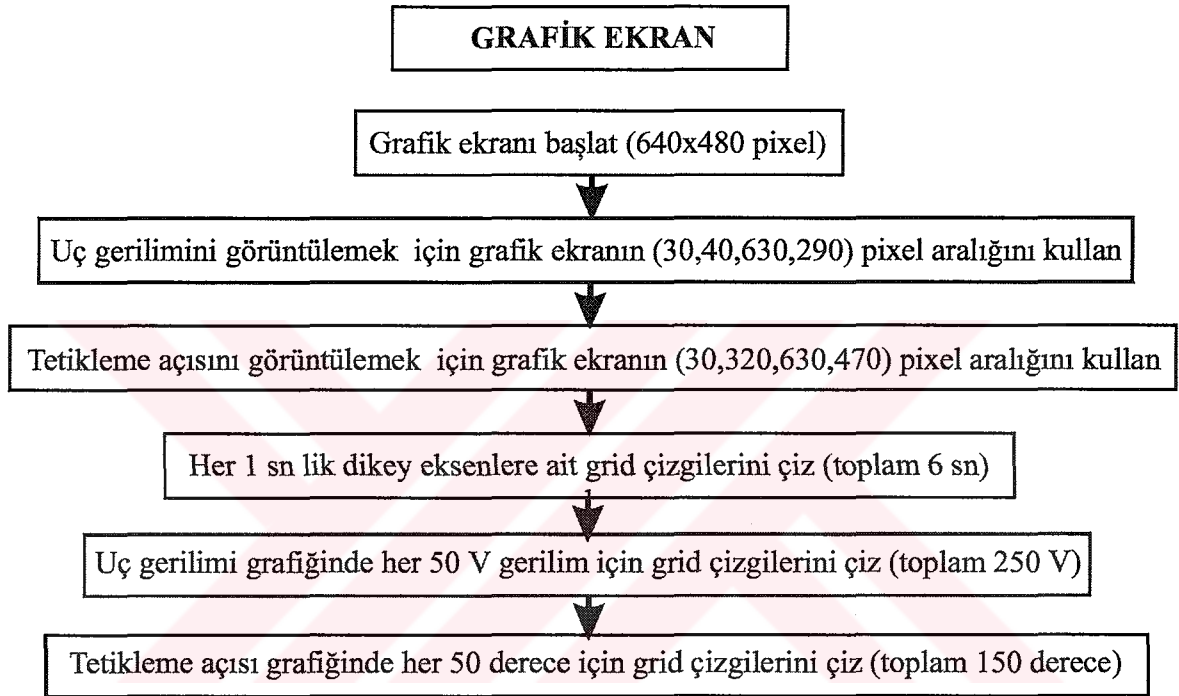
Verinin düşük anlamlı kısmı 4 numaralı kayıtçıya, yüksek anlamlı kısmı ise 5 numaralı kayıtçıya yazılmaktadır. PCL-818 kartının analog çıkış kısmının veriyi tutma özelliği olduğundan, sonraki veri yazılana kadar, önceki değer korunmaktadır.



Şekil 31. PCL-818 kartı kullanılarak DA dönüşüm yapılmasına ilişkin algoritma

2.8. Giriş ve Çıkış Değerlerinin Görüntülenmesi için Kullanılan Algoritma

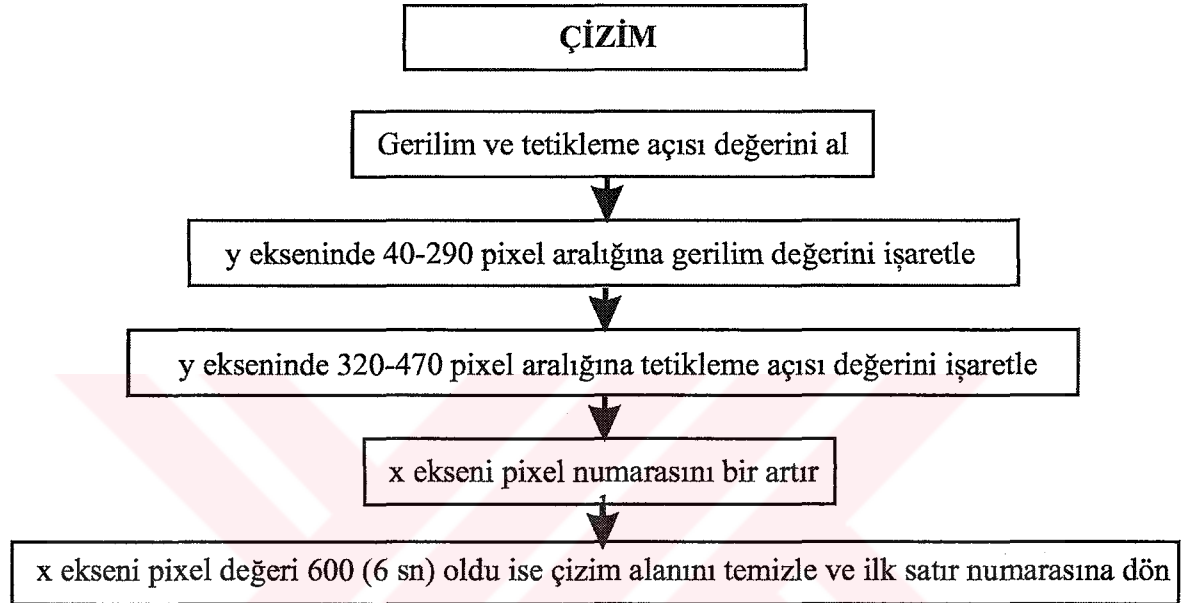
Sistemin gerçek zamanlı denetimi yapılırken generatör uç gerilimi ve tristörler için üretilen tetikleme açısı değerlerinin bilgisayar ekranında görüntülenmesi sağlanmıştır. Bu amaçla, C yazılım programında grafik ekrana geçilmiş ve her 10 msn de verilerin ekrana pixel olarak işaretlenmesi sağlanmıştır.



Şekil 32. Grafik ekranın başlatılmasına ilişkin algoritma

Grafik ekranın başlatılmasına ilişkin yazılım algoritması Şekil 32'de gösterilmektedir. 640x480 pixel çözünürlüğe sahip grafik ekran kullanılmıştır. Uç gerilimini görüntülemek için $x_1=30$, $y_1=40$, $x_2=630$, $y_2=290$ pixel aralığı, tetikleme açısını görüntülemek için ise $x_1=30$, $y_1=320$, $x_2=630$, $y_2=470$ pixel aralığı kullanılmıştır. Bu düzenleme ile gerilim gösterimi için 250 pixel hassasiyete sahip ekranda, faz-faz arası nominal gerilimi 220 V olan generatörün uç gerilimi, her 1 Volt'luk gerilim 1 pixel e karşı gelecek biçimde işaretlenmiştir. Tetikleme açısı içinde 150° lik hassasiyet sağlandığından, her 1° lik tetikleme açısı 1 pixel e işaretlenmiştir. X eksenini boyunca 600 pixel mevcut olduğundan, 10 msn lik verilerin toplam işaretlenme süresi 6 sn olmaktadır.

Şekil 33'de gerçek zamanlı verilerin ekrana işaretlenmesine ilişkin yazılımın algoritması görülmektedir. Elde edilen gerilim ve tetikleme açısı büyüklükleri, ayrılan dikdörtgen alana pixel pixel işaretlenerek, osiloskop benzeri bir görüntü elde edilmiştir. X eksenindeki maksimum pixel sayısı 600 olduğu için, 600 adet işaretleme yapıldıktan sonra çizim alanı temizlenmiş ve tekrar yeni verilerin işaretlenmesine devam edilmiştir.



Şekil 33. Grafik ekranda uç gerilimi ve tetikleme açısının çizimine ilişkin algoritma

2.9. Senkron Generatör Uç Geriliminin Denetlenmesine İlişkin Algoritma

Senkron generatörün uç geriliminin denetlenmesine ilişkin yazılımın algoritması Şekil 34'de görülmektedir. PCL-818 kartı ile ilgili ayarlamalar yapıldıktan sonra, grafik ekrana geçiş için gerekli ayarlamalar yapılmıştır. 1 msn sayma yapan sayıcı son değerine ulaştıktan sonra, gerilim bilgisi AD dönüşümden sonra bilgisayara aktarılmaktadır. Toplam 10 adet verinin ortalaması alınmakta ve denetleyiciye giriş parametresi olarak verilmektedir. Denetleyici tarafından üretilen tetikleme işareti PCL-818 kartının analog çıkışından, hazırlanan arayüz kartına gelmektedir. Uç gerilimi ve tetikleme bilgisi bu süreç içerisinde ekranda görüntülenmesi verilerin ani değişiminin incelenebilmesini sağlamaktadır. Sistemin denetimi, çıkış için bir tuşa basılana kadar devam etmektedir.

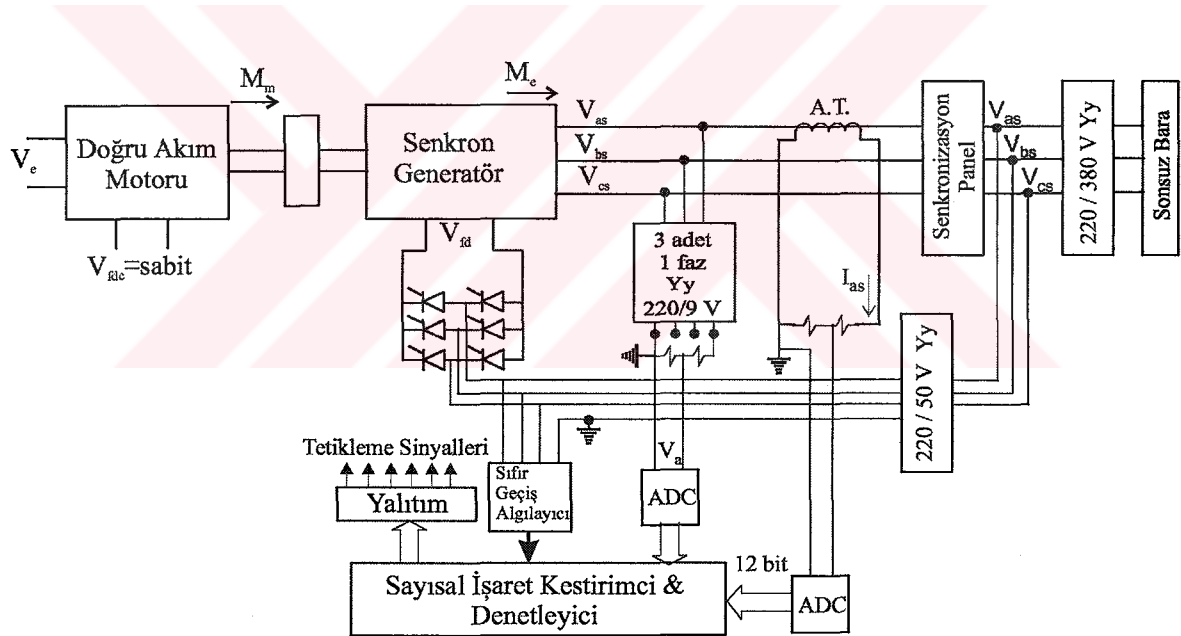


Şekil 34. Uyarma devresi denetim sisteminin işleyiş algoritması

2.10. Senkron Generatör Tepkin Gücünün Denetim Modeli ve Deney Düzeneği

Senkron generatörün uç gerilimi denetiminin benzetim çalışması ve deneysel olarak gerçekleştirilmesinin yanı sıra, şebekeye etkin güç veren senkron generatörün uyarma devresi denetiminin benzetim çalışması da gerçekleştirilmiştir.

Şebekeye bağlı bir senkron generatör sisteme etkin güç verirken, eğer uyarma devresi akımı denetlenmezse sistemden tepkin güç alacak veya verecektir. Bu durum generatörün sisteme aktaracağı etkin gücü olumsuz etkileyeceğinden istenmeyen bir durumdur. Benzetim safhasında ulusal şebeke ağına bağlı senkron generatörü süren doğru akım motorunun endüvi gerilimi 140 V'dan 150 V'a çıkarılarak mil gücü artırılmış ve generatörün şebekeye etkin güç vermesi sağlanmıştır. Bu durumda generatörün ve doğru akım motorunun dinamik davranışı, uyarma devresi gerilimi denetimi yapılarak ve yapılmayarak ayrı ayrı incelenmiştir.

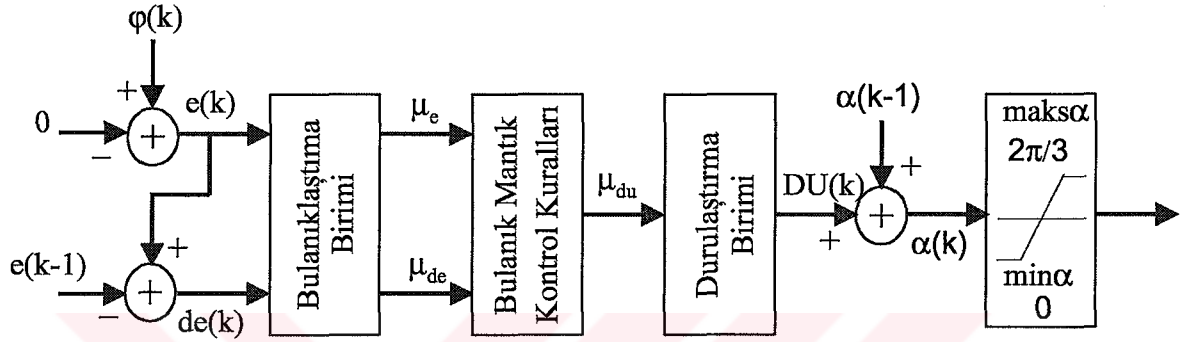


Şekil 35. Senkron generatör tepkin güç denetiminin benzetiminde kullanılan sistemin blok şeması

Şekil 35'de şebekeye bağlı senkron generatörün uyarma devresi denetimine ilişkin blok şema verilmektedir. Senkron generatör bir senkronizasyon paneli ve yükseltici transformatör aracılığı ile ulusal şebekeye bağlıdır. Senkron generatörü süren doğru akım motoru, daha fazla tahrik edilerek, generatörün şebekeye etkin güç aktarması sağlanmaktadır. Generatörün akım ve gerilim bilgisi AD dönüştürücünden sonra sayısal

işaret kestirimciye ulaşmaktadır. Sayısal işaret kestirimci, 1 msn (ΔT) süreyle örneklenmiş olan akım ve gerilim bilgisinden, aralarındaki faz farkını; kısım 1.5’de verilen kestirim yöntemini kullanarak hesaplamaktadır. Generatörün sadece etkin güç iletmesini sağlamak amacıyla benzetim çalışmasında faz farkının 0 radyan olması sağlamıştır.

Tepkin güç denetimi bulanık tabanlı bir denetleyici kullanılarak gerçekleştirilmiştir. Bulanık mantık denetleyicinin benzetiminde Şekil 36’da verilen blok şema kullanılmıştır.



Şekil 36. Tepkin güç denetimi için bulanık mantık denetim algoritması

Faz farkının 0 radyan olması tasarlandığından, bulanık mantık denetleyici için hata giriş işareti Eşitlik 158’de verildiği gibi değer alacaktır. Açık değeri radyan cinsinden olduğundan, hata işareti bir normalizasyon katsayısı ile çarpılmamıştır.

$$e = (\varphi(k) - 0) \quad (158)$$

Benzetim sırasında, generatör uç gerilimi denetiminde olduğu gibi, tepkin güç denetiminde de hatanın değişiminin denetim örnekleme süresine bağlı olduğu görülmüş ve Eşitlik 159’da görüldüğü gibi denetim örnekleme süresi "de" nin hesaplanmasında kullanılmıştır.

$$de(k) = \frac{(e(k) - e(k-1))}{\Delta t} \quad (159)$$

Kestirilen faz farkının toplam 10 örneklemesinin ortalaması alındığından, denetim için örnekleme periyodu (Δt) gerçek örnekleme süresinin 10 katı, yani 10 msn’dir. Önceki

benzetim çalışmasında görüldüğü gibi, çıkış işaretinin de denetim örnekleme süresine bağlı olduğu görülmüş ve Eşitlik 160'da görüldüğü gibi çıkış işaretinin bulunmasında katsayı olarak kullanılmıştır.

$$DU(k) = \Delta t \times du(k) \quad (160)$$

Generatör uyarma devresi 6 adet tristörlü devre tarafından beslendiğinden, uyarma devresinin gerilimini değiştirmek için tristörlerin tetikleme açısını değiştirmek gerekecektir. Bulanık mantık denetleyici çıkışında elde edilen çıkış işareti, tristörlerin tetikleme değerine eklenerek, Eşitlik 161'de görüldüğü gibi sonraki tetikleme işareti bulunmuştur.

$$\alpha(k) = \alpha(k-1) + DU(k) \quad (161)$$

Tepkin güç denetiminin benzetiminde kullanılan üyelik fonksiyonları ve bulanık denetim kuralları için daha önce kısım 1.4.2. de açıklanan ve sırasıyla Şekil 11 ve Tablo 2'de verilen değerler kullanılmıştır.

Bulgular kısmında görüleceği gibi, tepkin güç denetimi yapılması ve yapılmaması durumlarına ilişkin olarak generatörün ani değişimleri için ayrı ayrı benzetim çalışmaları yapılmış ve sistem büyüklüklerinin değişimleri grafik olarak çizilmiştir.

3. BULGULAR

3.1. Senkron Generatör Uç Gerilimi Denetimi için Elde Edilen Deneysel ve Benzetim Sonuçları

Tezin ilk kısmında senkron generatör uç gerilimi denetimine ilişkin, Şekil 14'te verilen deney düzeneği oluşturulmuştur. Bu düzeneğe ilişkin olarak, senkron generatör ve doğru akım motoru için elde edilen matematiksel ifadeler üzerinden, benzetim çalışmaları yapılmış ve bu verilerden faydalanarak farklı denetleyiciler için uygun katsayılar elde edilmeye çalışılmıştır.

Oluşturulan deney düzeneğinde, senkron generatör uçlarına 40 Ω ve 140 Ω luk farklı direnç yükleri bağlanmış ve ani anahtarlamalarla generatör uçlarındaki direnç yükünün artması veya azalması sağlanmıştır. Generatör uçlarında direnç yükü bağlı iken; hem bulanık mantık hem de PID denetleyici ile deneysel ve benzetim sonuçları elde edilmiştir. Ayrıca tasarlanan PID ve BM denetleyicilerin farklı yükleri besleyen senkron generatör için de kullanılabileceğini göstermek üzere, 3 fazlı asenkron motor da yük olarak bağlanmış ve deneysel sonuçlara ilişkin görüntüler verilir gerekli değerlendirmeler yapılmıştır.

3.1.1. Bulanık Mantık Denetleyici (BMD) ile Uç Gerilimi Denetimi

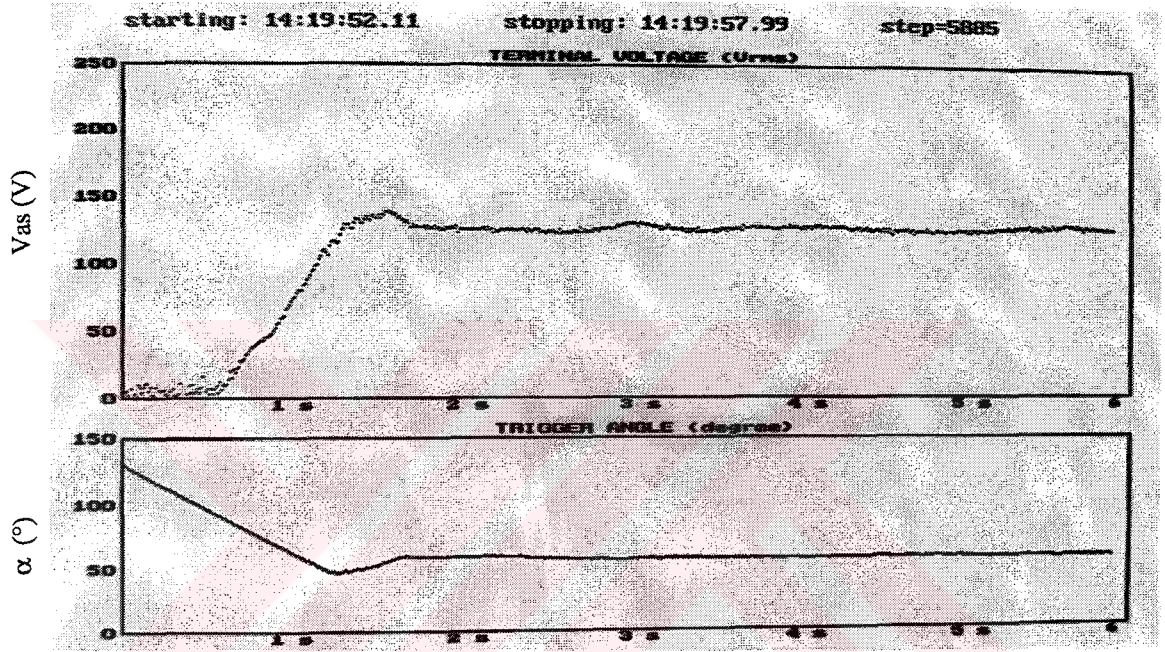
Senkron generatör ucundaki yükte değişimler olması durumunda, uç gerilimi referans değerin dışına çıkacağından ve bu durum düzensiz bir enerji sağlayacağından istenmeyen bir durumdur.

Generatör gerilimini referans değere getirmek için sistemin kapalı çevrim denetiminde, ilk önce bulanık mantık teorisi kullanılmış ve farklı yüklerin devreye alınması ve devreden çıkarılmasına ilişkin benzetim çalışmaları ve deneysel sonuçlar üzerinden irdeleme yapılmıştır.

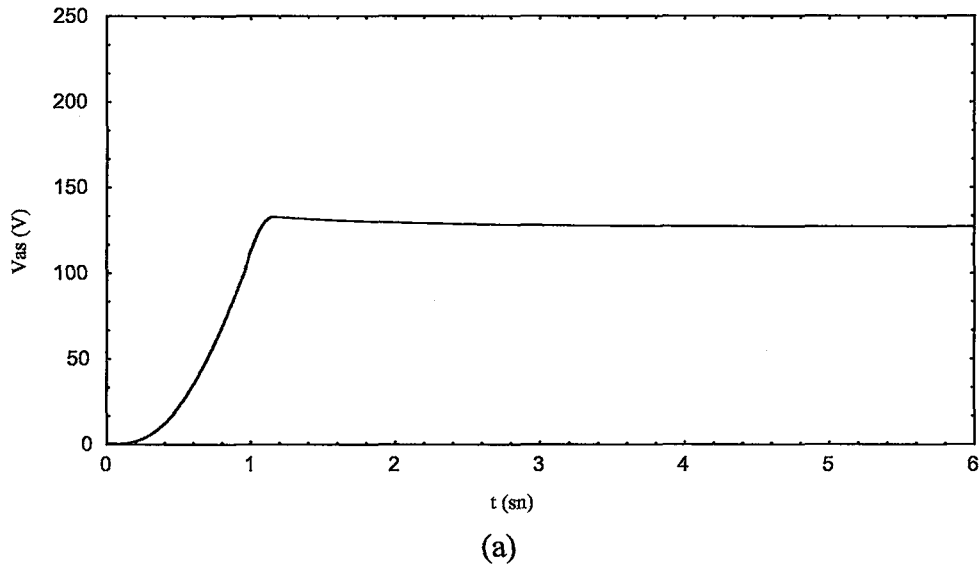
Kullanılan ilk denetleyici olan, bulanık mantık teorisi için Eşitlik 162'de verilen katsayılar kullanılmıştır.

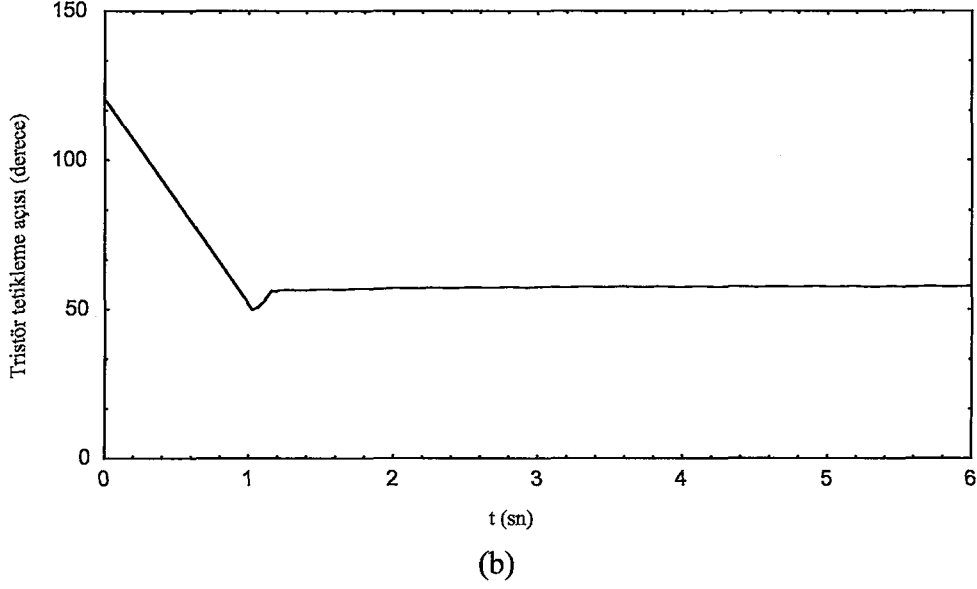
$$e=(V-V_{ref})/10, \quad de=(e_k-e_{k-1})/\Delta t, \quad DU=\Delta t*du, \quad \text{Alfa}=-DU \quad (162)$$

Bulanık mantık denetimle ilgili sonuçlar, farklı yükler için Şekil 37 ile Şekil 45 arasında verilmektedir. Bu şekillerde farklı yükler için sistemin incelenmesine ilişkin sonuçlar vardır. Generatör uçlarında sürekli durumda direnç yükünün bağlı olması, aniden direnç yükünün artırılması veya azaltılması, 3 fazlı asenkron motor yükünün aniden devreye alınması, direnç yükü devrede iken asenkron motor yükünün devreye alınması veya devreden çıkarılmasına ilişkin deneyler yapılmış ve elde edilen sonuçlar irdelenmiştir.



Şekil 37. Generatör uçlarında 140 Ω direnç yükü bağlı iken BMD ile elde edilen deneysel sonuç fotoğrafı





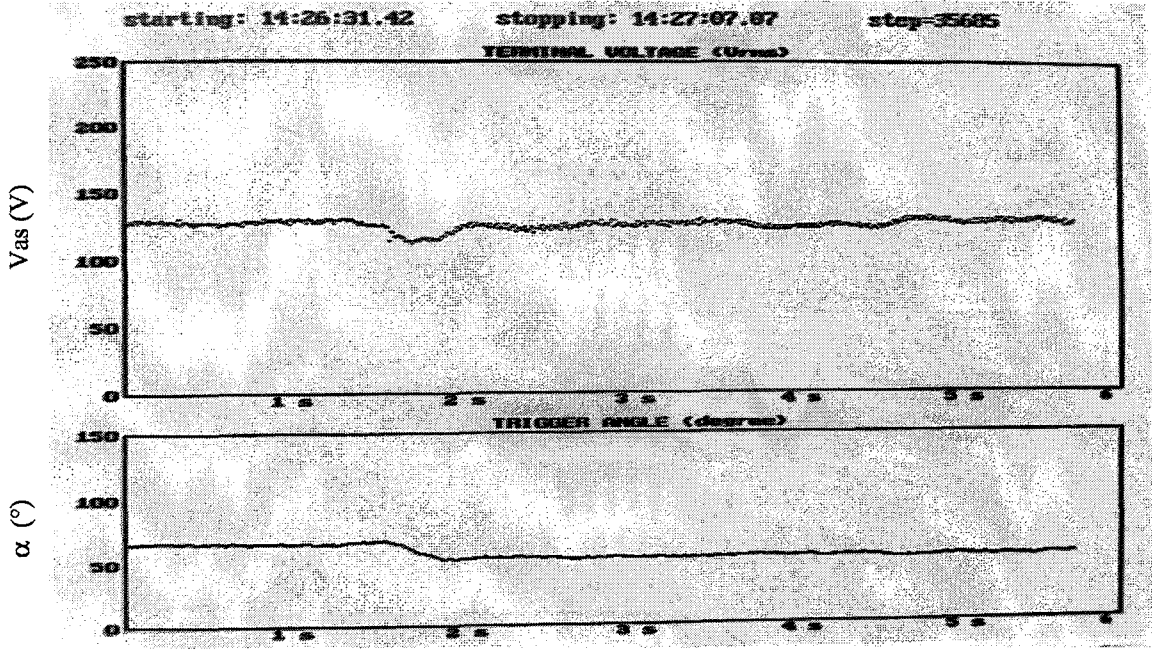
Şekil 38. Generatör uçlarında 140Ω direnç yükü bağlı iken BMD ile elde edilen benzetim sonuçlarının grafikleri; generatör uç geriliminin değişimi (a), uyarma devresini besleyen tristörlerin tetikleme açısının değişimi (b)

Generatör senkron hızda dönerken, anahtarlama yapılarak 140Ω değerindeki 3 fazlı yük generatör uçlarına bağlanmıştır. Şekil 37 ve 38'den görüleceği gibi bulanık mantık denetleyici ile 1 sn gibi kısa sürede generatör gerilimi 127 Volt luk referans değere gelmiştir. Generatör uçlarında sürekli durumda direnç yükü olması durumu için bulanık mantık denetleyicinin kısa sürede sistemi referans değere çektiği görülmektedir.

Deneysel çalışma görüntülerinde, sürekli durumda kısmi bir salınım görülmektedir, bunun nedeni tasarlanan 3 fazlı doğrultucu devresinin bazı anlarda düzensiz çalışma göstermesinden kaynaklanmaktadır.

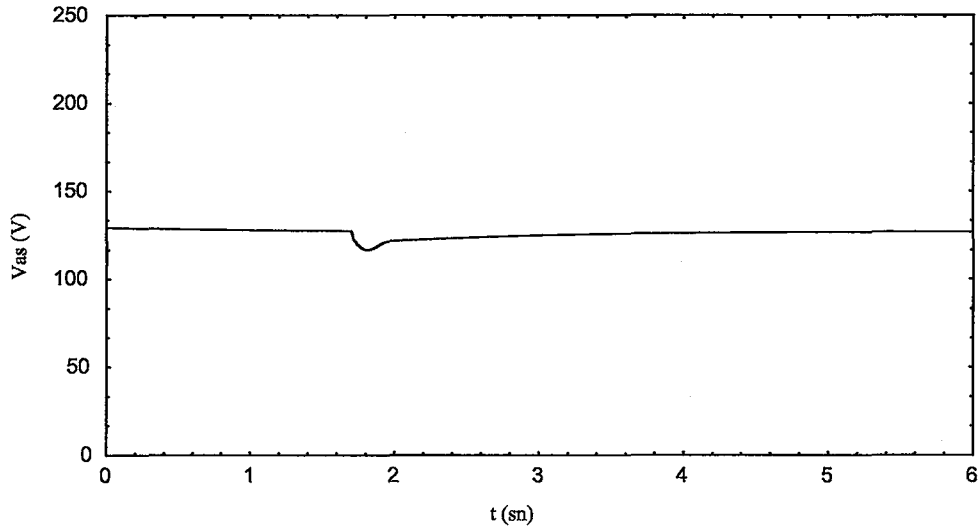
Şekil 37'de ki deneysel ve Şekil 38'de ki benzetim sonuçlarından görüleceği gibi, sistemin davranışının incelenmesi için elde edilen matematiksel model üzerinden yapılan benzetim çalışmaları ile deneysel sonuçlar birbirine çok yakındır. Deneysel çalışma için tasarlanan devrelerin çalışmasından kaynaklanan bazı sorunlardan dolayı, deneysel sonuçlar üzerinde bazı salınımlar görülmektedir.

Sistemin benzetim çalışmalarını yapabilmek için tasarlanan model, deneysel sonuçlara yakın değerler ürettiği için, farklı denetleyiciler ve sistemin değişik durumları için benzetim çalışmaları üzerinden sistemin incelenmesi mümkündür.

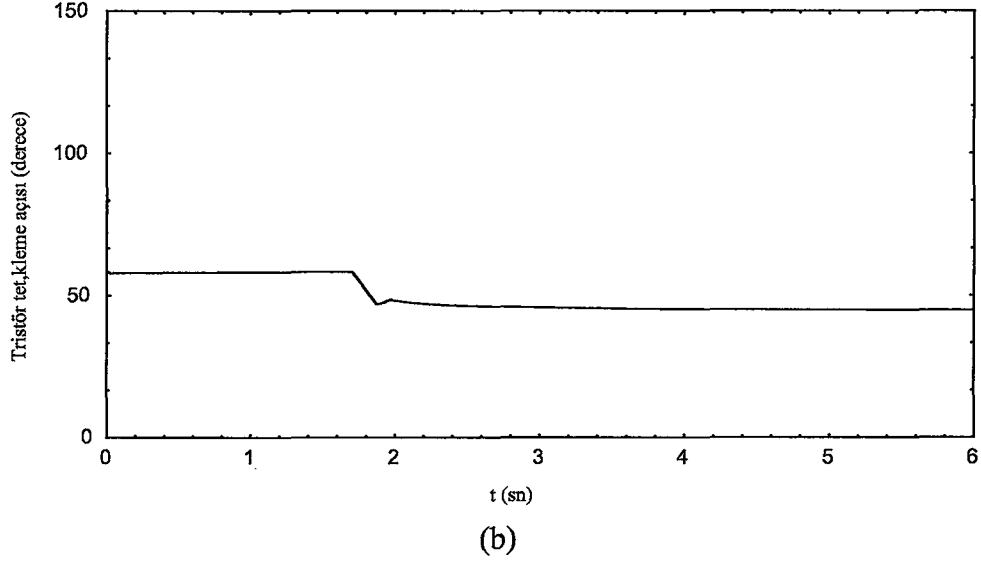


Şekil 39. Generatör uçlarında 140Ω - 40Ω yük geçişi durumunda BMD ile elde edilen deneysel sonuç fotoğrafı

Generatör uçlarında 140Ω luk direnç yükü bağlı ve generatör referans değerde sürekli durumda çalışmakta iken aniden anahtarlama ile yük değeri 40Ω yapılmıştır. Şekil 39 ve 40'da sistemin bu şartlarına ilişkin deneysel ve benzetim sonuçları görülmektedir. Şekillerde görüleceği gibi generatör uç gerilimi $0,2$ sn gibi kısa sürede referans değere ulaşmaktadır.

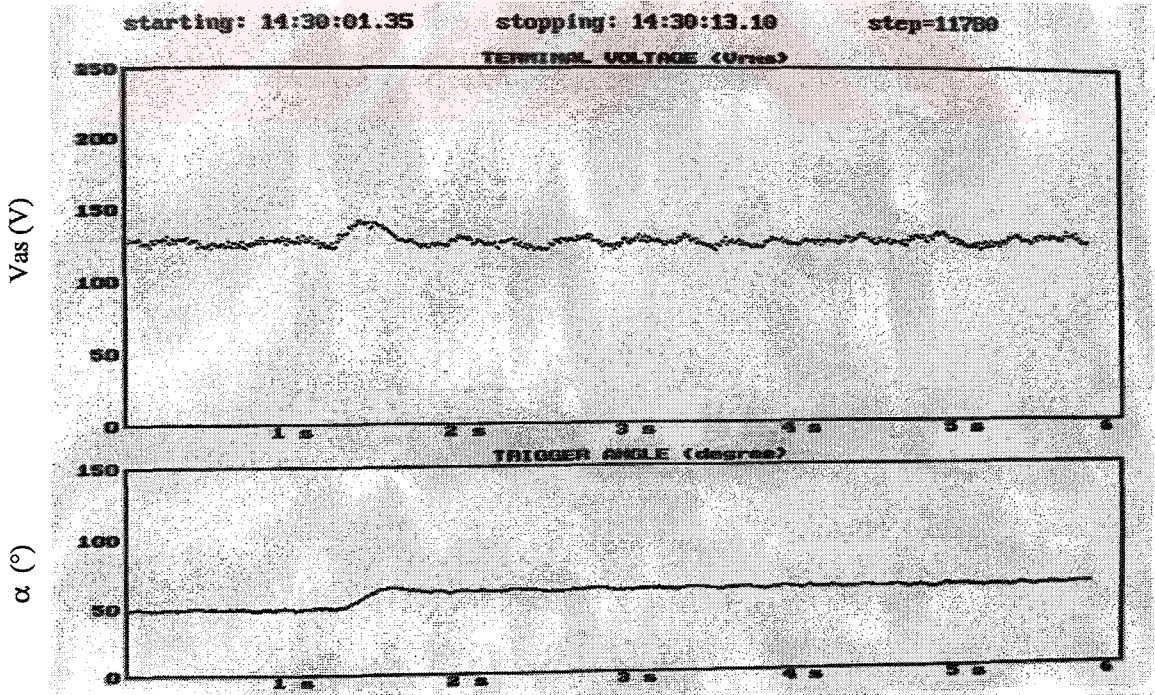


(a)

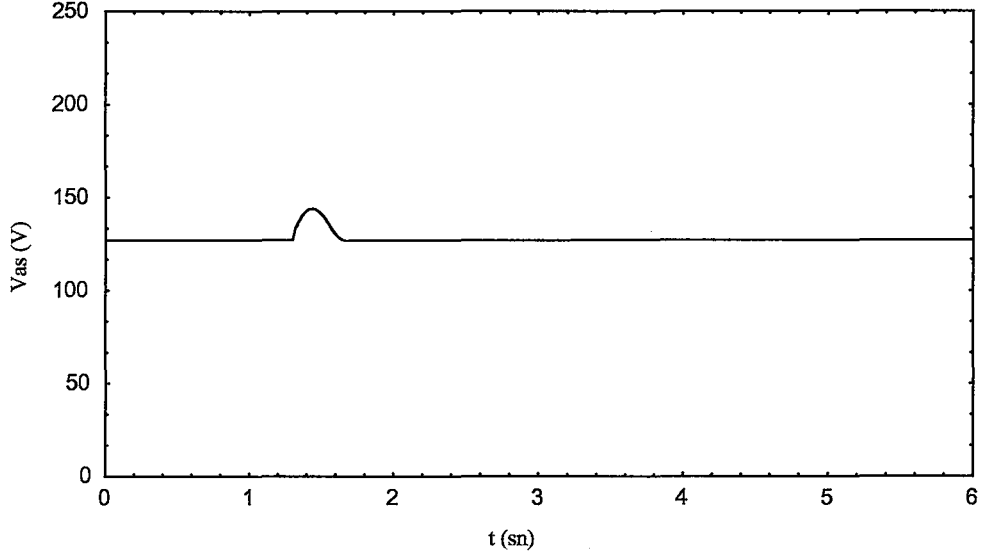


Şekil 40. Generatör uçlarında 140Ω - 40Ω yük geçişi durumunda BMD ile elde edilen benzetim sonuçlarının grafikleri; generatör uç geriliminin değişimi (a), uyarma devresini besleyen tristörlerin tetikleme açısının değişimi (b)

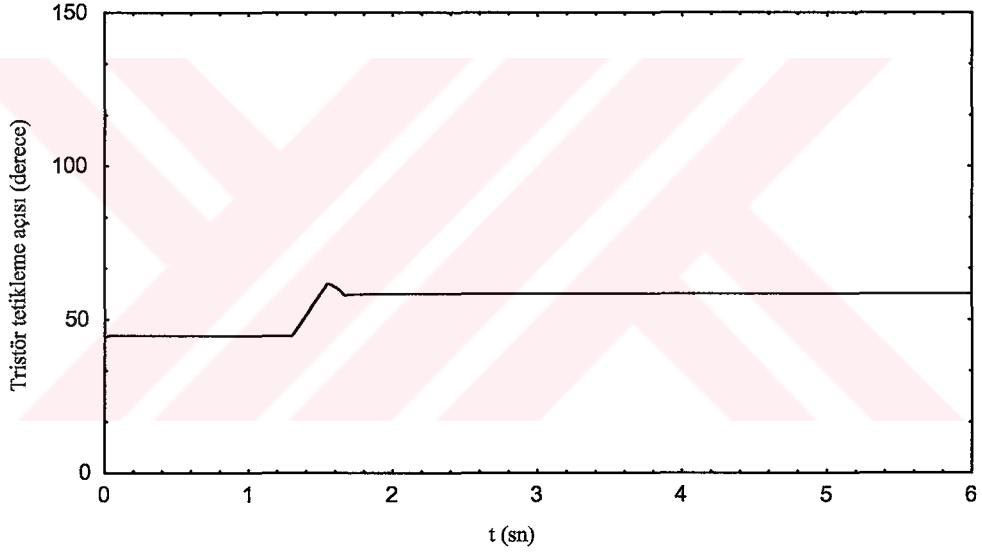
Generatör 40Ω luk direnç yükünü beslerken aniden 140Ω luk direnç yükü devreye bağlanmıştır. Bu duruma ilişkin sonuçlar Şekil 41 ve 42’de görülmektedir.



Şekil 41. Generatör uçlarında 40Ω - 140Ω yük geçişi durumunda BMD ile elde edilen deneysel sonuç fotoğrafı



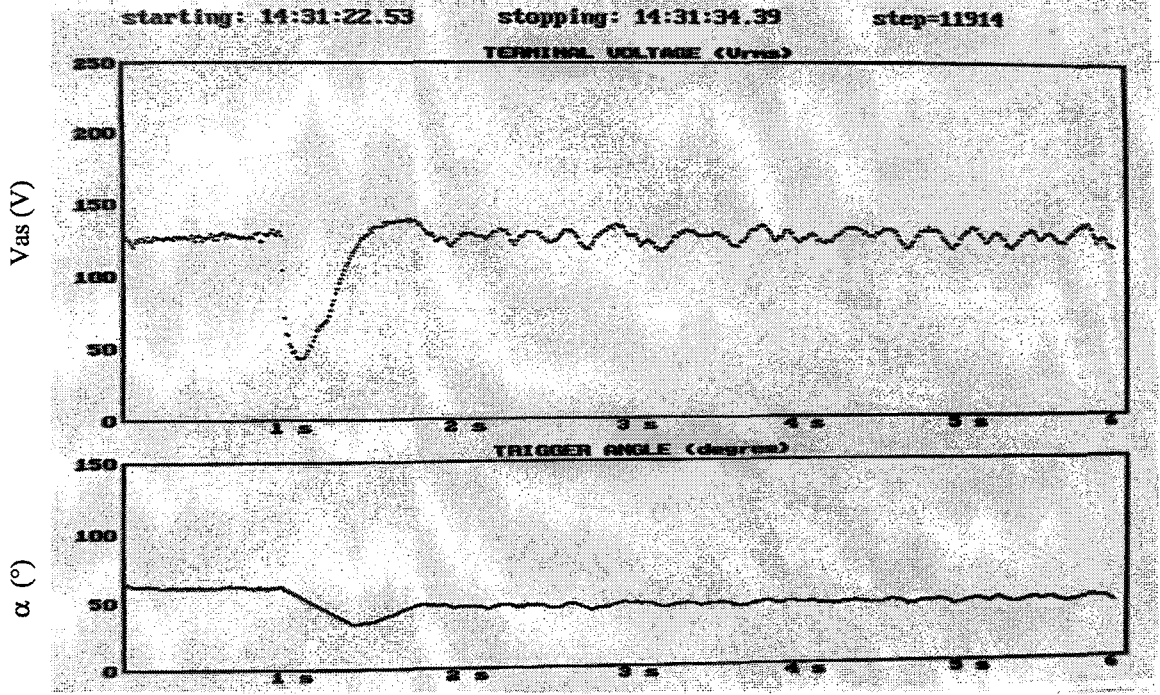
(a)



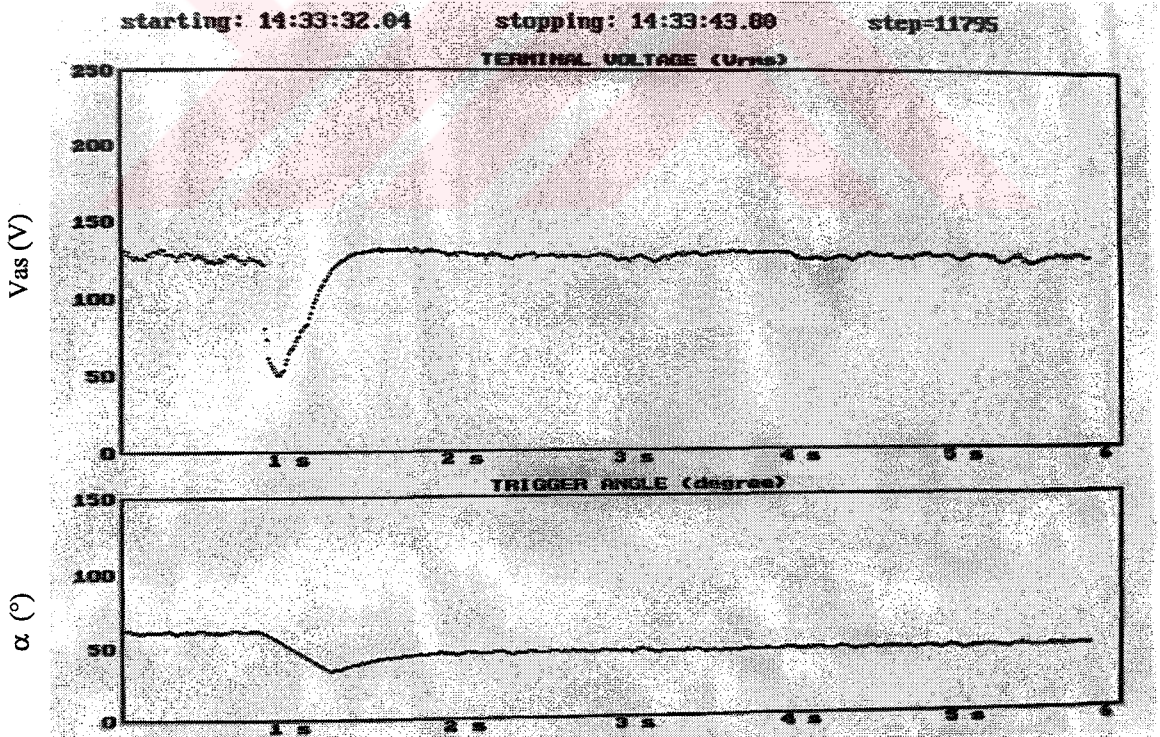
(b)

Şekil 42. Generatör uçlarında 40Ω - 140Ω yük geçişi durumunda BMD ile elde edilen benzetim sonuçlarının grafikleri; generatör uç geriliminin değişimi (a), uyarma devresini besleyen tristörlerin tetikleme açısının değişimi (b)

Şekil 41 ve 42'den görüleceği gibi, generatör uçlarında yükün azalması durumunda da, bir önceki verilerde olduğu gibi sistem 0,2 sn lik bir sürede referans değere oturmaktadır. 3 fazlı doğrultma devresinden kaynaklanan sorunlardan dolayı, deneysel sonuçlarda kısmi bir salınım oluşmuştur.



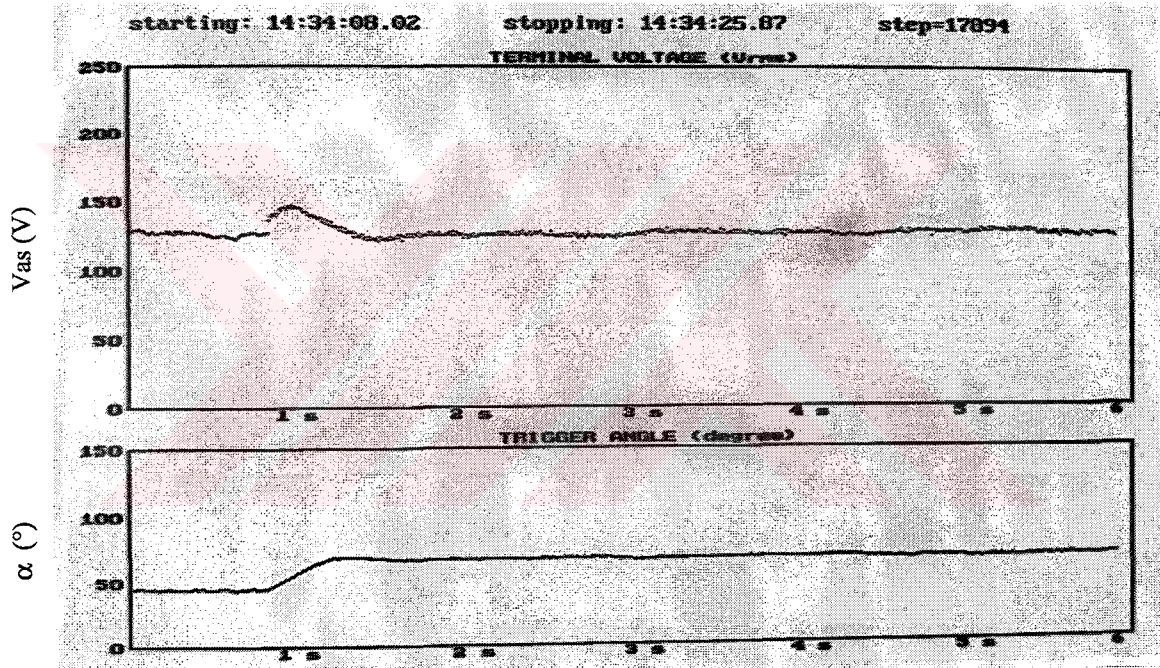
Şekil 43. Generatör uçlarına 3 fazlı ASM yükü bağlanması durumunda BMD ile elde edilen deneysel sonuç fotoğrafı



Şekil 44. Generatör uçlarında 140 Ω luk yük bağlı iken, 3 fazlı ASM nin paralel olarak devreye bağlanması durumunda BMD ile elde edilen deneysel sonuç fotoğrafı

Generatör senkron hızda dönerken ve uç gerilimi de referans değerde iken aniden anahtarlama ile generatör uçlarına 1,1 kW gücünde asenkron motorun bağlanarak senkron generatör denetimi üzerindeki etkileri kaydedilmiş ve Şekil 43’de görülmüştür. 3 fazlı asenkron motorun kalkış anında çektiği yüksek akımdan dolayı generatör uç gerilimi 127 V referans değerden, 50 V değerinin altına kadar düşmektedir. Ancak bulanık mantık denetleyici 0,3 sn gibi kısa sürede sistemi tekrar referans değere çekmektedir.

Generatör uçlarında 140 Ω luk direnç yükü bağlı iken aniden 3 fazlı asenkron motorun sisteme bağlanması durumunda uç gerilimi ve tetikleme açısının değişimine ilişkin veriler Şekil 44’te görülmektedir.



Şekil 45. Generatör uçlarında 140 Ω luk direnç ve 3 fazlı ASM paralel olarak bağlı iken aniden ASM nin devreden çıkartılması durumunda BMD ile elde edilen deneysel sonuç fotoğrafı

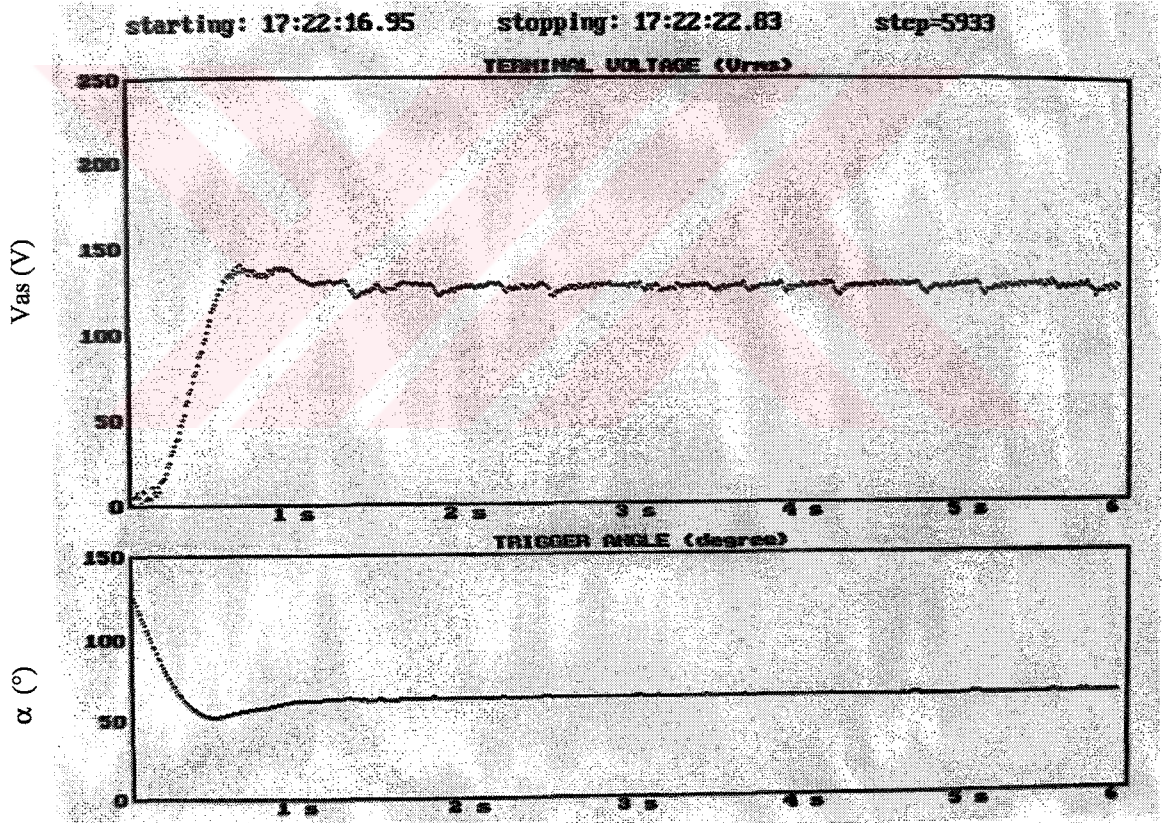
Generatör uçlarında 140 Ω lük direnç ve 1,1 kW gücündeki asenkron motor yükü paralel bağlı iken aniden asenkron motorun devreden çıkartılmasına ilişkin deneysel sonuçlara ait veriler Şekil 45’te görülmektedir.

Bu sonuçlardan görüleceği gibi, benzetim çalışmaları aşamasında direnç yükü için elde edilen katsayılar, farklı yük durumları için de iyi bir başarıyı göstermektedir.

3.1.2. PID Denetleyici ile Uç Gerilimi Denetimi

Uç gerilimi denetimi için, bulanık mantık teorisi ile karşılaştırma yapabilmek amacıyla, klasik yöntem olan PID denetim için kısım 2.4. de verilen sayısal denetleyici tasarlanmış ve benzetim çalışması aşamasında, sistemin denetimi için uygun katsayılar bulunmaya çalışılmıştır. Eşitlik 163'te verilen katsayılar benzetim ve deneysel çalışmalar sırasında PID denetim için kullanılmıştır.

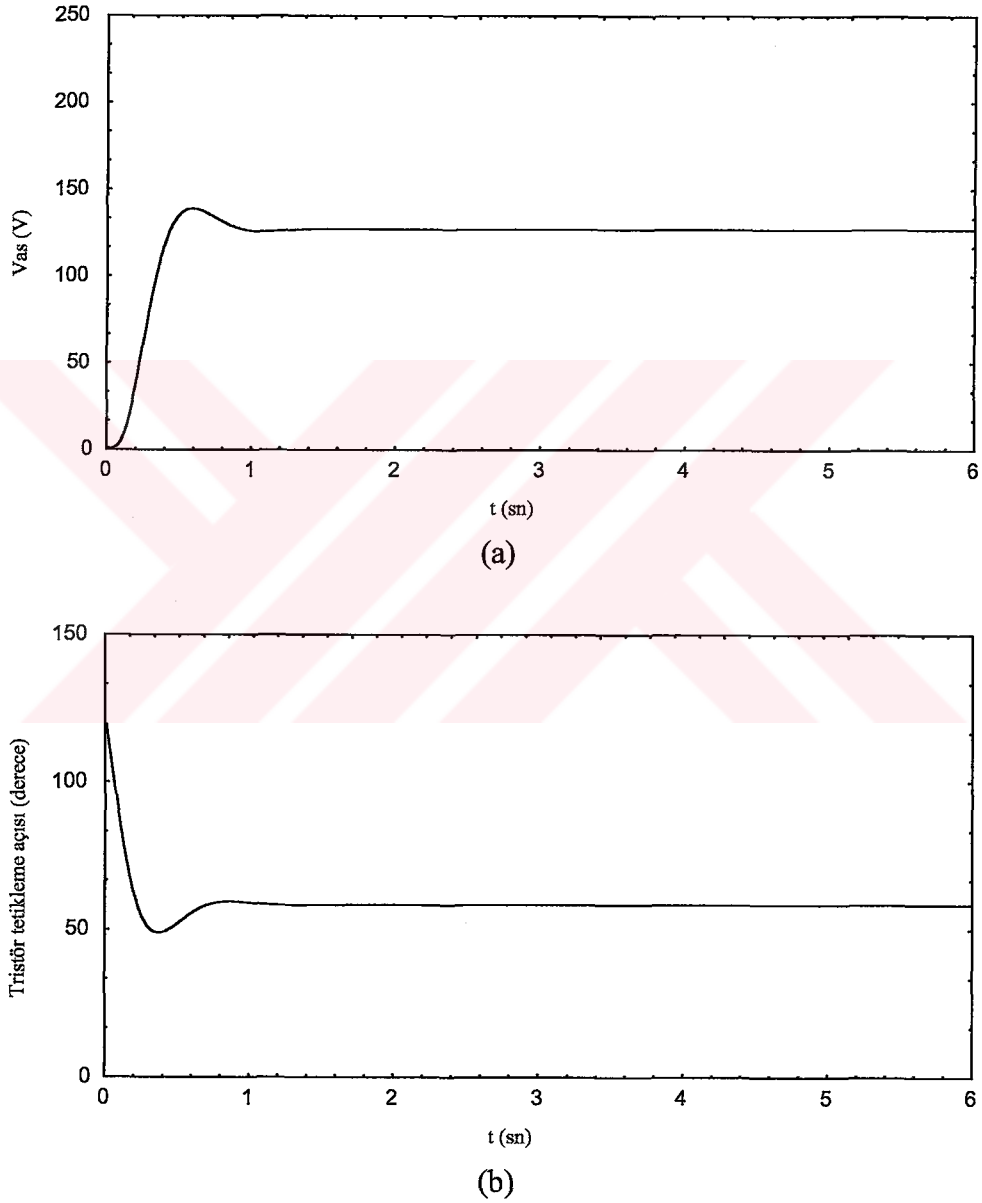
$$\begin{aligned} e &= (V - V_{ref}) * 3.14 / 180, & PI &= 100 * (e_k + e_{k-1}) * \Delta t / 2, & PD &= (e_k - e_{k-1}) / (10 * \Delta t), \\ DU &= \Delta t * (e + PI + PD), & \text{Alfa} &= DU \end{aligned} \quad (163)$$



Şekil 46. Generatör uçlarında 140 Ω luk direnç yükü bağlı iken PID denetleyici ile elde edilen deneysel sonuç fotoğrafı

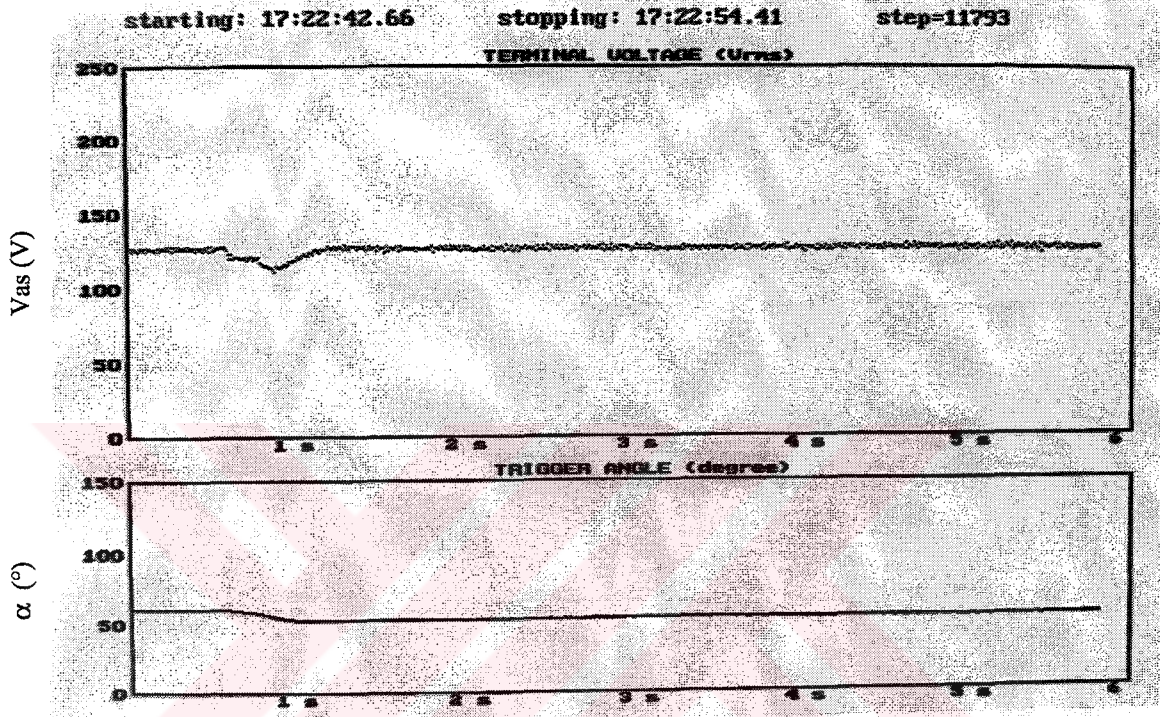
Şekil 46 ve 47'den görüleceği gibi PID denetleyici ile uç gerilimi 0,6 sn gibi bir zamanda referans değere gelmektedir ve bu süre bulanık mantık denetleyici ile elde edilen süreden kısadır. Ancak sürekli durumda, 3 fazlı doğrultma devresinden kaynaklanan

salınımlar bulanık mantık denetleyiciden daha fazladır. Bulanık mantık denetleyici için denetim süresi haricinde katsayı kullanılmamıştır. Bulanık mantık denetleyici için, denetim süresi dışında uygun katsayıların kullanılması durumunda PID denetleyiciden daha iyi sonuçlar vermesi mümkün olabilir, ancak uygun katsayı bulunmaya çalışılması, bulanık mantık denetleyiciyi, PID denetleyici ile benzer problemleri olan bir konuma itecektir.

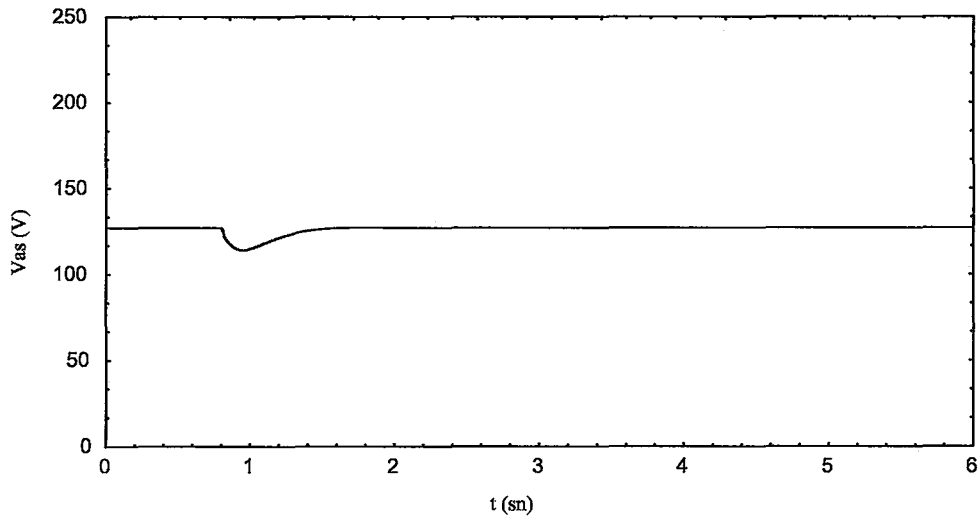


Şekil 47. Generatör uçlarında 140Ω direnç yükü bağlı iken PID denetleyici ile elde edilen benzetim sonuçlarının grafikleri; generatör uç geriliminin değişimi (a), uyarma devresini besleyen tristörlerin tetikleme açısının değişimi (b)

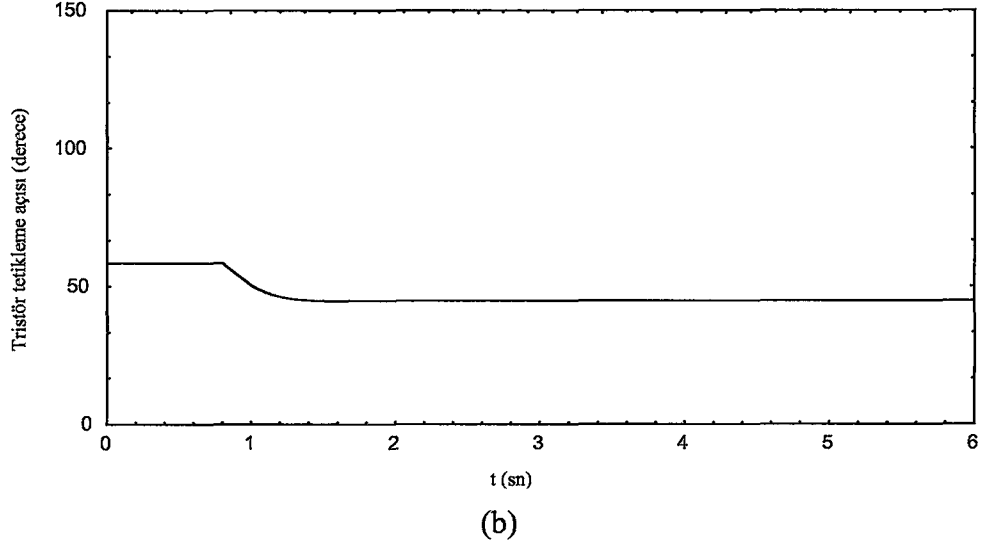
Generatör uçlarında 140Ω luk direnç yükü varken, 40Ω luk direnç yükünün sisteme bağlanmasına ilişkin deneysel ve benzetim sonuçları Şekil 48 ve 49'da görülmektedir. Omik yük geçişi durumunda referans değere oturma süresi yaklaşık $0,2$ sn dir ve bu süre bulanık mantık denetleyicinin oturma süresi ile aynıdır.



Şekil 48. Generatör uçlarında 140Ω - 40Ω yük geçişi durumunda PID denetleyici ile elde edilen deneysel sonuç fotoğrafı

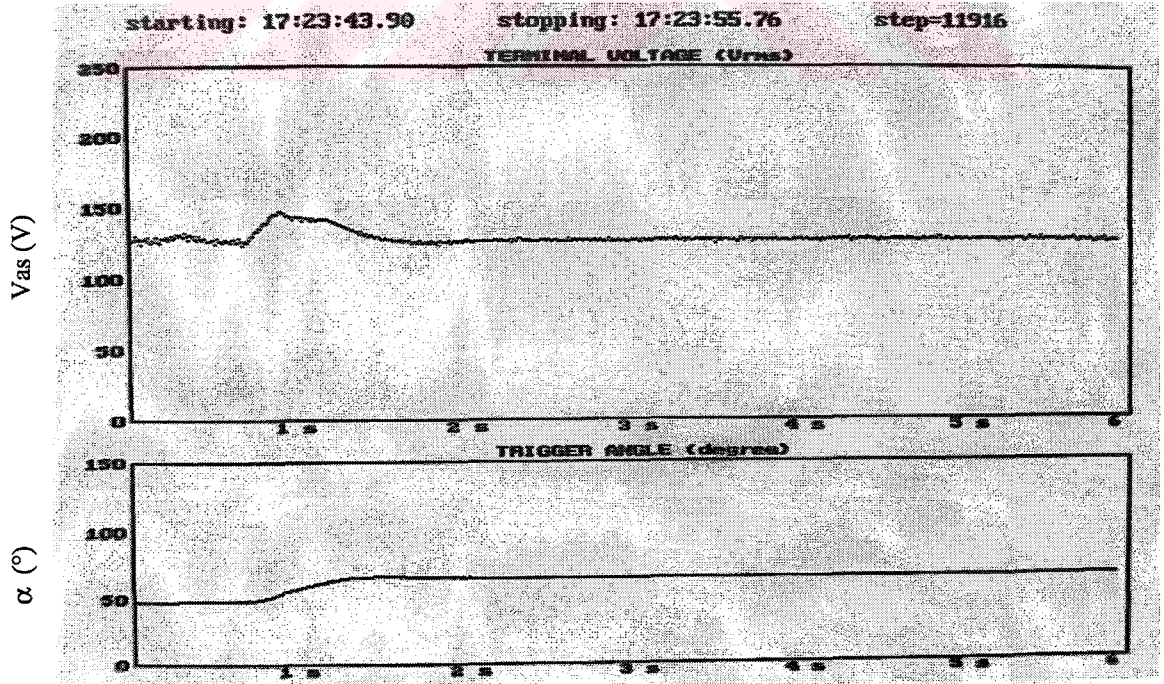


(a)

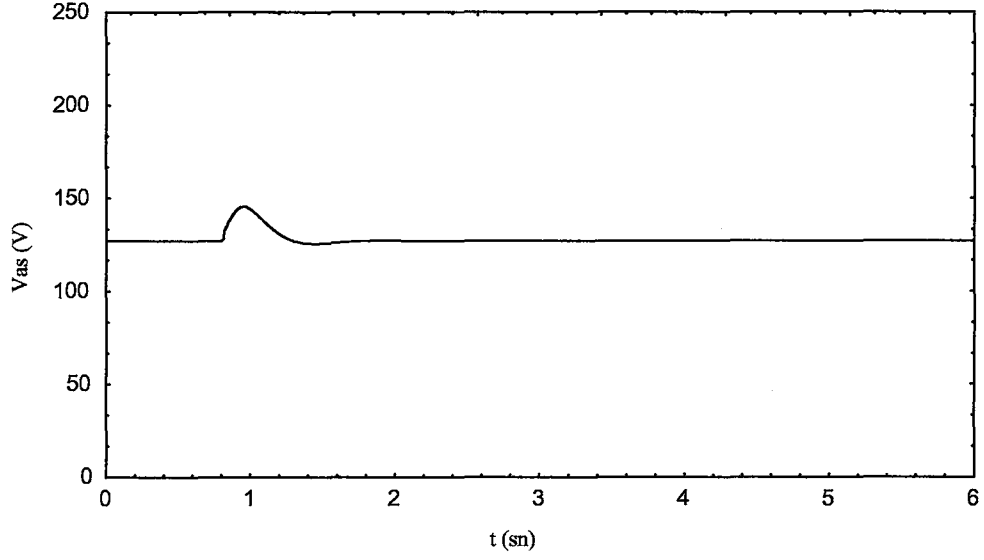


Şekil 49. Generatör uçlarında 140 Ω - 40 Ω yük geçişi durumunda PID denetleyici ile elde edilen benzetim sonuçlarının grafikleri; generatör uç geriliminin değişimi (a), uyarma devresini besleyen tristörlerin tetikleme açısının değişimi (b)

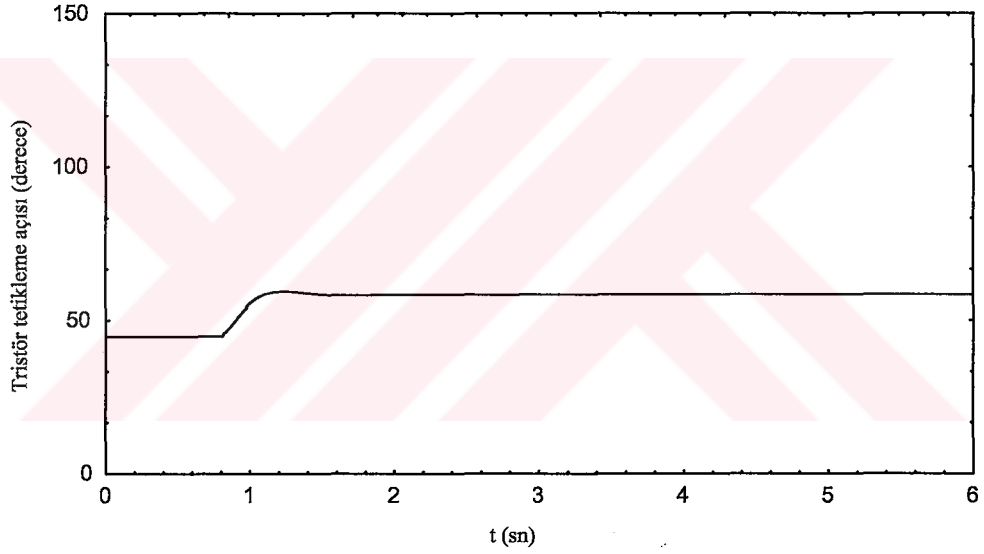
Generatör uçlarında 40 Ω luk direnç yükü varken, 140 Ω luk direnç yükünün sisteme bağlanmasına ilişkin deneysel ve benzetim sonuçları Şekil 50 ve 51'de görülmektedir.



Şekil 50. Generatör uçlarında 40 Ω - 140 Ω yük geçişi durumunda PID denetleyici ile elde edilen deneysel sonuç fotoğrafı



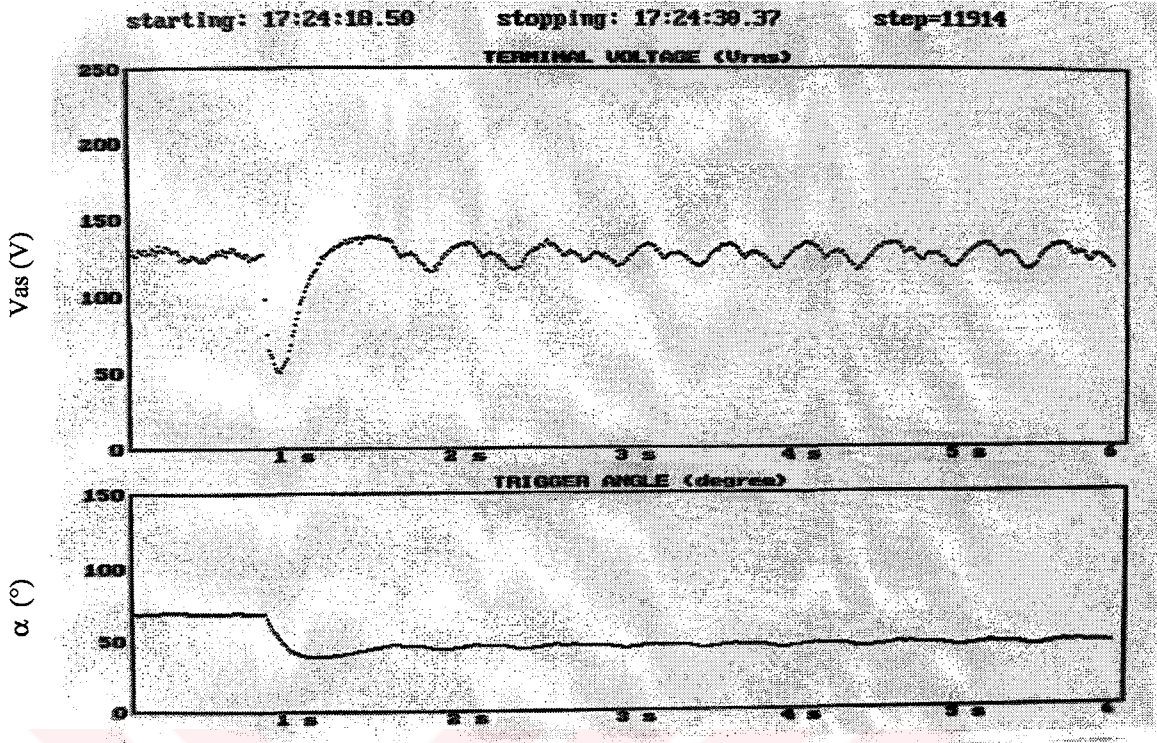
(a)



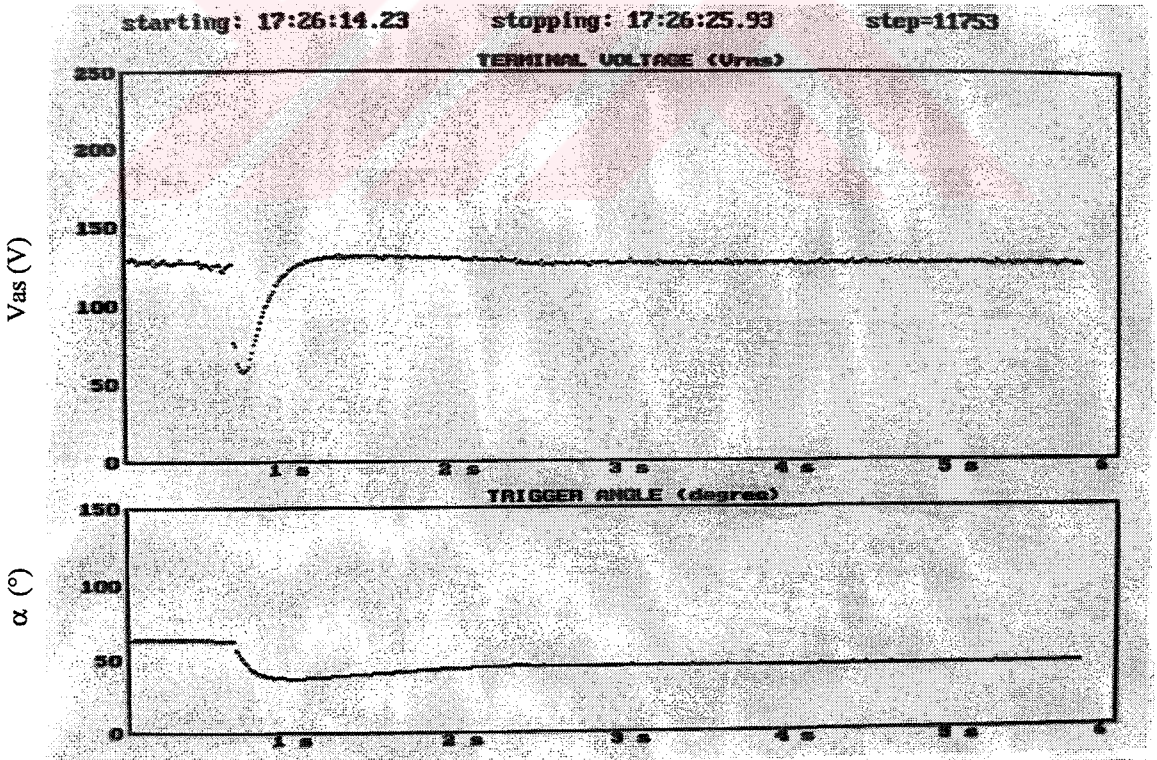
(b)

Şekil 51. Generatör uçlarında 40Ω - 140Ω yük geçişi durumunda PID denetleyici ile elde edilen benzetim sonuçlarının grafikleri; generatör uç geriliminin değişimi (a), uyarma devresini besleyen tristörlerin tetikleme açısının değişimi (b)

Şekil 50'deki deneysel sonuçtan görüleceği gibi sistemden yük atılması durumunda referans değere oturma süresi yaklaşık $0,3$ sn'dir ve bulanık mantık denetleyicin oturma süresinden fazladır. Benzer durum, benzetim sonuçlarının mevcut olduğu Şekil 42 ve Şekil 51'den de görülebilir.



Şekil 52. Generatör uçlarına 3 fazlı ASM yükü bağlanması durumunda PID denetleyici ile elde edilen deneysel sonuç fotoğrafı

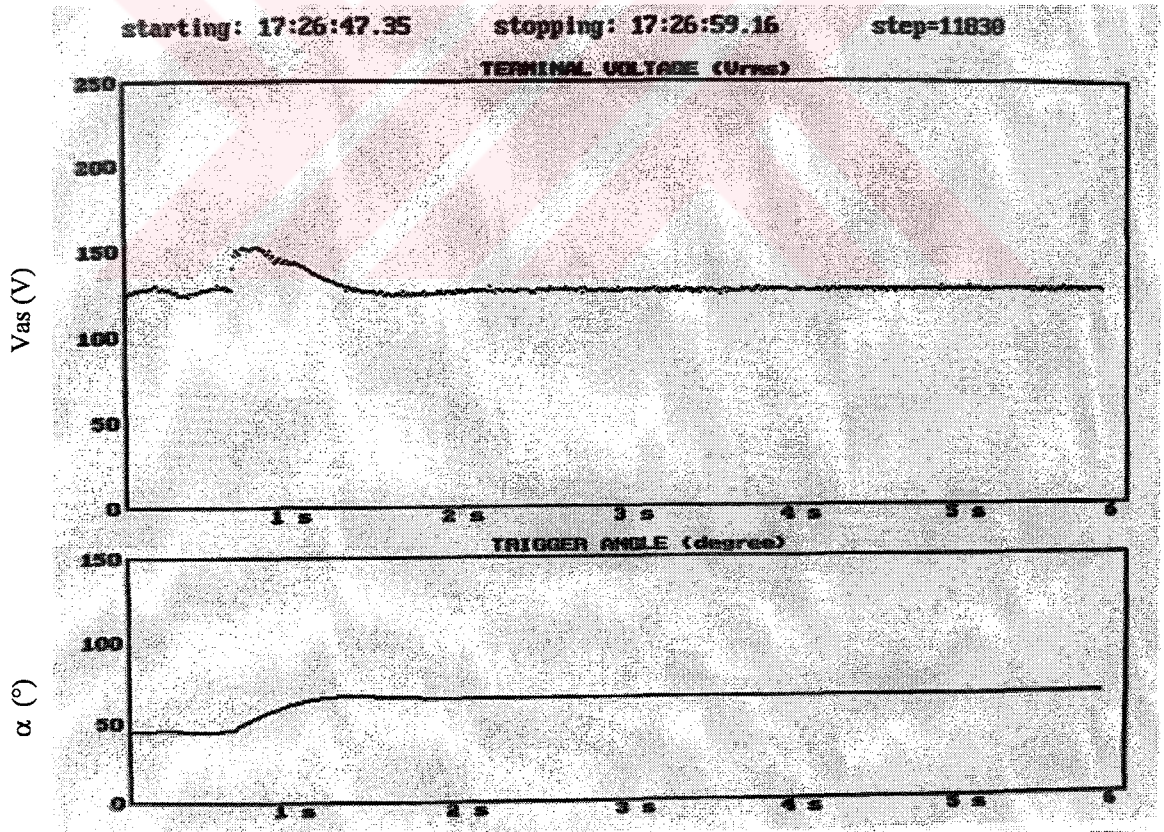


Şekil 53. Generatör uçlarında 140 Ω luk yük bağlı iken, 3 fazlı ASM nin paralel olarak devreye bağlanması durumunda PID denetleyici ile elde edilen deneysel sonuç fotoğrafı

Generatör senkron hızda dönmekte ve uç gerilimi referans değerinde iken uçlarına 3 fazlı asenkron motorun aniden bağlanmasıyla elde edilen deneysel sonuçlar Şekil 52’de görülmektedir. Benzer şartlar için bulanık mantık denetleyici ile yapılan denetimde elde edilen ve Şekil 43’de verilen sonuçlarla kıyaslama yapılırsa; PID denetleyici ile asenkron motorun devreye alınması durumunda daha büyük salınım oluştuğu görülmektedir.

Şekil 53’de 140 Ω luk direnç yükü generatör uçlarına bağlı iken 3 fazlı ASM’nin aniden devreye alınmasıyla elde edilen deneysel sonuç görülmektedir. Şekil 44’de verilen bulanık mantık denetimle ilgili sonuçla kıyaslama yapılırsa, direnç yükü devredeyken ASM’nin devreye alınması halinde, sürekli durum salınımlarının PID denetleyici ile daha az olduğu fakat oturma süresinin uzadığı görülmektedir.

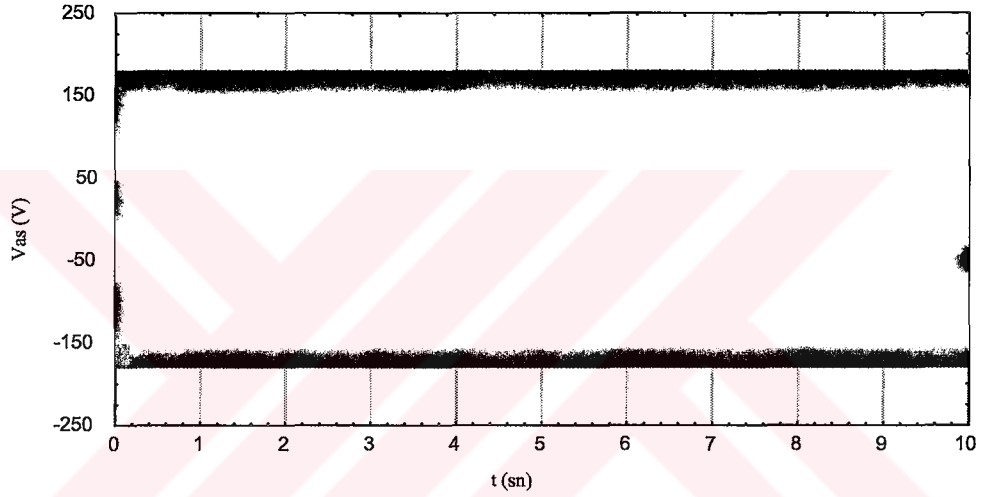
140 Ω ’luk direnç yükü ve 3 fazlı asenkron motor paralel bağlı olarak generatör uçlarına bağlı iken; asenkron motorun devreden çıkarıldığı çalışma durumunun PID denetimle elde edilen sonucu Şekil 54’de verilmektedir.



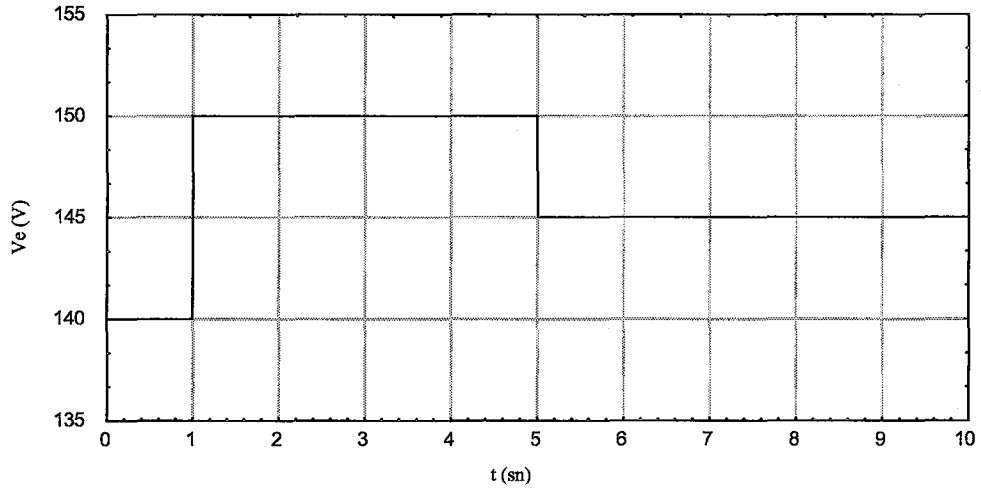
Şekil 54. 140 Ω luk direnç ve ASM devredeyken, ASM’nin aniden devreden çıkarıldığı çalışma durumunun PID ile denetim sonuçları

3.2. Senkron Generatör Tepkin Güç Denetimi için Elde Edilen Benzetim Sonuçları

Enerji sistemine bağlı küçük güçlü bir senkron generatörün, sisteme etkin güç vermesi durumunda, sistemden tepkin güç çekmesini engellemek amacıyla uyarma devresi akımının bulanık mantıkla denetimine ilişkin benzetim sonuçları çalışmanın bu kısmında verilmektedir. Generatör şebeke ile senkron çalıştığı için uç geriliminin zamanla değişimi Şekil 55’de verildiği gibidir. Benzetim çalışması sırasında, generatörü süren motorun endüvi gerilimine ilişkin değişimler ise Şekil 56’da verildiği gibidir.



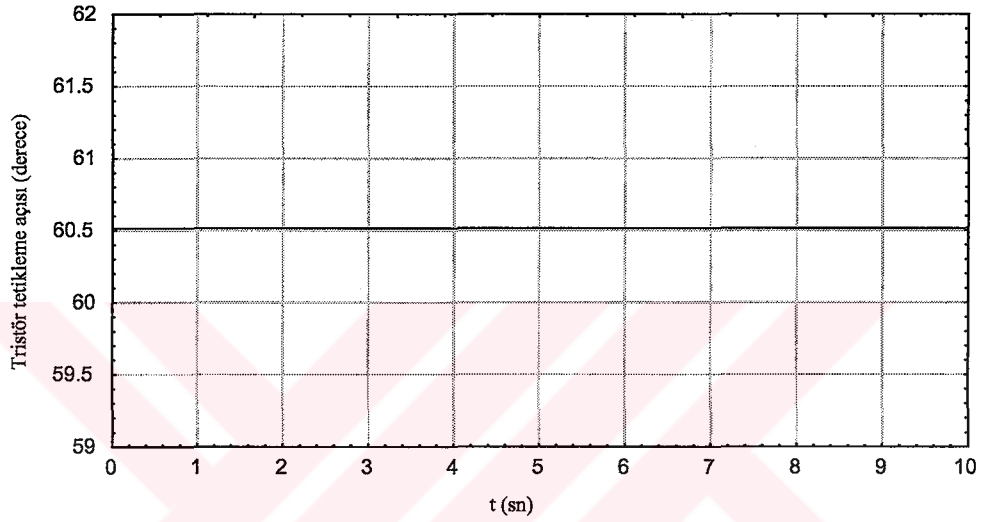
Şekil 55. Şebekeye bağlı senkron generatörün uç geriliminin zamanla değişimi



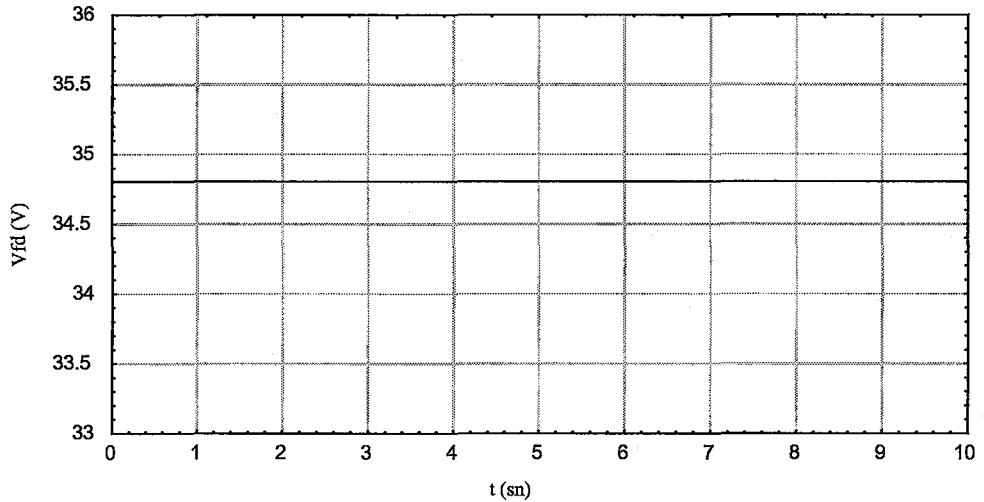
Şekil 56. Generatörü süren doğru akım motorunun endüvi geriliminin değişimi

3.2.1. Tepkin Güç Denetimi Olmaksızın Yapılan Benzetim Çalışması

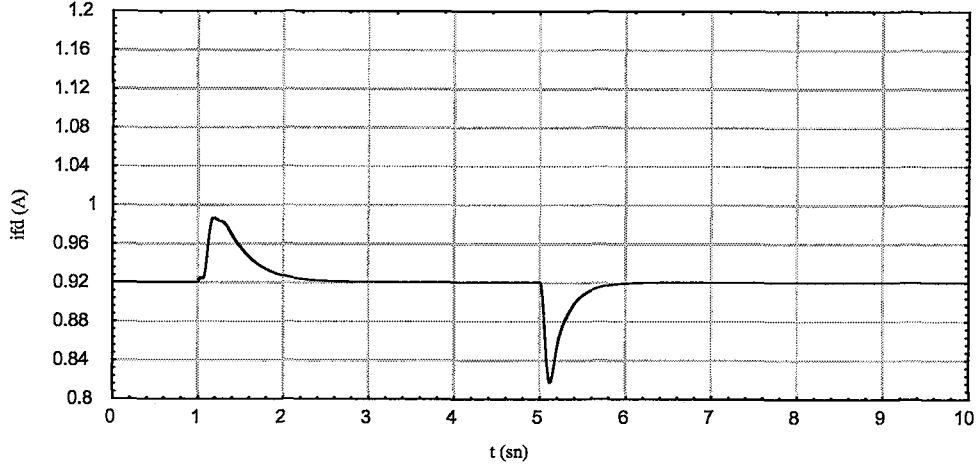
Kıyaslama yapabilmek amacıyla, generatörün sisteme etkin güç vermesi durumuna ilişkin uyarma akımı denetlenmeden benzetim sonuçları elde edilmiş ve çizdirilmiştir. Uyarma devresi akımı denetlenmediği için 3 fazlı doğrultucu devresindeki tristörlerin tetikleme açısı Şekil 57’de görüldüğü gibi sabittir.



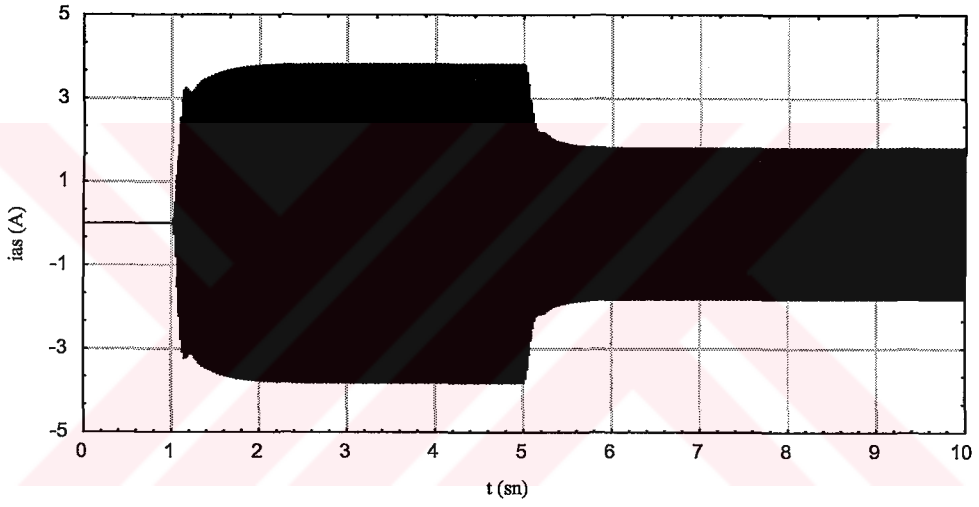
Şekil 57. Denetimsiz durum için 3 fazlı doğrultucu devresi tristör tetikleme açısı



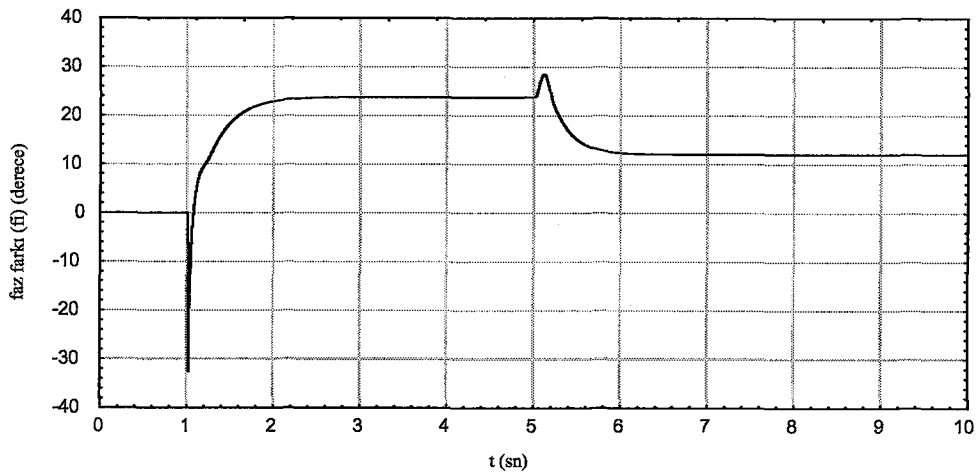
Şekil 58. Denetimsiz durum için generatör uyarma devresi geriliminin değişimi



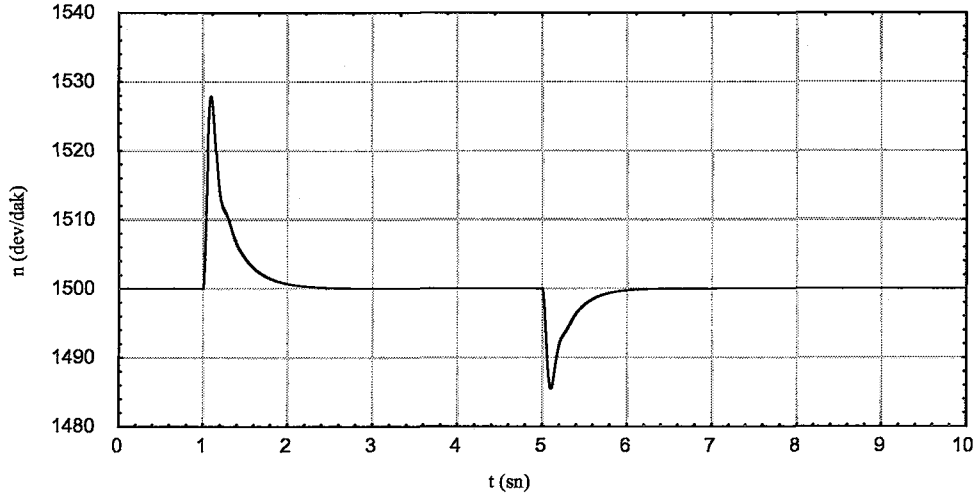
Şekil 59. Denetimsiz durum için generatör uyarma devresi akımının değişimi



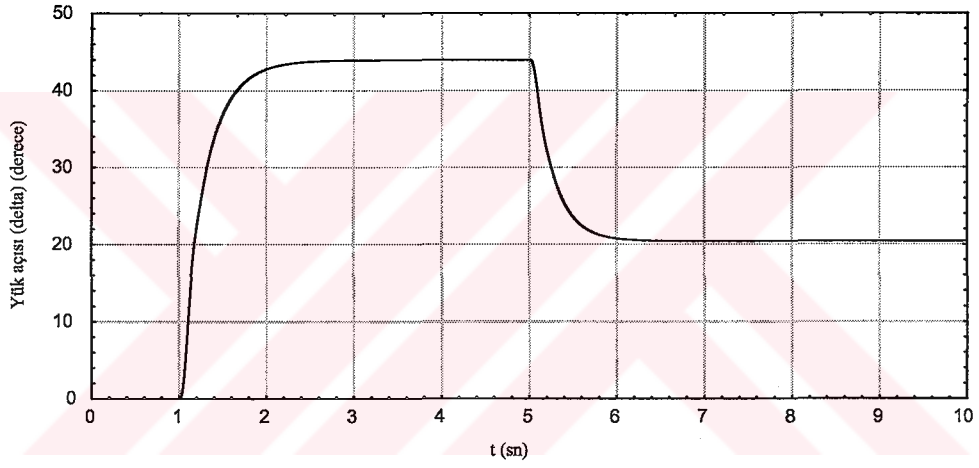
Şekil 60. Denetimsiz durum için generatör faz akımının değişimi



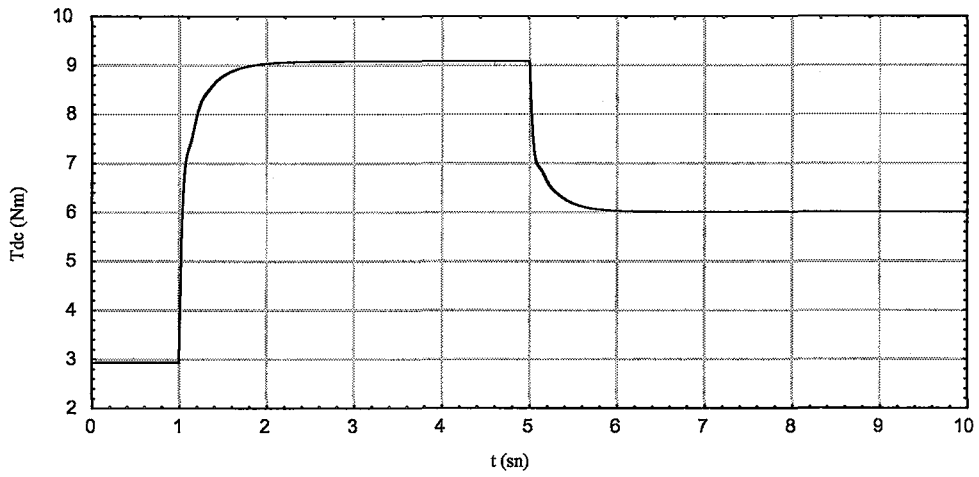
Şekil 61. Denetimsiz durum için generatör gerilimi ve akımı arasındaki faz farkı



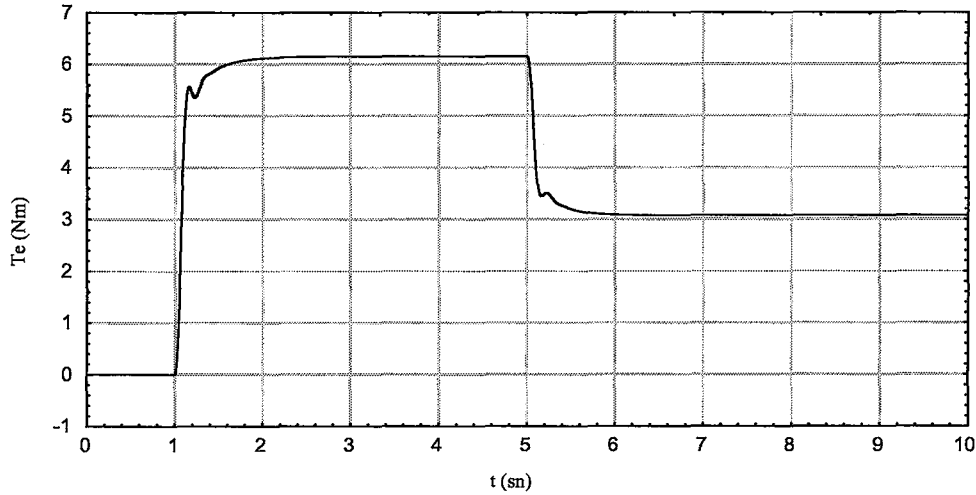
Şekil 62. Denetimsiz durum için sistemin devir sayısı



Şekil 63. Denetimsiz durum için generatör yük açısı



Şekil 64. Denetimsiz durum için doğru akım motoru tarafından üretilen moment



Şekil 65. Denetimsiz durum için senkron generatör tarafından üretilen moment

Şekil 55'den görüleceği gibi generatör şebeke ile senkron çalışmakta ve uçlarında sabit genlikli şebeke gerilimi bulunmaktadır.

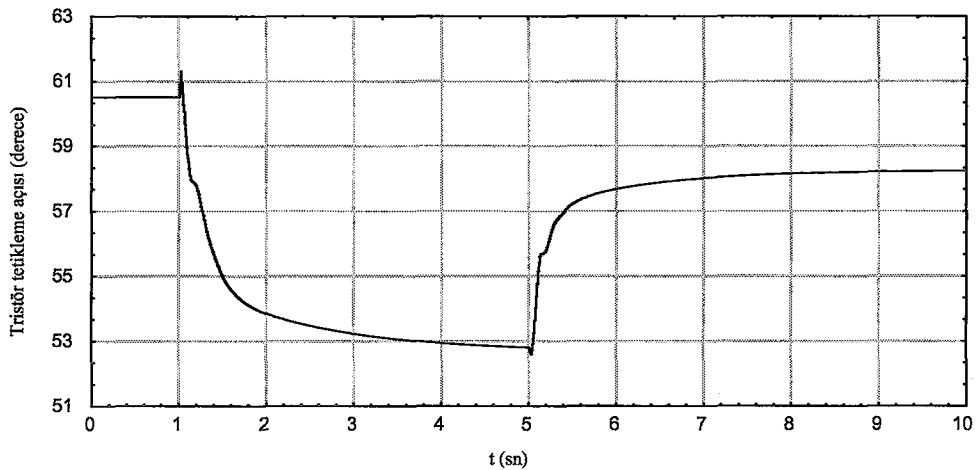
Şekil 56'dan görüleceği gibi; generatörü senkron hızda tutmak için doğru akım motoru endüvi gerilimi 140 V değerinde olmak zorundadır. Şekil 64'den de görüleceği gibi; bu durumda sistemin kayıplarını karşılamak ve senkron hızda çalışmayı sağlamak için doğru akım motoru tarafından üretilen moment yaklaşık 3 Nm değerindedir. Sistem bu şartlarda şebeke ile senkron olarak çalışırken, 1. nci saniyede doğru akım motorunun endüvi gerilimi 150 V değerine çıkarılmaktadır, yani yaklaşık olarak 9 Nm lik moment doğru akım motoru tarafından sisteme aktarılmaktadır. Bu durumda yaklaşık 6 Nm'lik moment şebekeye etkin güç olarak iletilmektedir; ancak şebeke çok büyük güce sahip olduğundan, bu değişim şebeke gerilimini değiştirememekte, sadece generatör içinden akan akım şebekeye etkin güç iletmektedir. Şebekeye basılan bu güç esnasında generatör içinden akan akımla gerilim arasında bir faz farkı oluşmaktadır. Şekil 61'den görüleceği gibi, 23° civarındaki ileri yöndeki bu faz farkından dolayı generatör şebekeden tepkin güç çekmektedir. Generatörün uyarma devresini besleyen 3 fazlı köprü doğrultucudaki tristörlerin tetikleme açısı değiştirilmediğinden, uyarma devresi sabittir (Şekil 57-58). Sistemin dinamik davranışından dolayı Şekil 59'dan görüleceği gibi uyarma devresi akımında geçici bir dalgalanma olmaktadır. Şekil 60'dan görüleceği gibi generatör şebekeye etkin güç basarken içinden akan akımın tepe değeri 3,5 A civarındadır.

Generatör 4 sn sisteme 6 Nm lik moment ilettikten sonra, bu moment değeri doğru akım motoru gerilimi azaltılarak 3 Nm değerine düşürülmektedir. Bu durumda da, generatör şebekeye etkin güç ilemesine rağmen uyarma devresi gerilimi denetlenmediğinden, generatör akımı ile gerilimi arasında 12° civarında ileri yönde faz farkı oluşmakta ve şebekeden tepkin güç çekilmeye devam edilmektedir.

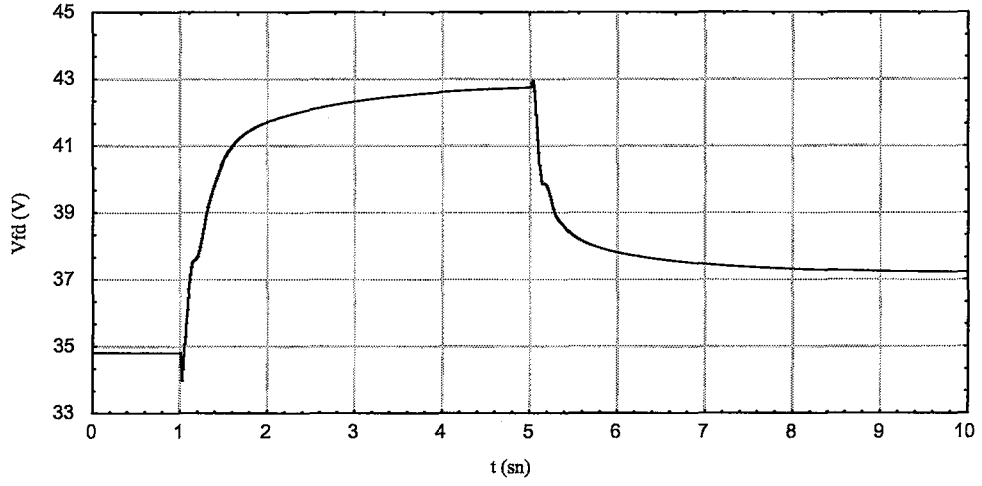
Şekil 63'den görüleceği gibi, generatör tarafından 6 Nm lik moment şebekeye iletilirken, yük açısı 45° civarında, 3 Nm lik moment iletirken yük açısı 21° civarındadır. Sistemin eylemsizliğinden dolayı, Şekil 62'den görüleceği gibi sistem hızı geçici bir süre senkron hızın dışına çıktıktan sonra tekrar senkron hıza gelmektedir.

3.2.2. Tepkin Gücün Bulanık Mantıkla Denetimi

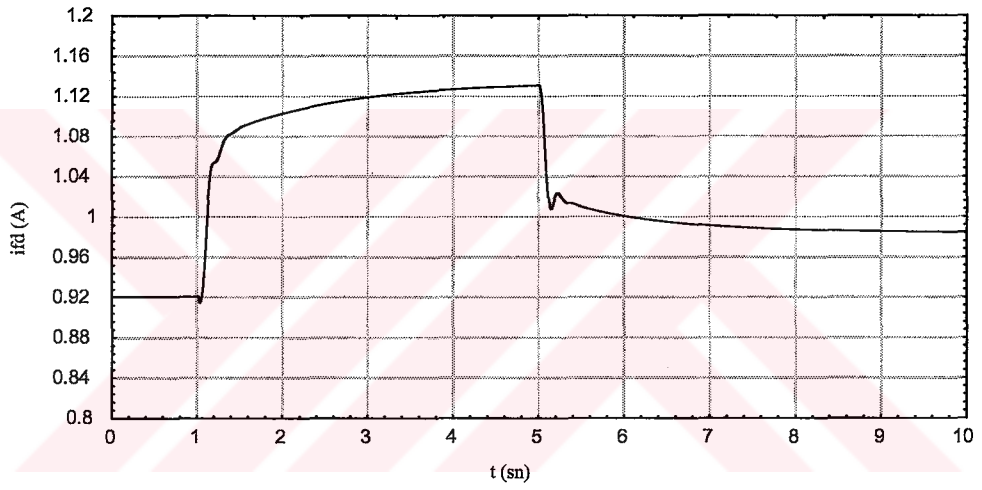
Senkron generatör, şebekeye etkin güç iletirken, tepkin güç çekmesi, generatörün üreteceği etkin gücü sınırlayacağından istenmeyen bir durum oluşturur. Bu durumu engellemek için, generatör akım ve gerilimi arasındaki faz farkını algılayıp, bunu 0° de tutan bulanık mantık denetimine ilişkin benzetim sonuçları çalışmanın bu kısmında verilmektedir. Sistemin denetlenmediği durum için geçerli olan sistem şartları tekrar oluşturulmuş ve Şekil 55 deki gibi generatör uç gerilimi şebeke ile aynı değerde tutulmuş ve Şekil 56'daki gibi generatörü süren doğru akım motorunun ürettiği moment artırılmıştır. Sistemin bu durumu için, tepkin güç denetimi yapılmıştır.



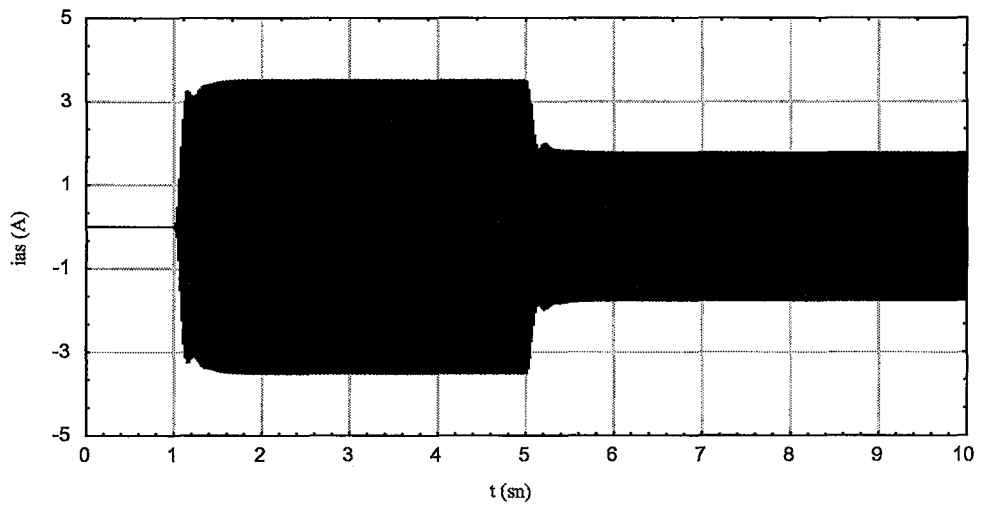
Şekil 66. Denetimli durum için 3 fazlı doğrultucu devresi tristör tetikleme açısı



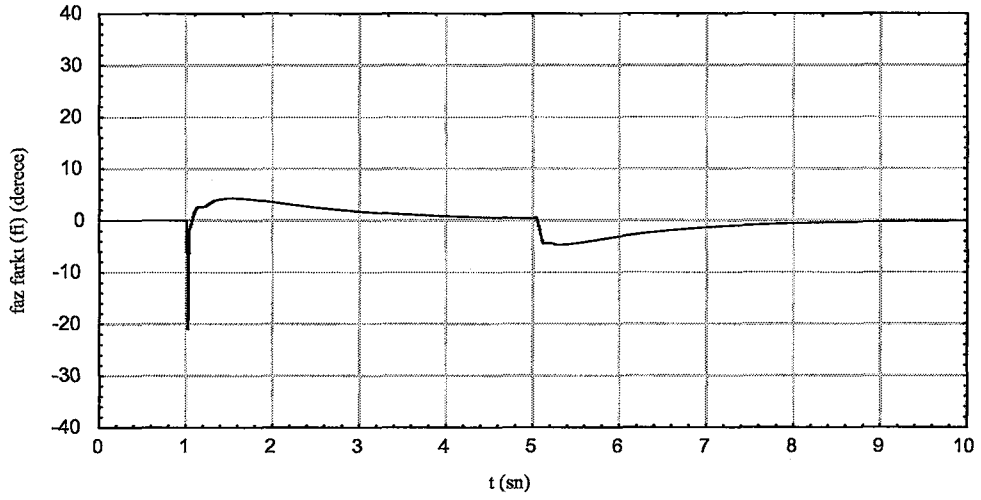
Şekil 67. Denetimli durum için generatör uyarma devresi geriliminin değişimi



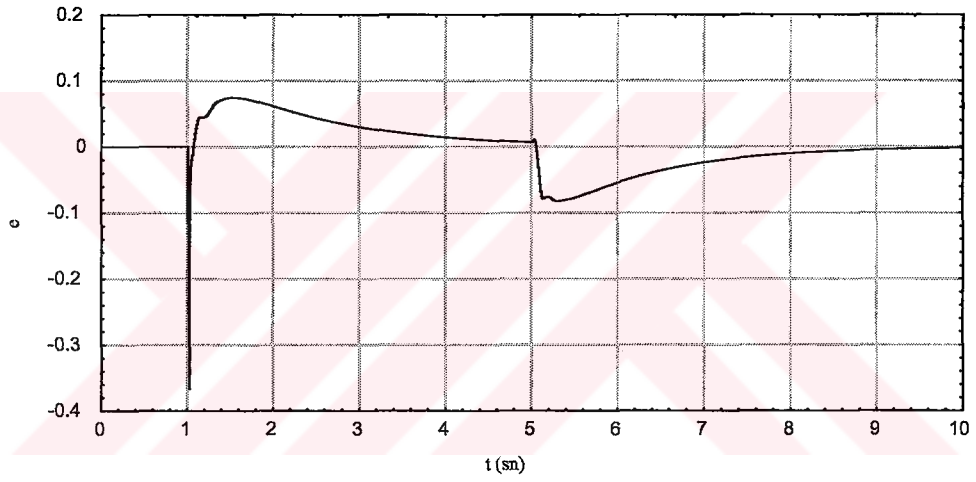
Şekil 68. Denetimli durum için generatör uyarma devresi akımının değişimi



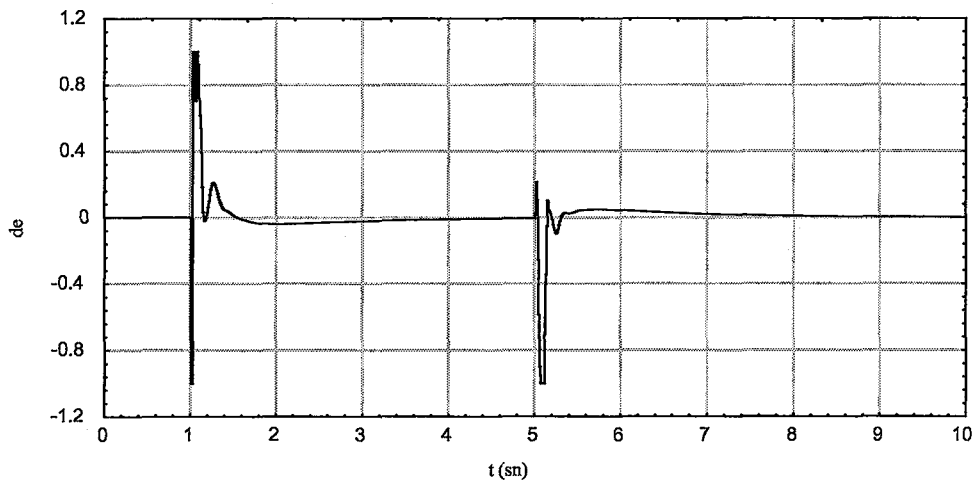
Şekil 69. Denetimli durum için generatör faz akımının değişimi



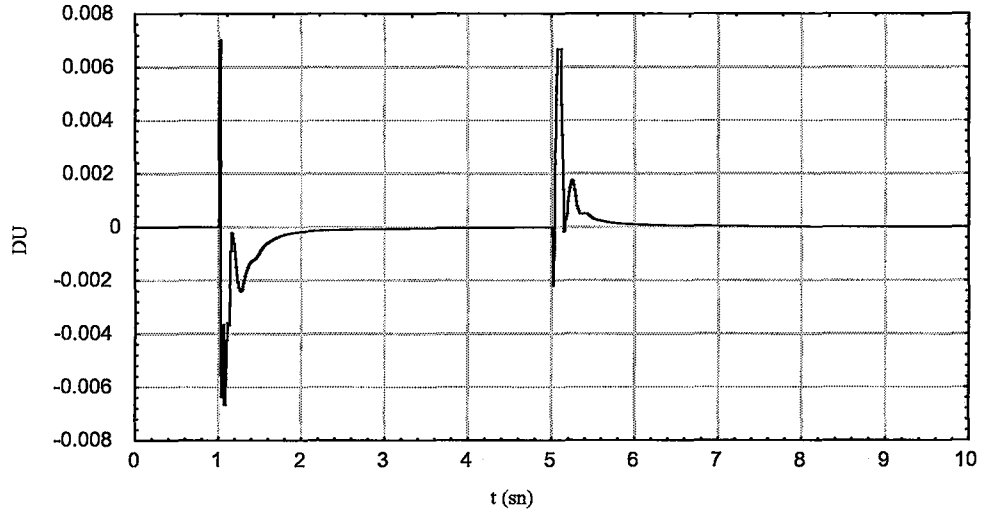
Şekil 70. Denetimli durum için generatör gerilimi ve akımı arasındaki faz farkı



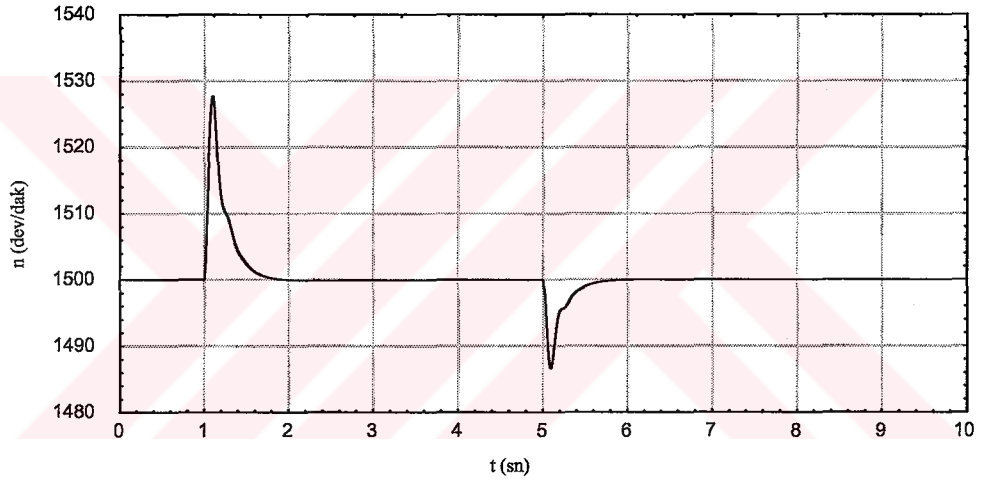
Şekil 71. Bulanık mantık denetleyici giriş büyüklüğü hatanın değişimi



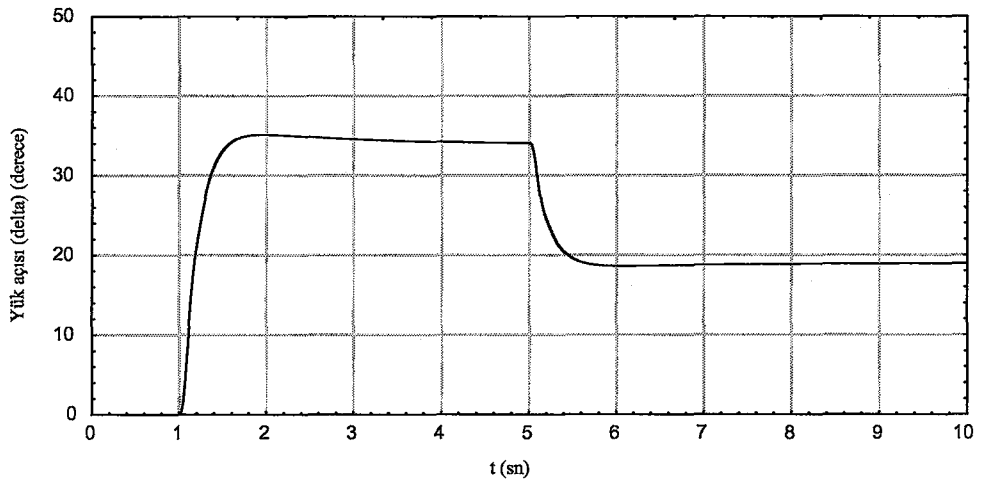
Şekil 72. Bulanık mantık denetleyici büyüklüğü de nin değişimi



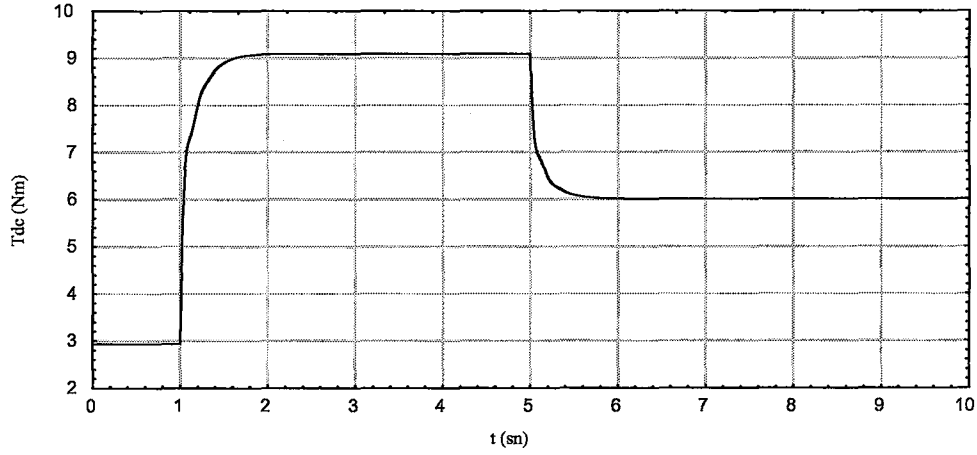
Şekil 73. Bulanık mantık denetleyici çıkış büyüklüğü DU nun değişimi



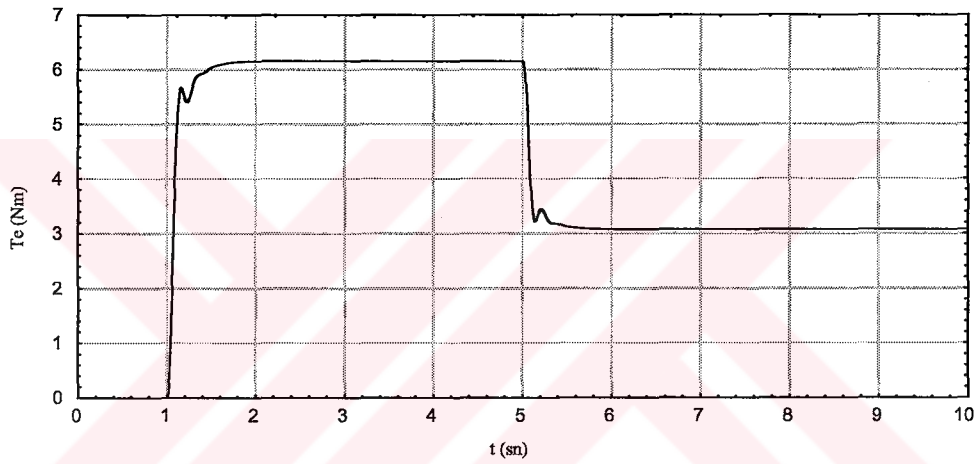
Şekil 74. Denetimli durum için sistemin devir sayısı



Şekil 75. Denetimli durum için generatör yük açısı



Şekil 76. Denetimli durum için doğru akım motoru tarafından üretilen moment



Şekil 77. Denetimli durum için senkron generatör tarafından üretilen moment

Şekiller 66-77'den görüleceği gibi, generatör akımı ve gerilimi arasındaki faz farkını 0° de tutmak için uyarma devresi geriliminin bulanık mantık denetleyici ile denetlenmesi sonucu, faz farkının yaklaşık olarak 2 saniyelik sürede istenen değere oturduğu görülmektedir. Bulanık mantık denetleyici için, denetim süresi hariç katsayı kullanılmadığından, generatör uç gerilimi denetimine göre bu süre biraz uzamıştır. Şebekeye bağlı generatörün, ani değişimlerden dolayı salınım yapma problemi vardır, bu yüzden denetim süresinin biraz uzun olması sistemin kararlı çalışması için kötü bir durum değildir. Ayrıca doğru akım motorunun ve generatörün ürettiği moment denetimli durumda aynı olmasına rağmen, generatörün yük açısı 45° den 35° ye ve 21° den 18° ye düştüğü görülmektedir, bu durumda generatörün üretebileceği etkin güç değeri artırılmıştır.

4. İRDELEME

Bu çalışmanın temelini, laboratuvarında mevcut senkron generatörün modellenmesi, bu model üzerinden benzetim çalışması yapılması ve bu çalışmalar dikkate alınarak uyarma devresinin kapalı çevrim denetiminin gerçek zamanda yapılması oluşturmaktadır.

Senkron generatörün zamana bağlı katsayılarının elimine edilebilmesi için, rotor referans eksen takımına dönüştürülmüş model üzerinden çalışmalar yapılması gerekmektedir. Bu dönüşüm teorisi PARK tarafından geliştirilmiştir, ancak enerji sisteminde mevcut çok fazla elemandan dolayı, enerji sistemi üzerindeki senkron generatörün analizi yapılırken daima indirgenmiş modeller kullanılmaktadır. Yapılan benzetim çalışmalarında uyarma sistemleri için IEEE tarafından standart olarak tanımlanmış indirgenmiş dereceden modeller kullanılmaktadır.

Bu çalışmada, senkron generatör, rotor referans eksen takıma dönüştürüldükten sonra, sistemin analizi bu dönüşüm modeli üzerinden indirgeme yapılmadan incelenmiştir.

Enerji sisteminde çalışan senkron generatörler, sistemin gerilimini düzenleyen ve sistemin gerilimini takip eden 2 farklı kategori içinde değerlendirilmektedir. Büyük güçlü generatörler, enerji sisteminin gerilimini düzenleyen generatörler olarak değerlendirilmektedir. Küçük güçlü generatörler ise, sistemin gerilimini değiştirmekten ziyade, sistemin tepkin gücünü düzenlemek zorundadırlar.

Çalışmanın ilk kısmında, büyük güçlü generatör modeli için, generatör uçlarına ayarlanabilir direnç yükü bağlanmış, bu yük durumu için hem benzetim çalışmaları ile hem de deneysel olarak generatör uyarma devresi geriliminin, kapalı çevrim gerçek zamanlı denetimi yapılmıştır. Ayrıca generatör uçlarına bağlı 3 fazlı asenkron motor için de deneysel sonuçlar elde edilmiştir. Çalışmanın bu ilk kısmında denetleyici olarak hem PID hem de bulanık mantık kullanılmıştır.

Çalışmanın ikinci kısmında ise, küçük güçlü generatör modeli için, senkronizasyon şartları sağlanarak, generatörün şebekeye bağlanması ve etkin güç iletimi durumu için benzetim çalışması yapılmıştır. Etkin güç üreten generatörün uyarma devresi akımı denetlenmediği için, generatör faz akımı ve gerilimi arasında faz farkı olduğu benzetim çalışmasında gösterildikten sonra, generatör uyarma devresi gerilimi, bulanık mantıkla denetlenerek bu faz farkının 0° de tutulması sağlanmıştır.

5. SONUÇLAR

Bulanık mantık denetimle sistemin benzetim çalışması sırasında, bulanık mantık denetleyici parametrelerinden "de" ve "DU" nun, sistemin denetim örnekleme süresiyle ilişkili olduğu görülmüştür. Hatanın yeni değeri ile eski değeri arasındaki farka eşit olan "de", denetim örnekleme süresini bölüm parametresi olarak kullanmaktadır. Bu ifade ile "de" için basit anlamda sayısal türev alma işleminin yapıldığı görülmektedir. Bu durumdan yola çıkarak deneysel sistemin çalışması aşamasında, "de" için sayısal integral alma yöntemi kullanılmıştır, ancak klasik tanımlamanın daha iyi sonuçlar verdiği gözlenmiştir. DU için ise denetim örnekleme süresi çarpım parametresi olarak ifadeye gelmektedir.

Senkron generatör uç devresinin denetiminde hem PID hem de bulanık mantık denetleyici kullanılmıştır. Bulanık mantık denetleyici için denetim örnekleme süresi hariç bir katsayı parametre olarak kullanılmamıştır. PID denetleyici parametreleri ise deneme yanılma yoluyla benzetim safhasında elde edilmiş ve deneylerde bu katsayılar kullanılmıştır.

Bulanık mantık denetleyicide herhangi bir katsayı kullanılmamasına rağmen, sistemin salınım göstermesi durumunda bulanık mantık denetleyicinin PID denetleyiciye göre daha iyi bir başarıml gösterdiği görülmüştür. Generatör uçlarına aniden 140 Ω luk direnç yükü bağlanması durumunda PID denetleyicinin daha kısa sürede referans değere ulaştığı görülmektedir. Bulanık mantık denetleyici için, denetim örnekleme süresi dışında uygun katsayıların kullanılması durumunda PID denetleyiciden daha iyi sonuçlar vermesi mümkün olabilir.

Generatör uçlarına fazladan yük bağlanması durumunda, bulanık mantık denetleyici ile PID denetleyicinin oturma süresi aynı kalmaktadır, fakat yük atılması durumunda bulanık mantık denetleyicinin daha iyi başarıml gösterdiği görülmektedir.

Bulanık mantık denetim, sistemin çıkışına bakarak girişi ayarlama özelliğine sahip olduğundan, sistem parametrelerindeki değişimlerden etkilenmeden, oluşan yeni çalışma koşullarına göre sistemin denetimini gerçekleştirebilmektedir. Bu özelliği nedeniyle bulanık mantık denetim, sistem parametrelerinin değişiminden etkilenebilen PID denetime göre adaptif bir yapıya sahip olup, sistem parametreleri değiştikçe yeni denetim cevabı üretebilmektedir.

Deneysel çalışma sırasında, P, PI ve PD tipi denetleyicilerin başarımı da incelenmiş ancak PID denetleyicinin daha iyi başarımlar verdiği görülmüştür. Bu nedenle bunlardan sadece PID denetim teze dahil edilip kullanılmıştır.

Tepkin güç denetimi yapılmasına ilişkin benzetim sonuçlarından da görüleceği gibi, şebekeye bağlı generatörün etkin güç iletimi durumunda uyarma akımı denetlenmezse, generatörün yük açısı büyük değer almakta ve üretebileceği etkin güç sınırlanmaktadır.



6. ÖNERİLER

Senkron generatörün uç gerilimi denetlenirken, sistemin senkron hızda tutulmasına çalışılmamıştır. Yükteki değişimlere, mil hızında veya frekansta değişimle tepki gösteren sistemi, sürekli sabit frekansta tutmak generatörün kararlılığı için önemli bir olgudur. Yük-frekans denetimi olarak adlandırılan bu denetim türü bu çalışmada yapılmamıştır. Bu denetim için ikinci bir kapalı çevrim sistemin kurulması gerekecektir. Hem uç gerilimi hem de yük-frekans denetimi, elde edilen model üzerinden benzetim çalışması ile rahatlıkla yapılabilir. Bu iki denetim aynı anda yapıldığında, üzerinde çalışılan senkron generatör modelinin dinamik davranışı üzerine daha fazla yorum getirilebilir.

Çalışmada yük-frekans denetiminin yapılmamış olması, uç gerilimi denetimi için hatalı sonuçların üretilmesine yol açmaz, sadece sistem hakkında daha az bilgi sahibi olmamıza yol açar. Aslında senkron generatörün tam denetimi için yük-frekans denetimi de yapılmalıdır.

Generatör tepkin güç denetimi için sadece benzetim çalışması yapılmıştır. Hazırlanan deneysel düzeneğin giriş kısmında akım bilgisinin de algılanmasını sağlayacak biçimde gerekli düzenlemeler yapılması durumunda, akım ve gerilim arasındaki faz farkı kestirim yöntemiyle bulunarak, değişik denetim yöntemlerinin üreteceği tristör tetikleme açısının çıkış devresine iletilmesi mümkündür. Böylelikle tepkin güç denetimi için de benzetim sonuçlarının yanında deneysel sonuçlar da alınabilir.

Senkron generatör parametrelerinin bulunması için, boşta çalışma deneyi, kısadevre deneyi, sıfır güç katsayısı deneyi ve sistemin yavaşlama eğrisinin çıkartılması yöntemleri kullanılmıştır. Generatörün, akım, gerilim ve hız bilgisinin bilgisayara aktarılması için gerekli düzenek oluşturulup ileri düzey parametre kestirim yöntemleri kullanılarak, gerekli generatör parametreleri daha doğru ve hassas bir şekilde belirlenebilir.

Burada kullanılan bulanık mantık denetleyiciye yapay sinir ağlarının eklenmesiyle nöral bulanık denetleyici geliştirilip, sistem denetimine yeni bir boyut kazandırılabilir.

7. KAYNAKLAR

1. IEEE Std 421.5-1992, IEEE Recommended Practice for Excitation System Models for Power System Stability Studies, IEEE, New York, 1992.
2. IEEE Committee Report, Computer Representation of Excitation Systems, IEEE Trans on Power Apparatus and Systems, 87, 6 (1968) 1460-1464.
3. IEEE Committee Report, Excitation System Models for Power System Stability Studies, IEEE Trans on Power Apparatus and Systems, 100, 2 (1981) 494-509.
4. Moon S.I., Kim K.H., Ahn J.B., Kim S.J., Lee J.M., Kim S.H., Yoo I.D. ve Kim J.M., Development of a New On-line Synchronous Generator Simulator Using Personal Computer for Excitation System Studies, IEEE Trans on Power Systems, 13, 3 (1998) 762-767.
5. Ibrahim, A.S., Hogg, B.W. ve Sharaf, M.M., Self-tuning Automatic Voltage Regulators for a Synchronous Generator, IEE Proceedings, 136, 5 (1989) 252-260.
6. Gaing, Z.L., A Particle Swarm Optimization Approach for Optimum Design of PID Controller in AVR System, IEEE Trans on Energy Conversion, 19, 2 (2004) 384-391.
7. Hsu, Y.Y. ve Cheng, C.H., A Fuzzy Controller for Generator Excitation Control, IEEE Trans on Systems Man and Cybernetics, 23, 2 (1993) 532-539.
8. Zhang, Y., Chen, G.P., Malik O.P. ve Hope, G.S., An Artificial Neural Network Based Adaptive Power System Stabilizer, IEEE Trans on Energy Conversion, 8, 1 (1993) 71-77.
9. Sharaf, A.M. ve Lie, T.T., A Neuro-Fuzzy Hybrid Power System Stabilizer, Electric Power System Research, 30 (1994) 17-23.
10. Wen, J., Cheng, S. ve Malik, O.P., A synchronous Generator Fuzzy Excitation Controller Optimally Designed with a Genetic Algorithm, IEEE Trans on Power Systems, 13, 3 (1998) 884-889.
11. Momoh, J.A. ve El-Hawary, M.E., Electric Systems, Dynamics, and Stability with Artificial Intelligence Applications, Marcel Dekker, New York, 2000.
12. Maiers, J., Sherif, Y.S., Applications of Fuzzy Set Theory. IEEE Trans Systems, Man, and Cybernetics, 15, 1 (1985) 175-189.
13. El-Hawary, M.E., Electric Power Applications of Fuzzy Systems, IEEE Press, New York, 1998.

14. Mielczarski, W. ve Zajaczkowski, A.M., Nonlinear Field Voltage Control of a Synchronous Generator Using Feedback Linearization, Automatica, 30, 10 (1994) 1625-1630.
15. Quinot, H., Bourles, H. ve Margotin, T., Robust Coordinated AVR+PSS for Damping Large Scale Power Systems, IEEE Trans on Power Systems, 14, 4 (1999) 1446-1451.
16. Malik, O.P., Mao, C.X., Prakash, K.S., Hope, G.S. ve Hancock, G.C., Tests with a Microcomputer Based Adaptive Synchronous Machine Stabilizer on a 400 MW Thermal Unit, IEEE Trans on Energy Conversion, 8, 1 (1993) 6-12.
17. Dineley, J.L. ve Mahmoud, G.A., New Presentation of the Effects of Automatic Excitation Control on Synchronous Generator Steady-State Stability, IEE Proceedings, 134, 5 (1987) 320-324.
18. Mahran, A.R., Hogg, B.W. ve El-Sayed, M.L., Co-Ordinated Control of Synchronous Generator Excitation and Static VAR Compensator, IEEE Trans on Energy Conversion, 7, 4 (1992) 615-622.
19. Cheng, C.H. ve Hsu, Y.Y., Excitation Control of a Synchronous Generator Using Lookup Table, IEEE Trans on Aerospace and Electronic Systems, 27, 2 (1991) 247-253.
20. Lown, M., Swidenbank, E. ve Hogg, B.W., Adaptive Fuzzy Logic Control of a Turbine Generator System, IEEE Trans on Energy Conversion, 12, 4 (1997) 394-399.
21. Hasan A.R., Martis T.S. ve Ula A.H.M.S., Design and Implementation of Fuzzy Controller Based Automatic Voltage Regulator for a Synchronous Generator, IEEE Trans on Energy Conversion, 9, 3 (1994) 550-556.
22. Kundur, P., Power System Stability and Control, McGraw-Hill, New York, 1994.
23. Hurley, J.D., Bize, L.N. ve Mummert, C.R., The Adverse Effects of Excitation System Var and Power Factor Controllers, IEEE Trans on Energy Conversion, 14, 4 (1999) 1636-1645.
24. Eberly, T.W. ve Schaefer, R.C., Voltage Versus Var/Power-Factor Regulation on Synchronous Generators, IEEE Trans on Industry Applications, 38, 6 (2002) 1682-1687.
25. Schaefer, R.C. ve Kim, K., Excitation Control of the Synchronous Generator, IEEE Industry Applications Magazine, 7, 2 (2001) 37-43.

26. Kim, K., Basler, M.J. ve Godhwani, A., Supplemental Control in a Modern Digital Excitation System, IEEE Power Engineering Society Winter Meeting, Ocak 2000, Singapur, Bildiriler Kitabı, Cilt 1, 603-608.
27. Kral, D.S. ve Schaefer, R.C., NERC Power Industry Policies: An Explanation of the Types of North American Electric Reliability Council Generator Tests, IEEE Industry Applications Magazine, 10, 2 (2004) 30-38.
28. Morse, C.A. ve Mummert C.R., Digital Excitation Enhances Performance and Improves Diagnostics, IEEE Industry Applications Magazine, 7, 2 (2001) 28-36.
29. Wallace, A.R. ve Kiprakis, A.F., Reduction of Voltage Violations from Embedded Generators Connected to the Distribution Network by Intelligent Reactive Power Control, 5th International Conference on Power System Management and Control, Nisan 2002, Bildiriler Kitabı, 210-215.
30. Nilsson, N.E. ve Mercurio, J., Synchronous Generator Capability Curve Testing and Evaluation, IEEE Trans on Power Delivery, 9, 1 (1994) 414-424.
31. Murdoch, A., Delmerico, R.W., Venkataraman, S., Lawson, R.A., Curran J.E. ve Pearson, W.R., Excitation System Protective Limiters and Their Effect on Volt/Var Control-Design, Computer Modeling, and Field Testing, IEEE Trans on Energy Conversion, 15, 4 (2000) 440-450.
32. Schaefer, R.C., Excitation Control of the Synchronous Motor, IEEE Trans on Industry Applications, 35, 3 (1999) 694-702.
33. Çolak, İ., Bayindir, R. ve Bay, Ö.F., Reactive Power Compensation Using a Fuzzy Logic Controlled Synchronous Motor, Energy Conversion and Management, 44 (2003) 2189-2204.
34. IEEE Var Management Working Group Report, Bibliography on Reactive Power and Voltage Control, IEEE Trans on Power Systems, 2, 2 (1987) 361-370.
35. Hiyama, T., Miyazaki, K. ve Satoh, H., A Fuzzy Logic Excitation System for Stability Enhancement of Power Systems with Multi-mode Oscillations, IEEE Trans on Energy Conversion, 11, 2 (1996) 449-454.
36. Altas, I.H., A Fuzzy Logic Controlled Static Phase Shifter for Bus Voltage Regulation of Interconnected Power Systems, International Conference on Electrical Machines, ICEM'98, Eylül 1998, İstanbul, Bildiriler Kitabı, 66-71.

37. Guan, X, Luh, P.B. ve Prasannan, B., Power System Scheduling with Fuzzy Reserve Requirements, IEEE Trans on Power Systems, 11, 2 (1996) 864-869.
38. Liu W.H.E. ve Guan X., Fuzzy Constraint Enforcement and Control Action Curtailment in An Optimal Power Flow, IEEE Trans on Power Systems, 11, 2 (1996) 639-645.
39. Mori, H. ve Kobayashi, H., Optimal Fuzzy Inference for Short-Term Load Forecasting, IEEE Trans on Power Systems, 11, 1 (1996) 390-396.
40. LaMeres, B.J. ve Nehrir, M.H., Fuzzy Logic Based Voltage Controller for a Synchronous Generator, IEEE Computer Applications in Power, 12, 2 (1999) 46-49.
41. Bansal, R.C., Bibliography on the Fuzzy Set Theory Applications in Power Systems (1994-2001), IEEE Trans on Power Systems, 18, 4 (2003) 1291-1299.
42. Anderson, P.M. ve Fouad, A.A., Power System Control and Stability, IEEE Press, New York, 1993.
43. Demello, F.P. ve Concordia, C., Concepts of Synchronous Machine Stability as Affected by Excitation Control, IEEE Trans on Power Apparatus and Systems, 88, 4 (1969) 316-329.
44. Larsen, E.V. ve Swann, D.A., Applying Power System Stabilizers Part I: General Concepts, IEEE Trans on Power Apparatus and Systems, 100, 6 (1981) 3016-3024.
45. Saadat, H., Power System Analysis, Mc-Graw Hill, New York, 1999.
46. Sauer, P.W. ve Pai, M.A., Power Systems Dynamics and Stability, Prentice-Hall, New York, 1998.
47. ANSI/IEEE Std 421.1-1986, IEEE Standard Definitions for Excitation Systems for Synchronous Machines, IEEE, New York, 1986.
48. IEEE Std 421.2-1990, IEEE Guide for Identification, Testing, and Evaluation of the Dynamic Performance of Excitation Control Systems, IEEE, New York, 1990.
49. IEEE Std 421.3-1997, IEEE Standard for High-Potential Test Requirements for Excitation Systems for Synchronous Machines, IEEE, New York, 1997.

50. IEEE Std 421.4-1990, IEEE Guide for the Preparation of Excitation System Specifications, IEEE, New York, 1990.
51. The Digital Excitation Task Force of the Equipment Working Group, and jointly sponsored by the Performance and Modeling Working Group, of the Excitation System Subcommittee, Computer Models for Representation of Digital-Based Excitation Systems, IEEE Trans on Energy Conversion, 11, 3 (1996) 607-615.
52. Performance and Modeling Working Group of the Excitation Systems Subcommittee ve Energy Development and Power Generation Committee, Underexcitation Limiter Models for Power System Stability Studies, IEEE Trans on Energy Conversion, 10, 3 (1995) 524-531.
53. Recommended Models for Overexcitation Limiting Devices, IEEE Task Force on Excitation Limiters, Excitation System Subcommittee-Performance and Modelling Working Group Energy Development and Power Generation Committee, IEEE Trans on Energy Conversion, 10, 4 (1995) 706-713.
54. Krause, P.C., Analysis of Electrical Machinery, Second Edition, McGraw-Hill Book Co., Singapur, 1987.
55. Eker, M.K., Elektrik Güç Sistemlerinde Bulanık Mantık Tabanlı Yük-Frekans Denetimi ve Bir Sayısal Mesafe Rölesi, Yüksek Lisans Tezi, K.T.Ü., Fen Bilimleri Enstitüsü, Trabzon, 1997.
56. Park, R.H., Two-Reaction Theory of Synchronous Machines- Generalized Method of Analysis-Part I, A.I.E.E. Trans., 48, 7 (1929) 716-730.
57. Awad, M.L., Modeling of Synchronous Machines for System Studies, Ph.D Thesis, University of Toronto, Toronto, 1999.
58. Hirayama, K., Practical Detailed Model for Generators, IEEE Trans on Energy Conversion, 10, 1 (1995) 105-110.
59. Corzine, K.A., Kuhn, B.T., Sudhoff, S.D. ve Hegner, H.J., An Improved Method for Incorporating Magnetic Saturation in the q-d Synchronous Machine Model, IEEE Trans on Energy Conversion, 13, 3 (1998) 270-275.
60. Pekarek, S.D., Wasynczuk O. ve Hegner, H.J., An Efficient and Accurate Model for the Simulation and Analysis of Synchronous Machine/Converter Systems, IEEE Trans on Energy Conversion, 13, 1 (1998) 42-48.
61. Ojo, J.O. ve Lipo, T.A., An Improved Model for Saturated Salient Pole Synchronous Motors, IEEE Trans on Energy Conversion, 4, 1 (1989) 135-142.

62. Tamura, J. ve Takeda, I., A New Model of Saturated Synchronous Machines for Power System Transient Stability Simulations, IEEE Trans on Energy Conversion, 10, 2 (1995) 218-224.
63. Basher, E., Choudhury, T.A. ve Khan, P.K.S., Computer Aided Analysis of Alternator Dynamics During Transient Conditions, Electric Machines and Power Systems, 22 (1994) 201-214.
64. Calvo, M., Synchronous Machines Parameter Estimation Using Artificial Neural Networks, Ph.D Thesis, The University of Calgary, Alberta, 2000.
65. Calvo, M. ve Malik, O.P., Synchronous Machines Steady-State Parameter Estimation Using Neural Networks, IEEE Trans on Energy Conversion, 19, 2 (2004) 237-244.
66. Karayaka, H.B., Neural Network Modeling and Estimation of Synchronous Machine Parameters, Ph.D Thesis, The Ohio State University, Ohio, 2000.
67. Karayaka, H.B., Keyhani, A., Heydt, G.T., Agrawal, B.L. ve Selin, D.A., Synchronous Generator Model Identification and Parameter Estimation from Operating Data, IEEE Trans on Energy Conversion, 18, 1 (2003) 121-126.
68. Wang, J.C., Chiang, H.D., Huang, C.T., Chen, Y.T., Chang, C.L. ve Chiou, C.Y., On-line Measurement-based Model Parameter Estimation for Synchronous Generators: Solution Algorithm and Numerical Studies, IEEE Trans on Energy Conversion, 9, 2 (1994) 337-343.
69. IEEE Std 1110-2002, IEEE Guide for Synchronous Generator Modeling Practices and Applications in Power System Stability Analyses, IEEE, New York, 2003.
70. ONG, C., Dynamic Simulation of Electric Machinery, Prentice Hall, New Jersey, 1998.
71. Pekarek, S.D., A Partitioned State Model of Synchronous Machines for Simulation and Analysis of Power / Drive Systems, Ph.D Thesis, Purdue University, West Lafayette, 1996.
72. Dorf, R.C. ve Bishop, R.H., Modern Control Systems, Addison-Wesley, California, 1998 .
73. Bennett, S., Development of the PID Controller, IEEE Control Systems Magazine, 13, 6 (1993) 58-65.
74. Yüksel İ., Otomatik Kontrol Sistem Dinamiği ve Denetim Sistemleri, Uludağ Üniversitesi, Bursa, 1997.
75. Astrom, K.J., Hang, C.C., Persson, P. ve Ho, W.K., Towards Intelligent PID Control, Automatica, 28, 1 (1992) 1-9.

76. Tzafestas, S. ve Papanikolopoulos, N.P., Incremental Fuzzy Expert PID Control, IEEE Trans on Industrial Electronics, 37, 5 (1990) 365-371.
77. Zhao, Z.Y., Tomizuka, M. ve Isaka, S., Fuzzy Gain Scheduling of PID Controllers, IEEE Trans on Systems, Man, And Cybernetics, 23, 5 (1993) 1392-1398.
78. Chen, G., Conventional and Fuzzy PID Controllers: An Overview, International Journal of Intelligent Control and Systems, 1, 2 (1996) 235-246.
79. Carvajal, J., Chen, G. ve Ogmen, H., Fuzzy PID Controller: Design, Performance Evaluation, and Stability Analysis, Information Sciences, 123, 3-4 (2000) 249-270.
80. Lu, J., Chen, G. ve Ying, H., Predictive Fuzzy PID Control: Theory, Design and Simulation, Information Sciences, 137,1-4 (2001) 157-187.
81. Tang, K.S., Man, K.F., Chen, G. ve Kwong, S., An Optimal Fuzzy PID Controller, IEEE Trans on Industrial Electronics, 48, 4 (2001) 757-765.
82. Zadeh, L.A., Fuzzy Logic, IEEE Computer, 21, 4 (1988) 83-93.
83. Guo, S., Peters, L. ve Surmann, H., Design and Application of an Analog Fuzzy Logic Controller, IEEE Trans on Fuzzy Systems, 4, 4 (1996) 429-438.
84. Jaworski, Z., Niewczas, M., Grygolec, M. ve Kuzmicz, W., Architecture of a Testable Analog Fuzzy Logic Controller, IEEE Trans on Fuzzy Systems, 4, 4 (1996) 502-505.
85. Patyra, M.J., Grantner, J.L. ve Koster K., Digital Fuzzy Logic Controller: Design and Implementation, IEEE Trans on Fuzzy Systems, 4, 4 (1996) 439-459.
86. Gabrielli, A. ve Gandolfi, E., A Fast Digital Fuzzy Processor, IEEE Micro, 19,1 (1999) 68-79.
87. Salapura, V., A Fuzzy RISC Processor, IEEE Trans on Fuzzy Systems, 8, 6 (2000) 781-790.
88. Mamdani, E.H. ve Assilian, S., An Experiment in Linguistic Synthesis with a Fuzzy Logic Controller, Int. J. Man Mach. Studies, 7 (1975) 1-13.
89. Takagi, T. ve Sugeno, M., Fuzzy Identification of Systems and its Application to Modeling and Control, IEEE Trans on Systems, Man, and Cybernetics, 15, 1 (1985) 116-132.
90. Koczy, L.T., Fuzzy If ... Then Rule Models and Their Transformation Into One Another, IEEE Trans on Systems, Man, and Cybernetics-Part A: Systems and Humans, 26, 5 (1996) 621-637.

91. Sugeno, M., On Stability of Fuzzy Systems Expressed by Fuzzy Rules with Singleton Consequents, IEEE Trans on Fuzzy Systems, 7, 2 (1999) 201-224.
92. Kim, E., A New Computational Approach to Stability Analysis and Synthesis of Linguistic of Fuzzy Control System, IEEE Trans on Fuzzy Systems, 12, 3 (2004) 379-388.
93. Mudi, R.K. ve Pal, N.,R., A Robust Self-Tuning Scheme for PI- and PD- Type Fuzzy Controllers, IEEE Trans on Fuzzy Systems, 7, 1 (1999) 2-16.
94. Zheng, L., A Practical Guide to Tune of Proportional and Integral (PI) Like Fuzzy Controllers, IEEE International Conference on Fuzzy Systems, Mart 1992, San Diego, Amerika , Bildiriler Kitabı, 633-640.
95. Li, H.X., A Comparative Design and Tuning for Conventional Fuzzy Control, IEEE Trans on Systems, Man, And Cybernetics-Part B: Cybernetics, 27, 5 (1997) 884-889.
96. Sugeno, M. ve Taniguchi, T., On Improvement of Stability Conditions for Continuous Mamdani-Like Fuzzy Systems, IEEE Trans on Systems, Man, and Cybernetics-Part B: Cybernetics, 34, 1 (2004) 120-131.
97. Wang, L.X. ve Mendel, J.M., Generating Fuzzy Rules by Learning from Examples, IEEE Trans on Systems, Man, and Cybernetics, 22, 6 (1992) 1414-1427.
98. Abe, S. ve Lan, M.S., Fuzzy Rules Extraction Directly from Numerical Data for Function Approximation, IEEE Trans on Systems, Man, and Cybernetics, 25, 1 (1995) 119-129.
99. Denna, M., Mauri, G. ve Zanaboni, A.M., Learning Fuzzy Rules with Tabu Search- An Application to Control, IEEE Trans on Fuzzy Systems, 7, 2 (1999) 295-318.
100. Ishibuchi, H. ve Nakashima, T., Effect of Rule Weights in Fuzzy Rule-Based Classification Systems, IEEE Trans on Fuzzy Systems, 9, 4 (2001) 506-515.
101. Carmona, P., Castro, J.L. ve Zurita, J.M., Strategies to Identify Fuzzy Rules Directly From Certainty Degrees: A Comparison and a Proposal, IEEE Trans on Fuzzy Systems, 12, 5 (2004) 631-640.
102. Zadeh, L.A., Fuzzy Sets, Information and Control, 8 (1965) 338-353.
103. Zadeh, L.A., Outline of a New Approach to the Analysis of Complex Systems and Decision Processes, IEEE Trans on Systems, Man, and Cybernetics, 3, 1 (1973) 28-44.
104. Lee, C.C., Fuzzy Logic in Control Systems: Fuzzy Logic Controller-Part I, IEEE Trans on Systems, Man, and Cybernetics, 20, 2 (1990) 404-418.

105. Altaş, İ.H., Sharaf, A.M., A Fuzzy Logic Power Tracking Controller for a Photovoltaic Energy Conversion Scheme, Electric Power Systems Research, 25 (1992) 227-238.
106. Zadeh, L.A., Soft Computing and Fuzzy Logic, IEEE Software, 11, 6 (1994) 48-56.
107. Altaş, İ.H., Control Strategies for Maximum Power Tracking and Energy Utilization of a Stand-Alone Photovoltaic Energy Systems, Ph.D Thesis, The University of New Brunswick, New Brunswick, Canada, 1993.
108. Phadke, A.G. ve Thorp, J.S., Computer Relaying For Power Systems, Research Studies Press Ltd., Taunton, Somerset, England, 1988.
109. PC-LabCard, PCL-818 High Performance Data Acquisition Card with Programmable Gain, User's Manual, Taiwan, 1993.



8. EKLER

Ek 1. Trigonometrik İşlemler

$$\cos(\theta) + \cos(\theta - a) + \cos(\theta + a) = 0 \quad (\text{E.1})$$

$$\sin(\theta) + \sin(\theta - a) + \sin(\theta + a) = 0 \quad (\text{E.2})$$

$$\cos^2(\theta) + \cos^2(\theta - a) + \cos^2(\theta + a) = 3/2 \quad (\text{E.3})$$

$$\sin^2(\theta) + \sin^2(\theta - a) + \sin^2(\theta + a) = 3/2$$

$$\cos(\theta) \times \sin(\theta) + \cos(\theta - a) \times \sin(\theta - a) + \cos(\theta + a) \times \sin(\theta + a) = 0 \quad (\text{E.5})$$

$$\cos(\theta_s) \times \sin(\theta_r) = \frac{1}{2} [\sin(\theta_r + \theta_s) + \sin(\theta_r - \theta_s)] \quad (\text{E.6})$$

$$\cos(\theta_s - a) \times \sin(\theta_r - a) = \frac{1}{2} [\sin(\theta_r + \theta_s - 2a) + \sin(\theta_r - \theta_s)] \quad (\text{E.7})$$

$$\cos(\theta_s + a) \times \sin(\theta_r + a) = \frac{1}{2} [\sin(\theta_r + \theta_s + 2a) + \sin(\theta_r - \theta_s)] \quad (\text{E.8})$$

$$\cos(\theta_s) \times \cos(\theta_r) = \frac{1}{2} [\cos(\theta_r + \theta_s) + \cos(\theta_r - \theta_s)] \quad (\text{E.9})$$

$$\cos(\theta_s - a) \times \cos(\theta_r - a) = \frac{1}{2} [\cos(\theta_r + \theta_s - 2a) + \cos(\theta_r - \theta_s)] \quad (\text{E.10})$$

$$\cos(\theta_s + a) \times \cos(\theta_r + a) = \frac{1}{2} [\cos(\theta_r + \theta_s + 2a) - \cos(\theta_r - \theta_s)] \quad (\text{E.11})$$

$$\sin(\theta_s) \times \sin(\theta_r) = \frac{1}{2} [\cos(\theta_r - \theta_s) - \cos(\theta_r + \theta_s)] \quad (\text{E.12})$$

$$\sin(\theta_s - a) \times \sin(\theta_r - a) = \frac{1}{2} [\cos(\theta_r - \theta_s) - \cos(\theta_r + \theta_s - 2a)] \quad (\text{E.13})$$

$$\sin(\theta_s + a) \times \sin(\theta_r + a) = \frac{1}{2} [\cos(\theta_r - \theta_s) - \cos(\theta_r + \theta_s + 2a)] \quad (\text{E.14})$$

$$\cos(\theta_s) \sin(\theta_r) + \cos(\theta_s - a) \sin(\theta_r - a) + \cos(\theta_s + a) \sin(\theta_r + a) = \frac{3}{2} \sin(\theta_r - \theta_s) \quad (\text{E.15})$$

$$\cos(\theta_s) \cos(\theta_r) + \cos(\theta_s - a) \cos(\theta_r - a) + \cos(\theta_s + a) \cos(\theta_r + a) = \frac{3}{2} \cos(\theta_r - \theta_s) \quad (\text{E.16})$$

$$\sin(\theta_s) \sin(\theta_r) + \sin(\theta_s - a) \sin(\theta_r - a) + \sin(\theta_s + a) \sin(\theta_r + a) = \frac{3}{2} \cos(\theta_r - \theta_s) \quad (\text{E.17})$$

Ek 2. Generatör Uç Geriliminin Deneysel Olarak Bulanık Mantıkla Denetiminde Kullanılan Yazılım

```

#include <stdio.h>
#include <conio.h>
#include <stdlib.h>
#include <math.h>
#include <dos.h>
#include <graphics.h>

#define pi 3.14159265358979323846
#define Vref (3.0*220.0*sqrt(2.0)/pi) //3 faz kopru dogrultucu ortalama deger
#define Vcc 10.0
#define N (220.0/9.0)
#define Dt (1.0e-3) /*Data kartinin ornekleme zamani*/

double NL=(-1.2),NM=(-0.8),NS=(-0.4),Z=( 0.0);
double PL=( 1.2),PM=( 0.8),PS=( 0.4);
double du1,du2,du3,du4,Mdu1,Mdu2,Mdu3,Mdu4;
char r_e1,r_e2,r_de1,r_de2;
double Me1,Me2,Mde1,Mde2;
double e0,err,de,DU;

double Vort,top=0.0;
int sayac=0; //10 ornekte bir kontrol yapiliyor

int base; //kartin base adresi

long unsigned dongu=0; //kac defa ornekleme yapildigini bulmak icin

int satir=1; //grafik ekranda sayisini 600 de sifirlamak icin

void A_D_setting(void)
{ int adim;
  unsigned char kont,value;
  char start,stop,kanallar;

  base=0x0300;
  value=0x70;
  outportb(base+9,value);
  kont=inportb(base+9);
  if (kont!=value)
    {printf("pcl-818 donanimina ulasilamadi");
     getch();
     exit(0);}

  outportb(base+8,1);
  start=0; stop=0;

```

```

for (adim=start;adim<=stop;adim++)
    {outportb(base+2,adim);
      outportb(base+1,0x08);
      //range degerinin o kanal icin yazilmasi (-10/+10V)
      }

kanallar=stop*16+start;
outportb(base+2,kanallar);
kont=inportb(base+2);
if (kont!=kanallar)
    {printf("kanalların ayarlanması başarısız");
      getch();
      exit(0);}
outportb(base+8,1); //interrupt isteginin temizlenmesi
}

void sayici_calis(void)
{
    outportb(base+10,0x02);
    outportb(base+15,0x70);

    outportb(base+13,0xE7);
    outportb(base+13,0xFF);
}

void sayici_son(void)
{ int say_msb;
  do{ say_msb=inportb(base+13);
      say_msb=inportb(base+13);
      }while(((~ say_msb)& 0x04)!=0x04);
}

double yazilim_tetik(void)
{ int data;
  double analog;
  outportb(base,0);
  do{
      }while((inportb(base+8) & 0x10)!=0x10);
  outportb(base+8,1);
  data=(int)((inportb(base+0) >> 4) & 0x0F)+(int) inportb(base+1)*16;
  analog=2.0*Vcc*data/4095.0-Vcc;
  return analog;
}

void D_A_conversion(double aci)
{ int data_low,data_high;

```

```

data_low=((int)(aci*4095.0/10.0) & 0x000F) << 4;
data_high=((int)(aci*4095.0/10.0) & 0x0FF0) >> 4;
outportb(base+8,1);
outportb(base+4,data_low);
outportb(base+5,data_high);
}

void TCA_785_starting()
{outportb(base+3,1);
 outportb(base+3,3);
}

void TCA_785_stopping()
{outportb(base+3,0);
 outportb(base+3,2);
}

/***** FUZZY CONTROL membership functions*****/
void membership(double x,char *x1, char *x2,double *y1, double *y2)
{ if ((x>=-1.2)&&(x<-0.8))
    {*(x1)='A'; *y1=-2.5*x-2.0; *x2='B'; *y2=2.5*x+3.0; }
  if ((x>=-0.8) && (x<-0.4))
    { *x1='B'; *y1=-2.5*x-1.0; *x2='C'; *y2=2.5*x+2.0; }
  if ((x>=-0.4) && (x<0.0))
    { *x1='C'; *y1=-2.5*x; *x2='D'; *y2=2.5*x+1.0; }
    if ((x>=0.0) && (x<0.4))
      { *x1='D'; *y1=-2.5*x+1.0; *x2='E'; *y2=2.5*x; }
      if ((x>=0.4) && (x<0.8))
        { *x1='E'; *y1=-2.5*x+2.0; *x2='F'; *y2=2.5*x-1.0; }
        if ((x>=0.8) && (x<=1.2))
          { *x1='F'; *y1=-2.5*x+3.0; *x2='G'; *y2=2.5*x-2.0; }
          }
}

/***** FUZZY CONTROL rule table*****/
double rules(char r_e,char r_de)
{ double du;
  if (r_e=='A')
    { if (r_de=='A') du=PL;
      else if (r_de=='B') du=PL;
      else if (r_de=='C') du=PM;
      else if (r_de=='D') du=PM;
      else if (r_de=='E') du=PS;
      else if (r_de=='F') du=PS;
      else if (r_de=='G') du=PS;
    }
  else if (r_e=='B')
    { if (r_de=='A') du=PL;
      else if (r_de=='B') du=PM;
    }
}

```

```

    else if (r_de=='C') du=PM;
    else if (r_de=='D') du=PS;
    else if (r_de=='E') du=PS;
    else if (r_de=='F') du=PS;
    else if (r_de=='G') du=NS;
  }
else if (r_e=='C')
  {
    if (r_de=='A') du=PM;
    else if (r_de=='B') du=PM;
    else if (r_de=='C') du=PS;
    else if (r_de=='D') du=PS;
    else if (r_de=='E') du=PS;
    else if (r_de=='F') du=NS;
    else if (r_de=='G') du=NS;
  }
else if (r_e=='D')
  {
    if (r_de=='A') du=PM;
    else if (r_de=='B') du=PS;
    else if (r_de=='C') du=PS;
    else if (r_de=='D') du=Z;
    else if (r_de=='E') du=NS;
    else if (r_de=='F') du=NS;
    else if (r_de=='G') du=NM;
  }
else if (r_e=='E')
  {
    if (r_de=='A') du=PS;
    else if (r_de=='B') du=PS;
    else if (r_de=='C') du=NS;
    else if (r_de=='D') du=NS;
    else if (r_de=='E') du=NS;
    else if (r_de=='F') du=NM;
    else if (r_de=='G') du=NM;
  }
else if (r_e=='F')
  {
    if (r_de=='A') du=NS;
    else if (r_de=='B') du=NS;
    else if (r_de=='C') du=NS;
    else if (r_de=='D') du=NS;
    else if (r_de=='E') du=NM;
    else if (r_de=='F') du=NM;
    else if (r_de=='G') du=NL;
  }
else if (r_e=='G')
  {
    if (r_de=='A') du=NS;
    else if (r_de=='B') du=NS;
    else if (r_de=='C') du=NS;
    else if (r_de=='D') du=NM;
    else if (r_de=='E') du=NM;
  }

```

```

        else if (r_de=='F') du=NL;
        else if (r_de=='G') du=NL;
    }
    return du;
}
/***** membership intersection fuction *****/
double intersection(double Me, double Mde)
{ return ((Me < Mde) ? Me : Mde);}

void grafik_ekran()
{ int gdriver = DETECT, gmode, errorcode;
  /* initialize graphics mode */
  initgraph(&gdriver, &gmode, "c:\\tc\\bgi");
  /* read result of initialization */
  errorcode = graphresult();
  if (errorcode != grOk) /* an error occurred */
  {
    printf("Graphics error: %s\n", grapherrormsg(errorcode));
    printf("Press any key to halt:");
    getch();
    exit(1); /* return with error code */
  }
}

void grid()
{ bar(31,41,629,289);
  bar(31,321,629,469);

  line(30,90,630,90);
  line(30,140,630,140);
  line(30,190,630,190);
  line(30,240,630,240);

  line(30,370,630,370);
  line(30,420,630,420);

  line(130,40,130,290);
  line(230,40,230,290);
  line(330,40,330,290);
  line(430,40,430,290);
  line(530,40,530,290);

  line(130,320,130,470);
  line(230,320,230,470);
  line(330,320,330,470);
  line(430,320,430,470);
}

```

```

    line(530,320,530,470);
}

void cerceve()
{ grafik_ekran();
  rectangle(30,40,630,290);
  outtextxy(240,30,"TERMINAL VOLTAGE (Vrms)");
  rectangle(30,320,630,470);
  outtextxy(245,310,"TRIGGER ANGLE (degree)");
  outtextxy(3,37,"250");
  outtextxy(3,87,"200");
  outtextxy(3,137,"150");
  outtextxy(3,187,"100");
  outtextxy(3,237," 50");
  outtextxy(3,287," 0");

  outtextxy(3,317,"150");
  outtextxy(3,367,"100");
  outtextxy(3,417," 50");
  outtextxy(3,467," 0");
  outtextxy(117,292,"1 s");
  outtextxy(217,292,"2 s");
  outtextxy(317,292,"3 s");
  outtextxy(417,292,"4 s");
  outtextxy(517,292,"5 s");
  outtextxy(617,292,"6 s");
  outtextxy(117,472,"1 s");
  outtextxy(217,472,"2 s");
  outtextxy(317,472,"3 s");
  outtextxy(417,472,"4 s");
  outtextxy(517,472,"5 s");
  outtextxy(617,472,"6 s");

  setlinestyle(4,257,1);
  setfillstyle(0,BLACK);
  grid();
}

void cizim(int yy1,int yy2)
{ if (yy1<0) yy1=0;
  if (yy2<0) yy2=0;
  if (yy1>250) yy1=250;
  if (yy2>150) yy2=150;

  putpixel(satir+30,290-yy1,WHITE);
  putpixel(satir+30,470-yy2,WHITE);
  satir++;
  if (satir>600)

```

```

    {satir=1;
      grid();
    }
  }

void saat()
{
  struct dostime_ t;
  _dos_gettime(&t);
  if (dongu==0)
  {gotoxy(5,1);
  printf("starting: %2d:%02d:%02d.%02d\n", t.hour, t.minute,t.second, t.hsecond);
  }
  else
  {gotoxy(32,1);
  printf("stopping: %2d:%02d:%02d.%02d\n", t.hour, t.minute,t.second, t.hsecond);
  gotoxy(60,1);
  printf("step=%lu",dongu);
  }
}

void main()
{ double Alfa=14.0*pi/18.0; //tristor tetikleme acisi radyan

  A_D_setting();
  cerceve();
  saat();
  sayici_calis();

  do
  { sayici_son();
    sayici_calis();

    top+=-yazilim_tetik()*N*2.0;
    sayac++;

    if(sayac==10)
      {Vort=top/10.0; top=0.0; sayac=0;

        e0=err; err=(Vort-Vref)/10.0;
        de=(err-e0)/(10.0*Dt);

        if (err <-1.2) err =-1.2; if (err >1.2) err =1.2;
        if (de<-1.2) de=-1.2; if (de>1.2) de=1.2;

        membership(err,&r_e1,&r_e2,&Me1,&Me2);
        membership(de,&r_de1,&r_de2,&Mde1,&Mde2);
      }
  }
}

```

```

du1=rules(r_e1,r_de1);
du2=rules(r_e1,r_de2);
du3=rules(r_e2,r_de1);
du4=rules(r_e2,r_de2);

Mdu1=intersection(Me1,Mde1);
Mdu2=intersection(Me1,Mde2);
Mdu3=intersection(Me2,Mde1);
Mdu4=intersection(Me2,Mde2);

DU=(10.0*Dt)*(du1*Mdu1+du2*Mdu2+du3*Mdu3+du4*Mdu4)/(Mdu1+Mdu2+Mdu3+Mdu4);

Alfa=DU;

if (Alfa<0.0) Alfa=0.0;
if (Alfa>13.0*pi/18.0) Alfa=13.0*pi/18.0; //144 dereceye kadar problemsiz

TCA_785_starting();
D_A_conversion(Alfa*12.0/pi);

cizim(pi*Vort/(3.0*sqrt(2.0)),Alfa*180.0/pi);
}

dongu++;

}while(!kbhit());

saat();

TCA_785_stopping();
D_A_conversion(10.0);
getch();
getch();
closegraph();
}

```


ÖZGEÇMİŞ

Mehmet Kubilay EKER, 1970 yılında Osmancık'ta doğdu. Lise öğrenimini 1988 yılında Çorum Merkez Fatih Lisesi'nde, lisans öğrenimini 1993 yılında KTÜ Mühendislik-Mimarlık Fakültesi, Elektrik-Elektronik Mühendisliği Bölümü'nde Elektrik Mühendisi unvanı ile tamamladı. Aynı üniversitenin Fen Bilimleri Enstitüsü'nden 1997 yılında Elektrik Yüksek Mühendisi unvanını aldı. 1994 ile 1999 yılları arasında KTÜ Mühendislik Mimarlık Fakültesi, Elektrik Elektronik Mühendisliği Bölümü, Elektrik Tesisleri Anabilim Dalı'nda Araştırma Görevlisi olarak çalıştı. 1999 yılından beri Gazi Üniversitesi, Çorum Meslek Yüksek Okulu, Bilgisayar Teknolojisi ve Programlama Programı'nda Öğretim Görevlisi olarak çalışmaktadır. 2002-2003 yılları arasında Balıkesir İnşaat Emlak Başkanlığı'nda, Elk.Yük.Müh.Topçu Asteğmen olarak askerlik görevini tamamladı. 2 uluslararası ve 5 ulusal sempozyum bildirisi bulunmaktadır. İki çocuk babasıdır ve İngilizce bilmektedir.