

T.C.
SELÇUK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

SERİ D.C. MOTOR TAHRİKLİ
TRAMVAYLARDA YOLVERME İŞLEMİNİN
MİKROİŞLEMCİ İLE KONTROLÜ

MUCİZ ÖZCAN

YÜKSEK LİSANS TEZİ

ELK.-ELT.MÜH. ANABİLİM DALI

Konya, 1996

57150

T.C.
SELÇUK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

SERİ D.C. MOTOR TAHRİKLİ TRAMVAYLARDA YOLVERME
İŞLEMİNİN MİKROİŞLEMCİ İLE KONTROLÜ

Muciz ÖZCAN

YÜKSEK LİSANS TEZİ

ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

Bu tez 02 /09 /1996 tarihinde aşağıdaki jüri tarafından kabul edilmiştir.

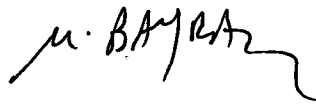
imza

imza

imza



Yrd.Doç.Dr.
Abdullah ÜRKMEZ
(Danışman)



Prof.Dr.
Mehmet BAYRAK
(Üye)



Yrd.Doç.Dr.
Faruk ÜNSAÇAR
(Üye)

ÖZET
Yüksek Lisans Tezi

**SERİ D.C. MOTOR TAHRİKLİ TRAMVAYLARDA YOLVERME
İŞLEMİNİN MİKROİŞLEMCI İLE KONTROLÜ**

Muciz ÖZCAN
Selçuk Üniversitesi
Fen Bilimleri Enstitüsü
Elektrik-Elektronik Müh. Anabilim Dalı

Danışman : Yrd.Doç.Dr. Abdullah ÜRKMEZ

1996, Sayfa: 102

Juri : Yrd.Doç.Dr. Abdullah ÜRKMEZ
Prof.Dr. Mehmet BAYRAK
Yrd.Doç.Dr.Faruk ÜNSAÇAR

Bu çalışmada, Hafif Raylı Sistemlerde kullanılabilecek özellikte yolverme işleminin mikroişlemci ile kontrolü tasarlanmış ve gerçekleştirilmiştir. Yolverme işleminin kontrolü için, tramvay'ın ağırlığını ölçen bir sensörden, motorların çektiği akımı ölçen bir sensörden ve hız bilgisini içeren tako genaratörünün çıkış geriliminden gerekli bilgileri içeren sinyaller alınmıştır. Tramvay motorları D.C. gerilimle çalıştıkları için çektikleri akımı ölçmek için Hall etkili sensör kullanılmıştır.

Sensörlerin çıkışındaki sinyaller bir analog seçici ile seçilip bir ADC'ye uygulanarak dijital kodlara çevrilmiştir. Bu dijital kodlar bir mikroişlemci tarafından okunarak yolvericinin o anda bulunması gereken kademe değeri mikroişlemci tarafından hesaplanmakta ve çıkış portuna gerekli kontrol sinyalleri iletilerek sistemin gerekli kontrolü sağlanmaktadır.

ANAHTAR KELİMELER: HallDevice,Z80Mikroişlemci,Yolverme,ADC,Yükselteç

ABSTRACT

Masters Thesis

THE STARTING CONTROL OF SERIES WOUND DC MOTORS BY THE MICROPROCESSOR EMPLOYED IN THE TRAMPRAILS.

Muciz ÖZCAN
Selçuk University
Science Institute
Electric-Electronics Eng.Dept.

Supervisor: Assoc.Prof.Dr. Abdullah ÜRKMEZ

1996, Page: 102

Jury: Assoc.Prof.Dr. Abdullah ÜRKMEZ

Prof. Dr. Mehmet BAYRAK

Assoc.Prof.Dr. Faruk ÜNSAÇAR

In this project microprocessor controlled starting process is designed and applied to light rail system.

To control starting process, necessary signals are input from following sensors: loadcell for the weight of tramprail, tachogenerator for the velocity, Hall-Effect sensors for amount of the consumed current.

Output signals of sensors are selected by an analogue select and converted to the digital codes by ADC. Output digital codes are read by a microprocessor and the starter's required step is calculated. Obtained results are output to ports to control the system. The device is mounted on a tramprail and tested. Results are found satisfactory but device still needs some improvements for working under adverse conditions.

KEY WORDS: Hall Device, Z-80 Microprocessor, Start of Serial DC Motors, ADC, Amplifier

TEŐEKKÜR

Yüksek Lisans çalışmalarım süresince benden hiçbir yardımı esirgemeyen, her zaman gerek bilgisi gerekse tecrübesi ile bana daima destek olan danışmanım Sayın Yrd.Doç.Dr. Abdullah ÜRKMEZ'e, görev yaptığım Meslek Yüksekokulunda Elektrik-Elektronik bölümü labaratuvarlarında her zaman çalışma imkanı veren, okul müdürümüz Doç.Dr. Dinçer BEDÜK'e, mikro komut programının yazılımında bana yardımcı olan Doç.Dr. Şirzad KAHRAMANLI'ya ve Elektrik-Elektronik bölümündeki öğretim elemanlarına ve bana yaptıkları manevi yardımlarından dolayı aileme teşekkürlerimi bir borç bilirim.

SEMBOLLER

a	Tramvay'ın İvmesi (m/s^2)
A.C.	Alternatif Akım
ADC	Analog Dijital Dönüştürücü
C	Kondansatör (F.)
d	Kullanılan malzemenin kalınlığı (m.).
D.C.	Doğru Akım
E_H	Elektrik Alanı
EPROM	Programlanabilir Hafıza Tüm Devresi
f	Frekans (Hz.)
F	Uygulanan kuvvet ($Newton/m^2$)
I	Akım (A)
I_1	1. Koldan Geçen Akım (A)
I_2	2. Koldan Çekilen Akım (A)
I_N	Motor Nominal akımı (A)
I_T	Hattan Çekilen Toplam Akım (A)
$K_1...K_7$	Kontrol Kodları
K	Kullanılan malzemeye göre sabit gerilim katsayısı
k	Motorun indüklenme katsayısı
n_D	Motor devir sayısı (dev./dak.)
OrCAD	Baskılı Devre Paket Programı
P_e	Sızıntı Akımının Gücü (W)
$R_1...R_{11}$	Yolverme Dirençleri (Ω)
R	Direnç (Ω)
RAM	Rastgele Erişimli Hafıza Tümdevresi
R_H	Hall Direnci
R_{m1}	1. Motorun İç Direnci (Ω)
R_{m2}	2. Motorun İç Direnci (Ω)
$S_1...S_{10}$	Yolverme Şalterleri

T	Manyetik İndüksiyon Yoğunluğu (Tesla)
t_D	Tekerlek Devir Sayısı (dev./dak.)
U_1	1. Motora Uygulanan Gerilim (V)
U_2	2. Motora Uygulanan Gerilim (V)
$U_{1 \text{ ölçüm}} \dots U_{5 \text{ ölçüm}}$	Takogeneratöründen okunan A.C. gerilim değerleri (V)
U_{hat}	Hat Gerilimi (V)
U_{m1}	1. Motorun İç Direncinde Düşen Gerilim (V)
U_{m2}	2. Motorun İç Direncinde Düşen Gerilim (V)
$U_{\delta n1}$	1. Motorun Yol verme Dirençlerinde Düşen Gerilim (V)
$U_{\delta n2}$	2. Motorun Yol verme Dirençlerinde Düşen Gerilim (V)
$U_{\delta n}$	Yol verme Dirençlerinde Düşen Gerilim (V)
v	Tramvay'ın Hızı (Km/h)
V_{II}	Hall Gerilimi (V)
v_T	Tramvay'ın Hızı (m/s)
τ	Zaman Sabiti (s.)
•	Mantıksal VE İşlemi
+	Mantıksal OR İşlemi
'	Mantıksal Değil İşlemi

İÇİNDEKİLER

Sayfa No

BAŞLIK.....	I
ÖZET	II
ABSTRACT	III
TEŞEKKÜR.....	IV
SEMBOLLER.....	V
İÇİNDEKİLER.....	VII
1. GİRİŞ	1
2. KONTROL DEVRESİ GENEL YAPISI	3
2.1. Materyal ve Metod	5
3. KENTİÇİ ELEKTRİKLİ ULAŞIM SİSTEMLERİNDE TAHRİK DÜZENLERİ.....	9
3.1. Yol Profili ve Yük Değişimlerinin Kontrol Sistemine Etkisi	11
4. KONYA HAFİF RAYLI ULAŞIMINDA KULLANILAN TRAMVAY'IN ÇALIŞMASININ GENEL YAPISI	13
4.1. Motorların Bir Öndirenç Grubuyla Şebekeye Seri Bağlanması	14
4.2. Motorların Bir Öndirenç Grubuyla Şebekeye Paralel Bağlanması.....	18
4.3. Tramvay'ın Sabit İvmeli Hareketi	21
5. KONTROL SİSTEMİ TASARIMI.....	23
5.1. Besleme Devresi Tasarımı	23
5.2. Analog Devre Tasarımı.....	24
5.2.1. Doğru akım motorlarının çektiği akımı ölçen devre tasarımı	25
5.2.1.1. Akım dönüştürücünün çalışma şartları	26

5.2.1.2. Doğrusal Hall etkili entegre devre.....	27
5.2.1.3. Akım dönüştürücü çıkışının doğrusallaştırılması.....	28
5.2.2. Tramvay hızını ölçen analog devre tasarımı.....	30
5.2.2.1. Hız dönüştürücü çıkışının lineerleştirilmesi.....	33
5.2.3. Tramvay ağırlığını ölçen analog devre tasarımı	34
5.3. ADC Devresi Tasarımı	35
5.4. Gösterge Kod Dönüştürücü Devresi Tasarımı.....	39
5.5. Mikroişlemci Devresi Tasarımı.....	41
5.5.1. Osilatör devresi tasarımı.....	42
5.5.2. Z80 mikroişlemci donanım devresi tasarımı	44
5.5.3. 8255 Programlanabilir arabirim devresi (PPI).....	45
5.6. Kontrol Sinyallerini Üreten ve Yol verme Kademesini Hesaplayan Mikrokomut Programının Hazırlanması.....	48
5.6.1. Mikrokomut programı listesi	48
6. CİHAZIN ÇALIŞTIRILMAYA HAZIRLANMASI.....	51
6.1. Cihazın Baskı Devre Tasarımı ve İmalatı.....	51
6.2. Cihazın Kalibrasyonu	52
6.3. Cihazın Çalıştırılması	54
7. SONUÇ ve ÖNERİLER	55
KAYNAKLAR.....	60
EKLER.....	62
Ek-A Mikrokomutların ASMZ80 programında derlenen kod listesi	63

1. GİRİŞ

Yarıiletkenlerle yapılan güç elektroniği uygulamaları, sadece akım sistemlerini değil vasıtaların kumanda sistemlerini ve motorların tahrik sistemlerini de etkilemiştir. Güç elektroniği, demiryolu tekniğinin amaçlarının gerçekleştirilmesinde, bilhassa tramvayların güç ağırlığının iyileştirilmesinde, sürtünme değerinin en iyi şekilde kullanılmasında, hareket dinamiğinin optimizasyonunda, enerji giderlerinin minimuma düşürülmesinde, bakım ve işletme fiyatlarının azaltılmasında büyük rol oynar. Bunlara ek olarak, demiryolu işletmelerinin öngördüğü parametreler de yerine getirilmektedir. Tramvayların ivmelendirilmesi ve frenleme özelliklerinin iyileştirilmesi dolayısıyla buna bağlı olarak seyahat süresinin azaltılması ve taşıma kapasitelerinin büyütülmesi işletmeler tarafından istenmektedir.

Şehir içi toplu taşımacılıkta petrol ürünleri ile çalışan araçlar yerine elektrikle çalışan ve taşıma kapasiteleri daha büyük olan tramvaylar tercih edilmektedir. Her ülke, kendi primer enerji kaynaklarından ürettiği, elektrik enerjisini mekanik enerjiye dönüşüm veriminin yüksek olması ve geride atık bırakmamasından dolayı kullanmayı tercih etmektedir.

Günümüzde toplu taşımacılıkta elektrik motoru tahrikli hafif raylı ulaşım sistemlerinin tercih edilmesinin nedenleri olarak,

- Büyük çekici gücü
- Tahrik motoru olan elektromotorun yüksek aşırı yüklenebilirliği
- Tramvay'ın uygun kütle/güç oranı
- Sürtünme değerlerinden yüksek derecede istifade edilebilmesi
- Büyük kalkınma ivmesi
- Hattın yük kapasitesinin kolayca yükseltilebilmesi

- Ekonomik olarak uzun mesafe taşımacılığı
- En az arızaya sebep olan büyük taşıma gücü
- Vasıta park sorununun minimuma indirilmesi
- Personel sayısının azaltılması
- Elektrikli frenleme imkanı
- Enerjinin geri kazanılabilmesi
- Birim primer enerji sarfiyatının azaltılması
- Her türlü primer enerjinin kullanılabilmesi
- Petrol ürünlerinin minimum olarak kullanılması
- Çevre dostluğu

sayılabilir. Bu üstünlüklerine karşı oldukça yüksek yatırımlar yapılması gerekmektedir.

Bu yatırımları da,

- Sabit tesis yatırımı
- Raylı sistem taşıtları

olarak ikiye ayırabiliriz. Tramvay ile maksimum kapasitede yolcu taşımacılığı yapıldığı için bu sistem ilk yatırım masraflarını çok kısa bir sürede amorti etmektedir. Ülkemiz için geleceğin toplu taşıma aracı olarak tramvaylar oldukça uygun gözükmektedir. Bu projede Konya'da işletilen tramvayların otomasyonu işlemine yardımcı olacak bir kontrol sisteminin tasarımı amaçlanmıştır.

Konya'da kullanılan Köln DÜWAG tipi tramvaylar D.C. motor ile tahrik edilmektedir. D.C. motorlara yol verme sistemi olarak elle kumandalı dirençle yol verme sistemi kullanılmaktadır. Motorlara yol verme işlemi esnasında Vatmanlar'ın dikkatsizliği sonucunda motor ve mekanik aksamda çeşitli arızalar oluşmaktadır. Bu projede Vatmanların hatalı yol verme işlemleri minimum'a indirmek hedeflenmiştir.

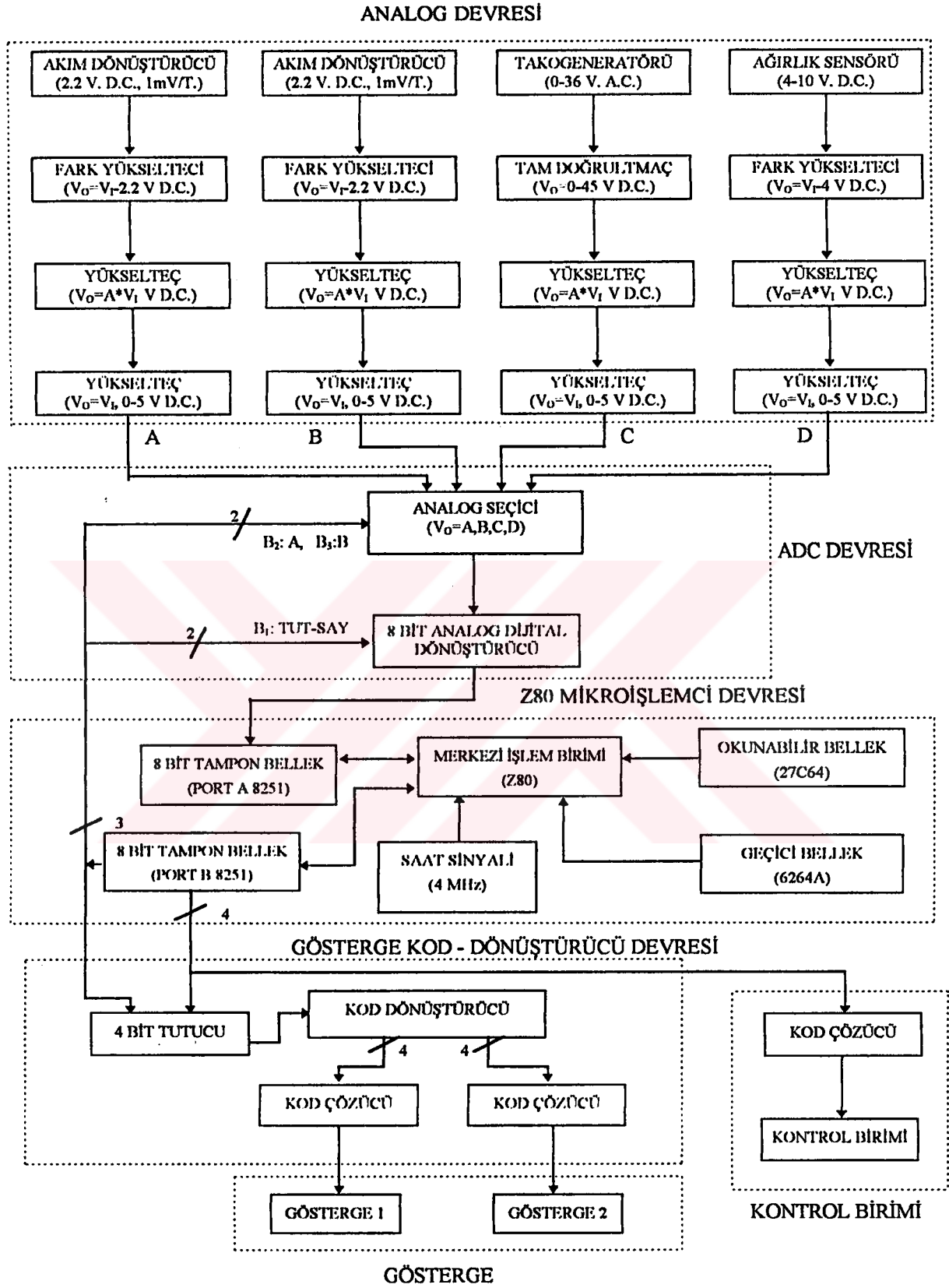
2. KONTROL DEVRESİ GENEL YAPISI

Şekil 1.1'de gerçekleştirilen otomatik yol verme devresinin blok diyagramı görülmektedir. Söz konusu cihazda temel olarak tramvay'ın hızı, motorlarının çektiği akımlar ve ağırlığı dönüştürücüler yardımıyla ölçülmektedir.

Motorların çektiği akımları ölçmek için Hall etkili dönüştürücüler, tramvay'ın hızını ölçmek için takogeneratörü, ağırlığını ölçmek için ise ağırlık dönüştürücüsü kullanılmıştır. Herbir dönüştürücüden alınan analog sinyal, ayrıca bir analog yükselteç devresinde alt sınırı 0 V D.C., üst sınırı 5 V D.C. olacak şekilde sınırlandırılmıştır.

Tramvay'ın hız, motor akımı ve ağırlığını ölçen dönüştürücü çıkış sinyalleri bir analog seçici devresine girilmiştir. Analog seçici devresinde sinyallerden sadece biri seçilecek şekilde gerekli kontrol sinyalleri mikroişlemci tarafından üretilir. Analog seçicide seçilen analog sinyal, dijital dönüştürücü devresine uygulanarak 8 bitlik kod'a dönüştürülür. Seçilen sinyalin 0 V D.C. değeri için ikili sayı sisteminde $0000\ 0000_2$, 5 V D.C. değeri için $1111\ 1111_2$ alınmıştır. Her bir analog sinyal 0–5 V D.C. arasında 256 aralığa bölünmüştür. Bundan dolayı analog sinyaller yaklaşık olarak 19,53 mV'luk D.C.adımlar ile ölçülebilmektedir.

Seçilen analog sinyalin, dijital kod karşılığını elde etmek için ilk önce seçilen analog sinyal tutulur, sonra dijital kod karşılığının hesaplanması için 0,1 ms beklenir, bu zaman sonunda dönüştürücünün çıkışından analog sinyalin dijital kod karşılığı okunur. Burada sinyalin tutulması ve beklenilmesi ve okunması için gerekli kontrol sinyalleri mikroişlemci tarafından üretilmektedir. ADC'nin çıkışındaki dijital kod mikroişlemcinin giriş portundan okunur, önceden program yolu ile belirlenen hafızada bir adrese yazılır.



Şekil 1.1. Yolverme Devresinin Blok Diyagramı

Her bir kademe için dönüştürücülerden gelmesi gereken sinyallerin hesaplanmış dijital kod karşılıkları mikroişlemcinin sabit hafızasına sırası ile yazılır. Tramvay'ın yol verme kademesini hesaplayabilmek için dönüştürücülerden gelen analog sinyallerin dijital karşılıkları sırasıyla mikroişlemci devresinde geçici hafızada belirlenmiş bir alana yazılır. Dönüştürücülerden gelen sinyallerin gerçek değerleri ile olması gereken yol verme kademesi için gerekli değerleri mikroişlemcide karşılaştırılarak her bir dönüştürücünün kontrol etmekte olduğu parametre için gerekli yol verme kademesi hesaplanır. Hesaplanan yol verme kademe değerleri kendi aralarında karşılaştırılarak en küçük olanı bulunur. Bulunan bu değer yol verme kademesinin olması gereken değeridir. Bu değer mikroişlemcinin çıkış portundan bir tutucu devresine aktarılır. Tutucunun içeriği bir kod çözücü devresinden geçirilir ve yol verme kademesinin olması gereken değeri göstergede onluk sayı sisteminde gösterilir. Olması gereken yol verme kademesi için Vatman'ın kaçınıcı yol verme kademesinde yol alacağı belirtilir.

2.1. Materyal ve Metod

Yol verme devresinde gerekli vites kademe değerini hesaplamak için dönüştürücüler yardımıyla, tramvay'ın hızı ve ağırlığı, motorların çektiği akım değerleri ölçülmelidir. Söz konusu amaç için kullanılan dönüştürücüler takometre, Hall etkili yarıiletken eleman ve ağırlık dönüştürücüsüdür.

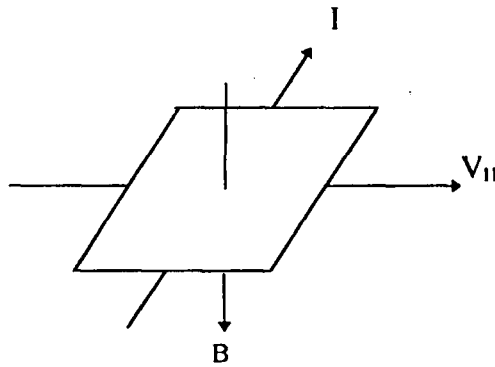
Takometre hız ölçmek için en yaygın olarak kullanılan dönüştürücüdür. Sabit mıknatıslı bir D.C. generatörün voltaj hız karakteristiği lineerdir. Takogeneratörlerdeki en büyük problem generatör tarafından üretilen gerilimdeki yüksek frekanslı dalgalanmalardır. Bu etkiyi azaltmak için filtreler kullanılır. Bu filtreler sistemde

istenmeyen gecikmelere sebep olabilir. D.C. Takogeneratörün bu dezavantajları A.C. takogeneratörlerde ortadan kaldırılmıştır[1].

Tramvay'ın üzerindeki hız dönüştürücüsü olarak kullanılan A.C. takogeneratördür. Bu takogeneratör, rotorun dönüş hızına bağlı olarak çıkış frekansı ve çıkış gerilimi değişen bir dönüştürücüdür.

Motorların akımını ölçmek için alan etkili yarıiletken malzeme kullanılmıştır. Alan etkili sensörler manyetik alandan etkilenerek gerilim üreten malzemelerdir. İlk defa 1879 yılında John Hopkings Üniversitesi öğretim üyelerinden Edward H.Hall tarafından keşfedilmiştir. Hall, altın bir malzemenin manyetik bir alana yaklaştırıldığında gerilim ürettiğini farketmiştir[2].

Bir iletkenin içinden geçen akımın şiddeti, söz konusu akımın meydana getirdiği manyetik alandan yararlanılarak ölçülebilir. Yarıiletken manyetik alana dik olarak yerleştirilmelidir. Yarıiletken üzerinde meydana gelen gerilim Hall voltajı olarak bilinir (Şekil 2.1.).



Şekil 2.1. Hall Etkisi Prensibinin Şematik Gösterimi

Hall etkili sensör, manyetik alan içinde hareket eden bir elektronun fiziksel davranışı esasına göre çalışır. Elektronun manyetik alan içindeki hareketi ise Lorentz

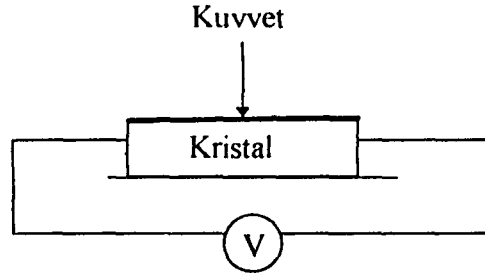
kuvveti diye bilinen bir kuvvete sebep olur. Lorentz kuvveti elektronun hareket yönüne ve manyetik alanın yönüne diktir. Bu kuvvete karşılık Hall voltajı adı verilen bir voltaj oluşur. Bu gerilim manyetik akı yoğunluğunun yalnızca dik bileşenlerinden etkilenir.

Ucuz Hall etkili sensörler (duyarlılığı 10^{-3} ile 0,1 Tesla arasında) genellikle silikondan yapılıdır. Daha hassas sensörler (duyarlılığı 10^{-7} Tesla) yarıiletkenlerden yapılıdır. Hall etkili sensörler ile sabit veya değişken akı yoğunluğu ölçülebilir. Frekans sınırı yaklaşık 1 MHz. dir. Diğer avantajları ise hafif ve hassas olmalarıdır[3].

Tramvay'ın ağırlığını ölçmek için ağırlık dönüştürücü kullanılmıştır. Ağırlık dönüştürücüler ise piezoelektrik kristal malzemelerdir. Piezoelektrik malzeme olarak genellikle kuartz, Rochelle tuzları ve tourmaline kullanılır. Piezoelektrik malzemelere ani basınç uygulandığı zaman malzemenin uçları arasında bir potansiyel (gerilim) oluşur (Şekil 2.2.). Malzemenin uçları arasında oluşan gerilimin değeri basınca göre 30 kV'a çıkabilir fakat çok küçük bir akım akışına sebep olur. Bu tip malzemelerde yüklerdeki ani değişim karşısında malzeme uçlarındaki gerilim de çok hızlı bir şekilde değişir, bu sebepten yükün yada kuvvetin ani değişimlerini ölçmek için bu malzemeler kullanılır. Piezoelektrik (yapay veya doğal) malzemeye uygulanmakta olan bir kuvvet malzemenin kristal kafes yapısında değişime sebep olmaktadır. Bu değişim ise kristal malzeme uçlarında elektriki yükün toplanmasına sebep olmaktadır. Uygulanan kuvvet kaldırıldığında kristal kafes yapısı hızlı bir şekilde ilk halini almaktadır[4].

Piezoelektrik kristal yapıya uygulanan kuvvet arttıkça kristal yapının uçlarındaki gerilim de yükselir. Her kristalde piezoelektrik etki olmadığı gibi her kristal yapıda da aynı etki aynı gerilime sebep olmaz. Mekanik etkiye maruz kalmış olan malzemenin ürettiği gerilim malzeme tipine, kalınlığına, ve uygulanan kuvvete

bağlı olarak değişir. 1 mm kalınlığındaki kristal malzemeye 1 Newton kuvvet uygulandığında değişik tip malzemelerin ürettiği gerilim değeri Tablo 2.1.'de verilmiştir.



Şekil 2.2. Piezoelektrik Kristalin Voltaj Üretmesi

Tablo 2.1. Uyarılan Kristallerin Piezoelektrik Etkisi

Kristal	K (Vm/N)
Kuartz	0,055
Rochelle tuzu	0,098
Lityum sulfat	0,165
Tourmaline	0,0275

Kristal yapıda indüklenen gerilimin değeri;

$$V = K \cdot F \cdot d \quad (2.1)$$

(2.1) formülünden hesaplanır. Bu formülde;

- K: Malzeme tipine bağlı sabit gerilim katsayısı (Vm/N, bkz. Tablo 2.1.)
- F: Uygulanan kuvvet (Newton/m²)
- d: Kullanılan malzemenin kalınlığı (m.)'dir.

Dönüştürücülerden elde edilen analog sinyallerin kod karşılıkları mikroişlemcide değerlendirilerek olması gereken kademe değeri hesaplanır ve sistemdeki yol verme şalterlerinin gerektiği gibi açılıp kapatılması için önemli bir bilgi oluşturulur.

3. KENTİÇİ ELEKTRİKLİ ULAŞIM SİSTEMLERİNDE TAHRİK DÜZENLERİ

Elektrikli ulaşım sistemlerinde bilindiği gibi, doğru akım veya alternatif akımdan faydalanılır.

a) **Doğru Akım** : İki iletkene gerek gösterir. Bunun biri rayda olabilir. 750-1500V, arasında gerilimler kullanılmaktadır.

b) **Alternatif Akım**: Monofaze A.C. akım iki iletkene gerek gösterir. 1500-25000V, 50-60-16²/₃ Hz. monofaze gerilimler kullanılmaktadır.

Taşıt tahrikinde en çok kullanılan D.C. seri motorla 3 fazlı asenkron motorun karşılaştırılması şöylece özetlenebilir.

i- Motorun birim ağırlığı başına momenti (özellik moment) yönünden ; aynı nominal güç için asenkron motor; doğru akım motoruna göre daha fazla özellik moment veremez. Çünkü doğru akım motoruyla aynı güçteki bir asenkron motor, daha küçük boyutlu ve hafif olduğu gibi dönme hızı büyük olduğundan daha düşük bir moment verir.

ii- Motorun birim ağırlığı başına gücü (özellik güç) yönünden; asenkron motorların kolektörlerinin olmaması ve hızlarının genellikle daha büyük olması, bunları özellik güç yönünden daha ilginç yapar. Özellikle 1000 kW ile 1500 kW nominal güçler için, asenkron motorlar daha iyidir.

iii- Nominal güçteki verim yönünden; verim, güçten kısmen bağımsızdır. D.C. motorlarda enerjinin bir bölümü kolektörde kaybolduğu için örneğin; 1000-1500 kW nominal güçlerde asenkron motorun verimi D.C. motordan %1,5-2,5 daha fazladır.

iv- Bakım yönünden; doğru akım makinalarında komütatörün bulunması ağırlık ve hacim yönünden bir sakınca meydana getirdiği gibi, daha sık periyodik bakım gerektirir. Yapılan araştırmada 6×10^6 Km mesafe yol kateden bir lokomotifin, tüm bakım giderlerine göre motorun bakımına düşen pay %11-13 olmakla beraber komütatör ve fırça takımlarına düşen pay ise %5-7 olmaktadır. Asenkron motorda komütatör ve fırça bulunmadığından bu gider olmayacaktır.

Ayrıca asenkron motorun D.C. motora göre yapısı daha basit olmasına karşın, Asenkron motorda rotorun (iletken çubuklarda) merkezkaç kuvvetlerinden ve termik genişlemesinden oluşan mekanik zorlamalara karşı koyacak şekilde dizayn edilmesi gerekir.

v- Yapım fiyatı yönünden; basit yapısı, küçük boyutlu ve hafif olması nedeniyle asenkron motorun fiyatı daha ucuzdur.

D.C. motorlar ve indüksiyon motorlar günümüzde güç elektroniği ile kontrol edilmektedir. İndüksiyon motorlarda kullanılan dönüştürücülerin bakım giderleri, hiç bir zaman D.C. motorun komütatör bakım giderlerine ulaşamaz. Ayrıca D.C. motor tahrikinde kullanılan D.C. dönüştürücünün az da olsa bakım kontrol masrafları vardır. Gelişen güç elektroniği sistemleri sayesinde elektrikli ulaşım sistemlerinin tümünde indüksiyon motorun diğer tahrik motorlarının yerini alacağı söylenebilir[5]. Dönüştürücü sistemlerinde meydana gelen gelişmeler ile elektrikli ulaşım sistemlerinin tahriki için indüksiyon motor ideal olup kullanımı gittikçe artmaktadır. Bu taşıtlarda kullanılan gerilim kaynaklı dönüştürücü ile yapılan denetleyicinin aşağıdaki üstünlüklere sahip olduğu söylenebilir;

- Yüksek güç faktörüne sahiptir.
- Daha düşük ağırlık söz konusudur.
- Motor momentinde meydana gelen salınım küçüktür.
- Tekerlek kontrolü iyi bir şekilde gerçekleşir.

3.1. Yol Profili ve Yük Değişimlerinin Kontrol Sistemine Etkisi

Elektrikli ulaşım sistemleri için, klasik PID kontrolörler ile her yol ve yük durumu için optimal çözümler elde etmek olanaksızdır. Bu tür sistemler için kontrol sistemi tasarlanmanın başlıca güçlükleri şu şekilde sıralanabilir:

1- Motor sürücü devrelerinden kaynaklanan sorunlar: Özellikle düşük frekanslı anahtarlama elemanları kullanılması durumunda, anahtarlama elemanlarından kaynaklanan gecikmeler nedeniyle kontrol sistemi öngörülen sonuçları vermemektedir. Yüksek frekanslı kıyıcılar kullanılarak sürücü devrelerinin kontrol sistemine olumsuz etkisi en aza indirilebilir.

2- Doğru akım motorlarının kontrolünde uyarma akımı da değiştirildiğinden tahrik motorunun lineerlikten sapması artmaktadır.

3- Kataner gerilimi taşıt trafiğine bağlı olarak değişmektedir.

4- Taşıtlar; yol profili, dönemeç ve çevre koşulları (rüzgar, yağmur) nedeniyle rastgele değişen yük karakteristiği göstermektedir.

5- Yolcu sayısına bağlı olarak taşıt toplam kütlesi de geniş bir aralıkta değişmektedir.

Yolcu sayısının değişmesi nedeniyle toplam taşıt kütleindeki değişim bilgisi değerlendirilmemektedir. Taşıt kütlesi değişim dinamiğini doğrudan etkilediğinden, öngörülen hız yörüngelerinin gerçekleşmesinde sapmalara sebep olmaktadır. Yol profilindeki değişimler kontrol sistemi için bozucu olarak değerlendirilmelidir[6].

Günümüzde, elektrikli ulaşım sistemlerinin kontrolü için bilgisayar destekli modern kontrol teknikleri kullanılmaktadır. Japonya'da bir ulaşım sistemine bulanık kontrol (fuzzy control) uygulanmıştır. Almanya'da bu konuda yoğun çalışmalar yapılmaktadır[7]. Elektrikli ulaşım sistemlerinde PID kontrolörler kullanılması durumunda, kontrol sisteminde iyileştirmeler yapmak amacıyla, önerilen çözümler şu şekilde sıralanabilir:

1- Sabit parametrelili kontrolörler yerine, öz-ayarlamalı (auto-tuning PID) kontrolörler kullanılmalıdır. Kontrolör parametreleri, hat gerimi ve yük değişimlerine göre yeniden ayarlanmalıdır. Yük değişimi ölçülebilen büyüklüklerden hız, endüvi akımı, uyarma akımı ve zaman kullanılarak belirlenebilir.

2- Kontrol şemasındaki PI2 kontrolörü çevriminde motora ilişkin non-lineerlik değerlendirilmemiştir. Bu çevrimde, non-lineer geri beslemeler kullanılarak, yeni bir kontrol çevrimi oluşturulabilir.

4. KONYA HAFİF RAYLI ULAŞIMINDA KULLANILAN TRAMVAY'IN ÇALIŞMASININ GENEL YAPISI

Konya hafif raylı ulaşım sisteminde kullanılan tramvaylarda karakteristik özellikleri aynı olan iki adet 800 V 150 kW'lık seri D.C. motor kullanılmıştır (Tablo 4.1). Seri D.C. motorlar yapılarından dolayı yüksüz çalıştırılmazlar[8]. Bu tip tahrikli tramvaylarda D.C. motorun yol alması iki aşamada gerçekleştirilmektedir. İlk aşamada D.C. motorlar bir direnç grubu üzerinden şebeke gerilimine seri olarak bağlanırlar. İkinci aşamada ise motorların herbirinin önüne seri gelecek şekilde bir direnç grubu bağlanarak, şebeke gerilimine paralel bağlanırlar.

Tablo 4.1.Köln DUWAG Tipi Tramvayda Kullanılan Seri D.C. Motorun Etiketi

V (D.C. Volt)	I (D.C. Akım)	Güç (kW)
750 V	225 A	150 kW
% Err	U/min	n (dev/dak)
80	430	3500/Umin

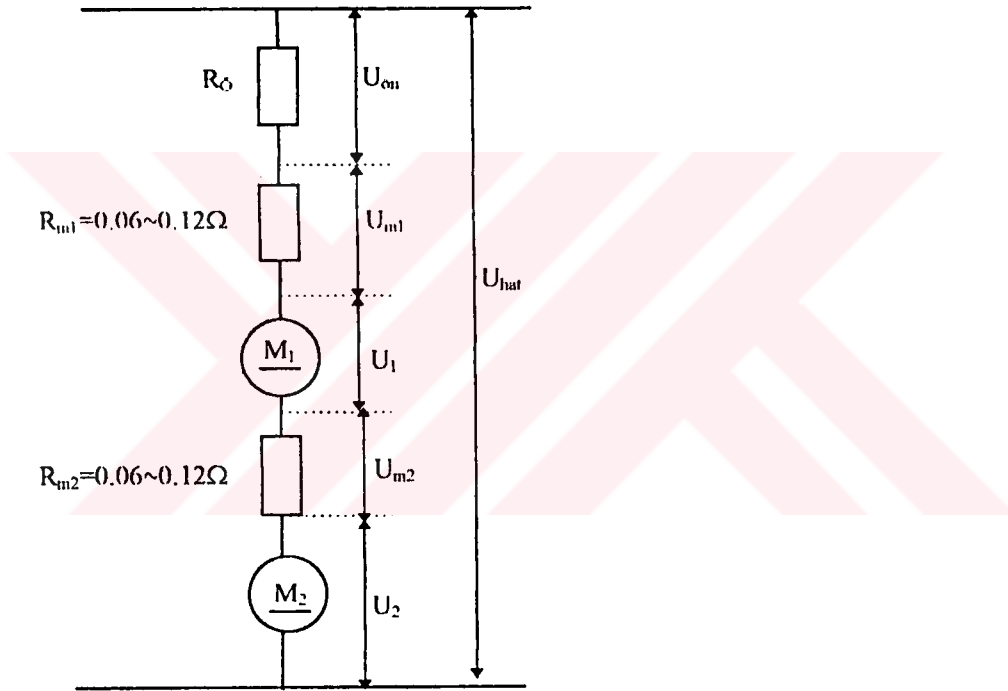
Direnç gurubu değeri bilinen onbir adet dirençten oluşmaktadır. Direnç grubunda kullanılan dirençler ve değerleri Tablo 4.2.'de verilmiştir. Motorların seri ve paralel çalıştırılmasında öndirenç olarak aynı direnç grupları kullanılmaktadır.

Tablo 4.2. Tramvayda Yolvermede Kullanılan Dirençler ve Değeri

Öndirenç	Direnç Değeri (Ω)
R ₁	0,84
R ₂	1,32
R ₃	2,16
R ₄	3,12
R ₅	4,2
R ₆	0,36
R ₇	4,56
R ₈	3,12
R ₉	2,16
R ₁₀	1,32
R ₁₁	0,84

4.1. Motorların Bir Öndirenç Grubuyla Şebekeye Seri Bağlanması

D.C. Motor doğrudan şebekeye bağlanacak olursa ilk anda nominal akımın 5-7 katı akım çeker bu da sisteme zarar verir[9]. Bu olayın sisteme vereceği zararları önlemek için D.C. motora yolvermek gerekir. Yolverme işleminde ilk aşamada D.C. motorlar on kademedan oluşan bir direnç grubu ile şebeke gerilimine seri olarak bağlanır (Şekil 4.1).



Şekil 4.1. Motorların Seri Olarak Bir Öndirençle Şebekeye Bağlanması

Motorlar, buldukları kademedeki hesaplanan çekmeleri gereken akım değerine ulaştıkları zaman kademe değeri bir artırılarak ön direnç değeri azaltılır ve motor uçlarındaki gerilim yükselir. Motorlar yine aşırı akım çekmeye çalışırlar fakat öndirençler motor akımını sınırlandırır, motorlar bulunduğu kademedeki çekmesi

gereken akımı çekmeye başladığında kademe değeri tekrar bir artırılarak en son kademeye kadar bu işlem devam eder[10].

Kademeler, dirençlerin değişik şekillerde bağlanması ile oluşturulmaktadır. Motorlar yol aldıkça motorlara seri olarak bağlanan direnç değeri her kademede daha da azaltılır. Onuncu kademede öndirençlerin tamamı devre dışı kalır, şebeke gerilimine iki D.C. motor seri bağlanır. Öndireç grubundaki dirençler bir şalter kontağı ile devreye alınır veya devreden çıkarılır, her kademe bu şekilde elde edilir.

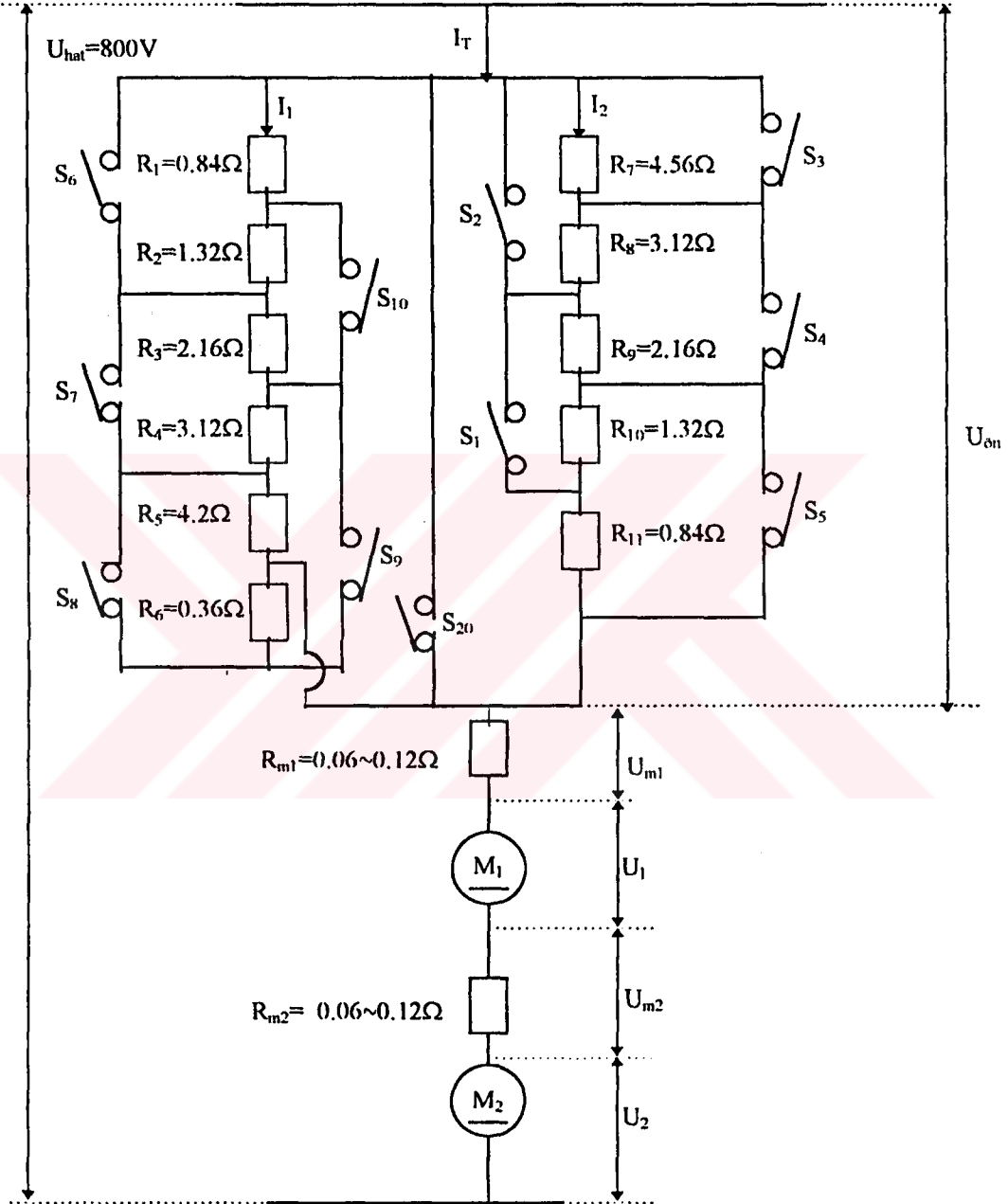
Motorların bir öndirenç grubu ile şebekeye seri bağlanması ve şalter kontaklarının pozisyonu Şekil 4.1.1.'de gösterilmiştir. Her bir kademede kapanan şalterler, devrede kalan dirençler, öndirenç değeri ve bunun nasıl hesaplanacağı Tablo 4.3.'de gösterilmiştir.

Tablo 4.3. Motorların Bir Öndirenç Grubu İle Şebekeye Seri Bağlanmasında Kademe Öndirenç Değeri

Kademe No	Kapanan Şalterler	R_{11h}	R_{12h}	R_{t1} (Ω)	R_{t2} (Ω)	R_0 (R_{t1}/R_{t2}) (Ω)
1	Hepsi Açık	$R_1+R_2+R_3+R_4+R_5$	$R_7+R_8+R_9+R_{10}+R_{11}$	11,64	12	5,908629442
2	$S_3;S_8$	$R_1+R_2+R_3+R_4+R_5//R_6$	$R_8+R_9+R_{10}+R_{11}$	7,771579	7,44	3,801087814
3	$S_3;S_8;S_9$	$R_1+R_2+R_3+R_5//R_6$	$R_8+R_9+R_{10}+R_{11}$	4,651579	7,44	2,862136328
4	$S_2;S_3;S_8;S_9$	$R_1+R_2+R_3+R_5//R_6$	$R_9+R_{10}+R_{11}$	4,651579	4,32	2,239831058
5	$S_2;S_3;S_7;S_8;S_9$	$R_1+R_2+R_5//R_6$	$R_9+R_{10}+R_{11}$	2,491579	4,32	1,580194715
6	$S_2;S_3;S_4;S_7;S_8;S_9$	$R_1+R_2+R_5//R_6$	$R_{10}+R_{11}$	2,491579	2,16	1,156985743
7	$S_2;S_3;S_4;S_7;S_8;S_9;S_{10}$	$R_1+R_5//R_6$	$R_{10}+R_{11}$	1,171579	2,16	0,759582938
8	$S_1;S_2;S_3;S_4;S_7;S_8;S_9;S_{10}$	$R_1+R_5//R_6$	R_{11}	1,171579	0,84	0,489230769
9	$S_1;S_2;S_3;S_4;S_6;S_7;S_8;S_9;S_{10}$	$R_5//R_6$	R_{11}	0,331579	0,84	0,237735849
10	S_{20}	0	0	0	0	0

Tablo 4.4.'de D.C. seri motorlara öndirençle yolvermede kalkınma anında belirtilen kademede yol verilecek olursa motorların hesaplanan çekeceği akım değerleri verilmiştir. Motorlara ilk yolverme kademesi ne kadar yüksek olursa,

çekecekleri akım değeri de o kadar yüksek değerlere ulaşacaktır. Bu durum sisteme zarar verebileceği gibi bazen motorun yanmasına da sebep olabilir[11].



Şekil 4.1.1. Motorların Bir Öndirenç Grubu İle Şebekeye Seri Bağlanmasında Şalter Pozisyonları ve Öndirenç Değerleri

Şekil 4.1.1.'deki kısaltmaların anlamları aşağıda verilmiştir.

U_{hat}	Hat Gerilimi
$U_{\text{ön}}$	Yolverme Dirençlerinde Düşen Gerilim
I_T	Hattan Çekilen Toplam Akım
I_1	1. Koldan Çekilen Akım
I_2	2. Koldan Çekilen Akım
U_{m1}	1. Motorun İç Direncinde Düşen Gerilim
U_{m2}	2. Motorun İç Direncinde Düşen Gerilim
R_{m1}	1. Motorun İç Direnci
R_{m2}	2. Motorun İç Direnci
U_1	1. Motora Uygulanan Gerilim
U_2	2. Motora Uygulanan Gerilim
$R_1 \dots R_{11}$	Yolverme Dirençleri
$S_1 \dots S_{10}$	Yolverme Şalterleri

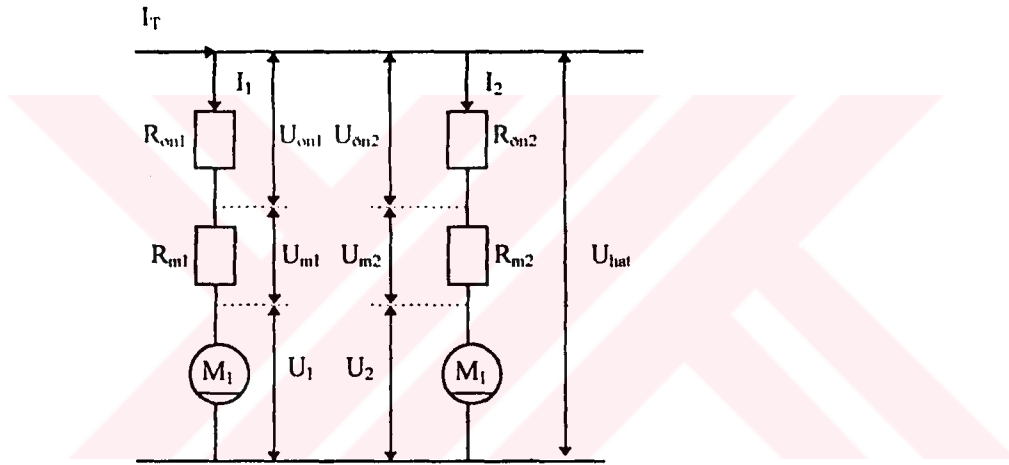
Tablo 4.4. D.C. Motorlar Şebekeye Seri Bağlıyken Kademlerdeki Akım ve Gerilim Değerleri

Kademe No	U_{hat} (V)	$R_{\text{ön}}$ (Ω)	I_T (A)	$U_{\text{ön}}$ (V)	U_{m1} (V)	U_{m2} (V)
1	800	5,908629442	130,1103	768,7735	15,61324	15,61324
2	800	3,801087814	197,9665	752,488	23,75598	23,75598
3	800	2,862136328	257,8868	738,1072	30,94642	30,94642
4	800	2,239831058	322,6026	722,5754	38,71231	38,71231
5	800	1,580194715	439,5134	694,5168	52,74161	52,74161
6	800	1,156985743	572,6615	662,5612	68,71938	68,71938
7	800	0,759582938	800,3338	607,9199	96,04005	96,04005
8	800	0,489230769	1097,046	536,7089	131,6456	131,6456
9	800	0,237735849	1674,566	398,1043	200,9479	200,9479
10	800	0	3333,333	0	400	400

(Motorlar için $R_l = 0,12 \Omega$ Alınmıştır.)

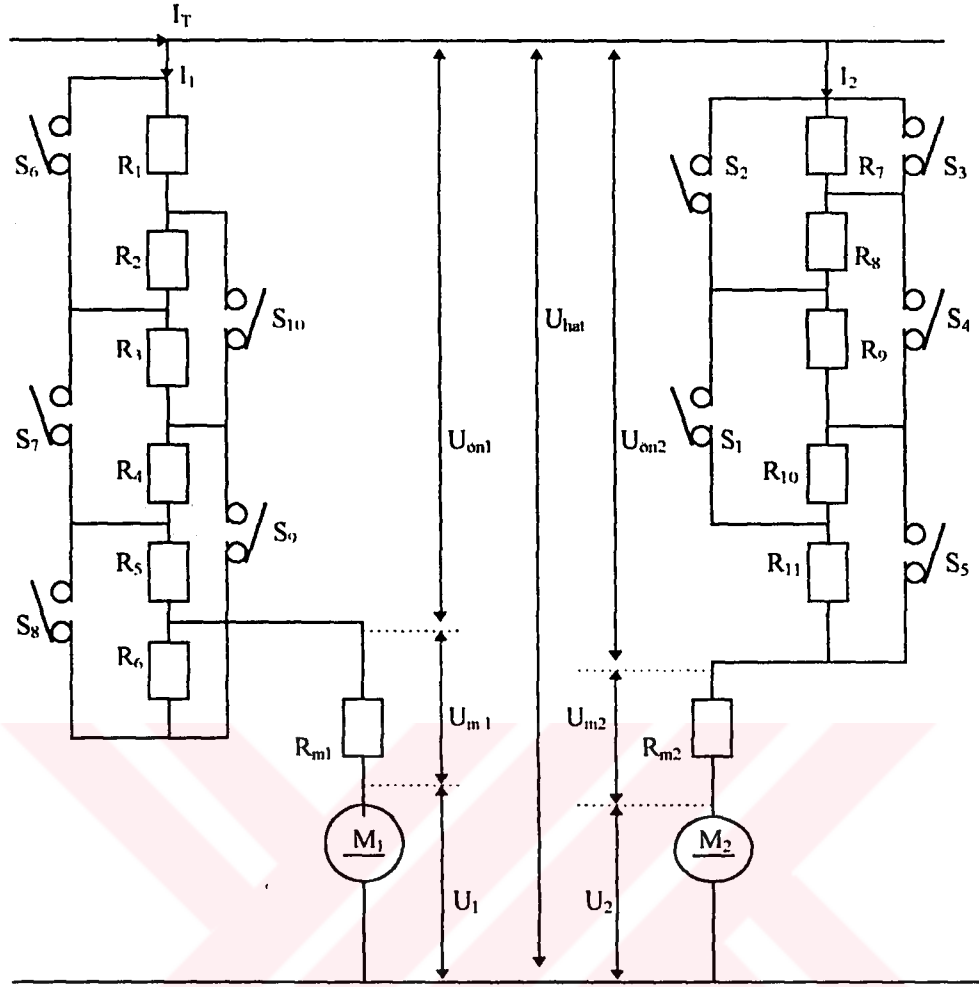
4.2. Motorların Bir Öndirenç Grubuyla Şebekeye Paralel Bağlanması

Motorlar ikinci aşama onbirinci kademededen itibaren seri bir öndirenç grubu ile şebeke gerilimine paralel bağlanır (Şekil 4.2.). Motorlar yol aldıkça kademe değeri yükseltilir. Kademe artışında motorlara seri bağlı öndirenç grubunun değeri, dirençlere bağlı şalterler yardımıyla azaltılır. Onyedinci kademede D.C. motorların önüne seri bağlanan öndirenç grupları devre dışı bırakılır ve motorlar şebeke gerilimine paralel bağlanır.



Şekil 4.2. Motorların Öndirenç Grubu İle Şebekeye Paralel Bağlanması

Seri motorların bir öndirenç grubu ile şebekeye paralel bağlanma şekli ve şalter kontaklarının pozisyonları Şekil 4.2.1.'de gösterilmiştir. Her bir kademede hangi şalterlerin kapandığı, hangi dirençlerin devrede kaldığı, öndirenç değeri ve bunun nasıl hesaplanacağı birinci motor için Tablo 4.5.'de, ikinci motor için Tablo 4.6.'da gösterilmiştir.



Şekil 4.2.1. Motorların Seri Bir Öndirenç Grubu İle Şebekeye Paralel Bağlanması ve Kademeleri Oluşturan Öndirençler

Şekil 4.2.1.'deki kısaltmaların anlamları aşağıda verilmiştir.

U_{on1} 1. Motorun Yol verme Dirençlerinde Düşen Gerilim

U_{on2} 2. Motorun Yol verme Dirençlerinde Düşen Gerilim

I_T Hattan Çekilen Toplam Akım

I_1 1. Motorun Çektiği Akım

I_2 2. Motorun Çektiği Akım

Tablo 4.5. 1. Motorun Kademelere Göre Öndirenç Değeri

Kademe No.	Kapanan Şalterler	$R_{T\ddot{O}111} (\Omega)$	$R_{T\ddot{O}1} (\Omega)$
11	$S_7; S_8; S_{10}$	$R_1 + R_2 // R_3 // R_4$	1,488908
12	$S_7; S_8; S_{10}$	$R_1 + R_2 // R_3 // R_4$	1,488908
13	$S_7; S_8; S_9; S_{10}$	R_1	0,84
14	$S_8; S_9; S_{10}$	R_1	0,84
15	$S_6; S_8; S_9; S_{10}$	$R_1 // R_2 // R_3$	0,414763
16	$S_6; S_8; S_9; S_{10}$	$R_1 // R_2 // R_3$	0,414763
17	$S_6; S_7; S_8; S_9; S_{10}$	0	0
18	$S_6; S_7; S_8; S_9; S_{10}$	0	0
19	$S_6; S_7; S_8; S_9; S_{10}$	0	0

Tablo 4.6. 2. Motorun Kademelere Göre Öndirenç Değeri

Kademe No	Kapanan Şalterler	$R_{T\ddot{O}112} (\Omega)$	$R_{T\ddot{O}2} (\Omega)$
11	$S_3; S_4$	$R_{10} + R_{11}$	2,16
12	$S_1; S_3; S_4$	$R_{11} + R_8 // R_9 // R_{10}$	1,488908
13	$S_1; S_3; S_4$	$R_{11} + R_8 // R_9 // R_{10}$	1,488908
14	$S_1; S_2; S_3; S_4$	R_{11}	0,84
15	$S_1; S_2; S_3$	R_{11}	0,84
16	$S_1; S_2; S_3; S_5$	$R_9 // R_{10} // R_{11}$	0,414763
17	$S_1; S_2; S_3; S_5$	$R_9 // R_{10} // R_1$	0,414763
18	$S_1; S_2; S_3; S_4; S_5$	0	0
19	$S_1; S_2; S_3; S_4; S_5$	0	0

4.3. Tramvay'ın Sabit İvmeli Hareketi

Tramvay hareket halindeyken yolcuları sarsmaması için sabit ivmeli hareket etmesi istenir. Bu ivme değeri $0,2-0,5 \text{ m/s}^2$ arasında olmalıdır[12]. Tramvay motorlarının seri bağlama durumundan paralel bağlama durumuna sarsıntısız geçebilmesi için motorların devir sayısı;

$$n_D = n_N \cdot (U_N - 2 \cdot R_l \cdot I_N) / 2 \cdot (U_N \cdot R_l \cdot I_N) \quad (4.1)$$

$$n_D = 1430 \cdot (750 - 2 \cdot 0,12 \cdot 225) / 2 \cdot (750 \cdot 0,12 \cdot 225)$$

$$n_D = 688,298 \text{ d/d}$$

olmalıdır. Motorların devir sayısı $688,298 \text{ d/d}$ iken tramvay'ın hızı ise;

$$n_T = 688,298 \cdot 8/45 \quad (8/45 \text{ Tekerlek Dönüşüm Oranı})$$

$$n_T = 122,364 \text{ d/d} \quad (4.2)$$

$$v = n_T \cdot 2 \cdot \pi \cdot r / 60 \quad (4.3)$$

$$v = 122,364 \cdot 3,14 \cdot 0,335 / 60$$

$$v = 4,2926 \text{ m/s} \quad \text{veya} \quad v = 15,45336 \text{ km/h}$$

olarak bulunur. Tramvay bu hıza ulaştığında birinci aşama onuncu kademede, iki motor şebeke gerilimine öndirençsiz olarak seri bağlanmış durumdadır. Tramvay'ın bu kademeye gelmesi için gereken süreyi (her kademe için gereken süre 1 s.) 10 s. alırsak, tramvay sabit ivme ile hareket etmesi gerektiğinden;

$$a = v/t \quad (4.4)$$

$$a = 4,2926/10$$

$$a = 0,42926 \text{ m/s}^2$$

olarak bulunur. Bulunan bu değer standartlara uygundur. Tramvay'ın bu sabit ivme ile hareket edebilmesi için her bir kademede olması gereken hız, motor devir sayısı ve akım değeri Tablo 4.7.'de verilmiştir.

Tablo 4.7. Tramvay'ın Sabit İvmeli Hareketine İlişkin Hesaplanan Değerler

Kad. No	Süre (s.)	Hız (m/s) $v_T=0,42.t$	Hız (km/h) $v_T=v_T.3,6$	Teker Devri (d/d) $t_D=v_T.60/(2.\pi.0,33)$	Motor devri (d/d) $n_D=n_T.45/8$	Öndirenç (Ω) R_δ	Motor akımı (A) $I_N=U_N/(2.k.n_D+R_\delta)$
1	1	0,42926	1,545336	12,23621	68,82869	5,908629	116,1335
2	2	0,85852	3,090672	24,47242	137,6574	3,801088	160,9444
3	3	1,28778	4,636008	36,70864	206,4861	2,862136	186,0812
4	4	1,71704	6,181344	48,94485	275,3148	2,239831	201,7405
5	5	2,1463	7,72668	61,18106	344,1435	1,580195	222,7195
6	6	2,57556	9,272016	73,41727	412,9722	1,156986	230,5062
7	7	3,00482	10,81735	85,65348	481,8009	0,759583	236,91
8	8	3,43408	12,36269	97,8897	550,6295	0,489231	234,0195
9	9	3,86334	13,90802	110,1259	619,4582	0,237736	229,8625
10	10	4,2926	15,45336	122,3621	688,2869	0	224,9187
11	11	4,72186	16,9987	134,5983	757,1156	2,16	188,3478
12	12	5,15112	18,54403	146,8345	825,9443	1,488908	216,4108
13	13	5,58038	20,08937	159,0708	894,773	1,488908	207,1618
14	14	6,00964	21,6347	171,307	963,6017	0,84	239,9097
15	15	6,4389	23,18004	183,5432	1032,43	0,84	228,5956
16	16	6,86816	24,72538	195,7794	1101,259	0,414763	249,1369
17	17	7,29742	26,27071	208,0156	1170,088	0,414763	236,9578
18	18	7,72668	27,81605	220,2518	1238,916	0	258,1681
19	19	8,15594	29,36138	232,488	1307,745	0	245,1132

Tablo 4.7.'deki kısaltmaların anlamları aşağıda verilmiştir..

- v_T Tramvay'ın hızı (m/s)
- t_D Tekerlek devir sayısı (d/d)
- n_D Motor devir sayısı (d/d)
- I_N Motor akımı (A)
- k Motor indüklemeye katsayısı

Bu yöntem yerine, motor akımı 225 A sabit tutulmak şartı ile tramvay'ın hareketi sağlanmaya çalışılırdı kademe değiştirme esnasında her kademe için hareket ivmesi farklı olacağından yolcular sarsılırdı. Bu sakıncadan dolayı tramvaylarda bu tip yol verme yöntemi kullanılmamaktadır. Sistemin kademe kontrolü tasarımı, tramvay'ın sabit ivme ile hareket etmesi gerektiği kabul edilerek yapılmıştır.

5. KONTROL SİSTEMİ TASARIMI

Sistem analog sinyal algılayıcı, analog dijital dönüştürücü, mikroişlemci, kod çözücü, gösterge, kontrol ve besleme devrelerinden oluşmaktadır. Her birim ilgili olduğu diğer birimlerle uyumlu çalışacak şekilde tasarlanmıştır. Sistemde oluşabilecek bir arızanın kolayca giderilebilmesi için her devre bir baskı devre üzerine montaj edilmiş ve birimler arasındaki geçişler soketler ile sağlanmıştır. Entegreler bozulma ihtimalinde kolayca değiştirilebilmesi için soketler üzerine montaj edilmiştir.

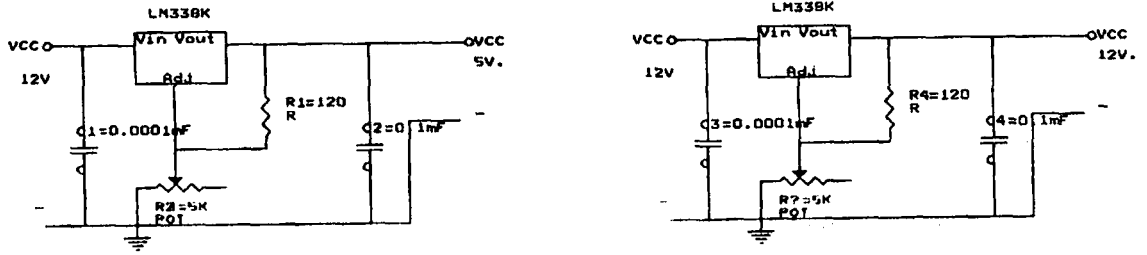
5.1. Besleme Devresi Tasarımı

Kullanılan analog entegreler 12 V D.C. gerilim ile çalışmaktadır. Akım dönüştürücü, mikroişlemci, ADC, kod dönüştürücü ve göstergeler ise 5 V D.C.'de çalışmaktadır. Tramvay'ın üzerinde ise akülerden sağlanan 12 V D.C. gerilim kaynağı mevcuttur. Akü geriliminde meydana gelecek dalgalanmalar analog devreyi etkileyecektir. Bu sebepten dolayı akü gerilimini devrelerin besleme gerilimine dönüştürmek için iki adet LM338K voltaj regülatörü kullanılmıştır.

LM338K (Ek-VI) voltaj regülatörünün giriş, ayar, çıkış olmak üzere üç adet ucu vardır. Gerilimindeki dalgalanmaları filtrelemek için girişe 0,1 μ F'lık kutupsuz kondansatör, çıkışa 100 μ F'lık kutuplu kondansatör bağlanmıştır. Çıkış geriliminin değerini hassas bir şekilde ayarlamak için doğrusal, çok turlu ve 5 k Ω değerinde P_1 potansiyometresi kullanılmıştır. Devrede kullanılan 240 Ω 'luk R_1 direnci geribesleme direncidir.

Gerçekleştirilen besleme devresi Şekil 5.1.'de, güç devresinin baskı devre şeması ise Ek-I'de verilmiştir. LM338K voltaj regülatörünün çıkış akım değeri 5A dir.

LM338K ile gerilim regülasyonu yapılırken, entegrede meydana çıkacak ısıyı üzerinden kolayca uzaklaştırmak için metal gövdeli soğutucu üzerine montaj edilmiştir. Tasarlanan devrede metal gövde alüminyum soğutucu plakalar üzerine monte edilmiştir.



Şekil 5.1. 12V'dan LM338K Voltaj Regülatörü ile 5 V ve 12 V Çıkış Gerilimi İçin Bağlantı Şekilleri

Potansiyometreler ayarlanarak voltaj regülatörlerinden birinin çıkış gerilimi 5 V D.C., diğerinin çıkış gerilimi ise 12 V D.C. olması sağlanır. Voltaj regülatörünün çıkış gerilimi;

$$V_o = 1,25 \cdot (1 + (R_2/R_1)) \quad (5.1)$$

formülünden hesaplanır[13].

5.2. Analog Devre Tasarımı

Analog sinyal algılayıcı devrede tramvay'ın hızı, ağırlığı ve motorların çektiği akımları ölçebilmek için kullanılan dönüştürücülerden alınan değişik değerli ve formdaki analog sinyaller 0-5 V D.C. arasında ölçeklenmesi gerekmektedir. Bu işlemi gerçekleştirmek için değişik yapı ve tipdeki dönüştürücülerden alınan sinyaller değişik yapıda analog devrelere uygulanmıştır. Analog sinyal algılayıcı devrenin baskı devre şeması Ek-II'de verilmiştir.

5.2.1. Doğru akım motorlarının çektiği akımı ölçen devre tasarımı

Akım dönüştürücüler Hall olayı prensibine göre çalışırlar. Sabit veya değişken bir manyetik alan içinde kalan yarıiletken malzemenin iki ucu arasında bir Hall voltajı oluşur. Hall voltajı manyetik alanın şiddeti ile doğru orantılıdır. Bu etki ile değişik akım formlarını ölçmek mümkün olmaktadır.

Bu sensörlerin çıkışları manyetik alanın değişimine ve yönüne bağlı değildir, sadece manyetik alanın gerilimine bağlıdır. Manyetik alanın değeri değiştiği zaman akım dönüştürücü belli bir zaman gecikmesi ile cevap verir. Bu zaman gecikmesi, akım dönüştürücünün 200 A'lık akım artış değeri için $V_{II} = 10 \text{ V}$ 'a ulaşması için 1 μs olacaktır. Bu dönüştürücüler 400 A tepe değerinden yüksek A.C. veya D.C. akım ölçümleri için akım ölçü transformatörlerine alternatif bir çözüm olacaktır.

D.A.'da yüksek akım değerlerini ölçmek için ölçü aletlerine paralel bir ön direnç bağlanır. Bu bağlantıda kullanılan dirençte güç kaybı söz konusudur. Bu akım dönüştürücülerde ise kesinlikle ilk devrede bir akım yüklemesi yada güç kaybı söz konusu değildir. Nüve merkezinden geçen akımın artışı doğrusal olarak çıkış gerilimini artırır veya azaltır. Bu tip akım dönüştürücüler, dış ortamın oluşturacağı etkilerden korunmak için plastik bir muhafaza içine alınmıştır[14].

Bu elemanın uçları arasında indüklenen gerilim değeri şu şekilde hesaplanabilir.

Hall elemanı içindeki taşıyıcıların oluşturduğu Lorentz kuvvetinin değeri ;

$$F = q \cdot (v \times B) = \frac{J}{n} \cdot B \quad (q: \text{taşıyıcı yükü, } n: \text{yük yoğunluğu}) \quad (5.2)$$

formülünden hesaplanabilir. Taşıyıcılar bu kuvvetin tesiri altında hareket ederler ve yük hareketinden dolayı bir E_{Hl} elektrik alanı üretilir. İfade edilen denge ilişkisinde;

$$q \cdot E_h + q \cdot (v \times B) = 0 \quad \text{veya} \quad E_h \cdot lz = -v \cdot B \cdot lz \quad (5.3)$$

bulunur. Bu elektrik alanı sonuçta eleman üzerinde bir voltaj'a sebep olur. Bu Hall voltajı;

$$V_{Hl} = E_{Hl} \cdot b = V \cdot B \cdot b \quad (5.4)$$

ile bulunur. Bilindiği gibi;

$$J = n \cdot q \cdot v \quad (5.5)$$

dir. Elektrik alan şöyle yazılabilir.

$$E_{Hl} = \frac{J}{n \cdot q} \cdot B \quad (5.6)$$

Burada; $1/(n \cdot q)$ Hall katsayısıdır (R_{Hl}). Taşıyıcılar delikler olduğu sürece ($q > 0$) dır, buna göre R_{Hl} yarıiletkenler için pozitiftir. Çıkış voltajı;

$$V_{Hl} = R_{Hl} \cdot J \cdot B \cdot b \quad (5.7)$$

formülünden hesaplanır[3].

5.2.1.1. Akım dönüştürücünün çalışma şartları

1- Akım dönüştürücü entegreler, akım taşıyan iletkenden yalıtılmasına rağmen, yüksek gerilim devrelerinde sızıntı akımından dolayı demir nüvede meydana gelen güç kayıplarına (P_e) gerekli dikkat gösterilmeli ve bu güç değeri aşılmamalıdır. Eğer P_e gücü aşılabacak olursa akım dönüştürücüde kullanılan demir nüve kendi kendine aşırı ısınır ve bu da malzemenin fiziksel tahribatına sebep olur. Sızıntı akımının gücü frekans ve devre akımına bağlıdır. P_e gücü devre akımı ile frekansın çarpımının karesi ile doğru orantılıdır.

Aşırı ısınma ve mamul'ün bozulmasını önlemek için akım ile frekans çarpımının karesi 400000 değerini aşmamalıdır. Ölçülecek akımın tepe değeri 200 A ise frekansı;

$$P_e \propto (I.f)^2 \quad (5.8)$$

$$I . f = 400000$$

$$f = 400000/140$$

$$f = 2857,142 \text{ Hz.}$$

olmalıdır. 20 kHz. frekans değerine sahip maksimum ölçülebilecek akım değeri benzer şekilde hesaplanırsa 20 A olarak bulunur. Eğer iletkenin içinden geçen ve değeri ölçülecek akım doğru akımsa, nüvede bir ısı oluşmaz. Bu sebepten dolayı doğru akım devrelerinde bu değer dikkate alınması gerekmez.

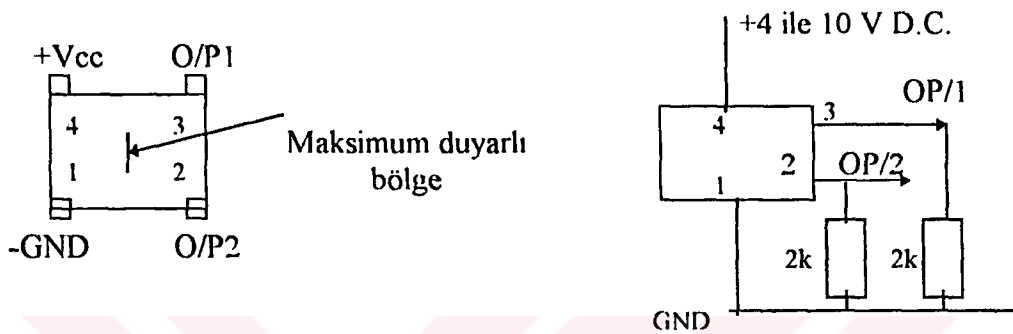
2- Akım dönüştürücüsünün belirlenen akım bölgesi 0-200 A aralığı için, mevcut çıkış voltajını düşürmek mümkün olacaktır. Bu işlem nüvenin merkezinden geçen akım sabitken sarım sayısının artırılması ile yapılabilir.

3- Akım dönüştürücüsünün çıkışı bir OP-AMP devresine bağlıdır. OP-AMP çıkışı ise 0-20 mA akım akıtabilecek bir transistöre bağlanmıştır. Sensörün pozitif ve negatif terminalleri arasına bir direnç bağlanmalıdır. Bu direnç değeri 500 Ω 'u aşmamalıdır. Pratikte bu direnç değeri 50 Ω ile 500 Ω arasında seçilir, bu durumda 20 mA devre akımı için 1 V ile 10 V arasında çıkış gerilimi elde edilir[15].

5.2.1.2. Doğrusal Hall etkili entegre devre

Minyatür Hall etkili doğrusal çıkışlı dönüştürücü 4 pinli olup plastik bir paket içine yerleştirilmiştir. Bu entegre fark çıkış kademesi özelliğine sahiptir. Manyetik alan yoğunluğu ± 40 mT arasında lineer değişirken çıkışlardan biri doğrusal olarak

artarken diğ er çıkışı da lineer olarak azalmaktadır. Manyetik akı yoğunluğunun ± 40 mT'dan yüksek deęerleri için entegre devrenin bozulması önlenmiştir. Bu tip entegreler transformatörler ve kabloların yalıtım gerilimlerinin ölçülmesinde de kullanılabilir. Bu entegrenin tipik bir bağlantı şekli ve bacak isimleri Şekil 5.2.'de verilmiştir[16].



Şekil 5.2. 634SS2 Doğrusal Hall Etkili Entegre Devre Bacak Bağlantı Şeması

5.2.1.3. Akım dönüştürücü çıkışının doğrusallaştırılması

Akım dönüştürücünün manyetik alanla doğru orantılı olarak yükselen çıkış gerilimi 3 nolu (OP/1) bacağından alınır. Akım dönüştürücü entegreye besleme gerilimi olarak 5 V D.C. uygulandığında manyetik alan 0 Tesla iken, entegrenin OP/1 çıkışı 2,1 V olmaktadır. Manyetik alandaki 1 mT'lik artışa karşılık OP/1 çıkışında 7,5–10,6 mV arasında bir gerilim artışı olur. Entegre besleme kaynağından yaklaşık olarak 3,5 mA akım çeker.

Akım dönüştürücü çıkışının uygulandığı analog devrenin çıkış gerilimi 0–5 V D.C. arasında ölçeklendirilmesi gerekmektedir. Bu işlemi gerçekleştirmek için LM324 (Ek-VII) işlemci amfi entegre devresi kullanılmıştır. Bu entegre, tek besleme kaynağının yeterli olması nedeni ile seçilmiştir.

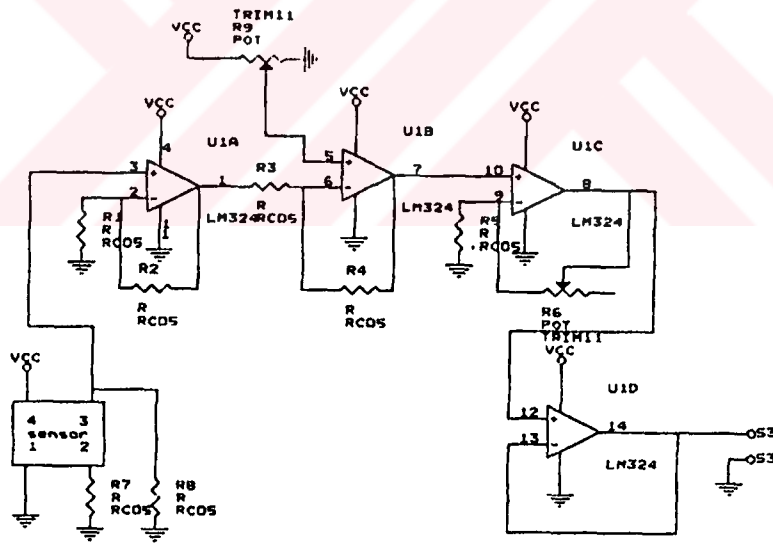
Şekil 5.3.'te akım dönüştürücü çıkışını lineerleştiren devre gösterilmiştir. U_{1A} işlemci amfisi dönüştürücü çıkışını yüklememek için kullanılmıştır. U_{1B} işlemci amfisinde akım dönüştürücünün OP/1 çıkışı olan 2,1 V referans değer olan 0 V'a çekilmiştir. Bu işlemi gerçekleştirmek için Potansiyometre çıkış gerilimi 2,1 V'a ayarlanır. U_{1B} işlemci amfisi yardımıyla akım dönüştürücü entegrenin OP/1 çıkışından $Trim_{11}$ 'in çıkış gerilimi çıkarılır. U_{1B} işlemcisinin 7 no'lu çıkışından alınan sinyalin değeri;

$$V_{1B7} = 2 \cdot (V_{1A1} - V_{TRIM11}) \quad (5.9)$$

$$V_{1B7} = 2 \cdot (2,1 - 2,1)$$

$$V_{1B7} = 0 \text{ V}$$

olarak bulunur. Bu değer manyetik alanın yoğunluğu 0 Tesla olduğu zaman geçerlidir.



Şekil 5.3. Akım Dönüştürücü Çıkışını Lineerleştiren Devre

U_{1B} fark amfisinin çıkışı U_{1C} yükselteç işlemcisinin girişine uygulanmıştır. U_{1C} , pozitif kazanç amfisi olarak bağlanmıştır. U_{1C} işlemci amfisi çıkış sinyali değeri;

$$V_{1C8} = V_{1B7} \cdot (1 + (R_5/Pot_{11})) \quad (5.10)$$

formülünden hesaplanır. U_{1C} işlemci amfisinin çıkışı voltaj takipçi olarak bağlanan U_{1D} işlemcisine girilir ve bundan sonra gelecek devrenin giriş sinyalini yüklemesi önlenmiş olur.

5.2.2. Tramvay hızını ölçen analog devre tasarımı

Tramvay'ın üzerinde bulunan A.C. takogenaratör hız dönüştürücü olarak kullanılmıştır. 104 no'lu tramvay'ın üzerinde bulunan takogenaratörü üzerinde yapılan ölçümlerde Tablo 5.1.'deki değerler elde edilmiştir.

Tramvay'ın üzerinde bulunan kilometre saatinden hız okunmuş ve buna karşılık dijital voltmetre yardımıyla takogenaratörün çıkış gerilimi ölçülmüştür.

Tablo 5.1. Tramvay'ın Takogenaratöründen Ölçülen A.C. Gerilim Değerleri

Hız (Km/h)	Ölçüm1 (V)	Ölçüm2 (V)	Ölçüm3 (V)	Ölçüm4 (V)	Ölçüm5 (V)
0	0	0	0	0	0
10	6	6	5	6	Okunamadı
15	12	Okunamadı	12	Okunamadı	Okunamadı
20	15	14	15	13	15
25	18	Okunamadı	18	Okunamadı	Okunamadı
30	21	20	23	21	Okunamadı
35	25	Okunamadı	26	Okunamadı	Okunamadı
40	28	27	28	27	28
45	31	31	31	Okunamadı	Okunamadı
50	34	34	35	35	35

Tramvay'ın seri hareketinden dolayı bazı ara değerler okunamamıştır. Tramvay'ın limit hızı 60 Km/h'dir. Bu hız değerine ulaşılacak olursa tramvay'ın üzerinde bulunan FAHR şalter adı verilen termik atarak tramvay'ın hat ile elektrik bağlantısını kesmektedir. Bu sebepten tramvay'ın ulaşabileceği maksimum hız

50 Km/h olarak alınmıştır. Takogeneratörünün çıkış gerilimi devir sayısı ile doğru orantılıdır. Takogeneratörün hıza bağlı olarak çıkış geriliminin fonksiyonunu bulmak için verilere eğri uydurma yöntemlerinden enküçük kareler yöntemi yardımı ile bir doğru uyduracak olursak, elde edilen doğru denklemleri sırası ile 5.11 den 5.15'e kadar olan denklemler olur.

$$U_{1ölçüm} = 0,532467532+0,683982684 \cdot v \quad (5.11)$$

$$U_{2ölçüm} = -0,28156996+0,687030716 \cdot v \quad (5.12)$$

$$U_{3ölçüm} = 0,201129870+0,70735930 \cdot v \quad (5.13)$$

$$U_{4ölçüm} = -0,57142857+0,702857142 \cdot v \quad (5.14)$$

$$U_{5ölçüm} = 0,38983050+0,694915254 \cdot v \quad (5.15)$$

Burada;

$U_{1ölçüm} \dots U_{5ölçüm}$ Takogeneratöründen okunan A.C. gerilim değerleri
 v Tramvay'ın Km/h olarak hızıdır.

Elde edilen doğru denklemlerinden hıza karşı takogeneratörün çıkış gerilim değerleri Tablo 5.2.'de gösterilmiştir.

Ölçümler sırasında yapılan hataların minimuma indirilmesi için bütün verilerin aritmetik ortalaması alınmıştır. Aritmetik ortalama değerleri Tablo 5.2.'de gösterilmiştir.

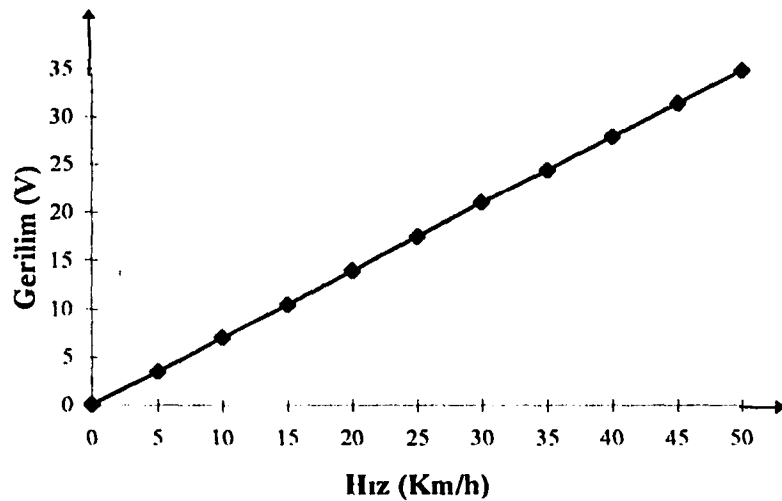
Tablo 5.2. Takogeneratör Çıkış Gerilimi Değerlerine En Küçük Kareler Yöntemiyle Uydurulan Doğru Denklemlerinin Nümerik Değerleri

Hız (Km/h)	Ölçüm1 (V)	Ölçüm2 (V)	Ölçüm3 (V)	Ölçüm4 (V)	Ölçüm5 (V)	Ortalama (V)
5	3,952381	3,153584	3,737926	4,085714	3,864407	3,758802
10	7,372294	6,588737	7,274723	6,457143	7,338983	7,006376
15	10,79221	10,02389	10,81152	9,971429	10,81356	10,48252
20	14,21212	13,45904	14,34832	13,48571	14,28814	13,95867
25	17,63203	16,8942	17,88511	17	17,76271	17,43481
30	21,05195	20,32935	21,42191	20,51429	21,23729	20,91096
35	24,47186	23,76451	24,95871	24,02857	24,71186	24,3871
40	27,89177	27,19966	28,4955	27,54286	28,18644	27,86325
45	31,31169	30,63481	32,0323	31,05714	31,66102	31,33939
50	34,7316	34,06997	35,56909	34,57143	35,13559	34,81554

Ölçümlerin ortalama değerleri için en küçük kareler yöntemi ile verilere doğru denklemi uyduracak olursak elde edilen denklem;

$$U_T = 0,054085844 + 0,69522905.v \quad (5.16)$$

olur. Bu denklemin grafik doğrusu Grafik 1.'de gösterilmiştir.



Grafik 1. Takogeneratör Çıkış Gerilimine Karşı Hız Grafiği

5.2.2.1. Hız dönüştürücü çıkışının lineerleştirilmesi

Hız dönüştürücü çıkış sinyalinin genliği ve frekansı devir sayısı ile doğru orantılı olarak artar. Bu çıkış gerilimi analog devrede, 0-5 V D.C. gerilim sınırları arasında ölçeklendirilmiştir. Bu işlemi gerçekleştirmek için LM324 (Ek-VII) işlemci amfi entegre devresi kullanılmıştır.

Şekil 5.4.'de hız dönüştürücü çıkışını lineerleştiren devre şeması verilmiştir. Bu sinyali 0-5 V D.C. gerilim değerleri arasında ölçeklendirmek için hız dönüştürücü çıkışı tam dalga doğrultucu devresine uygulanmıştır. Tam dalga doğrultma devresi çıkışı filtre devresine uygulanıp, gerilim seviyesinde meydana gelen dalgalanmalar minimum hale indirilmiştir. Kullanılan filtre devresinin gecikme zamanı,

$$\tau = R \cdot C \quad (5.17)$$

$$\tau = 10 \mu\text{F} \cdot 10 \text{k}\Omega$$

$$\tau = 0,1 \text{ s.}$$

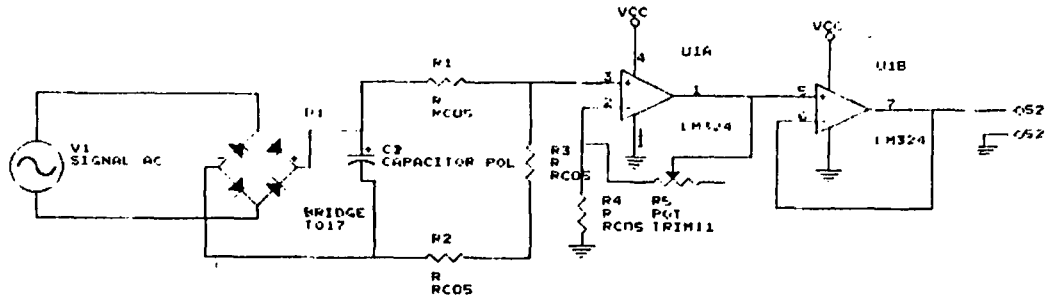
olarak bulunur. Burada τ 'nun büyük seçilme nedeni ilk kalkınma anında takgenaratörü çıkış gerilimi frekansının düşük olmasıdır[17]. Filtre çıkışı bir gerilim bölücü devresi ile 1/6 oranında bölünmüştür. Gerilim bölücü çıkışı, pozitif kazanç işlemci devresine uygulanmıştır. Şekil 5.4.'de U_{1A} işlemci amfi çıkış gerilimi;

$$V_{1A1} = U_{1A3} \cdot (1 + (R_{5POT}/R_3)) \quad (5.18)$$

formülünden hesaplanır. U_{1A} işlemci amfi çıkışı U_{1B} işlemci amfisine uygulanmıştır. U_{1B} işlemci amfi devresi, çıkış devresinin girişi yüklememesi için voltaj takipçi olarak bağlanmıştır. Bu işlemci amfinin çıkış gerilim değeri;

$$U_{1B7} = U_{1A1} \quad (5.19)$$

dir.



Şekil 5.4. Hız Dönüştürücü Çıkışını Lineerleştiren Devre

5.2.3. Tramvay ağırlığını ölçen analog devre tasarımı

Tramvay üzerine takılacak olan ağırlık dönüştürücünün çıkış gerilimi tramvay yüksüz iken (28,7 Ton) 4 V D.C., tam yüklü iken (50,3 Ton) 10 V D.C. çıkış verecek şekildedir. Bu çıkış sinyali 0–5 V D.C. gerilim sınırları arasında ölçeklendirilmiştir. Ölçekleme işlemi LM324 (Ek-VII) işlemci amfi entegre devresi ile gerçekleştirilmiştir.

Ağırlık dönüştürücü çıkışını lineerleştiren devre şeması Şekil 5.5.'de verilmiştir. Dönüştürücü çıkışı bir gerilim bölücü devresi ile 1/5 oranında bölünmüştür. Gerilim bölücü yüklememek için çıkışı, pozitif kazanç işlemci amfi devresine uygulanmıştır.

U_{1A} amfi devresi çıkışı;

$$U_{1A1} = U_{R9} \cdot (1 + (R_2/R_1)) \quad (5.20)$$

olur. U_{1B} fark işlemci amfisi olarak bağlandığı için R_7 trimpotu yardımıyla U_{R7} gerilim değeri U_{1A1} gerilim değerine ayarlanır. U_{1B} işlemci amfi devresi çıkışı;

$$V_{1B7} = 2 \cdot (V_{1A1} - V_{1B5}) \quad (5.21)$$

$$V_{1A1} = V_{1B5}$$

$$V_{1B7} = 0 \text{ V}$$

olarak bulunur.

tanımlanacak ve kontrol edilebilecek bir şekilde imal edilmiştir. Mikroişlemci devresinde ADC0804 entegresi uygun bir adresleme işlemi ile giriş portu olarak tanımlanabilir. 8080 mikroişlemcisine hiçbir arabirim gerektirmeksizin direkt olarak bağlanabilecek şekilde tasarlanmıştır. Z80 Mikroişlemci devresine ADC0804 entegresi direkt bağlanamadığı için bir ADC kartı imal etmek gerekmektedir. ADC0804 entegresi üzerinde gerekli kod dönüşüm işlemini yapabilmesi için saat darbesi üretici vardır, tek besleme kaynağı ile (5 V D.C.) çalışmaktadır ve analog giriş sinyalinin seviyesi 0-5 V arasında olmalıdır[18].

Tasarımı yapılan ADC dönüştürücü devresi bağlantı şeması Şekil 5.6.'da baskı devre şeması Ek-III'de verilmiştir.

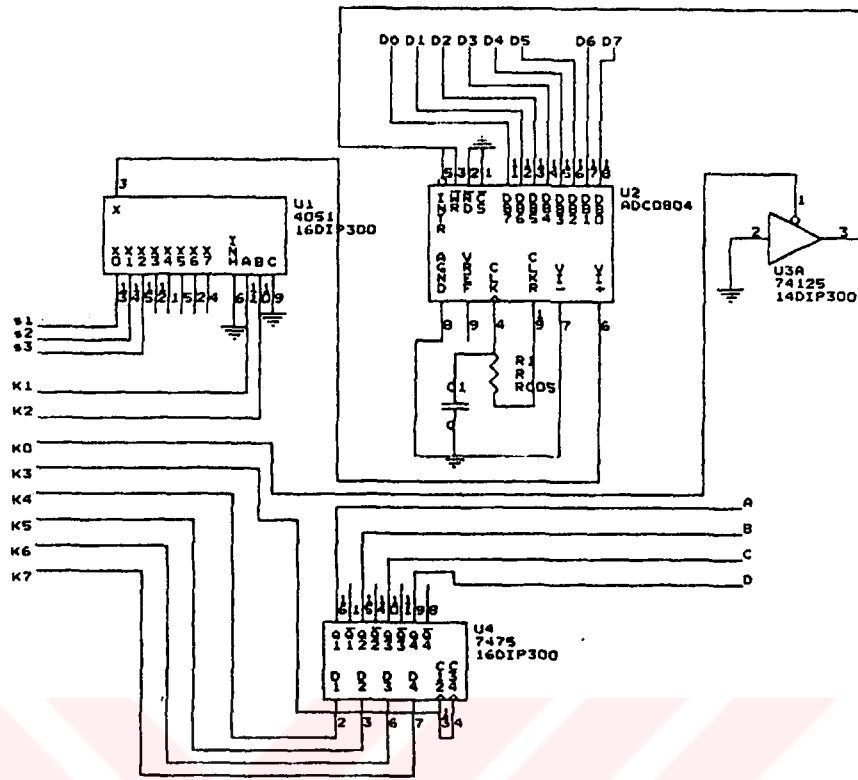
Akım, ağırlık ve hız dönüştürücü çıkışların her birisi için ayrı bir ADC0804 entegresi kullanılabilirdi, fakat entegrenin pahalı olması ve imal edilecek devrede analogtan dijital koda dönüştürme süresinin önemli olmaması nedeni ile bir adet ADC0804 entegresi kullanılmıştır. Dönüştürücü çıkış sinyalleri 4051 (Ek-IX) 8 kanal analog sinyal seçici entegresi ile seçilmektedir. Analog seçici entegrenin A,B,C kontrol uçlarına mikroişlemci devresi tarafından gönderilen kontrol Koduna göre seçilen dönüştürücü çıkışı, analog sinyal Tablo 5.3.'de gösterilmiştir. Seçilecek analog sinyal sayısı dört adet olduğundan entegrenin C kontrol ucu direk şaseye bağlanmıştır.

Tablo 5.3. Kontrol Sinyallerine Göre Seçilen Dönüştürücüler

Kontrol sinyalleri (A,B)	Seçilen Dönüştürücü
(0,0)	Ağırlık
(0,1)	Hız
(1,0)	Akım
(1,1)	Akım

4051 8 kanal analog seçici A ve B uçlarına uygulanan dijital kodların 0 ve 1 olması durumuna göre girişine uygulanan $X_0 X_1 X_2 X_3$ sinyallerinden birini seçerek X çıkış ucuna iletir. Bu girişlere uygulanan analog sinyallerin genliği -5 V ile +5 V arasında olmalıdır. Bu entegrenin besleme gerilimi +5 V seçilmiştir. Besleme geriliminin +5 V seçilince giriş sinyali ile çıkış sinyali arasındaki iletim direnci 120Ω olmaktadır. Seçilen sinyal direkt ADC0804 entegresi V_{in+} giriş ucuna uygulanmaktadır. ADC'nin giriş empedansı çok yüksek olduğundan giriş devresini yüklememekte, bundan dolayı giriş temas direncinin düşük olması önemli olmamaktadır.

ADC'nin INTR ucuna mikroişlemci B çıkış portunun K_0 kontrol biti "0" olarak uygulandığında ADC resetlenir. K_0 kontrol biti "1" olunca ADC analog sinyali dijital koda dönüştürmektedir. K_0 sinyali "0" olunca ADC girişine uygulanan analog sinyalin dijital koda dönüştürme işlemi durmakta ve dijital'e dönüştürülen kod değeri tutulmaktadır. Mikroişlemci devresi B çıkış portunda üretilen $K_1 K_2$ kontrol kodları tarafından seçilen analog sinyalin dijital koda dönüştürülmesi için $100 \mu s$. beklemek gerekir. Bekleme süresi mikroişlemci devresinde yazılan bir mikrokod beklemesi programı ile sağlanmıştır. Bekleme programı süresi sonunda mikroişlemci tarafından üretilen K_0 kontrol sinyalinin "0" olması ile ADC'nin analog sinyale karşı ürettiği dijital kodun tutması sağlanır, daha sonra 8 bitlik ADC çıkışı mikroişlemcinin A portu üzerinden okunarak, hafızada belirlenmiş bir adrese kaydedilir. Bu işlem diğer dönüştürücü çıkış analog sinyalleri için sırası ile tekrarlanır.



Şekil 5.6. ADC Devresi

ADC çıkışından sırası ile alınan dönüştürücü çıkışlarının dijital kod karşılıkları mikroişlemci devresinde yazılmış olan mikrokod programı ile değerlendirilir ve tramvay'ın olması gereken kademe değeri hesaplanarak bulunur. Bulunmuş olan kademe değeri mikroişlemcinin B portundan çıkışa $K_4 K_5 K_6 K_7$ veri kodu şeklinde verilir. Bu veri kodu Vatman'ın seyir esnasında hangi kademede yol alması gerektiğini gösterir. $K_4 K_5 K_6 K_7$ veri kodu göstere tutucusuna mikroişlemci tarafından üretilen K_3 kontrol sinyali yardımıyla yazılır. Göstere tutucu entegre olarak TTL74HC75 (Ek-V) entegresi kullanılmıştır. 7475 dört bit tutucu entegre besleme voltajı 5 V D.C., güç tüketimi düşük (500 mW), çıkış sinyalinin yükselme ve düşme süresi çok düşüktür (500 ns)[19].

5.4. Gösterge Kod Dönüştürücü Devresi Tasarımı

Tramvay hareket halindeyken dönüştürücü çıkışlarının olması gereken hesaplanmış değerlerin (bkz. Tablo 4.7) dijital kod karşılıkları mikroişlemci devresinde belirlenen bir adres vektörüne yazılmıştır. Bu adres vektörü mikrokod programı listesinde SBT olarak verilmiştir. SBT adres vektöründeki değerler ile dönüştürücü çıkışlarının dijital kod karşılıkları mikroişlemci devresinde karşılaştırılıp, olması gereken yol verme kademesi hesaplanmalı ve sonuç Vatman'a bir göstergede gösterilmelidir.

Mikroişlemci devresinde tramvay'ın olması gereken yol verme kademesi ikili tabandadır. Bir kod çözücü devreyle ikili tabandaki sayı, onluk tabanda ki sayıya dönüştürülmüştür. Bu işlemi gerçekleştirmek için MC14511B (Ek-IX) ikili sayı tabanıyla çalışan yedi parçalı gösterge sürücü entegresi kullanılmıştır.

Tramvay'ın olması gereken yol verme kademesi ikili tabanda 0000_2 'dan 1111_2 'e kadar olan 16 durum içerecek şekilde hesaplanmaktadır. Bu durumlar onluk tabanda 00_{10} 'dan 15_{10} 'e kadar olan durumlara uygun gelmektedir.

İkili tabandan decimal tabana dönüştürme işlemi gerçekleştirmek için iki adet MC14511B entegresi kullanılmıştır. Şekil 5.7.'de bu işlemi gerçekleştirmek üzere tasarlanan devre bağlantı şeması, Ek-IV'de baskı devre şeması verilmiştir. Kod dönüştürücü devre tasarımı için doğruluk tablosu olarak Tablo 5.4. kullanılmıştır.

Mikroişlemci devresi B çıkış portundan K_4 K_5 K_6 K_7 kodunda çıkışa kademe bilgisi verilmektedir. Kademe bilgi koduna bağlı olarak, göstergelerin göstermesi gereken ikili tabandaki kodları doğruluk Tablosu 5.4.'de verilmiştir. Doğruluk tablosu Tablo 5.4.'den, çıkışların girişlere bağlı minimum lojik ifadeleri Karnough haritaları

yöntemiyle 1. gösterge için A_{10} , A_{11} , A_{12} ve A_{13} ; 2. gösterge için ise A_{20} , A_{21} , A_{22} ve A_{23} bulunur.

$$A_{10} = 0 \quad (5.23)$$

$$A_{11} = 0 \quad (5.24)$$

$$A_{12} = 0 \quad (5.25)$$

$$A_{13} = K_4 \bullet K_5 + K_4 \bullet K_6 = K_4 \bullet (K_5 + K_6) \quad (5.26)$$

$$A_{20} = K_4 \bullet K_5' \bullet K_6' \quad (5.27)$$

$$A_{21} = K_4' \bullet K_5 + K_5 \bullet K_6 = K_5 \bullet (K_4' + K_6) \quad (5.28)$$

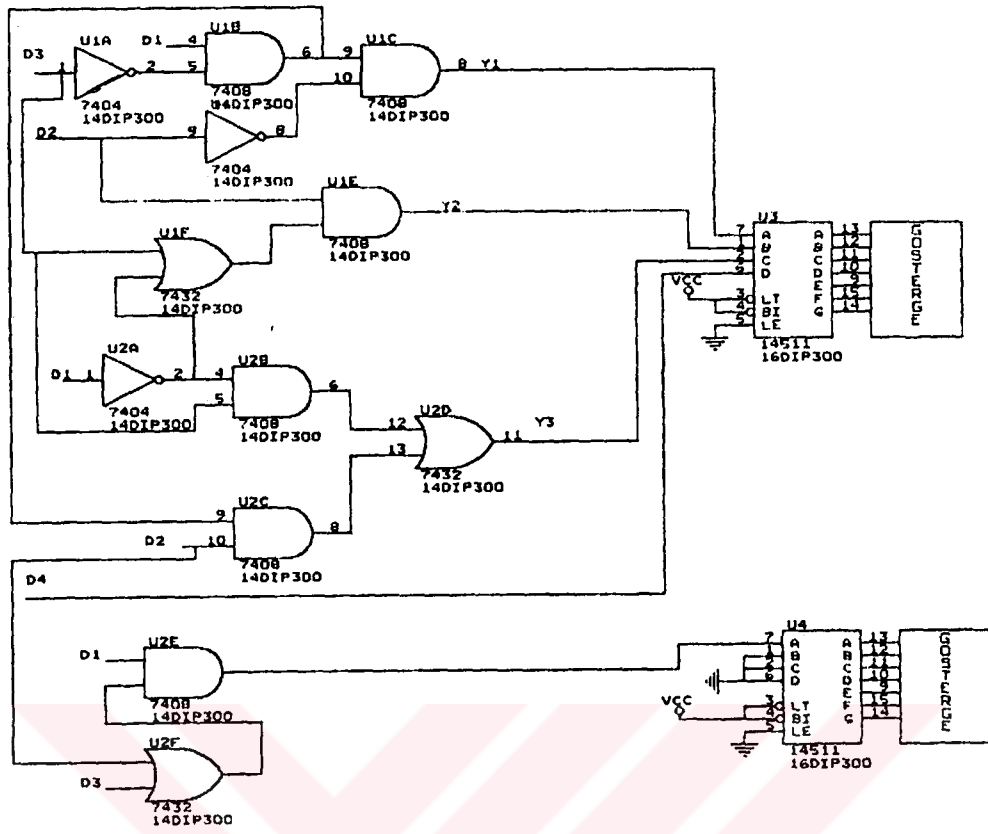
$$A_{22} = K_4' \bullet K_6 + K_4 \bullet K_5 \bullet K_6' \quad (5.29)$$

$$A_{23} = K_7 \quad (5.30)$$

Bu ifadelerden faydalanılarak da Şekil 5.7.'deki devre tasarlanmıştır.

Tablo 5.4. Kod Dönüştürücü Devresi Doğruluk Tablosu

Onaltılık Tabanda Yolverme Kademesi K_4 K_5 K_6 K_7				1. Gösterge A_{10} A_{11} A_{12} A_{13}				2. Gösterge A_{20} A_{21} A_{22} A_{23}			
0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	0	1	0
0	0	1	1	0	0	0	0	0	0	1	1
0	1	0	0	0	0	0	0	0	1	0	0
0	1	0	1	0	0	0	0	0	1	0	1
0	1	1	0	0	0	0	0	0	1	1	0
0	1	1	1	0	0	0	0	0	1	1	1
1	0	0	0	0	0	0	0	1	0	0	0
1	0	0	1	0	0	0	0	1	0	0	1
1	0	1	0	0	0	0	1	0	0	0	0
1	0	1	1	0	0	0	1	0	0	0	1
1	1	0	0	0	0	0	1	0	0	1	0
1	1	0	1	0	0	0	1	0	0	1	1
1	1	1	0	0	0	0	1	0	1	0	0
1	1	1	1	0	0	0	1	0	1	0	1



Şekil 5.7. Gösterge Kod Dönüştürücü Devresi

5.5. Mikroişlemci Devresi Tasarımı

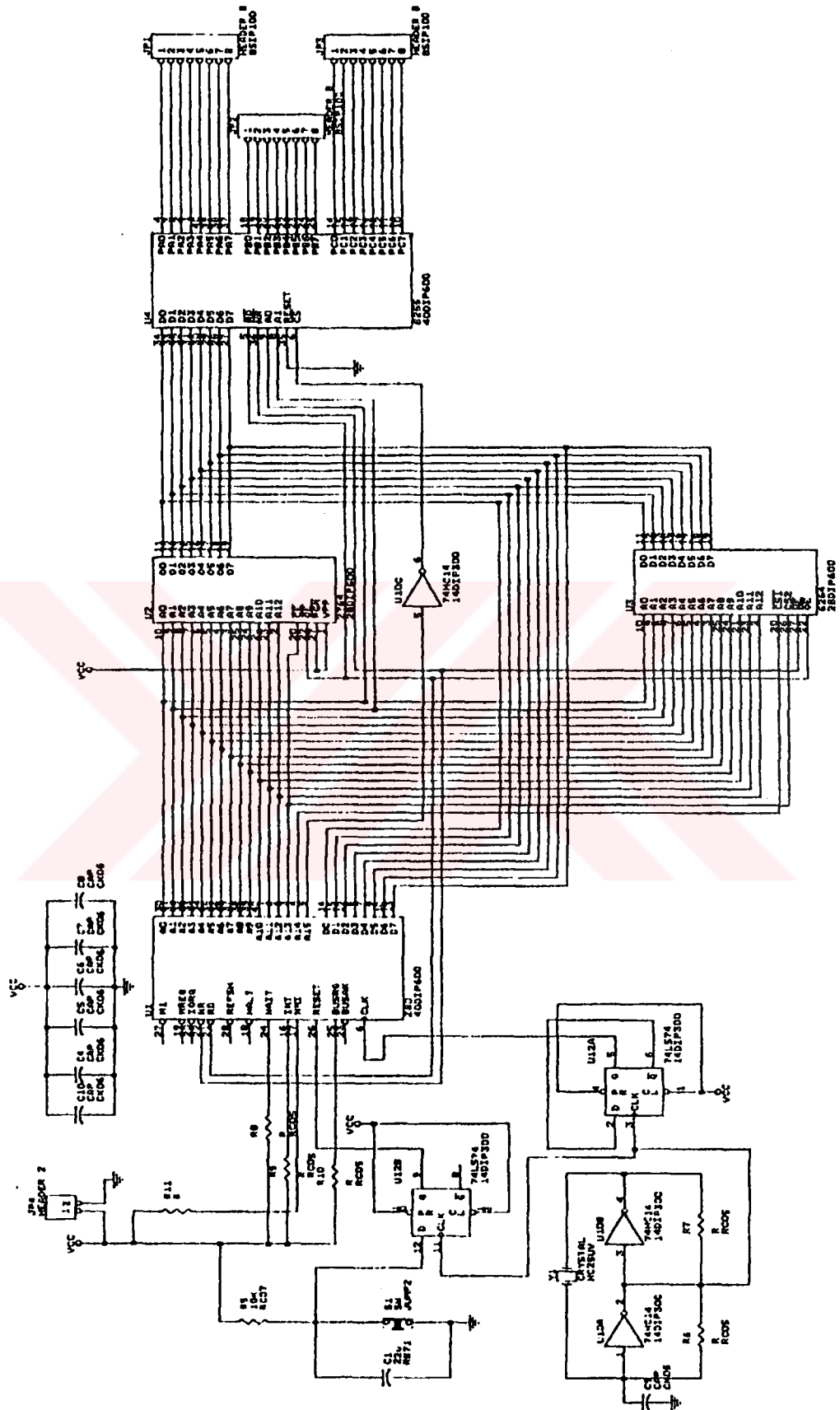
Mekanik temas yolu ile dışarıdan bilgi girilmeyeceği için mikroişlemci devresi tasarımında tuş takımı konulmamıştır. Mikroişlemci devresi en az eleman kullanılacak şekilde tasarlanmıştır. Mikroişlemci devresi tasarımında Z80 merkezi işlemci, 27C64 sabit hafıza (Ek-XI), 6264 RAM hafıza, 8255 giriş/çıkış arabirim elemanı (Ek-XII), 4 MHz. kristal osilatör devresi kullanılmıştır.

Mikrokomut sayısının diğer mikroişlemcilerden fazla olması ve mikrokomut programının kolay yazılmasından dolayı mikroişlemci olarak Z80 mikroişlemcisi kullanılmıştır[20]. Tasarlanan devrede mikroişlemcinin A portu girişe B ve C portu çıkışa ayarlanmıştır. ADC'den mikroişlemci devresinin A portuna girilen analog sinyallerin kod karşılıkları sabit hafızada yazılan mikrokomut programı tarafından

değerlendirir ve elde edilen kademe sayısı kodu mikroişlemcide çıkış olarak ayarlanan B portuna iletilir. Tasarlanan mikroişlemci devresi ve donanım elemanlarının bağlantı şeması Şekil 5.8.'de, baskı devre şeması ise Ek-V'de verilmiştir.

5.5.1. Osilatör devresi tasarımı

Mikroişlemci osilatör devresi, sistemin belirli bir senkronizasyon ile çalışmasını sağlamaktadır. Tasarlanan osilatör devre şeması Şekil 5.8.'de verilmiştir. Osilatör devresi kararlı bir şekilde çalışmalıdır, aksi halde mikroişlemcinin istenmeyen işlemler yapmasına neden olur. Osilatör devresinin kararlı şekilde çalışmasını sağlamak için kristal osilatör devresi kullanılmıştır. Kristal çıkışı sinüsoidal dalga formu şeklindedir. Mikroişlemci saat ucuna girilecek sinyal kare dalga formunda değildir. Kristal çıkışı sinüsoidal dalga formunu kare dalga formuna dönüştürmek gerekir. Bu işlemi gerçekleştirmek için kristal osilatör devresi çıkış sinyali flip-flop devresinde saat girişine uygulanır. Flip-flop'un Q çıkışı saat darbesi kaynağı olarak Z80 mikroişlemcisi Clock ucuna uygulanır. Sabit hafızada yazılı mikrokomut programın saat darbesi hızı ile mikroişlemcide gerçekleştirilmesi sağlanır.



Şekil 5.8. Tasarlanan Z80 Mikroişlemci Devresi Bağlantı Şeması

5.5.2. Z80 Mikroişlemci donanım devresi tasarımı

Z80 mikroişlemci entegresi 40 bacaklı endüstri standardı olan çift-sıralı paket içinde paketlenmiştir. Z80 mikroişlemcisi 158 farklı komut türünü yürütebilmektedir[21]. Bunları;

- i. Yükleme ve Karşılıklı Değişirme
- ii. Blok aktarma ve Arama
- iii. Döndürme ve Kaydırma
- iv. Bit İşleme (kurma, sıfırlama, test)
- v. Atlama, Çağrı ve Geriye Dönme
- vi. Giriş/Çıkış
- vii. Temel Mikroişlemci Denetimi

komutları olarak gruplandırabiliriz. Z80 CPU devresine ilk defa enerji verildiğinde sabit hafızanın 0000_H adresinden işlemlere başlamasını sağlamak için bir adet reset düğmesi konmuştur. Reset düğmesine basıldığında CPU'nun reset ucuna bir saat darbesi göndererek CPU'nun içindeki program counter'ın içeriğini 0000_H yapılır.

Tasarımı yapılan Z80 mikroişlemci donanım devresi bağlantı şeması Şekil 5.8.'de verilmiştir. Mikroişlemci devresi tasarımında donanım elemanları olarak, 8192 Word 8 bit kızıl ötesi ışınlarla silinebilen 2764 EPROM, 8192 Word 8 bit 6264 RAM ve 3 adet kontrol portu bulunan 8255 PIO kullanılmıştır.

Devre tasarımında mikroişlemcinin ilk 13 adresi RAM ve ROM devreleri için ortak bir taşıt ile birleştirilmiştir. Benzer şekilde 8 bitlik bilgi taşıtıda ortak kullanılmıştır. Devrede kullanılan elemanların bilgi taşıtına ve adres taşıtına bağlanırlarken; bütün elemanların çıkışları tampon devre elemanları üzerinden yapıldığı için çıkışlarına ilave olarak tampon elemanlar bağlanmamıştır.

Mikroişlemcinin 13. adresi aktif olduğunda 2764 EPROM entegresi, 14. adresi aktif olduğunda 6264 RAM entegresi ve 15. adresi aktif olduğunda 8255 PIO seçilmektedir. Mikroişlemci adres haritası Tablo 5.5.'de verilmiştir. Çevre elemanların seçilmesinde adres çözücü devresi kullanılmamıştır. Donanım elemanları sayısı adres taşıtı sayısından fazla olsaydı mikroişlemci adres çıkışlarının 13., 14. ve 15. adersleri bir adres çoğullayıcı devresinden geçirilip sekiz adet donanım elemanını seçilebilirdi.

Tablo 5.5. Mikroişlemci Adres Haritası

Adres Alanı	Seçilen Eleman
$0000_{16} - 1FFF_{16}$	2764 EPROM
$2000_{16} - 2FFF_{16}$	6264 RAM
$E000_{16} - EFFF_{16}$	8255-PIO

5.5.3 8255 Programlanabilir arabirim devresi (PPI)

Tramvay'ın ağırlığı, hızı ve motorların çektiği akımı ölçmek için mikroişlemci destekli kontrol sisteminde gerekli sinyaller, ADC çıkışından A portuna uygulanır ve bu porttan mikroişlemciye paralel veri olarak alınır. Herhangi bir çevre elemanına mikroişlemci devresinden veri gönderirken, ilgili veri portu üzerinden veri paralel formda gönderilir. Veri ve adres yollarına bağlanan portların devre seçici (CS) girişleri, kendilerine atanan adres, adres taşıtı yazıldığında aktif hale gelir.

Intel 8085 ve Z80 ile tasarlanmış mikrokontrollü sistemler için üretilen bu devre, mikroişlemci ile çevre elemanları arasında arabirim görevi görür. Ek-XII'de bacak bağlantısı verilen 8255, kırk bacaklı bir entegredir. Birçok sistemin Giriş/Çıkış gereksinimini karşılayabilen devrede, üç adet 8-bitlik Giriş/Çıkış portu bulunur. Bu portlar A,B,C diye adlandırılır. 8255 için adres yolunda dört adet özel adres gereklidir.

Bu dört adresten üç adeti, A, B ve C olarak isimlendirilmiş portlara erişmek için ayrılmıştır. A ve B portları 8-bitlik tutucu ve çıkış sürücüsü içerirken, bir adet 8-bitlik giriş sürücüsü içerirler. C portu da A ve B portlarına benzer, bununla birlikte, 4-bitlik iki ayrı bölüme ayrılabilir. 4-bitlik her iki bölüm de Giriş/Çıkış birimleri olarak kullanılabilir veya A ve B portları ile birleşik olarak çalışabilir.

8255 için kullanılan dördüncü adres ise, entegre devrenin çalışma modunu belirleyen, kontrol registerine erişmek için kullanılır. Bu entegre devre içindeki Giriş/Çıkış portları, 2 gruba ayrılmıştır. A grubu A portunu ve C portunun 4-bitlik yüksek mertebeli bölümünü (C4-C7) içerir. Benzer olarak B grubu da B portunu ve C portunun düşük mertebeli kısmını (C0-C3) içerir. Her iki grubunda, veri yolundan kontrol sözcükleri alıp, ilgili portlara komutlar gönderen kontrol blokları vardır. Mikroişlemci tarafından yazılan bu kontrol sözcükleri, çalışma modunu belirleyen veya bitlerin RESET/SET edilmesi ile ilgili komutlardır[22].

Mode komutları, portların giriş veya çıkış portu olmalarını belirler. Bit RESET/SET komutları ise, C portu çıkış portu olarak kullanıldığı durumda, her bitin diğerlerinden bağımsız olarak, set veya reset edilmesini sağlar. Kontrol registerinin içeriği okunamaz, bu registre sadece kontrol sözcükleri yazılabilir. 8255'in adresleme sistemi, Tablo 5.6'da gösterilmiştir. A,B ve C portlarına veri yazmak veya bu portların içeriklerini okumak için gerekli adresler verilmiştir. Aynı zamanda kontrol registerine erişmek için gerekli değerler de belirtilmiştir ($A_1=A_0=RD=1$ ve $CS=WR=0$).

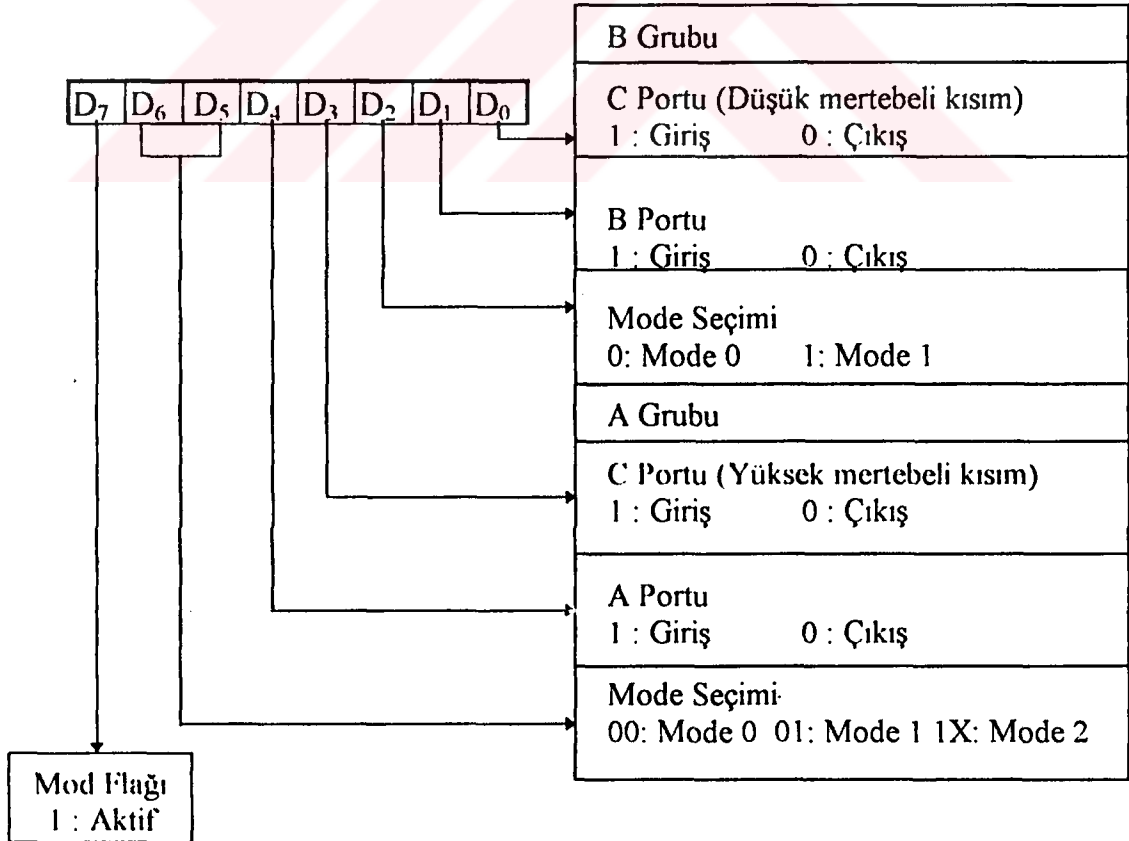
8255 PPI'nın, kontrol sözcüğü ile belirlenen üç temel çalışma modu vardır. Bu modlar şunlardır.

- 1) Mode 0 - Temel Giriş/Çıkış
- 2) Mode 1 - Strobe Giriş/Çıkış
- 3) Mode 2 - Çift Yönlü Yol

RESET girişine lojik 1 seviyede bir sinyal uygulandığı anda, bütün portlar mode 0 durumunda, yüksek empedans gösterirler(24 hattın tümü). RESET girişi yeniden lojik 0 seviyeye indikten sonra, bu portlar normal giriş portu olarak çalışırlar. Kontrol sözcüğünün içeriği Şekil 5.9'da verilmiştir.

Tablo 5.6. 8255'in Adresleme Sistemi

A ₁	A ₀	RD	WR	CS	Giriş işlemi (OKU)
0	0	0	1	0	A portu ⇒ Veri Yolu
0	1	0	1	0	B portu ⇒ Veri Yolu
1	0	0	1	0	C portu ⇒ Veri Yolu
0	0	1	0	0	Çıkış İşlemi (YAZ) Veri Yolu ⇒ A portu
0	1	1	0	0	Veri Yolu ⇒ B portu
1	0	1	0	0	Veri Yolu ⇒ C portu
1	1	1	0	0	Veri Yolu ⇒ Kontrol Register Devre Dışı Bırakma
X	X	X	X	1	Veri Yolu ⇒ Yüksek Empedans
1	1	0	1	0	İstenmeyen Durum
X	X	1	1	0	Veri Yolu ⇒ Yüksek Empedans



Şekil 5.9. Kontrol Sözcüğü

5.6. Kontrol Sinyallerini Üreten ve Yolverme Kademesini Hesaplayan Mikrokomut Programının Hazırlanması

Mikrokomut programı Z80 komut listesi kullanılarak, sistemin kontrolünü gerçekleştirecek mikroişlem komut listesi hazırlanmıştır. Mikroişlem komut listesi herhangi bir kelime işlemci programı kullanılarak ASCII kod olarak kayıt edilmelidir. Bu komut listesi, Z80 komut listesini otomatik olarak üreten ASMZ80.EXE programı tarafından derlenerek EPROM içine yazılması gereken komut listesini üretmektedir[23].

5.6.1. Mikrokomut programı listesi

ORG 0000H	LD A,05H
LD SP,3FFEh	LD (0E001H),A
LD A,90H	CALL DLY
LD (0E003H),A	LD A,04H
LD A,00H	LD (0E001H),A
LD (0E002H),A	CALL DLY
CALL DLY	LD A,(0E000H)
LD A,08H	LD (HL),A
LD (0E001H),A	LD A,(2402H)
CALL DLY	LD HL,SBT
DN1 : LD HL,2400H	LD IX,2200H
LD A,01H	CALL VIB
LD (0E001H),A	LD HL,2200H
CALL DLY	LD A,(HL)
LD A,00H	INC HL
LD (0E001H),A	RLCA
CALL DLY	RLCA
LD A,(0E000H)	RLCA
LD (HL),A	RLCA
INC HL	LD (0E001H),A

	LD A,03H		CALL DLY
	LD (0E001H),A		ADD A,08H
	CALL DLY		LD (0E001H),A
	LD A,02H		CALL DLY
	LD (0E001H),A		SUB 08H
	CALL DLY		LD (0E001H),A
	LD A,(0E000H)		CALL DLY
	LD (HL),A		LD B,00H
	INC HL		LD A,(2400H)
	CP 86H	DN5:	CP(HL)
	CALL C,YVA		JR C,DN6
	LD A,(2400H)		INC B
	CP 098H		INC HL
	CALL NC,YVA		LD C,A
	LD A,B.		LD A,B
	CP 01H		CP D
	JP Z,DN2		JR NC,DN6
	LD A,00H		LD A,C
	LD (0E002H),A		JR DN5
DN2 :	CALL DLY	DN6:	LD (IX+00H),B
	JP DN1		RET
	HALT		HALT
DLY :		SBT :	
	LD D,0FFH		DB 08H
DN3 :	DEC D		DB 0FH
	JP NZ,DN3		DB 18H
	LD D,0FFH		DB 1FH
DN4 :	DEC D		DB 23H
	JP NZ,DN4		DB 2FH
	RET		DB 36H
	HALT		DB 3EH
YVA :	LD A,01H		DB 46H
	LD (0E002H),A		DB 4DH

CALL DLY	DB 55H
LD B,01H	DB 5DH
RET	DB 64H
HALT	DB 6CH
VIB :	DB 73H
LD D,0FH	DB 7BH
LD B,00H	HALT

Mikrokomutların ASMZ80 programında derlenen kod listesi Ek-A'da verilmiştir.



6. CİHAZIN ÇALIŞTIRILMAYA HAZIRLANMASI

6.1. Cihazın Baskı Devre Tasarımı ve İmalatı

Cihazın bağlantı şemaları ve baskı devreleri çizimi “OrCAD” isimli paket programdan yararlanılarak yapılmıştır. “OrCAD 3.22” versiyonu kullanılan bu programın bir alt dizini olan “draft” içerisinde DRAFT.EXE çalıştırılarak cihazda kullanılacak olan devre elemanları ”library”den çağrılır (‘get R’ veya ‘get c’ şeklinde) ve birbiriyle mantıksal bağlantıları “wire” komutuyla yapılır. Library’de olmayan özel elemanlar varsa bunlar bir defaya mahsus oluşturularak “library” dizinine tanıtılmak suretiyle ilerideki kullanımlara hazırlık yapılmış olur. Tüm bağlantıları yapılan devre “write” komutu ile bir dosyaya kaydedilir. Çizim herhangi bir yazıcıdan “printall” komutu ile alınabilir.

Baskı devre çizimine geçebilmek için sırasıyla ANNOTATE.EXE, STUFF.EXE ve NET.EXE programlarının çalıştırılması gerekir. ANNOTATE.EXE, “draft”ta çizilen elemanlara daha önce isim verilmediği takdirde R1, C1, U2 gibi isimler verir. STUFF.EXE komutu elemanların fiziksel boyutlarına ve bacak sayılarına göre kodlar verir. NET.EXE komutu ise baskı devreye hazır hale gelmesi için bir ASCII (bilgisayar karakter seti) dosya açar. Oluşturulan ASCII dosya bir EDIT.COM programıyla incelenerek bağlantılar tekrar gözden geçirilir (bağlantı yoksa “?” işareti görülür).

Bir sonraki aşamada baskı devre programı olan PCB.EXE’ye geçilir. “Use netlist” komutu ile devrede kullanılan tüm elemanlar fiziksel boyutlarına uygun olarak ekrana gelir. “Move” komutu ile bu elemanlara gerekli düzenleme yapıldıktan sonra sırasıyla “auto route”, “route all”, “reroute” ve “optimize” komutları ile baskı devre otomatik olarak çizilir. Beğenilmeyen veya eksik olan yerler “edit” komutu ile

düzeltiler. "Printpcb" komutu ile tercihen lazer veya püskürtmeli bir yazıcıdan alınan çizimlerin pozitif filmi alınır[24].

Uygun bir baskı devre kartı, pozitif-20 ile bir ultraviyole ışık kaynağında belirli bir süre pozlandırılır. Daha sonra söz konusu kart perhidrol, tuz ruhu ve su karışımı (sırasıyla 1,2,4 ölçek) içine atılarak, yollar net bir şekilde görününceye kadar aşındırılır. Temizleme ve delme işlemlerinden sonra devre elemanları itina ile bu kartlara monte edilir.

6.2. Cihazın Kalibrasyonu

Cihaz imal edildikten sonra ilk çalıştırılmasında kalibrasyonu yapılmalıdır. Cihazın kalibrasyonunda; 18°C ile 28°C arasında ve havadaki nem oranı maksimum %70 iken, D.C. Voltmetre kademesinde yapılan ölçümde \pm % 0,05 hatalı ölçüm yapan 0,5 sınıfı bir Avometre kullanılmıştır. Ölçü aletinin D.C. ölçümler için giriş direnci 10M Ω olup kapasitansı 100pF dir[25]. Cihazın kalibrasyonunda bütün ölçümler aynı sıcaklık ve aynı nem oranında yapıldığından, ölçüm hatası kalibrasyon noktalarında aynı olmuştur. 12 V D.C. besleme gerilimi devreye uygulandığında LM338K voltaj regülatörünün adj. ucuna bağlı ayarlı direnç değerleri değiştirilerek analog devrenin besleme gerilimi 12 V D.C. değerine dijital devrenin besleme gerilimi de 5 V D.C. değerine ayarlanmalıdır.

İletken içinden geçen akım değerini ölçmek için, akım sensörü devreye bağlandıktan sonra iletken içinden akım akmazken LM324 işlemci U_{1B} amfisinin 7 no'lu bacağındaki gerilim ölçülmelidir. Bu bacakta eğer bir gerilimin varlığı söz konusu ise bu gerilim 0 V D.C. oluncaya kadar ayarlı direnç R_{9POT} 'un değeri değiştirilmelidir. Ölçülecek akımın en yüksek iletken içinden akarken işlemci U_{1D}

amfinin 14 no'lu bacağındaki gerilim ölçülmelidir. Bu gerilim akımın en yüksek değeri için 5 V D.C. olmalıdır. Eğer gerilim 5 V D.C. değerinden farklı ise bu bacak gerilimi 5 V D.C. oluncaya kadar R_{6POT} ayarlı direncin değeri değiştirilir. Bu ayarların hassas bir şekilde yapılabilmesi için bu dirençler çok turlu lineer ayarlı dirençlerden seçilmiştir.

İkinci olarak kalibrasyonu yapılacak devre ağırlık sensörü devresidir. Ağırlık sensörü tramvay'a bağlandıktan sonra ağırlık dönüştürücü çıkış sinyalinin uygulandığı analog devrede şu işlemler sırası ile yapılmalıdır. Tramvay'ın yüksüz iken (tramvay ağırlığı 28,7 Ton) analog devrede U_{1B} işlemci amfinin 7 no'lu bacağındaki gerilimi ölçülmelidir. Bu bacak gerilimi tramvay boş iken 0 V D.C. olmalıdır. Eğer bu gerilim 0 V D.C.'den farklı bir değerde ise analog devrede R_{7POT} direnç değeri çıkış 0 V D.C. oluncaya kadar değiştirilmelidir. Tramvay tam yüklü iken (tramvay'ın yüklü ağırlığı 50,3 Ton) işlemci U_{1D} amfinin 14 no'lu bacak gerilimi ölçülmelidir. Entegrenin bu bacak gerilimi 5 V D.C. olmalıdır. Eğer bacak gerilimi 5 V D.C.farklı ise ayarlı direnç R_{6POT} 'un değeri değiştirilerek bu noktanın gerilimi 5 V D.C. yapılır.

Hız dönüştürücü analog devresinde de şu ayarlar yapılmalıdır. Tramvay dururken hız dönüştürücü çıkışı 0 V A.C. olduğu için analog devrenin çıkışında 0 V D.C. olmalıdır. Tramvay maksimum yapabileceği hız değeri olan 50 Km/h'te seyir halinde iken hız dönüştürücü analog devresinde işlemci U_{1B} amfinin 7 no'lu bacağındaki gerilim değeri 5 V D.C. olmalıdır. Eğer bu bacak gerilimi 5V D.C.'den farklı ise R_{5POT} ayarlı direncin değeri değiştirilerek işlemci U_{1B} amfinin 7 no'lu bacak gerilimi 5 V D.C. olması sağlanmalıdır.

6.3. Cihazın Çalıştırılması

Cihazın üzerinde bir adet besleme devresi enerjisini açıp kapamak için anahtar, mikroişlemci devresini resetlemek için bir adet buton, herhangi bir sebeple cihazın aşırı akım çekmesini önlemek için sigorta ve tramvay'ın seyir halinde hangi kademede hareket ettiğini göstermek için iki adet yedi parçalı ışık yayan diyot gösterge konmuştur.

Cihazın besleme gerilimi 12 V D.C.dir. Cihazın besleme gerilimi açıp/kapama düğmesinden kontrol edilir. Cihazın çalıştığı, göstergenin FF₁₆ yazmasından anlaşılır. Sisteme ilk enerji verildiğinde mikroişlemci devresinin mutlaka resetlenmesi gerekmektedir. Bu işlemi gerçekleştirmek için reset butonuna bir kere basmak yeterlidir. Sistemin resetlendiği göstergenin 00₁₆ olmasından anlaşılır.

Cihaza bağlı bütün dönüştürücülerin çıkışları hazırlanan bağlantı kabloları ve soketler yardımıyla gerçekleştirilir. Dış ortam gürültülerinden cihazın etkilenmemesi için dönüştürücü çıkışlarını ileten kablolar, koaksiyal kablo olarak seçilmiştir. Koaksiyal kablonun topraklama temas uçlarının sağlamlığı test edilmelidir.

Cihaz'a enerji verildikten ve sistem resetlendikten sonra sistemin kontrolü mikroişlemcide yazılan mikrokomut programı tarafından yapılmaktadır. Bundan dolayı cihaz üzerinde başka yapılacak bir işlem yoktur.

Tasarlanan ve imalatı gerçekleştirilen cihazda, her hangi bir sebepten dolayı akım dönüştürücü iletim kablosunda bir kopma oluşacak olursa cihazın göstergesinden FF, hız dönüştürücü iletim kablosunda bir kopma oluşacak olursa cihazın göstergesinden 00 okunur.

7. SONUÇ ve ÖNERİLER

Seri D.C. motor tahrikli tramvaylarda yol verme işleminin mikroişlemci ile kontrol edilebilmesi için tasarlanan cihaz, piyasadan kolayca temin edilebilecek analog entegreler kullanılarak imal edilmiştir. Ayrıca cihazın imalatında mümkün mertebe az sayıda eleman kullanılarak imalat maliyeti düşürülmüştür.

Bu projenin başlangıç safhasında Konya hafif raylı tramvay sisteminde kullanılan elle kumandalı (manuel) sistem yerine tam otomatik kontrollü bir sistem öngörülmüştür. Bu durumda tramvayın otomatik kontrolü için mevcut sistemdeki yüksek güce sahip kumanda şalter tertibatının tüm mekanik yapısında ve kontak elemanlarının yerleştirilme sıralarında yapısal değişikliklerin gerçekleştirilmesi gerekiyordu. Ancak bu tür bir değişiklik hemen hemen sistemin yeniden imali ve dolayısıyla maliyetinin fazla olması demek olacağından daha sonraki aşamalarda, mevcut sistemde herhangi önemli bir mekanik değişiklik yapılmadan yarı otomatik olarak adlandırabileceğimiz yeni bir sistemin tasarlanarak imaline karar verilmiştir. Bu yönde geliştirilen proje sonucu söz konusu hafif raylı ulaşım sistemindeki motor akımı, tramvay ağırlığı ve hızına bağlı olarak kademe kontrolü, yarı otomatik olarak gerçekleştirilmiştir.

Konya Büyükşehir Belediyesi'nin ulaşım hizmetinde kullandığı hafif raylı ulaşım taşıtlarındaki klasik kademe kontrol sistemi sık sık arızalanmaktadır. Genellikle arızalar Vatman'ların bilinçsizce kullanımlarından ve kademe kontrolünde kullanılan mekanik sistemin aşınmaya maruz kalarak hassasiyetinin düşmesinden kaynaklanmaktadır. Aynı zamanda söz konusu sistemin hassasiyetinin düşmesi sonucu tramvay'ın hareketini sağlayan D.C. seri motorun öndirençlerini devreye alıp-çıkararak

kontak hücrelerde oluşan arklar arızaya neden olmaktadır. Yol verme dirençlerini devreye alıp-çıkararak bu kontaklardaki arızalar, tramvay hareket halinde iken sahip olması gereken yol verme kademelerinin ancak zamanında değiştirilmeleri durumunda büyük çapta azaltılabilir.

Bu projede öngörülen cihazın hız, akım ve ağırlık gibi parametrelerin değişmelerine karşı performans gösterdiği, tasarımdan beklenildiği gibi çok yönlü yapılan laboratuvar testleri ile pekiştirilmiştir.

Gerçek bir sistemde, imal edilen cihazın performansını test etmek için cihaz Konya raylı sisteminin 108 nolu tramvayına monte edilerek Alaaddin Keykubat Kampüsü ile Raylı Sistem Merkezi arasında denenmiştir. Monte edilen cihazın üzerindeki göstergeden okunan yol verme kademe değerlerine göre tramvayın yol verme kademelerinin değiştirilmesi durumunda, daha önceden kademeleri değiştirme aşamasında görülen sarsılmaların büyük boyutlarda azaldığı tespit edilmiştir. Tramvay hareket halindeyken test esnasında frenleme yapılarak tramvayın hızı ani olarak azaltılmış, bu esnada cihaz üzerinden okunan yol verme kademesine uygun olarak tramvay motorlarına yol verildiği zaman ise tramvayda sarsılma olmadığı gözlenmiştir. Cihazın hatalı yol verme işlemini tespit edip etmediğini anlamak için, tramvay hareket halindeyken olması gereken yol verme kademesi cihaz üzerinden okunup kademe değeri cihazın gösterdiği kademe değerinin bir üstüne alınmış ve bu hatalı yol verme işlemi sonucunda da tramvayda, beklenildiği gibi sarsılmanın olduğu gözlenmiştir. Aynı zamanda, bu hatalı yol verme işlemi cihaz üzerinde bulunan hata sayısını kaydeden göstergeden de izlenmiştir. Cihazın hatalı frenleme işlemlerini tespit edip etmediğini anlamak için hatalı frenleme yapma yoluna gidilmiş ve bu durumda da yine cihazın bu hatalı frenleme sayısını kaydettiği gözlenmiştir.

Cihazın tramvay üzerinde yapılan denemeleri esnasında, tramvayın hızını gösteren kilometre saatinin beklenen hız değerinin tam yarısını gösterdiği tespit edilmiştir. Bunun sebebinin tako generatörünün çıkış direncinin, tasarlanarak imal edilen analog devrenin giriş direncine eşit seçilmesinden kaynaklandığı anlaşılmıştır. Bu olumsuzluğu gidermek için tako generatörün çıkış direncinin uygun bir değerde seçilmesi yoluna gidilmiş ve bu durumda başarı sağlanmıştır.

Hatalı yol verme ve frenleme işlemleri esnasında motor akımı nominal akımın üç veya dört katına kadar artmaktadır. Motor akımındaki bu artış, fırçalarla kollektör arasında mevcut sürtünme direncinden meydana gelen güç kaybının artmasına ve bu durumda bazen kollektörün erimesine, bazen de kollektörde bulunan iletken baralar arasındaki izolasyon yalıtımının ciddi bir şekilde hasar görmesine sebep olmaktadır. Hasar görmüş bir kollektörün, yenisi ile değiştirilmesinin maliyeti yaklaşık olarak 8000D.M. civarındadır. Hem kollektörünün hem de rotor sargılarının değiştirilmesi gereken durumlarda ise, tamir maliyetinin bu değerden çok daha yüksek değerlerde olacağı aşikardır. Ayrıca, bu yönde sık sık ortaya çıkacak arızalardan dolayı tramvayın normal seferlerinde ciddi aksamalar görülecek, dolayısıyla işletme açısından maliyet bir hayli artacaktır.

Gerçekleştirilen bu proje çalışması ile Konya Hafif Raylı Sistemi'nde kullanılan taşıtlara, optimum yol verme kademelerinde yol verilmesi sağlanmıştır. Aynı zamanda, hatalı yol verme işlemleri önlenerek motorun nominal akımda çalışması temin edilmiştir. Motor akımının kontrol edilmesiyle seyir iletkeninde ve besleme devrelerinde meydana gelebilecek arızaların büyük ölçüde önüne geçilmiştir. Hatalı kademede yapılacak frenleme işlemlerinin de önlenmesi durumunda, mevcut

tramvay sisteminin raylar üzerinde srtnmesinden meydana gelebilecek mekanik arızalar en aza indirgenmiř olacaktır.

D.C. motor ieren tahrikli sistemlerin sık sık arıza yapması, yol verme direnlerinde meydana gelen g kaybının sistemin verimini dřrmesi[8] ve arıza bakım fiyatlarını olurdan fazla artması nedeni ile gnmzde imal edilen tramvayların tahrikinde oęu kez A.C.motor ieren tahrikli sistemler kullanılmaktadır[5]. A.C. motor tahrikli sistemlerde yol verme iřlemi sadece yumuřak yolvericilerle hat frekansı deęiřtirilerek gerekleřtirilmektedir. (Bu sistemin direnli sisteme gre g kaybı ihmal edilebilecek kadar dřktr)[9].

D.C. motorlara direnle yol verme ynteminde, devrede kullanılan yol verme direnlerinden kaynaklanan nemli dzeyde g kayıpları sz konusudur. Isı řeklinde kendisini gsteren bu tr kayıplar (joule kaybı) nemli lde sistemin veriminin dřmesine neden olmaktadır.

Gnmzde yarı iletken teknolojisinde meydana gelen geliřmelere paralel olarak, D.C. motorların yol verme gerilimleri ile ektikleri akım deęerleri tristrler yardımıyla denetlenebilmekte ve durumda g kayıplarında da byk boyutlarda azalma kaydedilmektedir. Dolayısıyla Konya Hafif Raylı Sistemi'ndeki tařıtların tahrikinde kullanılan D.C. motorlara, sistemin verimini artırmak iin[17], direnle yol verme iřlemi yerine tristrle yol verme iřleminin uygulanmasını bu ařamada ehemmiyetle vurgulayabiliriz. Ayrıca, tristrl yol verme yntemi kullanılmak suretiyle herhangi bir tramvayın mevcut hat zerindeki konumu, bulunduęu bu yerdeki hızını, yklenme durumunu (tramvayın doluluk oranını) ve tahrik motorlarının řebekeden ektięi akım deęerlerini ęrenmek mmkn olabilir. Piyasada mevcut SCADA yazılım

programlarından en uygunu bu amaç için seçilerek kullanılabilir ve söz konusu değişkenler ise bir bilgisayar monitörü üzerinden rahatlıkla izlenebilir.

Bu projede tasarlanarak imalatı gerçekleştirilen ve mevcut Konya Hafif Raylı Ulaşım Sistemi'ne monte edilebilecek özellikleri üzerinde taşıyan yarı otomatik yol verme cihazımızda; tramvayın ağırlığını, hızını ve motorlarının çektiği akım değerlerini çıkışa veren bir birim mevcuttur. Dolayısıyla, Konya Büyükşehir Belediyesi hafif raylı sistem taşıtlarındaki D.C. motorlara tristörle yol verme sisteminin kullanılmasını özendiren bu proje çalışması, öngörülen yeni Konya Hafif Raylı Ulaşım Sistemi'ne geçişte büyük kolaylıklar sağlanacak ve tramvayların yarı veya tam otomatik olarak kontrol edilmesine imkan verecektir.

KAYNAKLAR

- [1] MORRIS N.M., 1991, Control Engineering, Chapter 2, pp. 22-23, Berkshire, UK.
- [2] AYDINYÜZ M.E., TAŞÇI, S.Z.; 1993, Endüstriyel Kontrol, ss.150-154, İstanbul, TÜRKİYE.
- [3] VERCAUTEREN D.; October 1991, "Electromagnetic Process Tomography, Department of Electrical Engineering and Electronics Umist", PhD. Thesis, pp. 75-83, Manchester, UK.
- [4] HUMPHRIES J.T., SHEETS L.P.; 1989, Industrial Electronics, Chapter 8, pp. 374-379, Albany, USA.
- [5] KASAPOĞLU, A.; ÇATIKKAŞ, M.S.; 1993, "Elektrikli Kentiçi Ulaşım Taşıtları İçin Üç Faz İndüksiyon Motorlu Dönüştürücülü Tahrik Sistemleri", Elektrik Müh. 5. Ulusal Kongresi, 3. Cilt, ss. 1124-1127, K.T.Ü., Trabzon, TÜRKİYE.
- [6] KURTULAN, S., BİR, A.; 1993, "Elektrikli Ulaşım Sistemlerinde Yol Profili ve Yük Değişimlerinin Kontrol Sistemine Etkisi", Elektrik Müh. 5. Ulusal Kongresi, 1. Cilt, ss. 136-140, K.T.Ü., Trabzon, TÜRKİYE.
- [7] REINFRANK, M.; 1991, "Fuzzy Control Systems: Clear Advantages", Siemens, Review, 6/91 Volume 58, 1, GERMANY.
- [8] STAFF; 1981, A.C. and D.C. Motor Drivers , Control Engineering, Vol 28, No: 1, p. 61, UK.
- [9] ANDERSON, E.P., Miller, R.; 1986, Electric Motors, pp. 187-229, New York, USA, ISBN 0-672-23376-2.
- [10] NASAR, S.A., BOLDEA, I.; 1990, Electric Machines Steady-State Operation, pp. 77-123, USA, ISBN 0-89-116-991-1.

- [11] WORD, M.R., LISTER, E.C.; 1980, Electric Circuits and Machines, pp. 68–69, Berkshire, UK, ISBN 0-07-084619-7.
- [12] KRAUS, H.; 1986, Grund Elektrischer Bahnen, pp. 30-37, Werner-Verlag GmbH, Düsseldorf, GERMANY.
- [13] NATIONAL SEMICONDUCTOR, Anonim, 1989, Voltage Regulators, Chapter 10, pp.72-79, USA.
- [14] SIEMENS DATA BOOK, Anonim, 1994/95, Integrated Hall Effect Circuits for Automotive, Transportation and Industrial Electronics, GERMANY
- [15] RS Electronic Catalogue CD-ROM, Anonim, March 1995, Section Products of Hall Device, UK.
- [16] RS Components and Instrumentation, Anonim, March 1996, pp. 1216-1219, UK.
- [17] ROSENBLATT, J., FRIEDMAN, M.H.; 1984, Direct and Alternating Current Machinery, pp. 89-135, USA, ISBN 0-675-20160-8.
- [18] CMOS DATA BOOK, Anonim, April 1991, pp. 3-53, 3-83, 5-152, 5-159, USA.
- [19] SAMSUNG DATA BOOK, Anonim, June 1994, pp. 4-106, 4-108, KOREA.
- [20] TURNER, D., 1993, Microelectronics NIII, pp.25-40, UK., ISBN 0-7487-177-5.
- [21] INTRODUCTION to ASSAMBLY LANGUAGE PROGRAMING ,Anonim, October 1978, pp.3-40, 3-132, USA.
- [22] MICROPROCESSOR PERIPHERAL DATA BOOK, Anonim, June 1989, KOREA.
- [23] MICROTEC RESEARCH INC.,Anonim,1986, ASMZ80 Assembler Version 4.4.F.,Seri No: 3-00-4719, USA
- [24] ORCAD SYSTEM CORPORATION, Anonim, 1989, Orcad/Sdt III Draft, Version 3.22, USA
- [25] INSTRUCTION MANUAL, Anonim, 1993, MODEL 4070 Dijital Multimeters, USA

EKLER

- Ek-A Mikrokomutların ASMZ80 programında derlenen kod listesi
- Ek-I Güç Kaynağı Devresinin Baskı Devre Şeması
- Ek-II Analog Devrenin Baskı Devre Şeması
- Ek-III ADC Devresinin Baskı Devre Şeması
- Ek-IV Gösterge Kod Dönüştürücü Baskı Şeması
- Ek-V Tasarlanan Z80 Devresinin Baskı Şeması
- Ek-VI LM338K Voltaj Regülatörü
- Ek-VII LM324 Tek Kaynak Beslemeli OP-AMP
- Ek-VIII ADC0804 8-Bit Mikroişlemcilere Uygun Analog Dijitale Dönüştürücü
- Ek-IX TTL7404-7408-7432-7475-MC14511B-MC4051 Entegreleri
- Ek-X Akım Sensörü
- Ek-XI 27C64 8 Bit EPROM
- Ek-XII 8255 PPI Arabirim Elemanı

Ek-A. Mikrokomutların ASMZ80 programında derlenen kod listesi

Microtec ASMZ80 V4.4f AGUSTOS -01-96 09:21

1	ORG	0000H	
2	0000	31 FE 3F	LD SP,3FFEh
3	0003	3E 90	LD A,90H
4	0005	32 03 E0	LD (0E003H),A
5	0008	3E 00	LD A,00H
6	000A	32 02 E0	LD (0E002H),A
7	000D	CD A9 00	CALL DLY
8	0010	3E 08	LD A,08H
9	0012	32 01 E0	LD (0E001H),A
10	0015	CD A9 00	CALL DLY
11	0018	21 00 24	DN1: LD HL,2400H
12	001B	3E 01	LD A,01H
13	001D	32 01 E0	LD (0E001H),A
14	0020	CD A9 00	CALL DLY
15	0023	3E 00	LD A,00H
16	0025	32 01 E0	LD (0E001H),A
17	0028	CD A9 00	CALL DLY
18	002B	3A 00 E0	LD A,(0E000H)
19	002E	77	LD (HL),A
20	002F	23	INC HL
21	0030	3E 03	LD A,03H
22	0032	32 01 E0	LD (0E001H),A
23	0035	CD A9 00	CALL DLY
24	0038	3E 02	LD A,02H
25	003A	32 01 E0	LD (0E001H),A
26	003D	CD A9 00	CALL DLY
27	0040	3A 00 E0	LD A,(0E000H)
28	0043	77	LD (HL),A
29	0044	23	INC HL
30	0045	3E 05	LD A,05H

31	0047	32 01 E0	LD (0E001H),A
32	004A	CD A9 00	CALL DLY
33	004D	3E 04	LD A,04H
34	004F	32 01 E0	LD (0E001H),A
35	0052	CD A9 00	CALL DLY
36	0055	3A 00 E0	LD A,(0E000H)
37	0058	77	LD (HL),A
38	0059	3A 02 24	LD A,(2402H)
39	005C	21 D9 00	LD HL,SBT
40	005F	DD 21 00 22	LD IX,2200H
41	0063	CD C3 00	CALL VIB
42	0066	21 00 22	LD HL,2200H
43	0069	7E	LD A,(HL)
44	006A	23	INC HL
45	006B	07	RLCA
46	006C	07	RLCA
47	006D	07	RLCA
48	006E	07	RLCA
49	006F	32 01 E0	LD (0E001H),A
50	0072	CD A9 00	CALL DLY
51	0075	C6 08	ADD A,08H
52	0077	32 01 E0	LD (0E001H),A
53	007A	CD A9 00	CALL DLY
54	007D	D6 08	SUB 08H
55	007F	32 01 E0	LD (0E001H),A
56	0082	CD A9 00	CALL DLY
57	0085	06 00	LD B,00H
58	0087	3A 00 24	LD A,(2400H)
59	008A	FE 86	CP 86H
60	008C	DC B7 00	CALL C,YVA
61	008F	3A 00 24	LD A,(2400H)
62	0092	FE 98	CP 98H
63	0094	D4 B7 00	CALL NC,YVA

64	0097	78	LD A,B
65	0098	FE 01	CP 01H
66	009A	CA A2 00	JP Z,DN2
67	009D	3E 00	LD A,00H
68	009F	32 02 E0	LD (0E002H),A
69	00A2	CD A9 00	DN2: CALL DLY
70	00A5	C3 18 00	JP DN1
71	00A8	76	HALT
72	00A9		
73	00A9	16 FF	DLY: LD D,0FFH
74	00AB	15	DN3: DEC D
75	00AC	C2 AB 00	JP NZ,DN3
76	00AF	16 FF	LD D,0FFH
77	00B1	15	DN4: DEC D
78	00B2	C2 B1 00	JP NZ,DN4
79	00B5	C9	RET
80	00B6	76	HALT
81	00B7		
82	00B7	3E 01	YVA: LD A,01H
83	00B9	32 02 E0	LD (0E002H),A
84	00BC	CD A9 00	CALL DLY
85	00BF	06 01	LD B,01H
86	00C1	C9	RET
87	00C2	76	HALT
88	00C3		
89	00C3		
90	00C3	16 0F	VIB: LD D,0FH
91	00C5	06 00	LD B,00H
92	00C7	BE	DN5: CP (HL)
93	00C8	38 0A	JR C,DN6
94	00CA	04	INC B
95	00CB	23	INC HL
96	00CC	4F	LD C,A

97	00CD	78	LD A,B
98	00CE	BA	CP D
99	00CF	30 03	JR NC, DN6
100	00D1	79	LD A,C
101	00D2	18 F3	JR DN5
102	00D4	DD 70 00	DN6: LD (IX+00H),B
103	00D7	C9	RET
104	00D8	76	HALT
105	00D9		SBT:
106	00D9	08	DB 08H
107	00DA	0F	DB 0FH
108	00DB	18	DB 18H
109	00DC	1F	DB 1FH
110	00DD	23	DB 23H
111	00DE	2F	DB 2FH
112	00DF	36	DB 36H
113	00E0	3E	DB 3EH
114	00E1	46	DB 46H
115	00E2	4D	DB 4DH
116	00E3	55	DB 55H
117	00E4	5D	DB 5DH
118	00E5	64	DB 64H
119	00E6	6C	DB 6CH
120	00E7	73	DB 73H
121	00E8	7B	DB 7BH

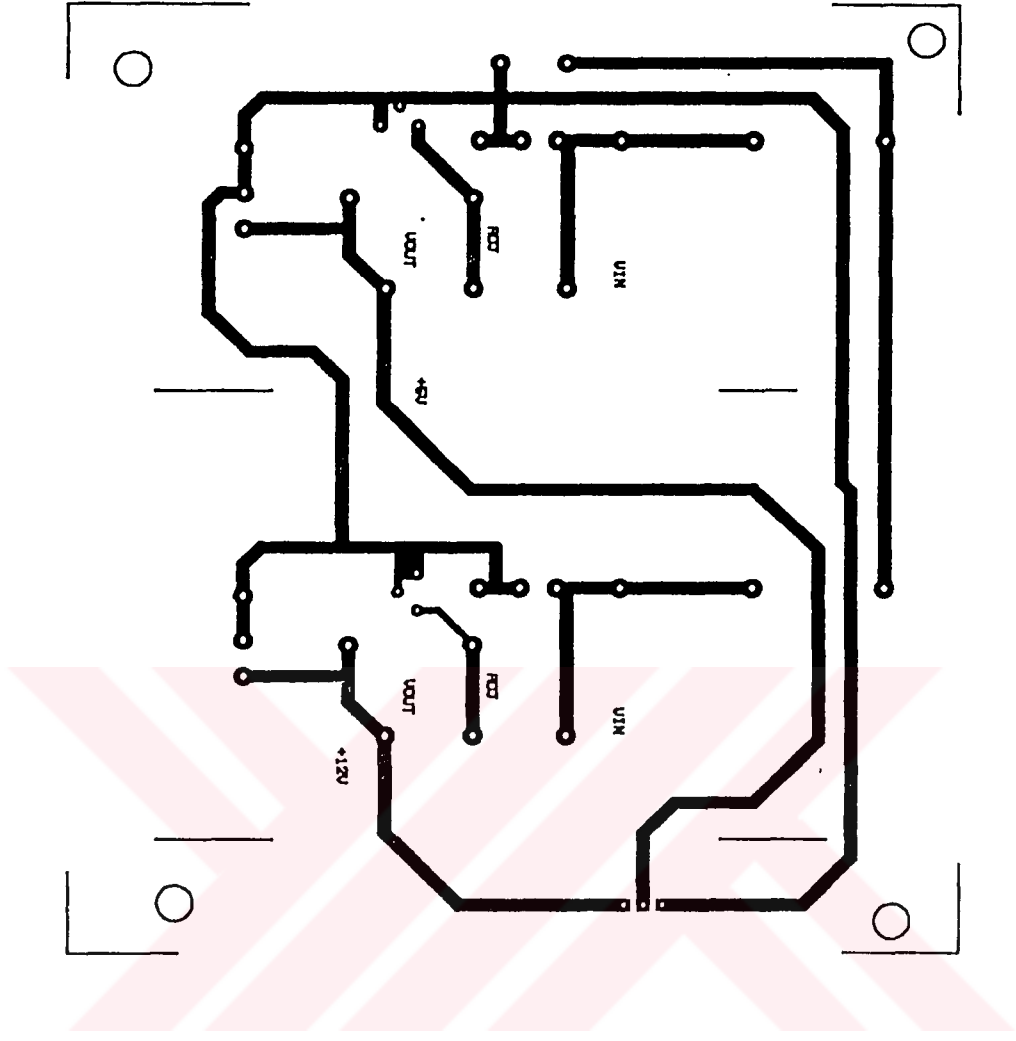
ASSEMBLER HATASI = 0

SEMBOL TABLOSU

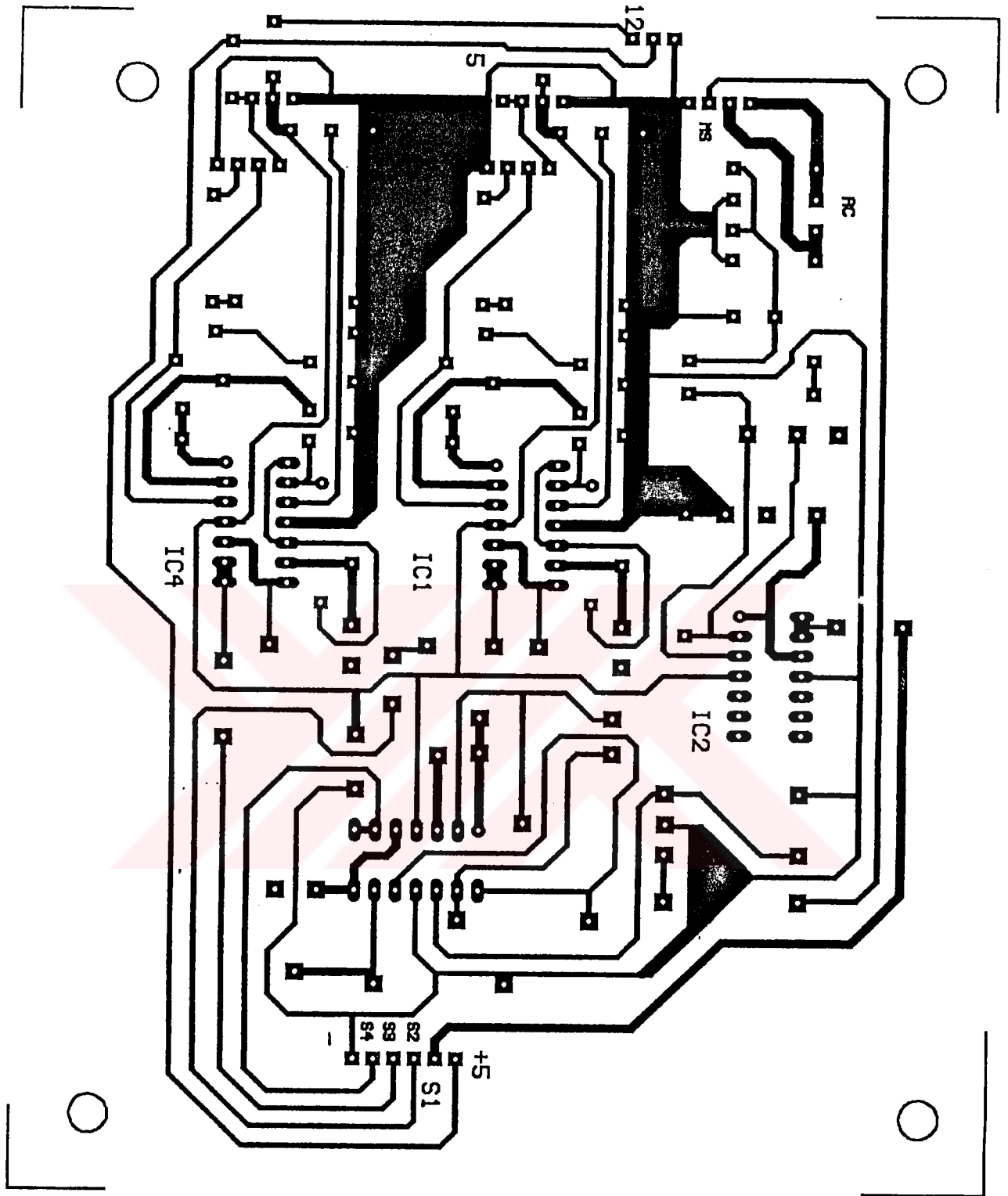
A	00EA	DLY	00A9	DN1	0018	DN2	00A2
DN3	00AB	DN4	00B1	DN5	00C7	DN6	00D4
MEMORY	M 000	NARG	0000	SBT	00D9	STACK	S 000
VIB	00C3	YVA	00B7				

Geçici bellekte 2400 adresinde S_1 sinyali ADC çıkışı, 2401 adresinde S_2 sinyali ADC çıkışı, 2200 adresinde vites numarası vardır. Epromun heksadesimal kod listesi içeriği aşağıda verilmiştir.

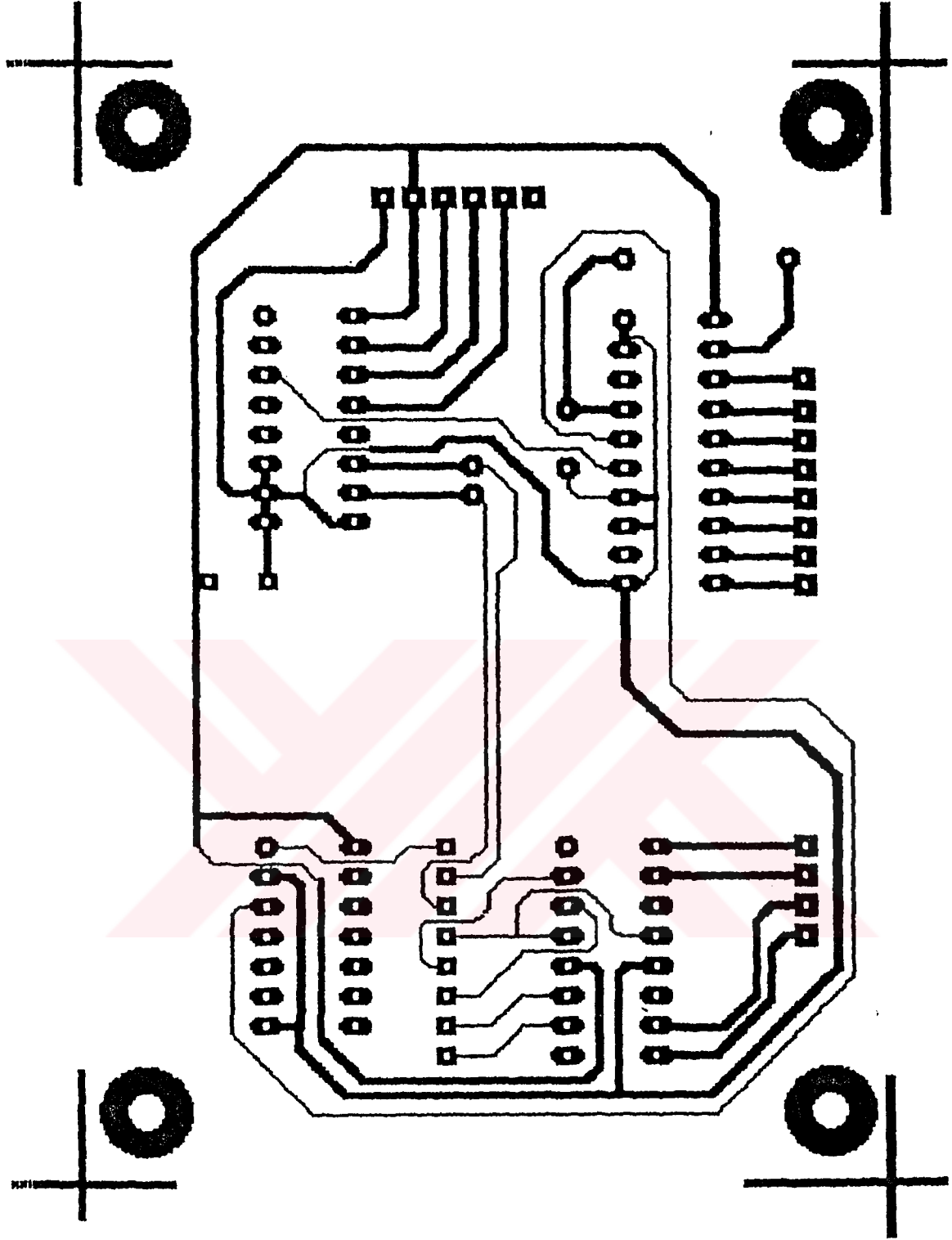
```
31FE3F3E903203E03E003202E0CDA9003E083201E0CDA9002100248F063C00001B003E
013201E0CDA9003E003201E0CDA9003A00E077233E033201E00C063C00003500CDA90
03E023201E0CDA9003A00E077233E053201E0CDA9003E0488064000004F003201E0CD
A9003A00E0773A022421D900DD210022CDC3002100227E236364000006B000707070732
01E0CDA900C6083201E0CDA900D6083201E0CDA9000600E6063E000087003A0024FE8
6DCB7003A0024FE98D4B70078FE01CAA2003E003202E00C063C0000A200CDA900C31
8007616FF15C2AB0016FF15C2B100C9763E013202E08F06400000BC00CDA9000601C97
6160F0600BE380A04234F78BA30037918F3DD7000C9A2062C0000D80076080F181F232F
363E464D555D646C737B76F3 040A0000010000F1 0E0200F0
```



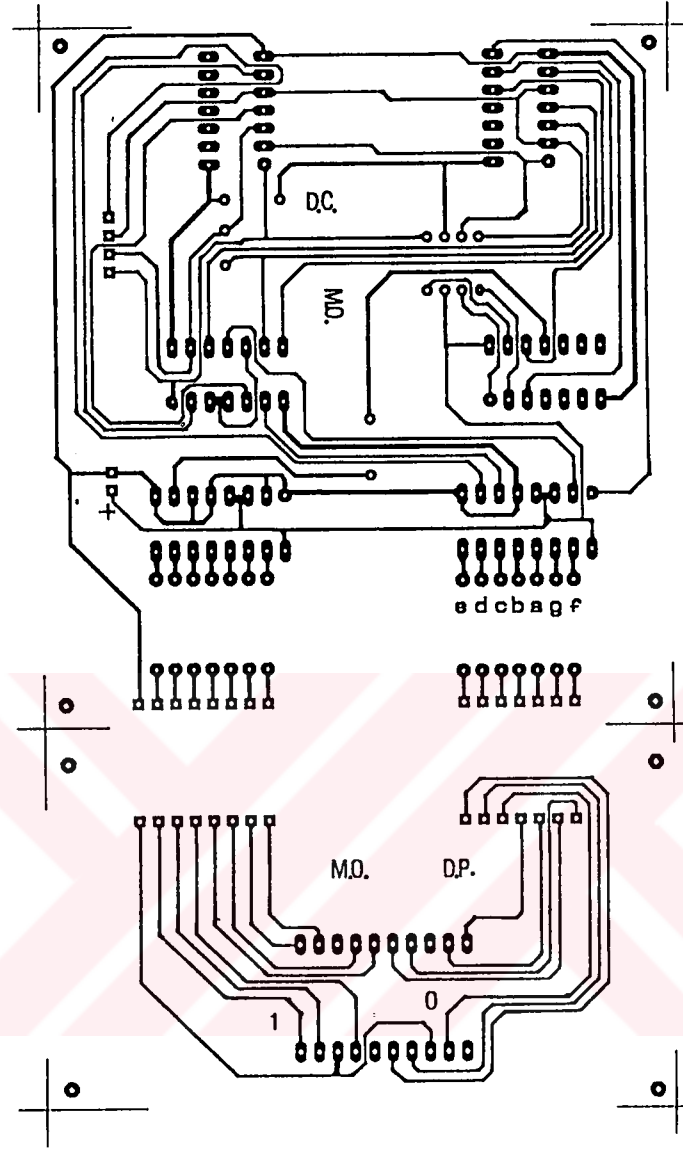
Ek-I Güç Kaynağı Devresinin Baskı Devre Şeması



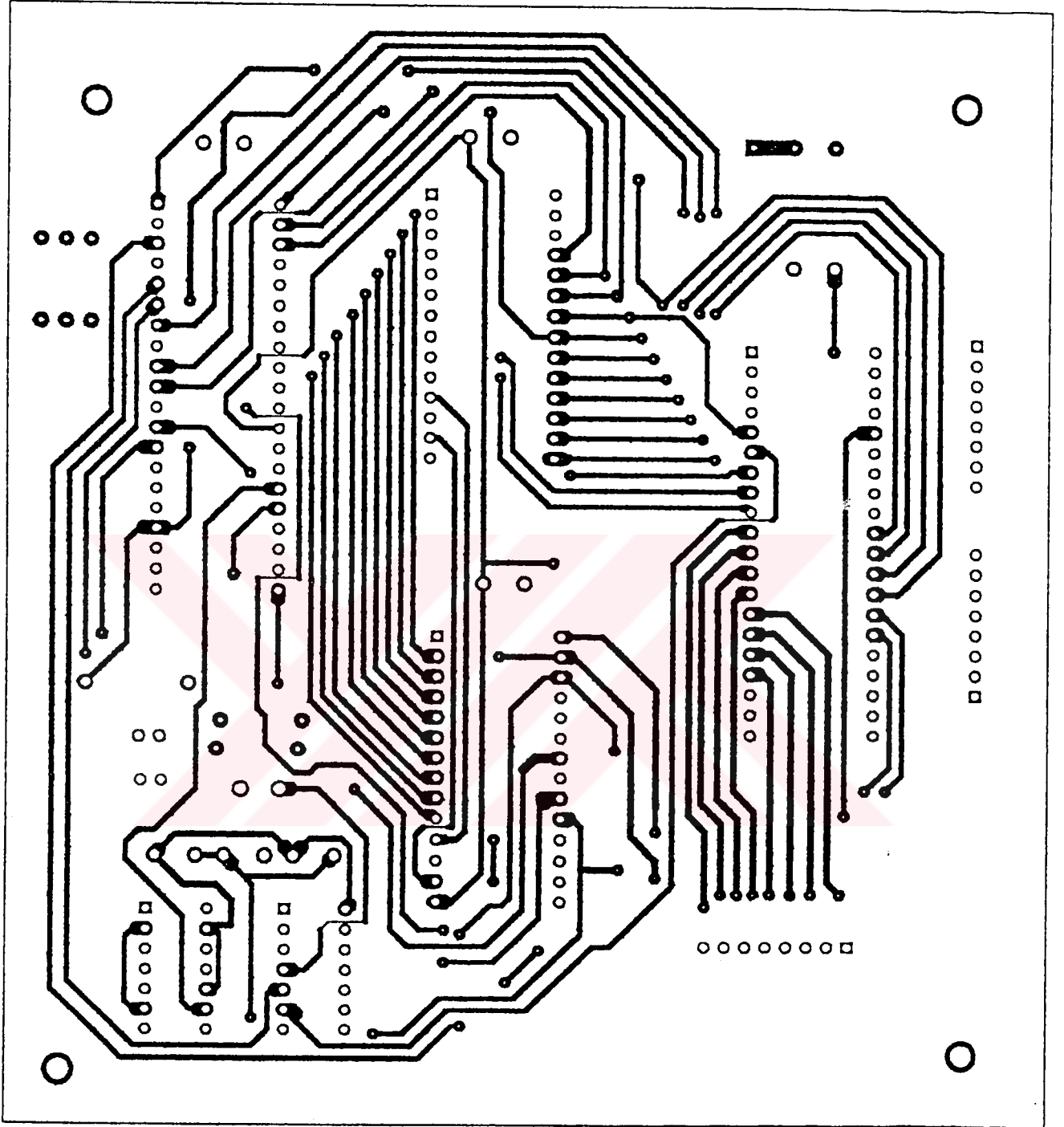
Ek-II Analog Devrenin Baskı Devre Şeması



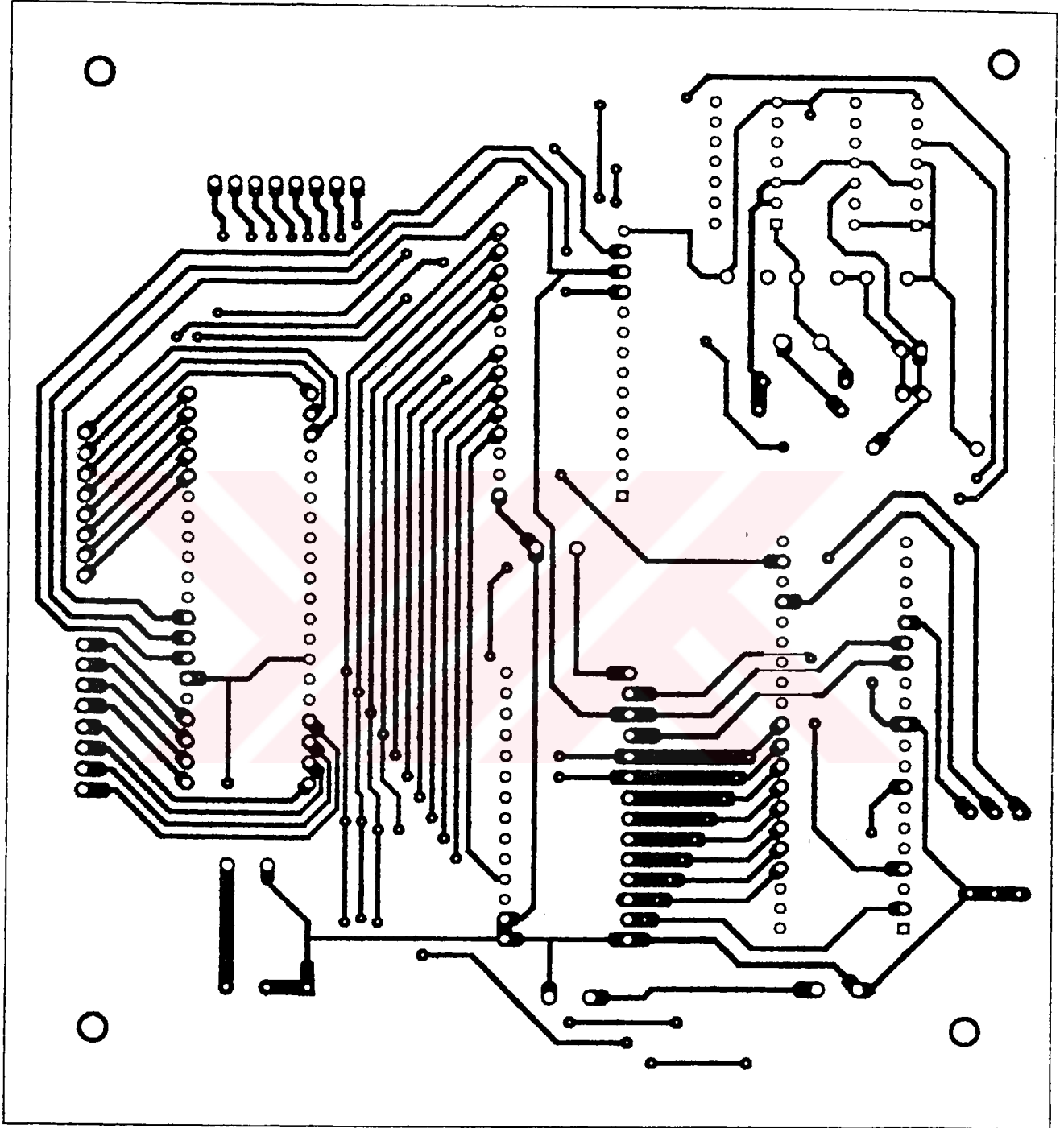
Ek-III ADC Devresinin Baskı Devre Şeması



Ek-IV Gösterge Kod Dönüştürücü Baskı Şeması



Ek-V Tasarlanan Z80 Devresinin Baskı Şeması



Ek-V Tasarlanan Z80 Devresinin Baskı Şeması (Arka Yüzü)



**LM138A/LM138, LM338A/LM338
5-Amp Adjustable Regulators**

General Description

The LM138 series of adjustable 3-terminal positive voltage regulators is capable of supplying in excess of 5A over a 1.2V to 32V output range. They are exceptionally easy to use and require only 2 resistors to set the output voltage. Careful circuit design has resulted in outstanding load and line regulation—comparable to many commercial power supplies. The LM138 family is supplied in a standard 3-lead transistor package.

A unique feature of the LM138 family is time-dependent current limiting. This current limit circuitry allows peak currents of up to 12A to be drawn from the regulator for short periods of time. This allows the LM138 to be used with heavy transient loads and speeds start-up under full-load conditions. Under sustained loading conditions, the current limit decreases to a safe value protecting the regulator. Also included on the chip are thermal overload protection and safe area protection for the power transistor. Overload protection remains functional even if the adjustment pin is accidentally disconnected.

Normally, no capacitors are needed unless the device is situated more than 6 inches from the input filter capacitors in which case an equal bypass is needed. An output capacitor can be added to improve transient response, while bypassing the adjustment pin will increase the regulator's ripple rejection.

Besides replacing fixed regulators or discrete designs, the LM138 is useful in a wide variety of other applications. Since the regulator is "floating" and sees only the input-to-output differential voltage, supplies of several hundred volts can be

regulated as long as the maximum input to output differential is not exceeded, i.e., do not short-circuit output to ground. The part numbers in the LM138 series which have a K suffix are packaged in a standard Steel TO-3 package, while those with a T suffix are packaged in a TO-220 plastic package. The LM138A/LM138 are rated for $-55^{\circ}\text{C} \leq T_j \leq +150^{\circ}\text{C}$, while the LM338A is rated for $-40^{\circ}\text{C} \leq T_j \leq +125^{\circ}\text{C}$, and the LM338 is rated for $0^{\circ}\text{C} \leq T_j \leq +125^{\circ}\text{C}$.

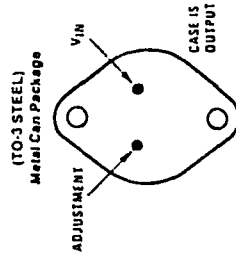
Features

- Guaranteed 7A peak output current
- Guaranteed 5A output current
- Adjustable output down to 1.2V
- Guaranteed thermal regulation
- Current limit constant with temperature
- 100% electrical burn-in in thermal limit
- Output is short-circuit protected
- Guaranteed 1% output voltage tolerance (LM138A, LM338A)
- Guaranteed max. 0.01%/V line regulation (LM138A, LM338A)
- Guaranteed max. 0.3% load regulation (LM138A, LM338A)

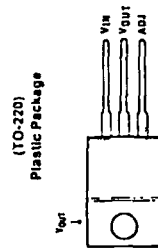
Applications

- Adjustable power supplies
- Constant current regulators
- Battery chargers

Connection Diagrams (See Physical Dimension section for further information)



Order Number: LM138AK STEEL/LM138K STEEL/
LM338AK STEEL/LM338K STEEL
See NS Package Number 402A



Order Number: LM338AT/LM338T
See NS Package Number 103B

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 4)

Power Dissipation	Internally limited
Input/Output Voltage Differential	+40V, -0.3V
Storage Temperature	-65°C to +150°C
Lead Temperature	300°C
Metal Package (Soldering, 10 seconds)	260°C
Plastic Package (Soldering, 4 seconds)	260°C

Operating Temperature Range

LM138A/LM138: -55°C ≤ T_J ≤ +150°C
 LM338A: -40°C ≤ T_J ≤ +125°C
 LM338: 0°C ≤ T_J ≤ +125°C

Preconditioning
 Thermal Limit Burn-In
 All Devices 100%

Electrical Characteristics

Specifications with standard type face are for T_J = 25°C, and those with boldface type apply over full operating temperature range. Unless otherwise specified, V_{IN} = V_{OUT} = 5V; and I_{OUT} = 10 mA. (Note 2)

Parameter	Conditions	LM138A			LM138			LM338A			LM338			Units	
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
Reference Voltage	I _{OUT} = 10 mA, T _J = 25°C	1.236	1.250	1.262	1.236	1.250	1.262	1.225	1.250	1.270	1.236	1.250	1.262	V	
Line Regulation	3V ≤ (V _{IN} - V _{OUT}) ≤ 35V	1.225	1.250	1.270	1.225	1.250	1.270	1.225	1.250	1.270	1.19	1.24	1.29	V	
	10 mA ≤ I _{OUT} ≤ 5A, P ≤ 50W										0.005	0.01	0.03	%/V	
	3V ≤ (V _{IN} - V _{OUT}) ≤ 35V (Note 3)										0.02	0.04	0.06	%/V	
Load Regulation	10 mA ≤ I _{OUT} ≤ 5V (Note 3)										0.1	0.3	0.5	%	
Thermal Regulation	20 ms Pulse										0.3	0.6	1	%	
Adjustment Pin Current											0.002	0.02	0.02	%/V	
Adjustment Pin Current Change	10 mA ≤ I _{OUT} ≤ 5A, 3V ≤ (V _{IN} - V _{OUT}) ≤ 35V										4.5	100	45	100	μA
Temperature Stability	T _{MIN} ≤ T _J ≤ T _{MAX}										0.2	5	0.2	5	μA
Minimum Load Current	V _{IN} - V _{OUT} = 35V										1		1	%	
Current Limit	V _{IN} - V _{OUT} = 10V DC, 0.5 ms Peak										3.5	10	3.5	10	mA
RMS Output Noise, % of V _{OUT}	10 Hz ≤ f ≤ 10 kHz, V _{OUT} = 10V, I = 120 Hz, C _{ADJ} = 0 μF										0.001		0.003	%	
Ripple Rejection Ratio	V _{OUT} = 10V, I = 120 Hz, C _{ADJ} = 10 μF										60		60	dB	
Long-Term Stability	T _J = 125°C, 1000 hrs										0.3	1	0.3	1	%
Thermal Resistance, Junction to Case	K Package										1		1	°C/W	
Thermal Resistance, Junction to Ambient (No Heat Sink)	T Package										35		35	°C/W	
Thermal Resistance, Junction to Ambient (No Heat Sink)	I Package										50		50	°C/W	

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is intended to be functional, but do not guarantee specific performance limits. For guaranteed specifications and test conditions, see the Electrical Characteristics section.

Note 2: These specifications are applicable for power semiconductor packages up to 50W for the TO-3 (K) package and 25W for the TO-220 (I) package. Power dissipation is limited by the ambient temperature and the thermal resistance of the package. Above 15W differential power dissipation will be limited by internal protection circuitry. All limits (i.e., Min, Max, Typ) are guaranteed to National's AOCL (Average Outgoing Quality) level.

Note 3: Regulation is measured at a constant junction temperature, using pulse testing with a low duty cycle. Changes in output voltage due to heating effects are covered under the specifications for thermal regulation.

Note 4: Refer to RETS138K drawing for meter specifications of LM138.

Typical Performance Characteristics

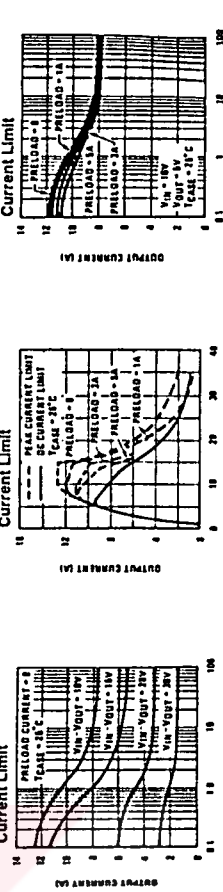


Figure 1: Output Current vs. Load Regulation (I vs. ΔV/V). Figure 2: Output Current vs. Output Differential (I vs. ΔV). Figure 3: Output Current vs. Time (I vs. t).

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 4)

Power Dissipation	Internally limited
Input/Output Voltage Differential	+40V, -0.3V
Storage Temperature	-65°C to +150°C
Lead Temperature	300°C
Metal Package (Soldering, 10 seconds)	260°C
Plastic Package (Soldering, 4 seconds)	260°C

Operating Temperature Range

LM138A/LM138: -55°C ≤ T_J ≤ +150°C
 LM338A: -40°C ≤ T_J ≤ +125°C
 LM338: 0°C ≤ T_J ≤ +125°C

Preconditioning
 Thermal Limit Burn-In
 All Devices 100%

Electrical Characteristics

Specifications with standard type face are for T_J = 25°C, and those with boldface type apply over full operating temperature range. Unless otherwise specified, V_{IN} = V_{OUT} = 5V; and I_{OUT} = 10 mA. (Note 2)

Parameter	Conditions	LM138A			LM138			LM338A			LM338			Units	
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
Reference Voltage	I _{OUT} = 10 mA, T _J = 25°C	1.236	1.250	1.262	1.236	1.250	1.262	1.225	1.250	1.270	1.236	1.250	1.262	V	
Line Regulation	3V ≤ (V _{IN} - V _{OUT}) ≤ 35V	1.225	1.250	1.270	1.225	1.250	1.270	1.225	1.250	1.270	1.19	1.24	1.29	V	
	10 mA ≤ I _{OUT} ≤ 5A, P ≤ 50W										0.005	0.01	0.03	%/V	
	3V ≤ (V _{IN} - V _{OUT}) ≤ 35V (Note 3)										0.02	0.04	0.06	%/V	
Load Regulation	10 mA ≤ I _{OUT} ≤ 5V (Note 3)										0.1	0.3	0.5	%	
Thermal Regulation	20 ms Pulse										0.3	0.6	1	%	
Adjustment Pin Current											0.002	0.01	0.02	%/V	
Adjustment Pin Current Change	10 mA ≤ I _{OUT} ≤ 5A, 3V ≤ (V _{IN} - V _{OUT}) ≤ 35V										4.5	100	45	100	μA
Temperature Stability	T _{MIN} ≤ T _J ≤ T _{MAX}										0.2	5	0.2	5	μA
Minimum Load Current	V _{IN} - V _{OUT} = 35V										1		1	%	
Current Limit	V _{IN} - V _{OUT} = 10V DC, 0.5 ms Peak										3.5	10	3.5	10	mA
RMS Output Noise, % of V _{OUT}	10 Hz ≤ f ≤ 10 kHz, V _{OUT} = 10V, I = 120 Hz, C _{ADJ} = 0 μF										0.001		0.003	%	
Ripple Rejection Ratio	V _{OUT} = 10V, I = 120 Hz, C _{ADJ} = 10 μF										60		60	dB	
Long-Term Stability	T _J = 125°C, 1000 Hrs										0.3	1	0.3	1	%
Thermal Resistance, Junction to Case	K Package										1		1	°C/W	
Thermal Resistance, Junction to Ambient (No Heat Sink)	T Package										35		35	°C/W	
Thermal Resistance, Junction to Ambient (No Heat Sink)	I Package										50		50	°C/W	

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is intended to be functional, but do not guarantee specific performance limits. For guaranteed specifications and test conditions, see the Electrical Characteristics section.

Note 2: These specifications are applicable for power semiconductor packages up to 50W for the TO-3 (K) package and 25W for the TO-220 (I) package. Power dissipation is limited by the ambient temperature and the thermal resistance of the package. Above 15W differential power dissipation will be limited by internal protection circuitry. All limits (i.e., Min, Max, Typ) are guaranteed to National's AOCL (Average Outgoing Quality) level.

Note 3: Regulation is measured at a constant junction temperature, using pulse testing with a low duty cycle. Changes in output voltage due to heating effects are covered under the specifications for thermal regulation.

Note 4: Refer to RETS138K drawing for meter specifications of LM138.

Typical Performance Characteristics

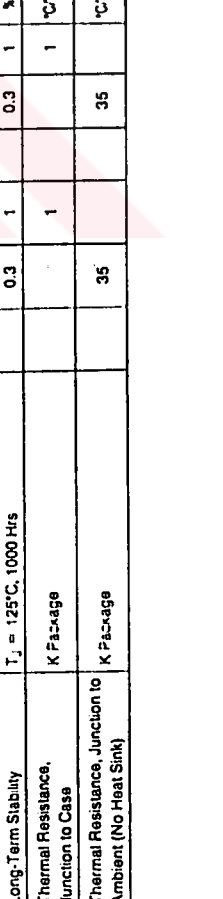


Figure 1: Output Current vs. Load Regulation (I vs. ΔV/V). Figure 2: Output Current vs. Output Differential (I vs. ΔV). Figure 3: Output Current vs. Time (I vs. t).

Application Hints

In operation, the LM138 develops a nominal 1.25V reference voltage, V_{REF} , between the output and adjustment terminal. The reference voltage is impressed across program resistor R_1 and, since the voltage is constant, a constant current I_1 then flows through the output set resistor R_2 , giving an output voltage of

$$V_{OUT} = V_{REF} \left(1 + \frac{R_2}{R_1} \right) + I_{ADJ} R_2$$

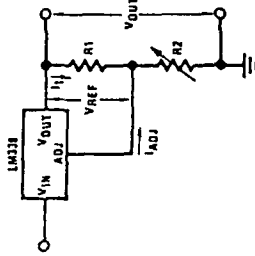


FIGURE 1

Since the 50 μA current from the adjustment terminal represents an error term, the LM138 was designed to minimize I_{ADJ} and make it very constant with line and load changes. To do this, all quiescent operating current is returned to the output establishing a minimum load current requirement. If there is insufficient load on the output, the output will rise.

External Capacitors

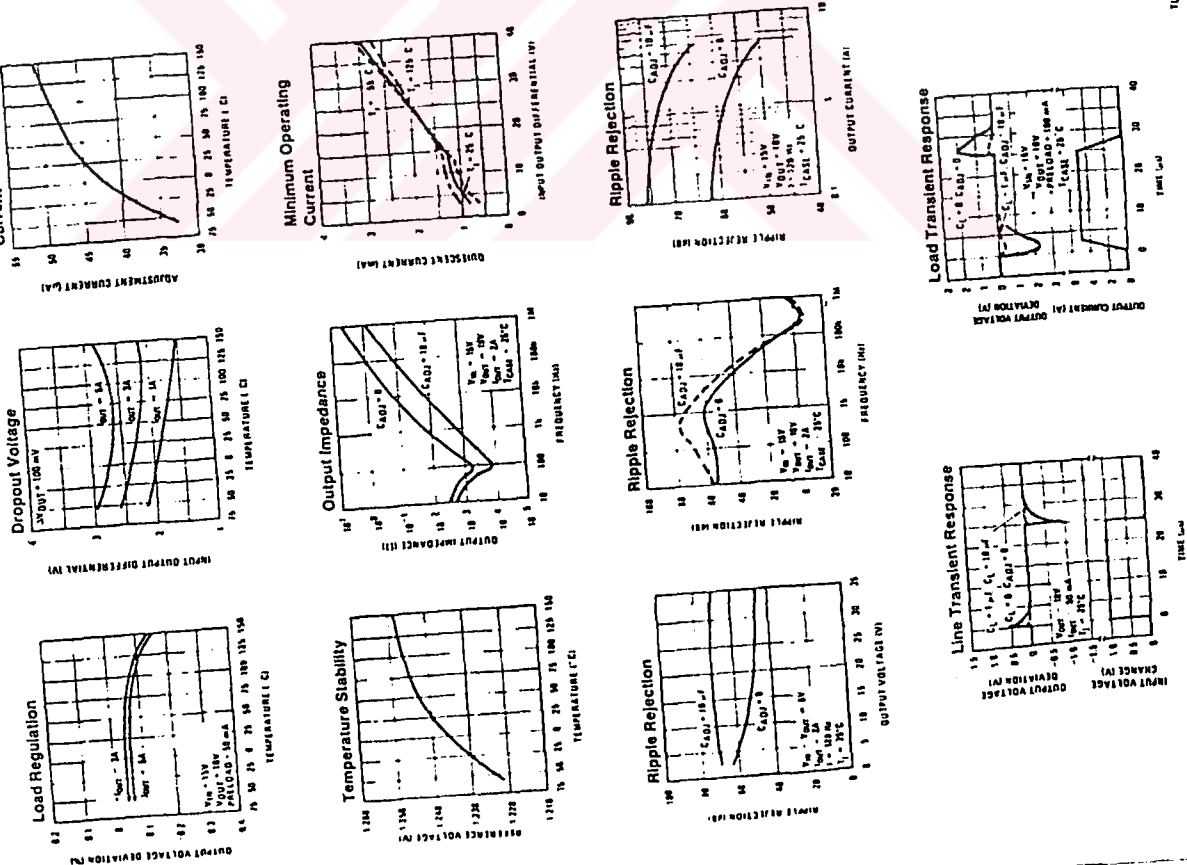
An input bypass capacitor is recommended. A 0.1 μF disc or 1 μF solid tantalum on the input is suitable input bypassing for almost all applications. The device is more sensitive to the absence of input bypassing when adjustment or output capacitors are used but the above values will eliminate the possibility of problems.

The adjustment terminal can be bypassed to ground on the LM138 to improve ripple rejection. This bypass capacitor prevents ripple from being amplified as the output voltage is increased. With a 10 μF bypass capacitor 75 dB ripple rejection is obtainable at any output level. Increases over 20 μF do not appreciably improve the ripple rejection at frequencies above 120 Hz. If the bypass capacitor is used, it is sometimes necessary to include protection diodes to prevent the capacitor from discharging through internal low current paths and damaging the device.

In general, the best type of capacitors to use are solid tantalum. Solid tantalum capacitors have low impedance even at high frequencies. Depending upon capacitor construction, it takes about 25 μF in aluminum electrolytic to equal 1 μF solid tantalum at high frequencies. Ceramic capacitors are also good at high frequencies, but some types have a large decrease in capacitance at frequencies around 0.5 MHz. For this reason, 0.01 μF disc may seem to work better than a 0.1 μF disc as a bypass.

Although the LM138 is stable with no output capacitors, like any feedback circuit, certain values of external capacitance can cause excessive ringing. This occurs with values between 500 pF and 5000 pF. A 1 μF solid tantalum (or 25 μF aluminum electrolytic) on the output swamps this effect and assures stability.

Typical Performance Characteristics (Continued)



Load Regulation
The LM138 is capable of providing extremely good load regulation but a few precautions are needed to obtain maximum performance. The current set resistor connected between the adjustment terminal and the output terminal (usually 240 Ω) should be tied directly to the output of the regulator (case) rather than near the load. This eliminates line drops from appearing effectively in series with the reference and degrading regulation. For example, a 15V regulator with a 0.05 Ω resistance between the regulator and load will have a load regulation due to line resistance of 0.05 Ω \times I_L . If the set resistor is connected near the load the effective line resistance will be 0.05 Ω (1 + R_2/R_1) or in this case, 11.5 times worse.

Figure 2 shows the effect of resistance between the regulator and 240 Ω set resistor.

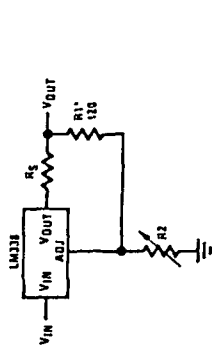


FIGURE 2. Regulator with Line Resistance in Output Lead

With the TO-3 package, it is easy to minimize the resistance from the case to the set resistor, by using 2 separate leads to the case. The ground of R_2 can be returned near the ground of the load to provide remote ground sensing and improve load regulation.

Protection Diodes

When external capacitors are used with any IC regulator it is sometimes necessary to add protection diodes to prevent the capacitors from discharging through low current points into the regulator. Most 20 μF capacitors have low enough internal series resistance to deliver 20A spikes when shorted. Although the surge is short, there is enough energy to damage parts of the IC.

When an output capacitor is connected to a regulator and the input is shorted, the output capacitor will discharge into the output of the regulator. The discharge current depends on the value of the capacitor, the output voltage of the regulator, and the rate of decrease of V_{IN} . In the LM138 this discharge path is through a large junction that is able to sustain 25A surge with no problem. This is not true of other types of positive regulators. For output capacitors of 100 μF or less at output of 15V or less, there is no need to use diodes.

The bypass capacitor on the adjustment terminal can discharge through a low current junction. Discharge occurs when either the input or output is shorted. Internal to the LM138 is a 50 Ω resistor which limits the peak discharge current. No protection is needed for output voltages of 25V or less and 10 μF capacitance. Figure 3 shows an LM138 with protection diodes included for use with outputs greater than 25V and high values of output capacitance.

LM124/LM224/LM324, LM124A/LM224A/LM324A, LM2902 Low Power Quad Operational Amplifiers

General Description

The LM124 series consists of four independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage.

Application areas include transducer amplifiers, dc gain blocks and all the conventional op amp circuits which now can be more easily implemented in single power supply systems. For example, the LM124 series can be directly operated off of the standard +5 V_{DC} power supply voltage which is used in digital systems and will easily provide the required interface electronics without requiring the additional ±15 V_{DC} power supplies.

Unique Characteristics

- In the linear mode the input common-mode voltage range includes ground and the output voltage can also swing to ground, even though operated from only a single power supply voltage.
- The unity gain cross frequency is temperature compensated.
- The input bias current is also temperature compensated.

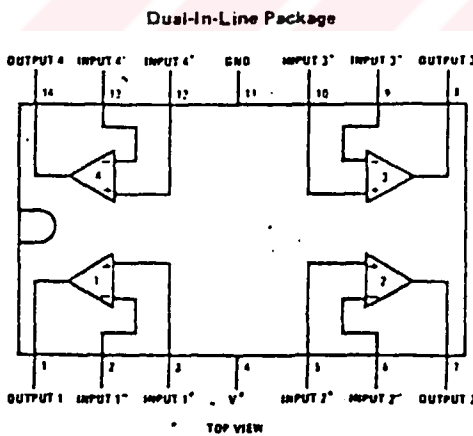
Advantages

- Eliminates need for dual supplies
- Four internally compensated op amps in a single package
- Allows direct sensing near GND and V_{OUT} also goes to GND
- Compatible with all forms of logic
- Power drain suitable for battery operation

Features

- Internally frequency compensated for unity gain
- Large dc voltage gain 100 dB
- Wide bandwidth (unity gain) 1 MHz
(temperature compensated)
- Wide power supply range:
Single supply 3 V_{DC} to 30 V_{DC}
or dual supplies ±1.5 V_{DC} to ±15 V_{DC}
- Very low supply current drain (800µA) — essentially independent of supply voltage (1 mW/op amp at +5 V_{DC})
- Low input biasing current 45 nA_{CC}
(temperature compensated)
- Low input offset voltage 2 mV_{DC}
and offset current 5 nA_{CC}
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage
- Large output voltage swing 0 V_{DC} to V⁺ - 1.5 V_{DC}

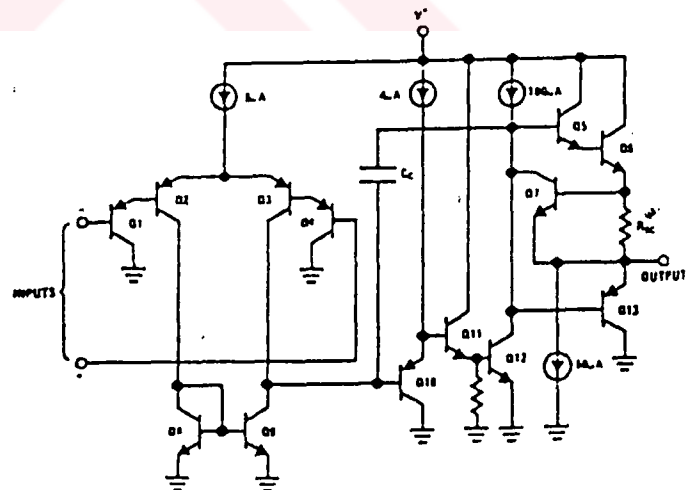
Connection Diagram



Order Number LM124J, LM124AJ,
LM224J, LM224AJ, LM324J,
LM324AJ or LM2902J
See NS Package J14A

Order Number LM324N, LM324AN
or LM2902N
See NS Package N14A

Schematic Diagram (Each Amplifier)



LM124A/LM224A/LM324A/LM2902

Supply Voltage, V^+ 32 VDC or ±18 VDC
 Differential Input Voltage 26 VDC or ±13 VDC
 Input Voltage 32 VDC
 Power Dissipation (Note 1) -0.3 VDC to +26 VDC
 Molded DIP 570 mW
 Cavity DIP 900 mW
 Flat Pack 800 mW
 Output Short Circuit to GND (One Amplifier) (Note 2) Continuous
 $V^+ \leq 15$ VDC and $T_A = 25^\circ\text{C}$

Input Current ($V_{IN} < -0.3$ VDC) (Note 3) 50 mA
 Operating Temperature Range LM324/LM324A LM224/LM224A LM124/LM124A
 Storage Temperature Range -40°C to +150°C
 Lead Temperature (Soldering, 10 seconds) 300°C

50 mA
 0°C to +70°C
 25°C to +85°C
 55°C to +125°C
 65°C to +150°C
 300°C

570 mW
 900 mW
 800 mW
 Continuous

26 VDC or ±13 VDC
 32 VDC
 -0.3 VDC to +26 VDC

50 mA
 0°C to +70°C
 25°C to +85°C
 55°C to +125°C
 65°C to +150°C
 300°C

Storage Temperature Range
 Lead Temperature (Soldering, 10 seconds)

Continuous

Electrical Characteristics ($V^+ = +5.0$ VDC, Note 4)

PARAMETER	CONDITIONS	LM124A	LM224A	LM324A	LM124/LM224	LM324	LM2902	UNITS
Input Offset Voltage	$T_A = 25^\circ\text{C}$, (Note 5)	MIN 1 TYP 7 MAX 20	MIN 1 TYP 3 MAX 40	MIN 2 TYP 3 MAX 45	MIN 2 TYP 3 MAX 45	MIN 2 TYP 3 MAX 45	MIN 2 TYP 3 MAX 45	mVDC
Input Bias Current (Note 6)	$I_{IN(+)} \text{ or } I_{IN(-)}$, $T_A = 25^\circ\text{C}$	20	40	45	45	45	45	nADC
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$, $T_A = 25^\circ\text{C}$	2	2	5	3	3	3	nADC
Input Common Mode Voltage Range (Note 7)	$V^+ = 30$ VDC, $T_A = 25^\circ\text{C}$	0	0	0	0	0	0	VDC
Supply Current	$R_L = \infty$, $V_{CC} = 30$ V, (LM2902 $V_{CC} = 20$ V) $R_L = \infty$ On All Op Amps Over Full Temperature Range	15 0.7	15 0.7	15 0.7	15 0.7	15 0.7	15 0.7	mADC mADC
Large Signal Voltage Gain	$V^+ = 15$ VDC (For Large VO Swing) $R_L \geq 2$ k Ω , $T_A = 25^\circ\text{C}$	50 100	50 100	25 100	50 100	25 100	100	V/mV
Output Voltage Swing	$R_L = 2$ k Ω , $T_A = 25^\circ\text{C}$ (LM2902 $R_L \geq 10$ k Ω)	0	0	0	0	0	0	VDC
Common Mode Rejection Ratio	DC, $T_A = 25^\circ\text{C}$	70	70	65	70	65	70	dB
Power Supply Rejection Ratio	DC, $T_A = 25^\circ\text{C}$	65	65	65	65	65	65	dB
Amplifier to Amplifier Coupling (Note 8)	f = 1 kHz to 20 kHz, $T_A = 25^\circ\text{C}$ (Input Referred)	120	120	120	120	120	120	dB
Output Current Source	$V_{IN}^+ = 1$ VDC, $V_{IN}^- = 0$ VDC, $V^+ = 15$ VDC, $T_A = 25^\circ\text{C}$	20	20	20	20	20	20	mADC
Sink	$V_{IN}^- = 1$ VDC, $V_{IN}^+ = 0$ VDC, $V^+ = 15$ VDC, $T_A = 25^\circ\text{C}$	10	10	10	10	10	10	mADC
Short Circuit to Ground	$V_{IN}^- = 1$ VDC, $V_{IN}^+ = 0$ VDC, $T_A = 25^\circ\text{C}$, $V_O = 200$ mVDC $T_A = 25^\circ\text{C}$, (Note 2)	12	12	12	12	12	12	μ ADC
		40	40	40	40	40	40	mADC



LM124/LM224/LM324, LM124A/
 LM224A/LM324A, LM2902

LM124/LM224/LM324, LM124A LM224A/LM324A, LM2902

Electrical Characteristics (Continued)

PARAMETER	CONDITIONS	LM124A	LM224A	LM324A	LM124/LM224	LM324	LM2902	UNITS
Input Offset Voltage	(Note 6)	MIN 4 TYP 7 MAX 20	MIN 4 TYP 7 MAX 20	MIN 5 TYP 7 MAX 30	MIN 4 TYP 7 MAX 17	MIN 4 TYP 7 MAX 19	MIN 4 TYP 7 MAX 10	mVDC
Input Offset Voltage Drift	$R_S = 0\Omega$							$\mu\text{V}/^\circ\text{C}$
Input Offset Current	$ I_{IN}(+) - I_{IN}(-) $	MIN 30 TYP 30 MAX 30	MIN 30 TYP 30 MAX 30	MIN 75 TYP 75 MAX 75	MIN 30 TYP 30 MAX 100	MIN 30 TYP 30 MAX 150	MIN 45 TYP 45 MAX 200	nADC
Input Offset Current Drift								$\mu\text{ADC}/^\circ\text{C}$
Input Bias Current	$ I_{IN}(+) \text{ or } I_{IN}(-) $	MIN 40 TYP 40 MAX 100	MIN 40 TYP 40 MAX 100	MIN 40 TYP 40 MAX 200	MIN 40 TYP 40 MAX 300	MIN 40 TYP 40 MAX 500	MIN 40 TYP 40 MAX 500	nADC
Input Common Mode Voltage Range (Note 7)	$V^+ = 30 \text{ VDC}$	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	VDC
Large Signal Voltage Gain	$V^+ = +15 \text{ VDC}$ (For Large VO Swing) $R_L \geq 2 \text{ k}\Omega$	25	25	15	25	15	15	V/mV
Output Voltage Swing								
VOH	$V^+ = +30 \text{ VDC}$, $R_L = 2 \text{ k}\Omega$ $R_L \geq 10 \text{ k}\Omega$	26 27	26 27	26 27	26 27	26 27	22 23	VDC
VOL	$V^+ = 5 \text{ VDC}$, $R_L \leq 10 \text{ k}\Omega$	5	5	5	5	5	5	mVDC
Output Current								
Source	$V_{IN}^+ = +1 \text{ VDC}$, $V_{IN}^- = 0 \text{ VDC}$, $V^+ = 15 \text{ VDC}$	10	10	10	10	10	10	mADC
Sink	$V_{IN}^- = +1 \text{ VDC}$, $V_{IN}^+ = 0 \text{ VDC}$, $V^+ = 15 \text{ VDC}$	10	10	10	10	10	10	mADC
Differential Input Voltage	(Note 7)	37	32	32	32	32	28	VDC

Note 1: For operating at high temperatures, the LM324/LM324A, LM2902 must be derated based on a $\pm 125^\circ\text{C}$ maximum junction temperature and a thermal resistance of $175^\circ\text{C}/\text{W}$ which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM224/LM224A and LM124/LM124A can be derated based on a $\pm 150^\circ\text{C}$ maximum junction temperature. The dissipation is the total of all four amplifiers use external resistors, where possible, to allow the amplifier to saturate or to reduce the power which is dissipated in the integrated circuit.

Note 2: Short circuits from the output to V^+ can cause excessive heating and eventual destruction. The maximum output current is approximately 40 mA independent of the magnitude of V^+ . At values of supply voltage in excess of $\pm 15 \text{ VDC}$, continuous short-circuits can exceed the power dissipation ratings and cause eventual destruction. Destructive dissipation can result from simultaneous shorts on all amplifiers.

Note 3: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the op amps to go to the V^+ voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than -0.3 VDC (at 25°C).

Note 4: These specifications apply for $V^+ = +5 \text{ VDC}$ and $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$, unless otherwise stated. With the LM224/LM224A, all temperature specifications are limited to $-25^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$, the LM324/LM324A temperature specifications are limited to $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$, and the LM2902 specifications are limited to $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$.

Note 5: $V_{O1} \approx 1.4 \text{ VDC}$, $R_S = 0\Omega$ with V^+ from 5 VDC to 30 VDC ; and over the full input common-mode range (0 VDC to $V^+ - 1.5 \text{ VDC}$).

Note 6: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the input lines.

Note 7: The input common-mode voltage of either input signal voltage should not be allowed to go negative by more than 0.3V (at 25°C). The upper end of the common-mode voltage range is $V^+ - 1.5\text{V}$, but either or both inputs can go to $+32 \text{ VDC}$ without damage ($+26 \text{ VDC}$ for LM2902).

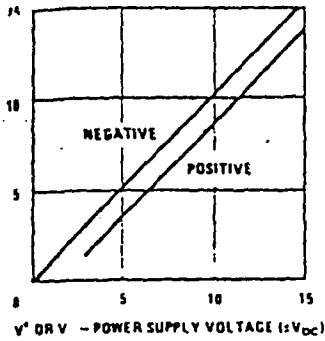
Note 8: Due to proximity of external components, insure that coupling is not originating via stray capacitance between these external parts. This typically can be detected as this type of capacitive increases at higher frequencies.

cal Performance Characteristics

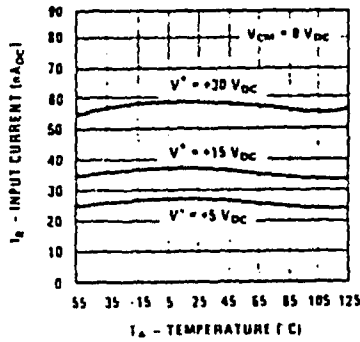
LM124/LM224/LM324, LM124A/
LM224A/LM324A, LM2902



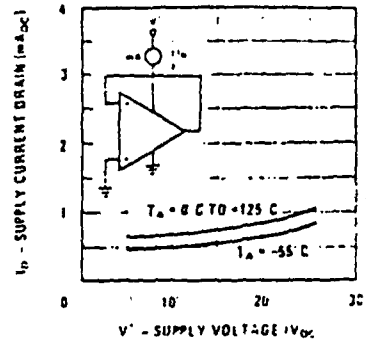
Input Voltage Range



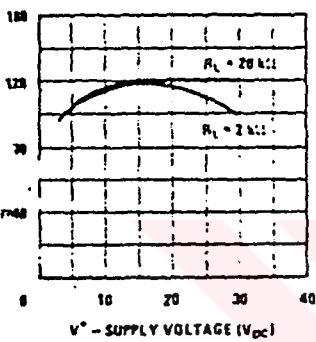
Input Current



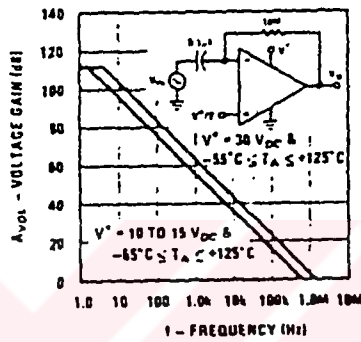
Supply Current



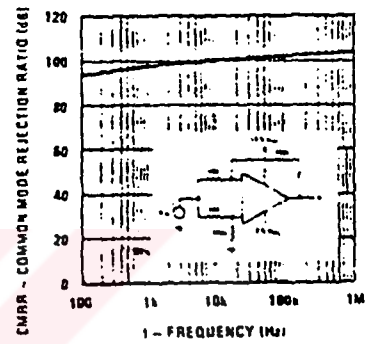
Voltage Gain



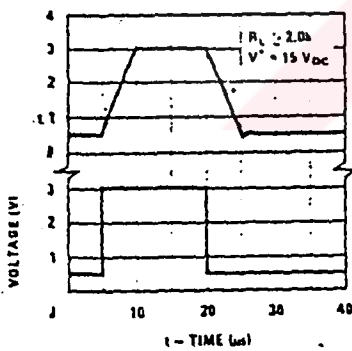
Open Loop Frequency Response



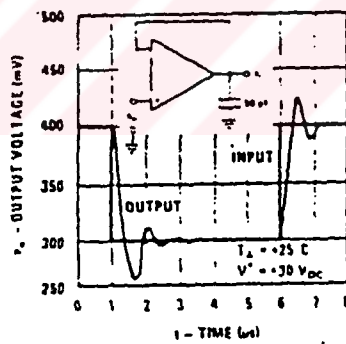
Common Mode Rejection Ratio



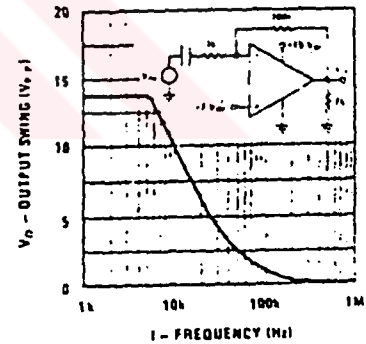
Voltage Follower Pulse Response



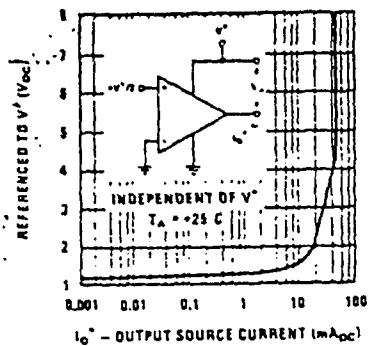
Voltage Follower Pulse Response (Small Signal)



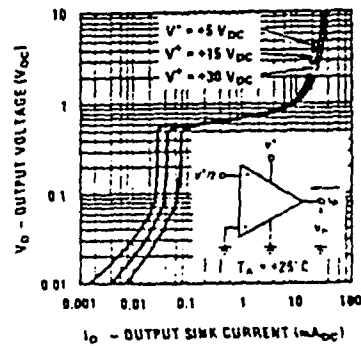
Large Signal Frequency Response



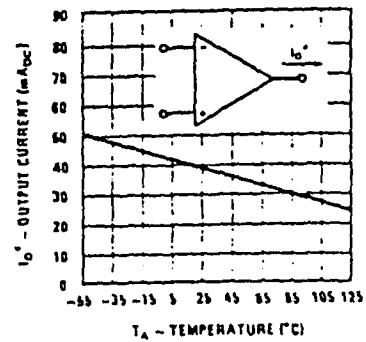
Output Characteristics Current Sourcing



Output Characteristics Current Sinking



Current Limiting

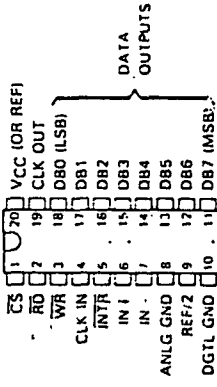


ADC08041, ADC0804C
8-BIT ANALOG-TO-DIGITAL CONVERTER
WITH DIFFERENTIAL INPUTS

D2755 OCTOBER 1983 REVISED SEPTEMBER 1986

N DUAL-IN-LINE PACKAGE

(TOP VIEW)



- 8-Bit Resolution
- Ratometric Conversion
- 100 μ s Conversion Time
- 135 ns Access Time
- No Zero Adjust Requirement
- On-Chip Clock Generator
- Single 5-Volt Power Supply
- Operates with Microprocessor or as Stand-Alone
- Designed to be Interchangeable with National Semiconductor and Signetics ADC0804

Description

The ADC0804 is a CMOS 8-bit successive-approximation analog-to-digital converter that uses a modified potentiometric (2⁵6R) ladder. The ADC0804 is designed to operate from common microprocessor control buses, with the three-state output latches driving the data bus. The ADC0804 can be made to appear to the microprocessor as a memory location or an I/O port. Detailed information on interfacing to most popular microprocessors is readily available from the factory.

A differential analog voltage input allows increased common-mode rejection and offset of the zero-output analog voltage value. Although a reference input (REF/2) is available to allow 8-bit conversion over smaller analog voltage spans or to make use of an external reference, ratiometric conversion is possible with the REF/2 input open. Without an external reference, the conversion takes place over a span from VCC to analog ground (ANLG GND). The ADC0804 can operate with an external clock signal or, with an additional resistor and capacitor, can operate using an on-chip clock generator.

The ADC08041 is characterized for operation from -40°C to 85°C. The ADC0804C is characterized for operation from 0°C to 70°C.

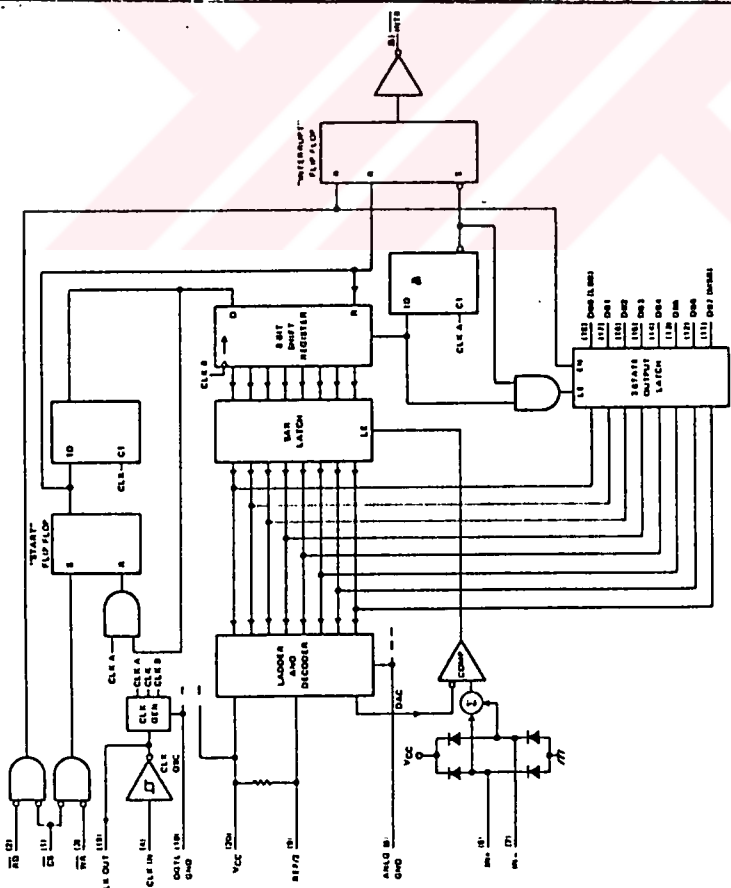
PRODUCTION DATA documents contain information pertinent to publication data. Product problems to standard warranty. Production processing does not necessarily include testing of all parameters.



Copyright © 1983, Texas Instruments Incorporated

ADC08041, ADC0804C
8-BIT ANALOG-TO-DIGITAL CONVERTER
WITH DIFFERENTIAL INPUTS

functional block diagram (positive logic)



2

Data Acquisition Circuits

ADC08041, ADC0804C
8-BIT ANALOG-TO-DIGITAL CONVERTER
WITH DIFFERENTIAL INPUTS

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, VCC (see Note 1)	6.5 V
Input voltage range CS, RD, WR	-0.3 V to 18 V
other inputs	-0.3 V to VCC + 0.3 V
Output voltage range	-0.3 V to VCC + 0.3 V
Operating free-air temperature range: ADC08041	-40°C to 85°C
ADC0804C	0°C to 70°C
Storage temperature range	-65°C to 150°C
Lead temperature (1.6 mm (1/16 inch) from case for 10 seconds)	260°C

NOTE 1: All voltage values are with respect to digital ground (DGTL GND) with DGTL GND and ANAL GND connected together (unless otherwise noted).

recommended operating conditions

	MIN	NOM	MAX	UNIT
Supply voltage, VCC	4.5	5	6.3	V
Voltage at REF/2, VREF/2 (see Note 2)	0.25	2.5		V
High-level input voltage at CS, RD, or WR, VIH		2	15	V
Low-level input voltage at CS, RD, or WR, VIL	-0.05	0	0.8	V
Analog input voltage (see Note 3)	-0.05	VCC + 0.05		V
Analog input voltage (see Note 4)		100	640	kHz
Clock input frequency, fclock (see Note 5)		275	781	ns
Duty cycle for fclock ≥ 640 kHz (see Note 5)		100		ns
Pulse duration fclock input (high or low) for fclock < 640 kHz, t _{pl} (CLK) (see Note 5)		-40	85	°C
Pulse duration, WR input low (start conversion), t _{wl} (WR)		0	70	°C
Operating free-air temperature, TA				

NOTES: 2 The internal reference voltage is equal to the voltage applied to REF/2, or approximately equal to one half of the VCC when REF/2 is left open. The voltage at REF/2 should be one-half the full-scale differential input voltage between the analog inputs. Thus, the differential input voltage when REF/2 is open and VCC = 5 V is 0 to 5 V. VREF/2 for an input voltage range from 0.5 V to 3.5 V (full-scale differential voltage of 3 V) is 1.5 V.

3 These values are with respect to DGTL GND.

4 When the differential input voltage (VIN) is less than or equal to 0 V, the output code is 0000 0000.

5 Total unadjusted error is guaranteed only at an fclock of 640 kHz with a duty cycle of 40% to 60% (pulse duration 625 ns to 937 ns). For frequencies above this limit or pulse duration below 625 ns, error may increase. The duty cycle limits should be observed for an fclock greater than 640 kHz. Below 640 kHz, the duty cycle limit can be exceeded provided t_{wl}(CLK) remains within limits.

ADC08041, ADC0804C
8-BIT ANALOG-TO-DIGITAL CONVERTER
WITH DIFFERENTIAL INPUTS

ADC08041, ADC0804C
8-BIT ANALOG-TO-DIGITAL CONVERTER
WITH DIFFERENTIAL INPUTS

electrical characteristics over recommended operating free-air temperature range, VCC = 5 V,
fclock = 640 kHz, REF/2 = 2.5 V (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP ¹	MAX	UNIT
V _{OH}	High level output voltage	2.4			V
	VCC = 4.75 V, I _{OH} = -360 μA				
	VCC = 4.75 V, I _{OH} = 10 μA	4.5			
V _{OL}	Low level output voltage	0.4			V
	VCC = 4.75 V, I _{OL} = 1.6 mA				
	VCC = 4.75 V, I _{OL} = 1 mA	0.4			
V _{TC}	Clock positive going threshold voltage	2.7	3.1	3.5	V
V _{TD}	Clock negative going threshold voltage	1.5	1.8	2.1	V
V _{IH}	Clock input hysteresis	0.6	1.3	2	V
I _{OH}	High level input current	0.005			μA
I _{OL}	Low level input current	0.005			μA
I _{OZ}	Off state output current	VO = 0		-3	μA
	VO = 5 V			3	
I _{OH}	Short circuit output current	VO = 0, TA = 25°C	4.5	-6	mA
I _{OL}	Short circuit output current	VO = 5 V, TA = 25°C	9	18	mA
I _{CC}	Supply current plus reference current	REF/2 open, TA = 25°C	1.9	2.5	mA
R _{IN(2)}	Input resistance to reference ladder		1	1.3	kΩ
C _{IN(2)}	Input capacitance (external)			5	pF
C _{OUT}	Output capacitance (DBI)			6	pF

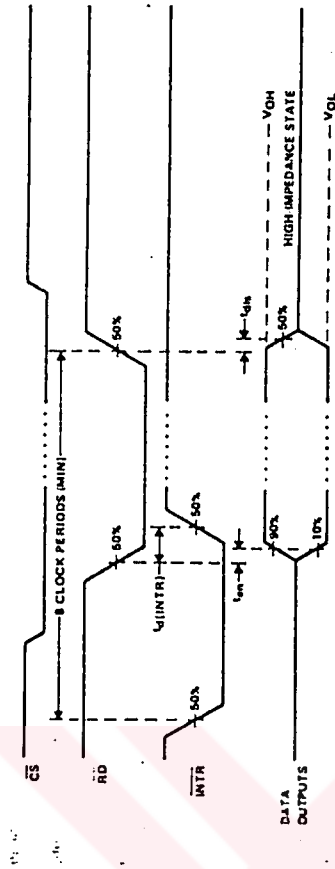
NOTE 1: The resistance is calculated from the current drawn from a 5-V supply applied to pins 8 and 9

operating characteristics over recommended operating free-air temperature, VCC = 5 V,
VREF/2 = 2.5 V, fclock = 640 kHz (unless otherwise noted)

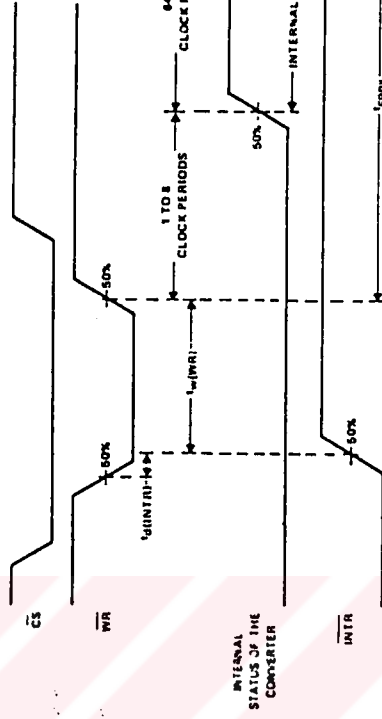
PARAMETER	TEST CONDITIONS	MIN	TYP ¹	MAX	UNIT
Supply voltage variation error (See Notes 2 and 7)	VCC = 4.5 V to 5.5 V		± 1/16	± 1/8	LSB
Total unadjusted error (See Notes 7 and 8)	VREF/2 = 2.5 V			± 1	LSB
DC common mode error (See Note 8)			± 1/16	± 1/8	LSB
Output enable time	C _L = 100 pF		135	200	ns
Output disable time	C _L = 10 pF, R _L = 10 kΩ		125	200	ns
Delay time to reset INTR			300	450	ns
Conversion cycle time (See Note 9)	fclock = 100 kHz to 1.46 MHz		65%	72%	clock cycles
Conversion time			103	114	μs
Free running conversion rate	INTR connected to WR, CS at 0 V			8827	conv/s

NOTE 2: The internal reference voltage is equal to the voltage applied to REF/2, or approximately equal to one half of the VCC when REF/2 is left open. The voltage at REF/2 should be one-half the full-scale differential input voltage between the analog input from 0.5 V to 3.5 V (full-scale differential voltage of 3 V) is 1.5 V.
NOTE 3: These parameters are guaranteed over the recommended analog input voltage range.
NOTE 4: All errors are measured with reference to an ideal straight line through the end points of the analog to digital transfer characteristic.
NOTE 5: Although internal conversion is completed in 64 clock periods, a CS or WR low to high transition is followed by 1 to 8 clock periods before conversion starts. After conversion is completed, part of another clock period is required before a high to low transition of INTR completes the cycle.

timing diagrams



READ OPERATION TIMING DIAGRAM



FEATURES

- Function, pin-out, speed and drive compatibility with 54/74ALS logic family
- Low power consumption characteristic of CMOS
- High-Drive-Current outputs:
 $I_{OL} = 8 \text{ mA} @ V_{OL} = 0.5V$
- Inputs and outputs interface directly with TTL, NMOS and CMOS devices
- Wide operating voltage range: 4.5V to 5.5V
- Characterized for operation over industrial and military temperature ranges:
KS74AHCT: $-40^{\circ}C$ to $+85^{\circ}C$
KS54AHCT: $-55^{\circ}C$ to $+125^{\circ}C$
- Package options include "small outline" packages (Available Tape & Reel), standard DIPs.

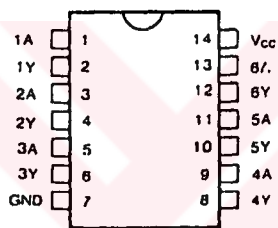
DESCRIPTION

These devices contain six independent inverters. They perform the Boolean function $Y = \bar{A}$.

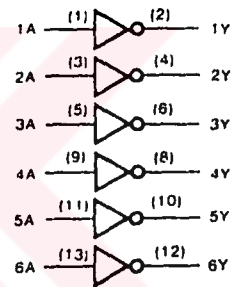
These devices provide speeds and drive capability equivalent to their ALSTTL counterparts and yet maintain CMOS power levels. The input and output voltage levels allow direct interface with TTL, NMOS and CMOS devices without any external components.

All inputs and outputs are protected from damage due to static discharge by internal diode clamps to V_{CC} and ground.

PIN CONFIGURATION



LOGIC DIAGRAM



FUNCTION TABLE

(Each Inverter)

Input	Output
A	Y
H	L
L	H

Ek-IX TTL 7404-7408-7432-7475-

FEATURES

- Function, pin-out, speed and drive compatibility with 54/74ALS logic family
- Low power consumption characteristic of CMOS
- High-Drive-Current outputs:
 $I_{OL} = 8 \text{ mA @ } V_{OL} = 0.5V$
- Inputs and outputs interface directly with TTL, NMOS and CMOS devices
- Wide operating voltage range: 4.5V to 5.5V
- Characterized for operation over industrial and military temperature ranges:
KS74AHCT: $-40^{\circ}C$ to $+85^{\circ}C$
KS54AHCT: $-55^{\circ}C$ to $+125^{\circ}C$
- Package options include "small outline" packages (Available Tape & Reel), standard DIPs.

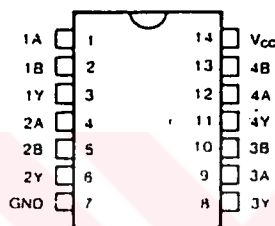
DESCRIPTION

These devices contain four independent 2-input AND gates. They perform the Boolean functions $Y = A \cdot B$ or $Y = \overline{A + B}$.

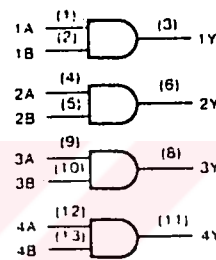
These devices provide speeds and drive capability equivalent to their ALSTTL counterparts and yet maintain CMOS power levels. The input and output voltage levels allow direct interface with TTL, NMOS and CMOS devices without any external components.

All inputs and outputs are protected from damage due to static discharge by internal diode clamps to V_{CC} and ground.

PIN CONFIGURATION



LOGIC DIAGRAM



FUNCTION TABLE

(Each Gate)

Inputs		Output
A	B	Y
H	H	H
L	X	L
X	L	L

FEATURES

- Function, pin-out, speed and drive compatibility with 54/74ALS logic family
- Low power consumption characteristic of CMOS
- High-Drive-Current outputs:
 $I_{OL} = 8 \text{ mA} @ V_{OL} = 0.5V$
- Inputs and outputs interface directly with TTL, NMOS and CMOS devices
- Wide operating voltage range: 4.5V to 5.5V
- Characterized for operation over industrial and military temperature ranges:
KS74AHCT: -40°C to $+85^{\circ}\text{C}$
KS54AHCT: -55°C to $+125^{\circ}\text{C}$
- Package options include "small outline" packages (Available Tape & Reel), standard DIPs.

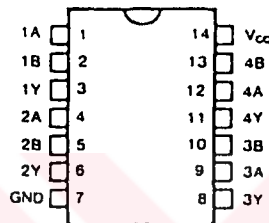
DESCRIPTION

These devices contain four independent 2-input OR gates. They perform the Boolean functions $Y=A+B$ or $Y=A \cdot B$.

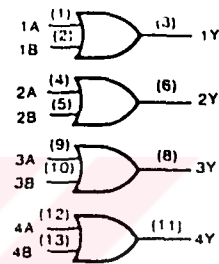
These devices provide speeds and drive capability equivalent to their ALSTTL counterparts and yet maintain CMOS power levels. The input and output voltage levels allow direct interface with TTL, NMOS and CMOS devices without any external components.

All inputs and outputs are protected from damaged due to static discharge by internal diode clamps to V_{CC} and ground.

PIN CONFIGURATION



LOGIC DIAGRAM



FUNCTION TABLE

(Each Gate)

Inputs		Outputs
A	B	Y
H	X	H
X	H	H
L	L	L

FEATURES

- Function, pin-out, speed and drive compatibility with 54/74ALS logic family
- Low power consumption characteristic of CMOS
- High-Drive-Current outputs:
 $I_{OL} = 8\text{mA} @ V_{OL} = 0.5\text{V}$
- Inputs and outputs interface directly with TTL, NMOS and CMOS devices
- Wide operating voltage range: 4.5V to 5.5V
- Characterized for operation over Industrial and military temperature ranges:
KS74AHCT: -40°C to $+85^{\circ}\text{C}$
KS54AHCT: -55°C to $+125^{\circ}\text{C}$
- Package options include "small outline" packages (Available Tape & Reel), standard DIPs.

DESCRIPTION

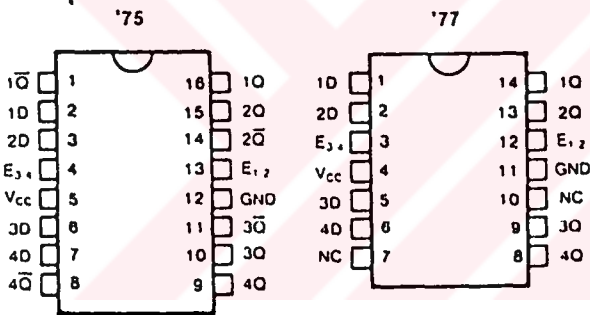
The '75 and '77 consist of 4 high-speed D-type latches that can be used as temporary storage for binary information between processing units. The '75 features complementary Q and \bar{Q} output while the '77 features single nail output. These devices are ideal for high component density application.

The latches are transparent: when the enable (E) is high, the Q output will follow the data input. When the enable goes low, the output latches at the level that was set up at the D-input.

These devices provide speeds and drive capability equivalent to their ALSTTL counterparts and yet maintain CMOS power levels. The input and output voltage levels allow direct interface with TTL, NMOS and CMOS devices without any external components.

All inputs and outputs are protected from damage due to static discharge by internal diode clamps to V_{CC} and ground.

PIN CONFIGURATION

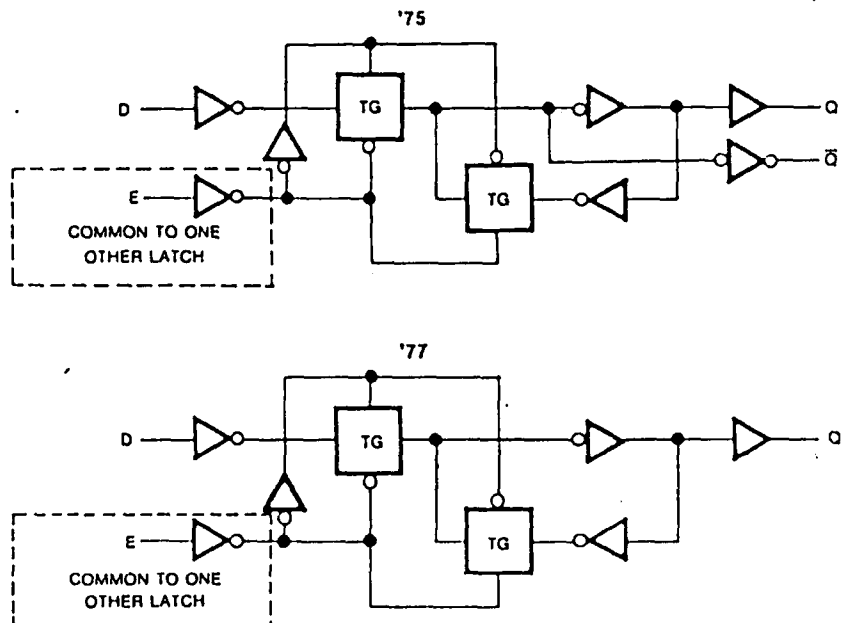


FUNCTION TABLE

Inputs		Outputs	
D	E	Q	\bar{Q} *
L	H	L	H
H	H	H	L
X	L	Q_0	\bar{Q}_0

* \bar{Q} : '75 only

LOGIC DIAGRAM



Linear Hall effect ic (RS stock no. 304-267)

A miniature linear output Hall effect sensor in a moulded 4-pin di1 plastic package. This device features a differential output stage. One output increases linearly in voltage whilst the other decreases for a linear increase in magnetic flux density over a $\pm 40\text{mT}$ range.

Typical applications for this versatile ic include magnetic field investigation in the vicinity of transformers and cables, current sensors with high isolation, linear feedback elements in analogue control systems, etc. The sensor is immune from damage by high values of flux density.

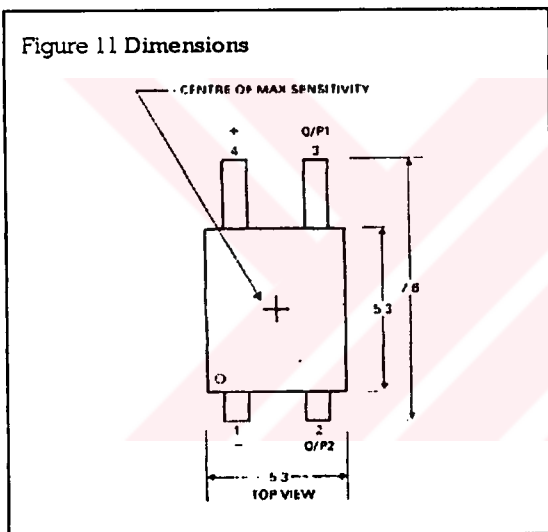
Absolute maximum ratings

Supply voltage _____ +12Vdc
 Output current _____ 20mA
 Operating frequency _____ 100kHz
 Operating temperature _____ -40°C to +100°C
 Storage temperature _____ -55°C to +150°C

Electrical characteristics

Supply voltage (Vdc)	Supply current (mA)	Output type	Output voltage	Sensitivity
4 to 10	3.5 typ.	Differential outputs, linear	1.75 to 2.25V at 5V & 0 Gauss	(400 to 1400) Gauss 0.75 to 1.06mV/Gauss

Figure 11 Dimensions



Typical linear output characteristics

The linear Hall effect ic features differential outputs. One output increases, whilst the other output decreases with an increase in Gauss.

Figure 12 Typical output characteristics as a function of supply voltage

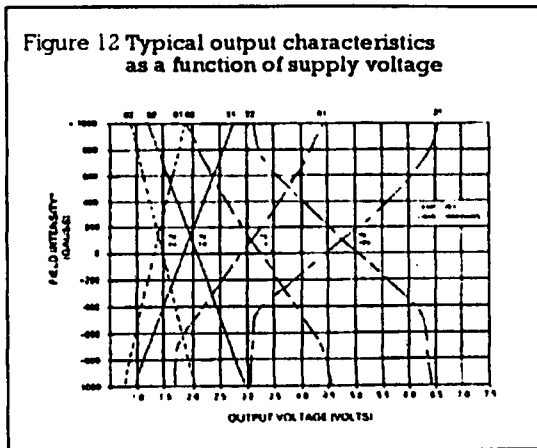
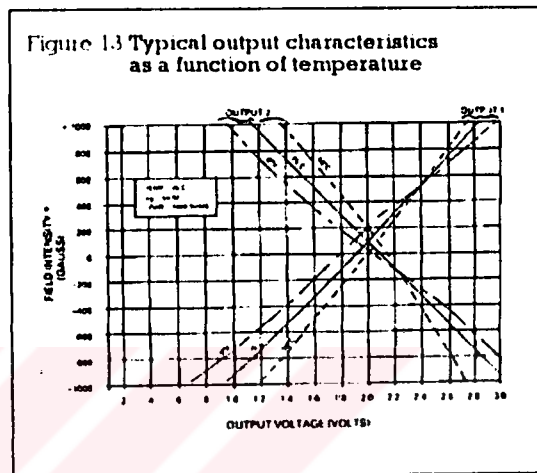
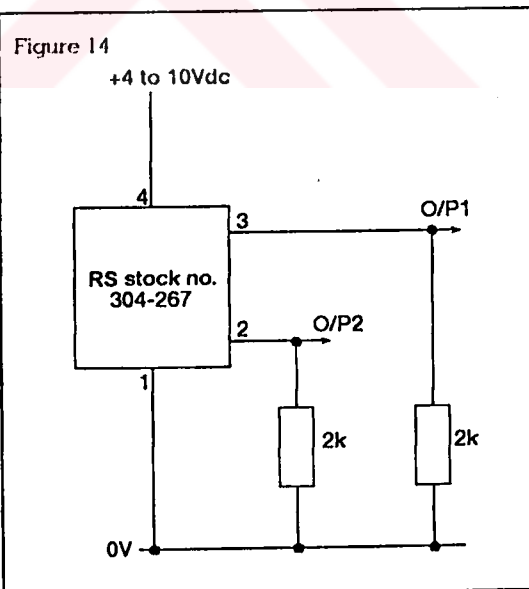


Figure 13 Typical output characteristics as a function of temperature



*Positive Gauss represents the south pole of the magnet facing the sensing area. Negative Gauss represents the north pole of the magnet facing the sensing area.

Typical application



HN27C64G Series

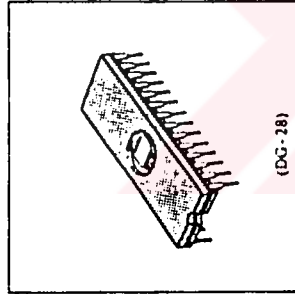
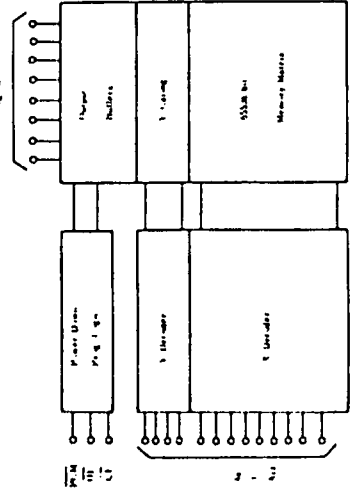
HN27C64G Series

8192-word x 8-bit U.V. Erasable and Programmable CMOS ROM

FEATURES

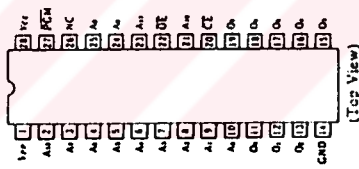
- Low Power Dissipation 20mW/MHz typ. (Active Mode)
5μW typ. (Stand by Mode)
- Access Time 150ns max. (HN27C64G-15)
200ns max. (HN27C64G-20)
250ns max. (HN27C64G-25)
- Single Power Supply Program Voltage: +5V±10%
- Simple Programming Program with One 50ms Pulse
- Support High Performance Programming
- Static No Clocks Required
- Inputs and Outputs TTL Compatible During Both Read and Program Modes
- Fully Decoded On-chip Address Decode
- Compatible with Intel 2764

BLOCK DIAGRAM



(DG-28)

PIN ARRANGEMENT



ABSOLUTE MAXIMUM RATINGS

Item	Symbol	Value	Unit
All Input and Output Voltage*	V_T	-1.0~+7.0	V
V_{CC} Voltage*	V_{CC}	-0.6~+7.0	V
V_{PP} Voltage*	V_{PP}	-0.6~+25	V
Operating Temperature Range	T_{opr}	0~+70	°C
Storage Temperature Range	T_{stg}	-65~+125	°C

- * With respect to GND
- ** Pulse Width: 50ns, DC: -0.6V

READ OPERATION

DC AND OPERATING CHARACTERISTICS ($V_{T1} = 0 \sim +70^\circ\text{C}$, $V_{T2} = 6\text{V} \pm 0.25\text{V}$, $V_{PP} = V_{CC} \pm 0.6\text{V}$)

Parameter	Symbol	Test Conditions			Unit
		min	typ	max	
Input Leakage Current	I_{LI}	$V_{CC} = 5.5\text{V}$, $V_{in} = \text{GND}$ to V_{CC}	-	2	μA
Output Leakage Current	I_{LO}	$V_{CC} = 5.5\text{V}$, $V_{out} = \text{GND}$ to V_{CC}	-	2	μA
V_{PP} Current	I_{PP1}	$V_{PP} = V_{CC} + 0.6\text{V}$	-	100	μA
V_{CC} Current (Stand-by)	I_{SB1}	$\overline{CE} = V_{IH}$	-	1	mA
	I_{SB2}	$\overline{CE} = V_{CC} + 0.3\text{V}$	-	100	μA
V_{CC} Current (Active)	I_{CC1}	$\overline{CE} = V_{IL}$, $I_{out} = 0\text{ mA}$	-	30	mA
	I_{CC2}	$f = 5\text{MHz}$, $I_{out} = 0\text{ mA}$	-	30	mA
Input Voltage	V_{IL}	-	-1.0*	0.8	V
	V_{IH}	-	2.2	** $V_{CC} + 1.5$	V
Output Voltage	V_{OL}	$I_{OL} = 2.1\text{ mA}$	-	0.45	V
	V_{OH}	$I_{OH} = -400\mu\text{A}$	-	2.4	V

- * Pulse Width: 50ns, DC: V_{IH} min = -0.3V
- ** Pulse Width: 50ns, DC: V_{IH} max = $V_{CC} + 1.0\text{V}$. Mode selection is unbuffered between V_{IH} , $V_{CC} + 1\text{V}$ and $V_{CC} + 1.5\text{V}$

AC CHARACTERISTICS ($T_a = 0 \sim +70^\circ\text{C}$, $V_{CC} = 5\text{V} \pm 10\%$, $V_{PP} = V_{CC} \pm 0.6\text{V}$)

Parameter	Sym	bol	Test Condition				Unit
			min	max	min	max	
Address to Output Delay	t_{ACC}	A \overline{CE}	$\overline{OE} = V_{IL}$, $\overline{PGM} = V_{IH}$	-	150	-	ns
			$\overline{OE} = V_{IL}$, $\overline{PGM} = V_{IH}$	-	150	-	ns
\overline{OE} to Output Delay	t_{OB}	O \overline{E}	$\overline{CE} = V_{IL}$, $\overline{PGM} = V_{IH}$	10	60	10	100
			$\overline{CE} = V_{IL}$, $\overline{PGM} = V_{IH}$	0	50	0	90
Address to Output Hold	t_{OH}	$\overline{CE} = \overline{OE} = V_{IL}$, $\overline{PGM} = V_{IH}$	0	-	0	-	ns
			0	-	0	-	ns

CAPACITANCE ($T_a = 25^\circ\text{C}$, $f = 1\text{MHz}$)

Parameter	Symbol	Test Condition	min	typ	max	Unit
Input Capacitance	C_{in}	$V_{in} = 0\text{V}$	-	4	6	pF
Output Capacitance	C_{out}	$V_{out} = 0\text{V}$	-	8	12	pF

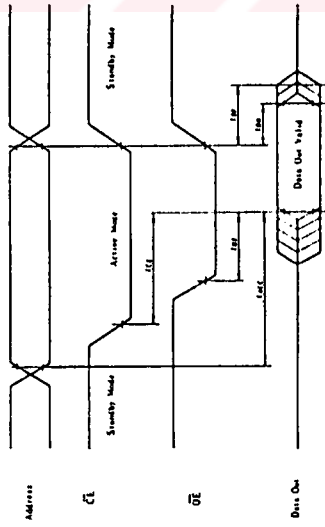
MODE SELECTION

Mode	P_{in}	\overline{CE}	\overline{OE}	\overline{PGM}	V_{PP}	V_{CC}	Outputs
Read	V_{IL}	V_{IL}	V_{IL}	V_{IL}	V_{CC}	V_{CC}	(11~13, 15~19)
Stand-by	V_{IL}	V_{IL}	V_{IL}	V_{IL}	V_{CC}	V_{CC}	Do not
Program	V_{IL}	V_{IL}	V_{IL}	V_{IL}	V_{PP}	V_{CC}	High Z
Program Verify	V_{IL}	V_{IL}	V_{IL}	V_{IL}	V_{PP}	V_{CC}	Do not
Program Inhibit	V_{IL}	V_{IL}	V_{IL}	V_{IL}	V_{PP}	V_{CC}	High Z

x: don't care

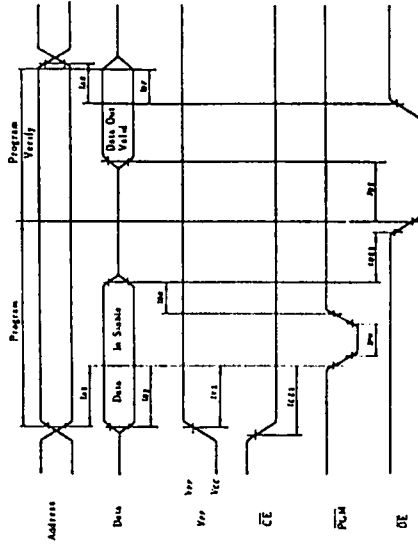
● SWITCHING CHARACTERISTICS

Test Condition
 Input Pulse Levels 0.45V to 2.4V
 Input Rise and Fall Time: ≤ 20 ns
 Output Load: 1TTL + 100pF
 Reference Level for Measuring Timing: 0.8V and 2V



● SWITCHING CHARACTERISTICS

Test Condition
 Input Pulse Level: 0.45V to 2.4V
 Input Rise and Fall Time: ≤ 20 ns
 Reference Level for Measuring Timing: 0.8V and 2V



■ PROGRAMMING OPERATION

● DC PROGRAMMING CHARACTERISTICS ($T_a = 25^\circ\text{C} \pm 5^\circ\text{C}$, $V_{CC} = 5V \pm 5\%$, $V_{PP} = 21V \pm 0.5V$)

Parameter	Symbol	Test Condition	min	typ	max	Unit
Input Leakage Current	I_{LL}	$V_{PP} = 5.25V/0.45V$	-	-	2	μA
Output Low Voltage During Verify	V_{OL}	$I_{OL} = 2.1 \text{ mA}$	-	-	0.45	V
Output High Voltage During Verify	V_{OH}	$I_{OH} = -400 \mu\text{A}$	2.4	-	-	V
V_{CC} Current (Active)	I_{CC}	-	-	-	30	mA
Input Low Level	V_{IL}	-	-0.1	-	0.8	V
Input High Level	V_{IH}	-	2.2	-	$V_{CC} - 1.0$	V
V_{PP} Supply Current	I_{PP}	$CE = PGM = V_{IL}$	-	-	30	mA

- Notes) 1. V_{CC} must be applied before V_{PP} and removed after V_{PP} .
 2. V_{PP} must not exceed 25V including overshoot.
 3. An influence may be had upon device reliability if the device is installed or removed while $V_{PP} = 21V$.
 4. Do not alter V_{PP} either V_{IL} to 21V or 21V to V_{IL} when $CE = PGM = Low$.

● AC PROGRAMMING CHARACTERISTICS ($T_a = 25^\circ\text{C} \pm 5^\circ\text{C}$, $V_{IL} = 0V \pm 0.25V$, $V_{PP} = 21V \pm 0.5V$)

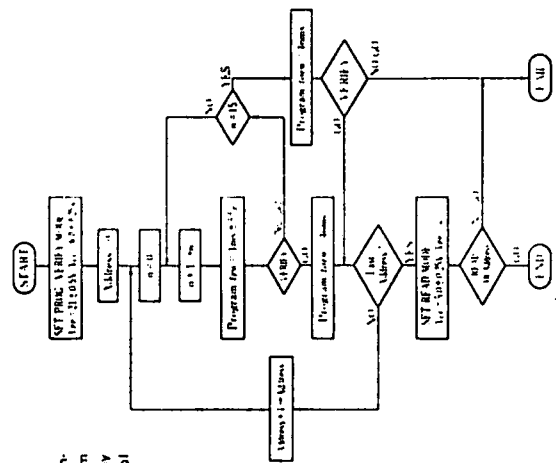
Parameter	Symbol	Test Condition	min	typ	max	Unit
Address Setup Time	t_{AS}	-	2	-	-	μs
OE Setup Time	t_{OES}	-	2	-	-	μs
Data Setup Time	t_{DS}	-	2	-	-	μs
Address Hold Time	t_{AH}	-	0	-	-	μs
Data Hold Time	t_{DH}	-	2	-	-	μs
OE to Output Float Delay	t_{DF}	-	0	-	130	ns
V_{PP} Setup Time	t_{VPS}	-	2	-	-	μs
PGM Pulse Width During Programming	t_{PW}	-	25	50	55	ms
CE Setup Time	t_{CSS}	-	2	-	-	μs
Data Valid from OE	t_{OE}	-	-	-	150	ns

■ ERASE

Erase of HN27C64 is performed by exposure to ultraviolet light of 2537Å, and all the output data are changed to "1" after this erase procedure. The minimum integrated dose (i.e. UV intensity x exposure time) for erase is 15W \cdot sec/cm 2 .

■ HIGH PERFORMANCE PROGRAMMING

This device can be applied the High Performance Programming algorithm shown in following flowchart. This algorithm allows to obtain faster programming time without any voltage stress to the device nor deterioration in reliability of programmed data.



High Performance Programming Flowchart

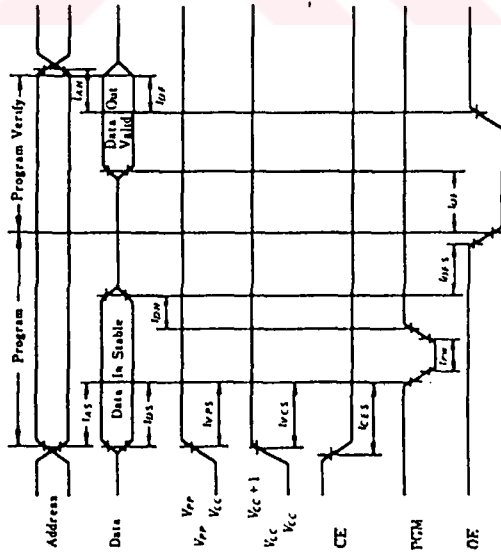
● AC PROGRAMMING CHARACTERISTICS ($T_a=25^\circ\text{C}\pm 5^\circ\text{C}$, $V_{CC}=6\text{V}\pm 0.25\text{V}$, $V_{PP}=2\text{V}\pm 0.5\text{V}$)

Parameter	Symbol	Test Condition	min	typ	max	Unit
Address Setup Time	t_{AS}		2	—	—	μs
OE Setup Time	t_{OS}		2	—	—	μs
Data Setup Time	t_{DS}		2	—	—	μs
Address Hold Time	t_{AH}		0	—	—	μs
Data Hold Time	t_{DH}		2	—	—	μs
OE to Output Float Delay*	t_{DF}		0	—	130	ns
V_{PP} Setup Time	t_{VPP}		2	—	—	μs
V_{CC} Setup Time	t_{VCC}		2	—	—	μs
PGM Pulse Width during Initial Program	t_{PW}		0.95	1.0	1.05	ms
PGM Pulse Width during Over Program**	t_{POW}		3.8	—	63	ms
CE Setup Time	t_{CS}		2	—	—	μs
Data Valid from OE	t_{DVS}		—	—	150	ns

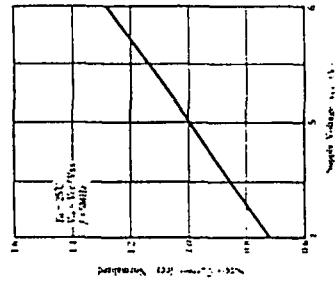
Notes) * t_{DF} defines the time at which the output reaches the open circuit condition and is not referenced to output voltage levels.
 ** t_{POW} is defined as mentioned in first chart.

● SWITCHING CHARACTERISTICS

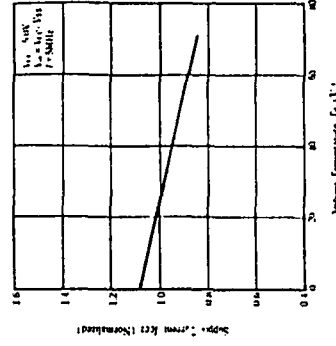
Test Condition
 Input Pulse Level: 0.45V to 2.4V
 Input Rise and Fall Time: $\leq 20\text{ns}$
 Reference Level for Measuring Timing: 0.8V and 2V



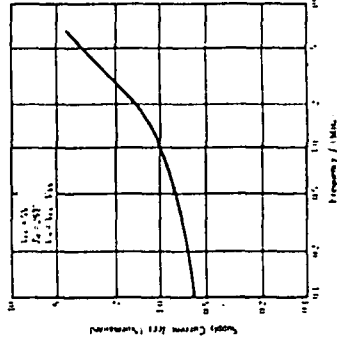
SUPPLY CURRENT VS. SUPPLY VOLTAGE



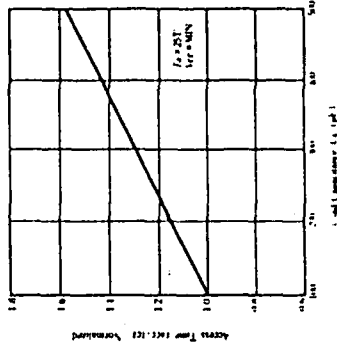
SUPPLY CURRENT VS. AMBIENT TEMPERATURE



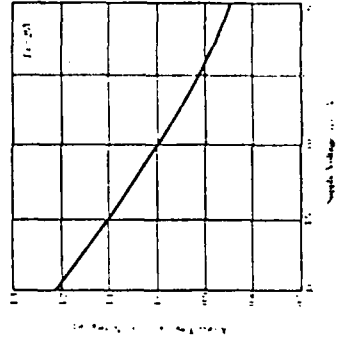
SUPPLY CURRENT VS. FREQUENCY



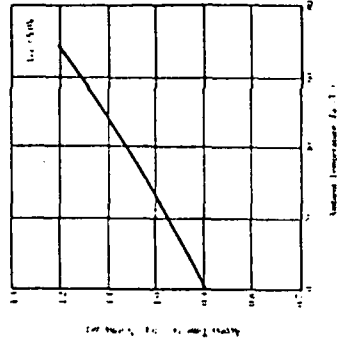
ACCESS TIME VS. LOAD CAPACITANCE



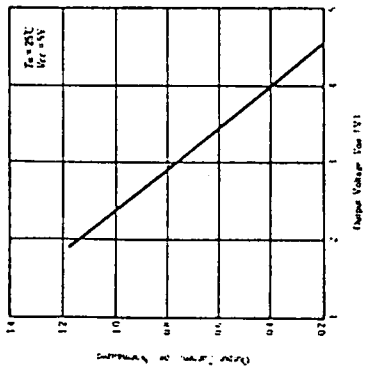
ACCESS TIME VS. SUPPLY VOLTAGE



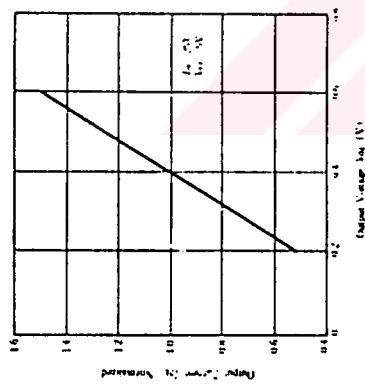
ACCESS TIME VS. AMBIENT TEMPERATURE



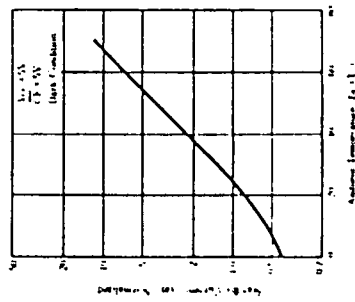
OUTPUT CURRENT VS. OUTPUT VOLTAGE



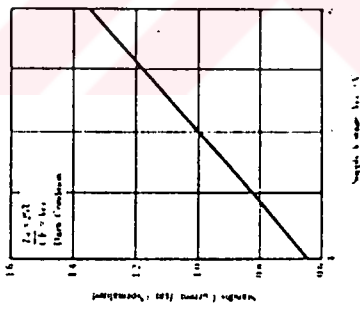
OUTPUT CURRENT VS. OUTPUT VOLTAGE



STANDBY CURRENT VS. AMBIENT TEMPERATURE



STANDBY CURRENT VS. SUPPLY VOLTAGE



KS82C55A

PROGRAMMABLE PERIPHERAL INTERFACE

FEATURES/BENEFITS

- Pin and functional compatibility with the industry standard 8255A
- Provides support for 8080/85, 8086/8 and 80186 286/386
- Very high speed — 5MHz, 8MHz and 10MHz version
- Low power CMOS implementation
- TTL input/output compatibility
- 24 programmable I/O pins
- Direct bit set/reset capability
- Bidirectional bus operation
- Enhanced control word read capability
- Bus-hold circuitry on all I/O ports eliminates pull-up resistors

DESCRIPTION

The KS82C55A Programmable Peripheral Interface is a high performance CMOS device offering pin for pin functional compatibility with the industry standard 8255A. It includes 24 I/O pins which may be individually programmed in 2 groups of 12 and used in 3 major modes of operation. Bus hold circuitry on all I/O ports together with TTL compatibility over the full temperature range eliminates the need for pull-up resistors.

The KS82C55A is a general purpose programmable I/O device designed for use with many different microprocessors. Also makes it an attractive addition in portable systems or systems with low power standby modes.

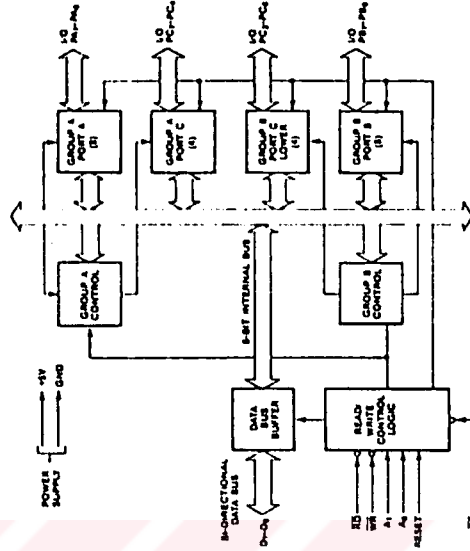


Figure 2: KS82C55A Block Diagram

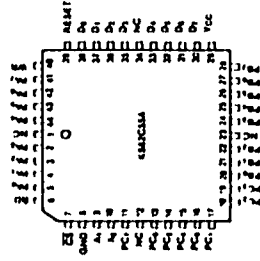


Figure 1a: 44-Pin PLCC Configuration

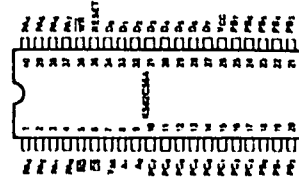


Figure 1b: 40-Pin DIP Configuration



Table 1a: 44-Pin PLCC Pin Assignment

Pin #	Pin Name	Pin #	Pin Name	Pin #	Pin Name	Pin #	Pin Name	Pin #	Pin Name
1	NC	9	A ₁	17	PC ₁	25	PB ₄	33	D ₄
2	PA ₃	10	A ₀	18	PC ₂	26	PB ₅	34	NC
3	PA ₂	11	PC ₇	19	PC ₃	27	PB ₆	35	D ₃
4	PA ₁	12	NC	20	PB ₀	28	PB ₇	36	D ₂
5	PA ₀	13	PC ₆	21	PB ₁	29	VCC	37	D ₁
6	RD	14	PC ₅	22	PB ₂	30	D ₇	38	D ₀
7	CS	15	PC ₄	23	NC	31	D ₆	39	RESET
8	VSS	16	PC ₀	24	PB ₃	32	D ₅	40	WR

Table 1b: 40-Pin DIP Pin Assignment

Pin #	Pin Name	Pin #	Pin Name	Pin #	Pin Name	Pin #	Pin Name	Pin #	Pin Name
1	PA ₃	8	A ₁	15	PC ₁	22	PB ₄	29	D ₅
2	PA ₂	9	A ₀	16	PC ₂	23	PB ₅	30	D ₄
3	PA ₁	10	PC ₇	17	PC ₃	24	PB ₆	31	D ₃
4	PA ₀	11	PC ₆	18	PB ₀	25	PB ₇	32	D ₂
5	RD	12	PC ₅	19	PB ₁	26	VCC	33	D ₁
6	CS	13	PC ₄	20	PB ₂	27	D ₇	34	D ₀
7	VSS	14	PC ₀	21	PB ₃	28	D ₆	35	RESET

FUNCTIONAL DESCRIPTION

General

The KS82C55A is a programmable peripheral interface device designed for use in high speed, low power microcomputer systems. It is a general purpose I/O component which functions to interface peripheral equipment to the microcomputer system bus. The functional configuration of the KS82C55A is programmed by the system software such that no external logic is necessary to interface peripheral devices.

Data Bus Buffer

This 3-state bidirectional 8-bit buffer is used to interface the KS82C55A to the system data bus. Data is transmitted or received by the buffer upon execution of input or output instructions by the CPU. The data bus buffer also transfers control words and status information.

Read/Write and Control Logic

This block manages all of the internal and external transfers of both Data and Control or Status Words. It accepts inputs from the CPU Address and Control buses and issues commands to both of the Control Groups.

Group A and Group B Controls

The functional configuration of each port is programmed by the system software. The CPU outputs a Control Word to the KS82C55A. The Control Word contains information such as code, bit set, bit reset, etc., that initializes the functional configuration of the KS82C55A.

Each of the Control blocks (Group A and Group B) accepts commands from the Read/Write Control Logic, receives Control Words from the internal data bus and issues the proper commands to its associated ports.

- Control Group A - Port A and Port C upper (C₇-C₄)
- Control Group B - Port B and Port C lower (C₃-C₀)

Table 2: Pin Descriptions

Symbol	Type	Name and Function			
A ₀ , A ₁	I	Address: These input signals in conjunction with RD and WR, control the selection of one of the three ports or the Control Word Registers.			
A ₁	A ₀	RD	WR	CS	Input Operation (Read)
0	0	0	1	0	Port A - Data Bus
0	1	0	1	0	Port B - Data Bus
1	0	0	1	0	Port C - Data Bus
1	1	0	1	0	Control Word - Data Bus
A ₁	A ₀	RD	WR	CS	Output Operation (Write)
0	0	1	0	0	Data Bus - Port A
0	1	1	0	0	Data Bus - Port B
1	0	1	0	0	Data Bus - Port C
1	1	1	0	0	Data Bus - Control
A ₁	A ₀	RD	WR	CS	Disable Function
X	X	X	X	1	Data Bus - 3-State
X	X	1	1	0	Data Bus - 3-State
CS	I	Chip Select: A low on this input enables the KS82C55A to respond to RD and WR signals. RD and WR are ignored otherwise.			
D ₀₋₇	I/O	Data Bus: Bi-directional, 3-state data bus lines, connected to system data bus.			
PA ₀₋₇	I/O	Port A, Pins 0-7: An 8-bit data output latch/buffer and an 8-bit data input buffer			
PB ₀₋₇	I/O	Port B, Pins 0-7: An 8-bit data output latch/buffer and an 8-bit data input buffer			
PC ₀₋₃	I/O	Port C, Pins 0-3: Lower nibble of an 8-bit data output latch/buffer and an 8-bit data input buffer (no latch for input). This port can be divided into two 4-bit ports under the mode control. Each 4-bit port contains a 4-bit latch and it can be used for the control signal outputs and status signal inputs in conjunction with ports A and B.			
PC ₄₋₇	I/O	Port C, Pins 4-7: Upper nibble of Port C			
RD	I	Read Control: This input is low during CPU read operations.			
WR	I	Write Control: This input is low during CPU write operations.			
RESET	I	Reset: A high on this input clears the control register and all ports are set to the input mode.			
VCC	-	Power: 5V ± 10% DC Supply.			
VSS	-	Ground: 0V.			

The Control Word Register can be both written and read as shown in the address decode table in the pin descriptions (Table 2). The Control Word format for both read and write operations is shown in Figure 8. Bit D7 will always be a logic ONE when the Control Word is read, as this implies control word mode information.

Ports A, B, and C

The KS82C55A contains three 8-bit ports (A, B, and C). All three ports can be configured in a wide variety of functional characteristics by the system software, but each also has its own special features.

Port A: One 8-bit data output buffer and one 8-bit input buffer. Both pull-up and pull-down bus-hold devices are present on Port A.

Port B: One 8-bit data output buffer and one 8-bit data input buffer. Only pull-up bus-hold devices are present on Port B.

Port C: One 8-bit data output buffer and one 8-bit data input buffer (no latch for input). Port C can be divided into two 4-bit ports under the mode control. Each 4-bit port contains a 4-bit latch and it can be used for the control signal outputs and status signal inputs in conjunction with ports A and B. Only pull-up bus-hold devices are present on Port C.

See Figure 3 for the bus-hold circuit configuration for Ports A, B, and C.

Figure 3: Port A, B, C, Bus-Hold Configuration

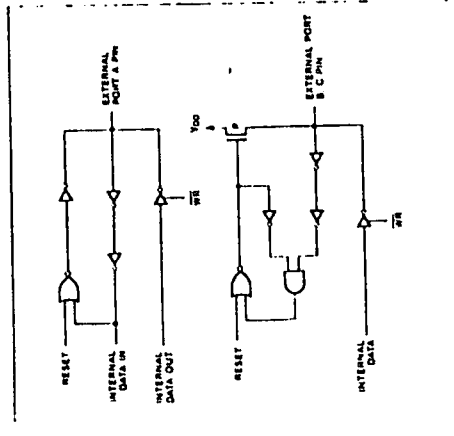
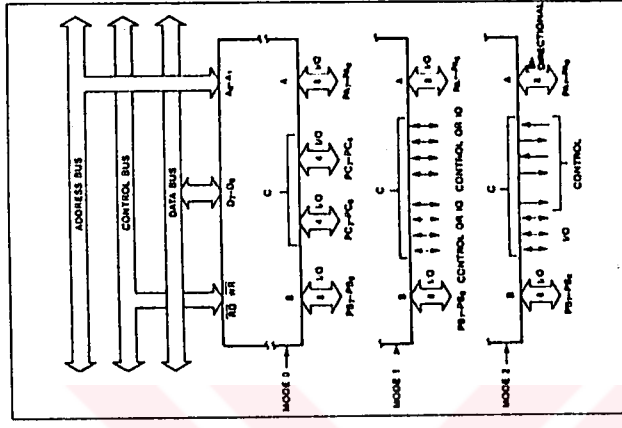


Figure 4: Mode Definitions & Bus Interface



INTE Flip-Flop Definition:

- (Bit-Set) - INTE is Set - Interrupt enable
- (Bit-Reset) - INTE is Reset - Interrupt disable

Note: All mask flip-flops are automatically reset during mode selection and device reset.

Mode 0 (Basic Input/Output)

This mode provides simple input and output operations for each of the three ports. No handshaking is required. Data is simply written to or read from a specified port.

Mode 0 Basic Functional Definitions:

- Two 8-bit ports and two 4-bit ports
- Any port can be input or output
- Outputs are latched
- Inputs are not latched
- 16 different Input/Output configurations are possible in this mode.

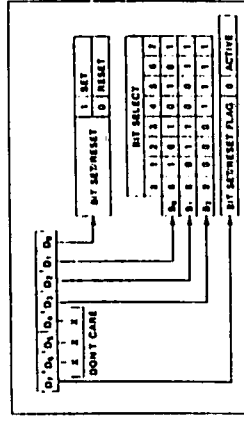
Mode 1 (Strobed Input/Output)

This mode transfers I/O data to or from a specified port in conjunction with strobes or handshaking signals. In Mode 1, Port A and Port B use the lines on Port C to generate or accept these handshaking signals.

Mode 1 Basic Functional Definitions:

- Two Groups (Group A and Group B).
- Each group contains one 8-bit data port and one 4-bit control/data port.
- The 8-bit data port can be either input or output. Both inputs and outputs are latched.
- The 4-bit port is used for control and status of the 8-bit data port.

Figure 6: Bit Set/Reset Format



OPERATIONAL DESCRIPTION

Mode Selection

There are three basic modes of operation that can be selected by the system software:

- Mode 0 - Basic Input/Output
- Mode 1 - Strobed Input/Output
- Mode 2 - Bidirectional Bus

When the Reset input goes high, all ports will be set to the input mode with all 24 port lines held at a logic one level by the internal bus hold devices. After the reset is removed, no additional initialization is required for the KS82C55A to remain in the input mode. No pull-up or pull-down devices are required. During execution, any of the other modes may be selected by using a single output instruction. This allows a single KS82C55A to service a variety of peripheral devices with a simple software maintenance routine.

The modes for Port A and Port B can be separately selected, while Port C is divided into two portions as required by the Port A and Port B definitions. All of the control registers, including the status flip-flops, will be reset whenever the mode is changed. Modes may be combined such that their functional definition can be tailored to almost any I/O structure. For example, Group B can be programmed in Mode 0 to monitor a switch closings or display computational results, and Group A could be programmed in Mode 1 to monitor a keyboard or tape reader on an interrupt-driven basis.

Single Bit Set/Reset Feature

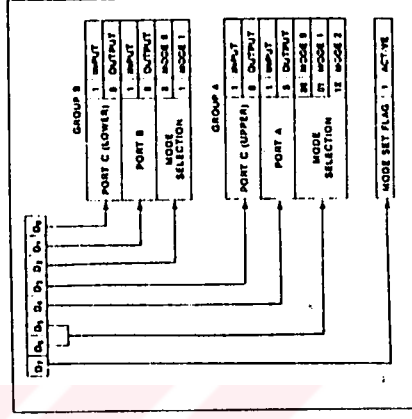
Any of the eight bits of Port C can be Set or Reset using a single output instruction. This feature reduces the software requirements in control-based applications. When Port C is being used as status/control for Port A or B, these bits can be set or reset by using the Bit Set/Reset operation as if they were data output ports.

Interrupt Control Functions

When the KS82C55A is operating in Mode 1 or Mode 2, control signals are provided for use as interrupt request inputs to the CPU. The interrupt request signals generated from Port C can be inhibited or enabled by setting or resetting the associated INTE flip-flop using the Bit Set/Reset function of Port C.

This function allows the Programmer to Enable or Disable a specific I/O device to interrupt the CPU without affecting any other device in the interrupt structure.

Figure 5: Mode Definition Format

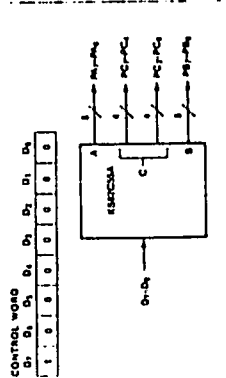


Input Control Signal Definitions

STB (Strobe Input): A LOW on this input loads data into the input latch.

IBF (Input Buffer Full FIF): A HIGH on this output indicates that the data has been loaded into the input latch. IBF is set by the STB input being LOW and is RESET by the rising edge of the RD input.

Figure 7: Mode 0 Configuration



INTR (Interrupt Request): A HIGH on this output can be used to interrupt the CPU when an input device is requesting service. INTR is set by the STB being a ONE, IBF is a ONE, and INTE is a ONE. It is RESET by the falling edge of RD. This procedure allows an input device to request service from the CPU by simply strobing its data into the Port.

INTE A: Controlled by bit Sev/Reset of PC₄.

INTE B: Controlled by bit Sev/Reset of PC₂.

Output Control Signal Definition

OBF (Output Buffer Full FIF): The OBF output will go LOW to indicate that the CPU has written data out to the specified port. The OBF FIF will be set by the rising edge of the WR input and reset by the ACK input being low.

ACK (Acknowledge Input): A LOW on this input informs the KS82C55A that the data from Port A or Port B has been accepted (i.e., a response from the peripheral device indicating that it has received the data output by the CPU).

INTR (Interrupt Request): A HIGH on this output can be used to interrupt the CPU when an output device has accepted data transmitted by the CPU. INTR is set when ACK is a ONE, OBF is a ONE and INTE is a ONE. It is Reset by the falling edge of WR.

INTE A: Controlled by bit Sev/Reset of PC₄.

INTE B: Controlled by bit Sev/Reset of PC₂.

Mode 2 (Strobed Bidirectional Bus I/O)

This mode provides a means for communicating with a peripheral device on a single 8-bit bus to facilitate both transmitting and receiving of data (bi-directional bus I/O). Handshaking signals maintain proper bus flow discipline in a similar manner to Mode 1. Interrupt generation and enable/disable functions are also available.

Mode 2 Basic Functional Definitions:

- Used in Group A only
- One 8-bit, bi-directional bus port (Port A) and a 5-bit control port (Port C).
- Both inputs and outputs are latched
- The 5-bit control port (Port C) is used for control and status of the 8-bit, bi-directional bus port (Port A).

Figure 8: Mode 1 Input

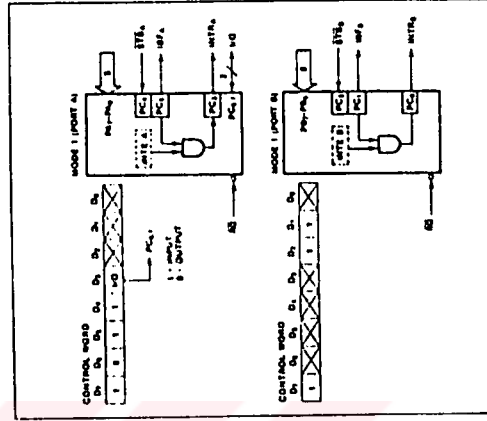


Figure 9: Mode 1 Output

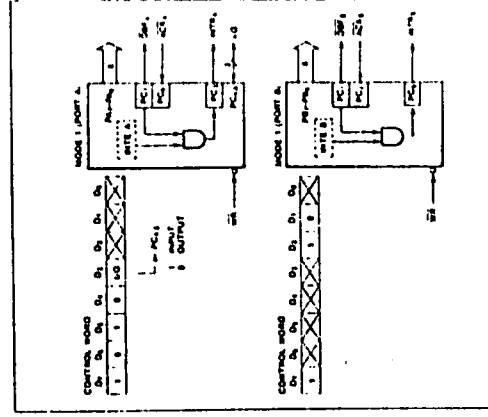


Table 3: Mode 0 Port Definition

Control Word #	Control Word Bits								Port Direction							
	Group A				Group B				Group A				Group B			
	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀	PA ₇ -PA ₀	PC ₇ -PC ₄	PC ₃ -PC ₀	PB ₇ -PB ₀	PB ₇ -PB ₀	PB ₇ -PB ₀	PB ₇ -PB ₀	
0	1	0	0	0	0	0	0	0	OUTPUT	OUTPUT	OUTPUT	OUTPUT	OUTPUT	OUTPUT	OUTPUT	
1	1	0	0	0	0	0	0	0	OUTPUT	OUTPUT	OUTPUT	INPUT	OUTPUT	OUTPUT	OUTPUT	
2	1	0	0	0	0	0	0	1	OUTPUT	OUTPUT	OUTPUT	OUTPUT	INPUT	OUTPUT	OUTPUT	
3	1	0	0	0	0	0	1	1	OUTPUT	OUTPUT	OUTPUT	INPUT	INPUT	OUTPUT	OUTPUT	
4	1	0	0	0	1	0	0	0	OUTPUT	OUTPUT	OUTPUT	INPUT	OUTPUT	OUTPUT	OUTPUT	
5	1	0	0	0	1	0	0	1	OUTPUT	OUTPUT	OUTPUT	INPUT	OUTPUT	OUTPUT	OUTPUT	
6	1	0	0	0	1	0	1	0	OUTPUT	OUTPUT	OUTPUT	INPUT	INPUT	OUTPUT	OUTPUT	
7	1	0	0	0	1	0	1	1	OUTPUT	OUTPUT	OUTPUT	INPUT	INPUT	OUTPUT	OUTPUT	
8	1	0	0	1	0	0	0	0	INPUT	OUTPUT	OUTPUT	INPUT	OUTPUT	OUTPUT	OUTPUT	
9	1	0	0	1	0	0	0	1	INPUT	OUTPUT	OUTPUT	INPUT	OUTPUT	OUTPUT	OUTPUT	
10	1	0	0	1	0	0	1	0	INPUT	OUTPUT	OUTPUT	INPUT	OUTPUT	OUTPUT	OUTPUT	
11	1	0	0	1	0	0	1	1	INPUT	OUTPUT	OUTPUT	INPUT	OUTPUT	OUTPUT	OUTPUT	
12	1	0	0	1	1	0	0	0	INPUT	OUTPUT	OUTPUT	INPUT	OUTPUT	OUTPUT	OUTPUT	
13	1	0	0	1	1	0	0	1	INPUT	OUTPUT	OUTPUT	INPUT	OUTPUT	OUTPUT	OUTPUT	
14	1	0	0	1	1	0	1	0	INPUT	OUTPUT	OUTPUT	INPUT	OUTPUT	OUTPUT	OUTPUT	
15	1	0	0	1	1	0	1	1	INPUT	OUTPUT	OUTPUT	INPUT	OUTPUT	OUTPUT	OUTPUT	

Special Mode Combination Considerations

Several combinations of modes are possible. For any combination, some or all of the Port C lines are used for control or status. The remaining bits are either inputs or outputs as defined by a Set Mode command.

The state of all the Port C lines, except the ACK and STB lines, will be placed on the data bus during a read of Port C. In places of the ACK and STB line states, flag status will appear on the data bus in the PC₂, PC₄, and PC₆ bit positions as shown in Table 4.

Through a Write Port C command, only the Port C pins programmed as outputs in a Mode 0 group can be written. No other pins can be affected by a Write Port C command, and the interrupt enable flags cannot be accessed. The Set/Reset Port C Bit command must be used to write to any Port C output programmed as an output in a Mode 1 group or to change an interrupt enable flag.

When a Set/Reset Port C Bit command, any Port C line programmed as an output (including INTR, IBF, and GBF) can be written, or an interrupt enable flag can be set/reset. Port C lines programmed as inputs, including

ACK and STB lines, are not affected by a Set/Reset Port C Bit command. Writing to the corresponding Port C bit positions of the ACK and STB lines with the Set/Reset Port C Bit command will affect the Group A and Group B interrupt enable flags (see Table 5).

Current Drive Capability

Any output on Port A, B or C can sink or source 2.5mA. Thus the KS82C55A can directly drive Darlington type drivers and high-voltage displays that require such sink or source current.

Reading Port C Status

In Mode 0, Port C transfers data to or from the peripheral device. When the KS82C55A is in Modes 1 or 2, Port C generates or accepts handshaking signals with the peripheral device. Reading Port C allows the programmer to test or verify the status of each peripheral device and change the program flow accordingly.

There is not special instruction to read the status information from Port C. This function is performed by executing a normal read operations of Port C.

Figure 10: Combinations of Mode 1

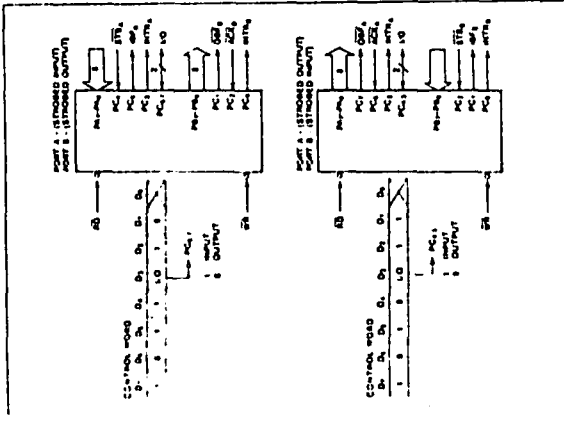


Figure 11: Mode Control Word

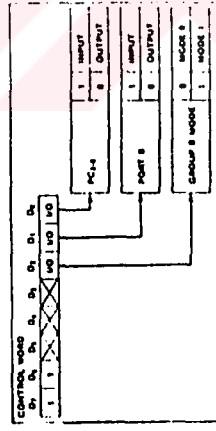


Figure 12: Mode 2

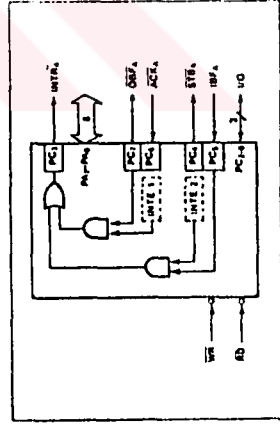


Figure 13: Mode 1/4 Combinations

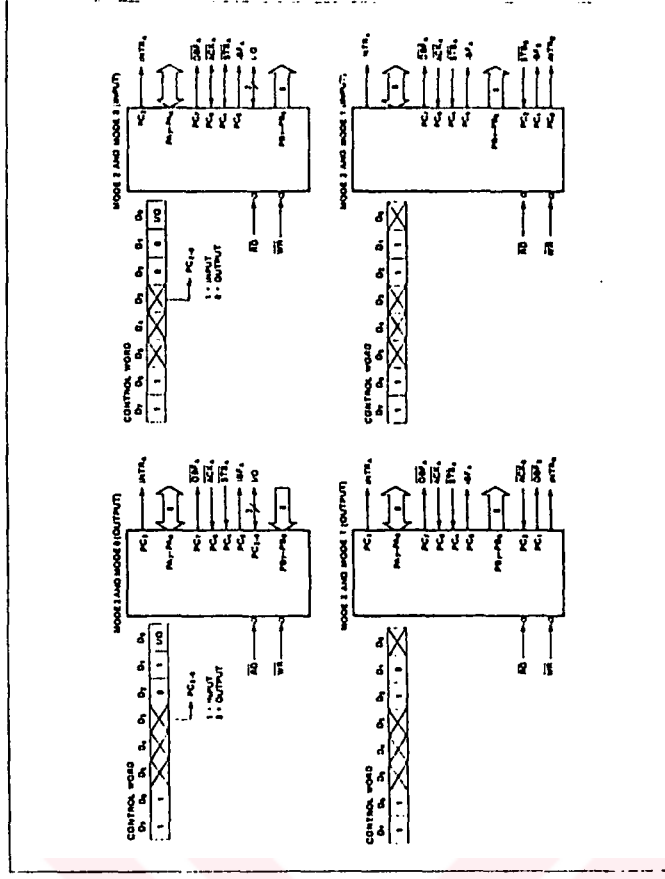


Figure 14: Mode 1 Status Word Format

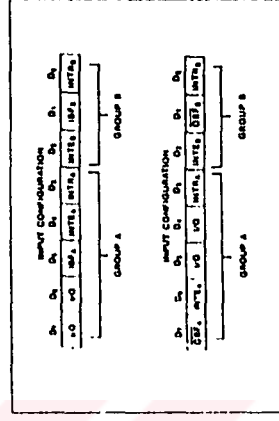


Figure 15: Mode 2 Status Word Format

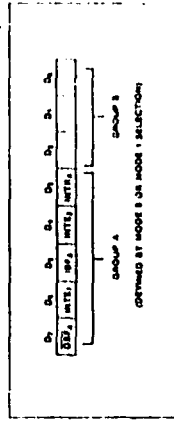


Table 4: Mode Definition Summary

PORT	MODE 0	MODE 1	MODE 2
PORT A PA ₀ PA ₁ PA ₂ PA ₃ PA ₄ PA ₅ PA ₆ PA ₇	All IN or All OUT	All IN or All OUT	All BIDIRECTIONAL
PORT B PB ₀ PB ₁ PB ₂ PB ₃ PB ₄ PB ₅ PB ₆ PB ₇	All IN or All OUT	All IN or All OUT	MODE 0 or MODE 1 only
PORT C PC ₀ PC ₁ PC ₂ PC ₃ PC ₄ PC ₅ PC ₆ PC ₇	All IN or All OUT	All IN, B OUT A IN, B OUT A OUT, B IN A OUT, B OUT	I/O I/O I/O INTRA STBA IBFA ACKA OBFA

Table 5: Interrupt Enable Flags in Modes 1 and 2

Interrupt Enable Flag	Position	Alternate Port C Pin Signal (Mode)
INTE _B	PC ₂	ACK _B (Output Mode 1) or STB _B (Input Mode 1)
INTE _{A2}	PC ₄	STB _A (Input Mode 1 or Mode 2)
INTE _{A1}	PC ₆	ACK _A (Output Mode 1 or Mode 2)

APPLICATIONS

The KS82C55A is a very powerful device for interfacing peripheral equipment to the microcomputer system. It is flexible enough to interface almost any I/O device without the need for additional external logic. Each peripheral device in a microcomputer system usually has a service routine associated with it. The routine manages the software interface between the device and the CPU. The functional definition of the KS82C55A is programmed by the I/O service routine and becomes an extension of the system software. By examining the interface characteristics of the I/O device for both data transfer and timing, and matching this information to the examples and tables in the Operational Description, a Control Word can easily be developed to initialize the KS82C55A to exactly fit the application. Figures 16 through 22 illustrate a few examples of typical KS82C55A applications.

Figure 16: Keyboard and Display Interface

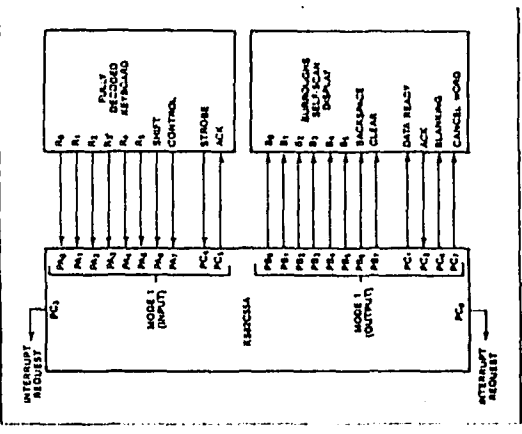


Figure 18: Keyboard and Terminal Address Interface

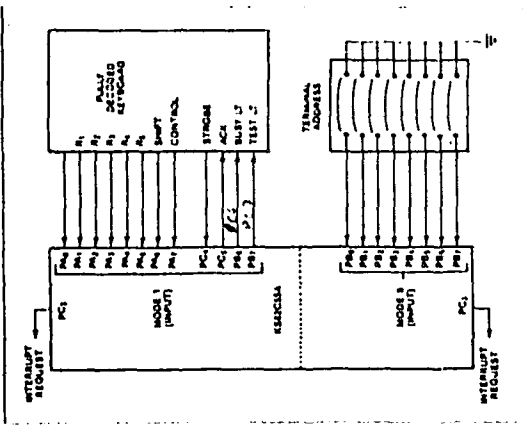


Figure 17: Printer Interface

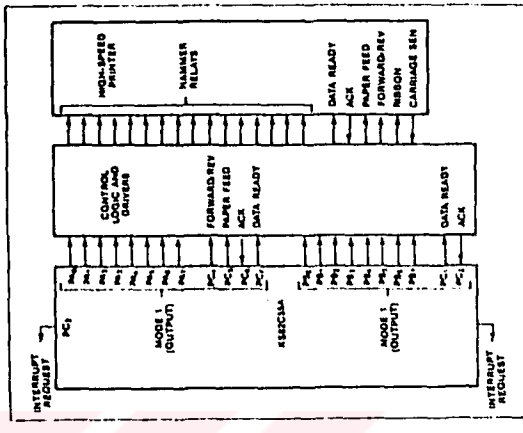


Table 10: AC Characteristics (T_A = 0°C to 70°C, V_{CC} = 5V ± 10%, V_{SS} = 0V)

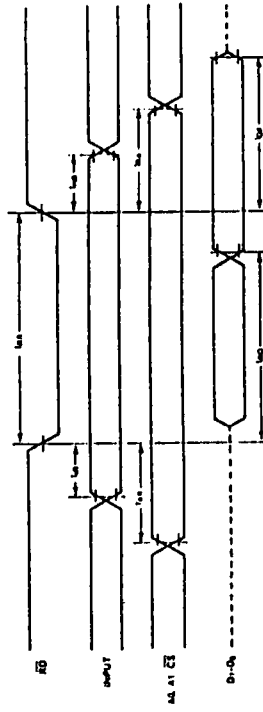
Symbol	Parameter	Test Conditions	Limits (8MHz)		Limits (10MHz)		Units
			Min	Max	Min	Max	
t _{AO}	ACK = 0 to Output			175		125	ns
t _{AIT}	ACK = 1 to INTR = 1			150		100	ns
t _{AK}	ACK Pulse Width		200		100		ns
t _{OB}	ACK = 0 to OBF = 1			150		100	ns
t _{AR}	Address Strobe Before RD _i		0		0		ns
t _{AW}	Address Strobe Before WR _i		0		0		ns
t _{DF}	RD = Data Floating RD: to Data Floating		10	75	10	75	ns
t _{DW}	Data Setup Time Before WR _i		100		50		ns
t _{DA}	Peripheral Data After RD		0		0		ns
t _{DB}	Peripheral Data Before RD		0		0		ns
t _{AO}	ACK = 1 to Output Float		20	250	20	175	ns
t _{AD}	Peripheral Data After STB High		50		40		ns
t _{DB}	Peripheral Data Before STB High		20		20		ns
t _{AA}	Address Hold Time After RD _i		0		0		ns
t _{AD}	Data Delay from RD _i			120		50	ns
t _{RES}	Reset Pulse Width	See Note 2	500		400		ns
t _{IB}	RD = 1 to IBF = 0			150		120	ns
t _{AV}	RD = 0 to INTR = 0			200		150	ns
t _{AR}	RD Pulse Width		150		100		ns
t _{RY}	Recovery Time Between RD/WR		200		100		ns
t _{SB}	STB = 0 to IBF = 1			150		100	ns
t _{ST}	STB = 1 to INTR = 1			150		100	ns
t _{STW}	STB Pulse Width		100		50		ns
t _{WA}	Address Hold Time After WR _i	Ports A & B Port C	20 20		10 10		ns
t _{WB}	WR = 1 to Output			350		150	ns
t _{VD}	Data Hold Time After WR _i	Ports A & B Port C	30 30		20 20		ns
t _{WR}	WR = 0 to INTR = 0	See Note 1		200		150	ns
t _{WCB}	WR = 1 to OBF = 0			150		120	ns
t _{WW}	WR Pulse Width		100		70		ns

Notes: 1 INTR may occur as early as WR_i.

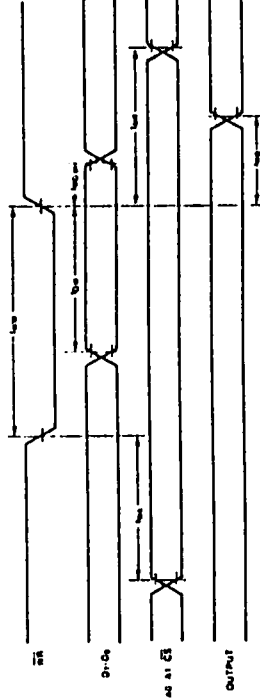
2 Width of initial Reset pulse after power on must be at least 50µsec. Subsequent Reset pulses may be 500ns minimum.

Figure 23: Timing Diagrams

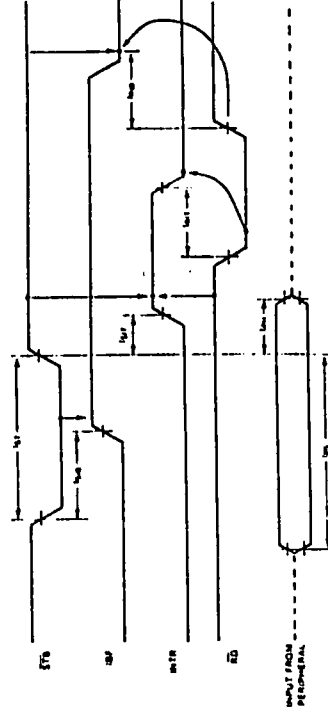
a) Mode 0 (Basic Input)



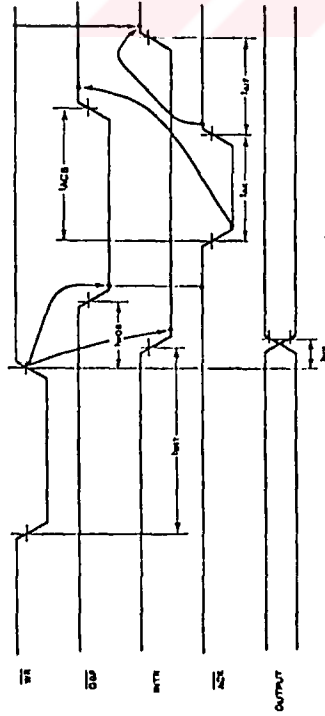
b) Mode 0 (Basic Output)



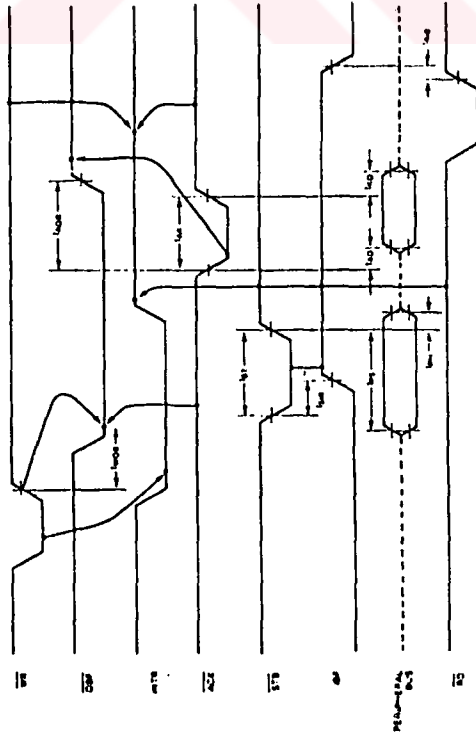
c) Mode 1 (Strobed Input)



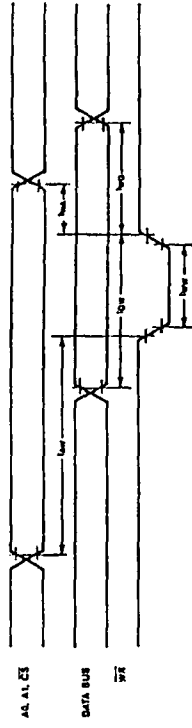
d) Mode 1 (Strobed Output)



e) Mode 2 (Bidirectional)



f) Write Timing



g) Read Timing

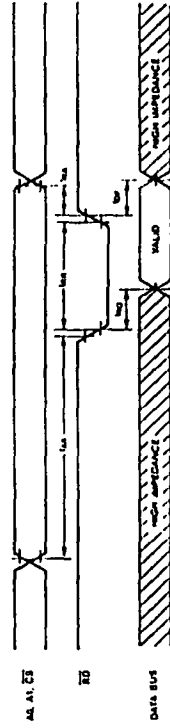
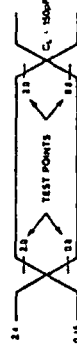
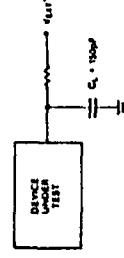


Figure 24: AC Testing I/O Waveform



A C Testing inputs are driven at 2.4V for a logic 1 and 0.45V for a logic 0. Timing measurements are made at 2.3V for a logic 1 and 0.8V for logic 0.

Figure 25: AC Testing Load Circuit



V_{test} is set at various voltages during testing to guarantee the specification. C₁ includes jig capacitance.

