

**KOCAELİ ÜNİVERSİTESİ**  
**FEN BİLİMLERİ ENSTİTÜSÜ**

**ELEKTRONİK VE HABERLEŞME MÜHENDİSLİĞİ**  
**ANABİLİM DALI**

**YÜKSEK LİSANS TEZİ**

**UYARLAMALI SAAT EŞ-ZAMANLAMA YÖNTEMİNİN FPGA**  
**KULLANILARAK GERÇEKLEŞTİRİLMESİ**

**SEMİH DEMİR**

**KOCAELİ 2018**

**KOCAELİ ÜNİVERSİTESİ**  
**FEN BİLİMLERİ ENSTİTÜSÜ**




**ELEKTRONİK VE HABERLEŞME MÜHENDİSLİĞİ**  
**ANABİLİM DALI**

**YÜKSEK LİSANS TEZİ**

**UYARLAMALI SAAT EŞ-ZAMANLAMA YÖNTEMİNİN FPGA**  
**KULLANILARAK GERÇEKLEŞTİRİLMESİ**

**SEMİH DEMİR**

**Dr. Öğr. Üyesi Anıl ÇELEBİ**  
**Danışman, Kocaeli Üniv.**  
**Prof. Dr. Oğuzhan URHAN**  
**Jüri Üyesi, Kocaeli Üniv.**  
**Dr. Öğr. Üyesi Koray GÜRKAN**  
**Jüri Üyesi, İstanbul Üniv.**

  
.....  
  
.....  
  
.....

**Tezin Savunulduğu Tarih: 03.05.2018**

## ÖNSÖZ VE TEŞEKKÜR

Teknolojinin hayatımızın her alanında çok büyük öneme sahip olduğu günümüzde, haberleşme çözümleri üzerinde yapılan çalışmalar da artarak devam etmektedir. Son 20 yıldır kişi başına kullanılan veri miktarının üstel şekilde artması ve iletişim sistemlerinin ses ve görüntü iletiminin ötesine geçerek çok daha büyük içerikleri desteklemesi paket anahtarlamalı şebekelerin önemini arttırmıştır. Eski şebekelerin ise yeni paket şebekeler ile değiştirilmesi kaçınılmaz bir gerçek olmuştur. Ancak özel ve kamu servis sağlayıcılarının mevcut şebekelerini paket temelli çalışan cihazlar ile hızlı bir şekilde değiştirmesi yüksek maliyetli olması nedeniyle olanaksızdır. Bu nedenle eski ve yeni sistemleri destekleyen çözümler üzerinde çalışılmaktadır.

Bu tez çalışması kapsamında paket ve devre anahtarlamalı şebekeleri entegre eden sistemler için uyarlamalı saat eş-zamanlama konusunda çalışıldı. Çalışma sonucunda ortaya çıkan donanım mimarisi bir çok konfigürasyon desteğiyle birlikte saat tahminlerini ve seğirme tamponu kontrol işlemlerini yapmaktadır. Böylece uçtan uca kesintisiz veri iletimi sağlanmaktadır. Bu bağlamda yapılan çalışmaların bu alana emek verenlere ve bu alanda çalışacak araştırmacılara faydalı olmasını dilerim.

Bu konuda çalışma yapmama olanak sağlayan, çalışmanın her aşamasında ilgi, tecrübe ve desteğini eksik etmeyen değerli hocam Dr. Öğr. Üyesi Anıl ÇELEBİ, projemizi destekleyerek bilime vermiş olduğu değeri ve önemi bir kez daha gösteren değerli NETAŞ Savunma Ürün Çözümleri Departmanına ve son olarak bu güne kadar bana hem maddi hem manevi destek veren ve vermeye devam eden değerli aileme teşekkür ederim.

Mart – 2018

Semih DEMİR

## İÇİNDEKİLER

|   |     |
|---|-----|
| ÖNSÖZ VE TEŞEKKÜR .....   | i   |
| İÇİNDEKİLER .....   | ii  |
| ŞEKİLLER DİZİNİ.....  | iv  |
| TABLolar DİZİNİ .....   | vi  |
| SİMGELER VE KISALTMALAR DİZİNİ.....   | vii |
| ÖZET .....  | ix  |
| ABSTRACT.....   | x   |
| GİRİŞ .....   | 1   |
| 1. GENEL BİLGİLER.....  | 2   |
| 1.1. Motivasyon.....  | 2   |
| 1.2. Eş-zamanlama Problemi.....   | 3   |
| 1.3. Tezin Odak Noktası.....  | 4   |
| 2. ZAMAN BÖLMELİ ÇOĞULLAMA HATLARI .....  | 6   |
| 2.1. Yarı Eşzamanlı Sayısal Hiyerarşi.....                                      | 7   |
| 2.2. İşaretleme Seğirme .....   | 9   |
| 2.3. Düşük Frekanslı Seğirme .....  | 11  |
| 3. PAKET ŞEBEKELERİNDE GECİKMELER VE ÇÖZÜM YÖNTEMLERİ.....                      | 12  |
| 3.1. Değişken Paket Gecikmesi.....  | 12  |
| 3.2. Seğirme Tamponu .....  | 15  |
| 4. PAKET ANAHTARLAMALI ŞEBEKELERDE EŞ-ZAMANLAMA YÖNTEMLERİ.....                 | 18  |
| 4.1. Eş-zamanlı Ethernet (Synchronous Ethernet - SyncE).....                    | 18  |
| 4.2. Yüksek Hassasiyetli Zamanlama Protokolü (PTP) / IEEE1588 .....             | 20  |
| 4.3. Global Konumlama Sistemi / Atomik saat.....                                | 22  |
| 4.4. Diferansiyel Senkronizasyon Yöntemleri .....                               | 22  |
| 4.4.1. Diferansiyel saat eş-zamanlama yöntemlerinin çalışma prensibi .....      | 23  |
| 4.5. Uyarlamalı Saat Eş-zamanlama Yöntemleri .....                              | 25  |
| 4.5.1. En küçük ortalama karesel yöntemi temelli saat eş-zamanlama.....         | 28  |
| 4.5.2. Tampon seviyesi temelli saat eş-zamanlama yöntemi .....                  | 31  |
| 4.5.3. PID kontrolörü ile uyarlamalı saat eş-zamanlama .....                    | 32  |
| 4.5.4. Paket ulaşma zamanı temelli saat eş-zamanlama yöntemi.....               | 33  |
| 4.5.5. En küçük karesel lineer bağlanım temelli saat eş-zamanlama yöntemi ..... | 34  |
| 4.5.6. Paket varma zamanları ve tampon seviyesi temelli saat eş-zamanlama.....  | 35  |
| 4.5.7. Zaman bilgisi ve tampon seviyesi temelli saat eş-zamanlama.....          | 35  |
| 5. UYARLAMALI SAAT EŞ-ZAMANLAMA MİMARİSİ .....                                  | 40  |
| 5.1. Örnek Toplama Modülü .....   | 44  |

|   |    |
|---|----|
| 5.2. Frekans Tahmin Modülü .....                        | 46 |
| 5.3. Kompanzasyon Etkisi Hesaplama Modülü .....         | 47 |
| 6. UYARLAMALI SAAT EŞ-ZAMANLAMA MİMARİSİNİN TESTİ ..... | 51 |
| 7. SONUÇLAR VE ÖNERİLER .....                           | 55 |
| KAYNAKLAR .....   | 57 |
| KİŞİSEL YAYIN VE ESERLER .....                          | 61 |
| ÖZGEÇMİŞ .....  | 62 |



## ŞEKİLLER DİZİNİ

|   |    |
|---|----|
| Şekil 1.1. TDMoIP kaynak ve hedef birimleri.....  | 4  |
| Şekil 2.1. TDM hattı .....  | 7  |
| Şekil 2.2. Sayısal haberleşme sistemlerinde veri iletim seviyeleri .....  | 8  |
| Şekil 2.3. Sayısal işaretlerde istenmeye faz modülasyonu.....   | 9  |
| Şekil 2.4. Sayısal işaretlerde seğirme etkisi .....   | 10 |
| Şekil 3.1. Paket şebekesinde pakete etki eden gecikme.....  | 12 |
| Şekil 3.2. Paketlerin kuyruk gecikmelerine maruz kalması durumu .....   | 13 |
| Şekil 3.3. Yönlendirici cihazda girişten çıkışa paketin yaşam döngüsü .....   | 13 |
| Şekil 3.4. Büyük boyutlu paketlerin küçük boyutlu pakete etkisi .....   | 14 |
| Şekil 3.5. Paket gecikmelerinin seğirme tamponu ile düzeltilmesi .....  | 15 |
| Şekil 3.6. Seğirme tamponu taşma boşalma durumu .....   | 16 |
| Şekil 3.7. Aşırı gecikme durumunda TDM şebekesinde veri iletiminin sağlanması .....   | 17 |
| Şekil 4.1. IEEE 802.3 [23] ethernet altyapısında saat işareti .....   | 19 |
| Şekil 4.2. IEEE G.8261 [4] SyncE standardında saat eş-zamanlama .....   | 19 |
| Şekil 4.3. Eş-zamanlı ethernet şebekelerinde referans saat işareti.....   | 20 |
| Şekil 4.4. PTP protokolü saat eş-zamanlama protokolü mesaj ağacı.....   | 21 |
| Şekil 4.5. PTP uyumlu şebeke cihazlarında eş-zamanlama birimi (TSU) .....   | 21 |
| Şekil 4.6. GPS kullanılarak servis saat işareti eş zamanlama .....  | 22 |
| Şekil 4.7. Paket şebekelerinde diferansiyel saat eş-zamanlama.....  | 23 |
| Şekil 4.8. Kaynak birimde referans saat işaretinin kullanımı .....  | 24 |
| Şekil 4.9. Hedef birimde zaman bilgisinin elde edilmesi .....   | 25 |
| Şekil 4.10. TDMoIP kaynak ve hedef birimleri.....   | 26 |
| Şekil 4.11. Saat eş-zamanlama algoritması - zaman eksenini.....   | 28 |
| Şekil 4.12. LMS Algoritması eş-zamanlama blok diyagramı .....   | 29 |
| Şekil 4.13. LMS ile değışken gecikme filtrelenmesi .....  | 30 |
| Şekil 4.14. TDMoIP şebekelerinde uyumlandırılmış saat eş-zamanlama .....  | 31 |
| Şekil 4.15. PID Kontrollü saat eş-zamanlama temel yapısı.....   | 33 |
| Şekil 4.16. PID temelli eş-zamanlama algoritması FPGA blok diyagramı<br>(a) Genel şema, (b) Aritmetik zayıflatıcı, (c) P-işlemi, (d) I-işlemi<br>(e) D-işlemi ..... | 33 |
| Şekil 4.17. Paket ulaşma zamanı temelli eş-zamanlama yöntemi alıcı birim .....  | 34 |
| Şekil 4.18. Tahmin işlemi ve tampon kontrolünün sağlanması .....  | 35 |
| Şekil 4.19. Seğirme tamponunda kompanzasyon eşikleri.....   | 37 |
| Şekil 5.1. Uyarlamalı saat eş-zamanlama algoritması .....   | 41 |
| Şekil 5.2. TDMoIP alıcı sisteminde saat eş-zamanlama modülü.....  | 42 |
| Şekil 5.3. RTL tasarım sonlu durum makinesi.....  | 43 |
| Şekil 5.4. Örnek toplama işlemleri blok diyagramı .....   | 44 |
| Şekil 5.5. Örnek toplama durum algoritması .....  | 46 |

|  |    |
|--|----|
| Şekil 5.6. Tahmin işlemleri blok diyagramı.....                      | 47 |
| Şekil 5.7. Kompanzasyon modülü blok diyagramı .....                  | 48 |
| Şekil 5.8. Kompanzasyon ayarlama algoritması .....                   | 50 |
| Şekil 6.1. Tahmin sonuç grafikleri. (a - E1, b - E2, c - E3) .....   | 52 |
| Şekil 6.2. Kompanzasyon etkisi sonrası seçirme tampon seviyesi ..... | 53 |



## TABLULAR DİZİNİ

|  |    |
|--|----|
| Tablo 2.1. PDH fiziksel seviye veri iletim hızları.....                                    | 8  |
| Tablo 2.2. G.823 standardına göre izin verilen maksimum seçirme .....                      | 10 |
| Tablo 3.1. Paket boyutlarına bağlı paket üretim süreleri .....                             | 15 |
| Tablo 4.1. Çarpım faktöründe taşıyıcı tipi ve örnek sayısına bağlı sabit<br>değerler ..... | 38 |
| Tablo 5.1. Saat eş-zamanlama bloğu konfigürasyon parametreleri .....                       | 40 |
| Tablo 5.2. TDM Taşıyıcı Tipleri İçin Belirlenen Saat Hassasiyeti.....                      | 49 |
| Tablo 5.3. Eş-zamanlama işlemi için tasarlanan donanımın kaynak kullanımı .....            | 49 |
| Tablo 6.1. Üç farklı platform için tahmin sonuçları.....                                   | 51 |



## SİMGELER VE KISALTMALAR DİZİNİ

|                          |   |
|--------------------------|---|
| $t_n$                    | : Örnekleme zamanları, (s)                                      |
| $F_{\text{alış}}$        | : Hedef servis saat işareti, (Hz)                               |
| $F_{\text{atış}}$        | : Kaynak servis saat işareti, (Hz)                              |
| $J(m)$                   | : Tahmin periyodu örnek sayısı, (paket)                         |
| $m$                      | : Tahmin periyot indeksi, (paket)                               |
| $\Phi(s)$                | : Seçirme tamponu seviyesi, (paket)                             |
| $\Phi'(s)$               | : Filtrelenmiş seçirme tampon seviyesi, (paket)                 |
| $\Phi''(s)$              | : Tahmin periyodu öncesi seçirme tampon seviyesi, (paket)       |
| $f_{\text{kaynak}}$      | : Kaynak birimin servis saat işareti, (Hz)                      |
| $f_{\text{hedef}(m)}$    | : Hedef birimin m periyottaki servis saat işareti, (Hz)         |
| $T(m)$                   | : m. tahmin periyodu boyunca geçen süre, (s)                    |
| $\Delta f(m)$            | : Kaynak ve hedef birim arasındaki frekans farklılığı, (Hz)     |
| $d(s)$                   | : Örnekleme süresinde seçirme tamponuna etki eden gürültü, (Hz) |
| $\Delta\Phi(s)$          | : Seçirme tamponundaki toplam değişim, (paket)                  |
| $W(s)$                   | : Ağırlık parametre vektörü, (bit)                              |
| $\alpha_{\text{tahmin}}$ | : Tahmin etkisi, (%)  |
| $\alpha_{\text{komp}}$   | : Kompanzasyon etkisi, (%)                                      |
| $P$                      | : Alıcı ve verici saat işaretlerinin oranı, (PPM)               |
| $H$                      | : Kompanzasyon eşik değeri, (paket)                             |

## Kısaltmalar

|       |  |
|-------|--|
| ATM   | : Asynchronous Transfer Mode ( Eş-zamansız İletim Modu)                          |
| BGP   | : Border Gateway Protocol (Sınır Geçit Protokolü)                                |
| BPS   | : Bits Per Seconds (Saniyedeki Bit Miktarı)                                      |
| DDoS  | : Denial Of Service ( Servis Kullanılamaz)                                       |
| EARMA | : Exponential Autoregressive-Moving Average (Oto-Bağlanım ve Hareketli Ortalama) |
| FPGA  | : Field Programmable Gate Array (Alan Programlanabilir Kapı Dizisi)              |
| GPS   | : Global Position System (Global Konumlama Sistemi)                              |
| MTIE  | : Maximum Time Interval Error (Dahili Maksimum Zaman Hatası)                     |
| NTP   | : Network Time Protocol (Şebeke Zaman Protokolü)                                 |
| OSPF  | : Open Shortest Path First (Açık En Kısa Yol)                                    |
| PCM   | : Pulse Code Modulation (Darbe Kod Modülasyonu)                                  |
| PDH   | : Plesiochronous Digital Hierarchy (Yarı Eş-zamanlı Sayısal Hiyerarşi)           |
| PDV   | : Packet Delay Variation (Değişken Paket Gecikmesi)                              |
| PPM   | : Parts Per Million (Milyonda Bir)   |
| PSN   | : Packet Switched Network (Paket Anahtarlama Şebeke)                             |
| PTP   | : Precision Time Protocol (Yüksek Hassasiyetli Zaman Protokolü)                  |

|           |   |
|-----------|---|
| RTL       | : Register Transfer Level (Yazmaç Transfer Seviyesi)                        |
| SDH/SONET | : Synchronous Digital Hierarchy (Eş-zamanlı Sayısal Hiyerarşi)              |
| SRTS      | : Synchronous Residual Timestamp (Senkron Kalan Zaman)                      |
| SyncE     | : Synchronous Ethernet (Eş-zamanlı Ethernet)                                |
| TDEV      | : Time Deviation (Zaman Sapması)  |
| TDM       | : Time Division Multiplexing (Zaman Bölmeli Çoğullama)                      |
| TDMoIP    | : Time Division Multiplexing over IP (IP üzerinden Zaman Bölmeli Çoğullama) |
| TIE       | : Time Interval Error (Dahili Zaman Hatası)                                 |
| UI        | : Unit Interval (Dahili Birim)  |



## UYARLAMALI SAAT EŞ-ZAMANLAMA YÖNTEMİNİN FPGA KULLANILARAK GERÇEKLEŞTİRİLMESİ

### ÖZET

21.yy başlarına dek veri iletimi devre anahtarlamalı şebekeler ile sağlanmıştır. Zaman içerisinde teknolojinin ilerlemesine paralel olarak veri aktarım teknolojileri de gelişmiştir. Bu ilerlemenin sonucu olarak veri iletiminde paket anahtarlamalı şebekeler devre anahtarlamalı şebekelere kıyasla tercih edilmeye başlamıştır. Ancak devre anahtarlamalı yöntemlerin haberleşme şebekelerinin omurgasını oluşturması sebebiyle paket anahtarlamalı sistemlerin yaygınlaşması yavaş bir süreç içerisinde gerçekleşmektedir. Bu nedenle eş-zamanlı şebekelerin asenkron şebekeler ile birlikte çalışmasını sağlayan geçit cihazları geliştirilmiştir. Devre anahtarlamalı şebekeleri paket anahtarlamalı şebekelere bağlayan sistemlere İnternet Protokol Şebekeleri Üzerinden Zaman Bölmeli Çoğullama (ing. Time Division Multiplexing over IP, TDMoIP) denmektedir.

Bu tez çalışması kapsamında saat eş-zamanlama işlemi ve ethernet paketlerinin sıralanmasını sağlayan seçirme tamponun seviyesini düzenleme işlemi Xilinx Alan Programlanabilir Kapı Dizisi (Field Programmable Gate Array, FPGA) üzerinde gerçekleştirilmiştir. Saat eş-zamanlama işlemi sağlanması için tasarlanan donanım, ethernet paketlerinin alıcı birime ulaşma zamanları arasındaki farkı kullanarak gönderici birimin servis saat işaretini tahmin etmektedir. Tasarlanan donanım, aynı matematiksel modeli takip eden MATLAB programı ve gerçek zamanlı çalışan bir TDMoIP cihazı ile karşılaştırılarak test edilmiştir. G.823 standardına uygun olarak elde edilen test sonuçları paylaşılmıştır. Saat eş zamanlama süreci, FPGA tasarımının zaman kritik operasyonel gücü kullanılarak gerçekleştirilmiştir.

**Anahtar Kelimeler:** FPGA, Saat Eş-zamanlama, TDM, TDMoIP, Uyarlamalı Saat Eş-zamamlama.

# **IMPLEMENTATION OF ADAPTIVE CLOCK SYNCHRONIZATION METHOD USING FPGA**

## **ABSTRACT**

Until the end of 21st century, data transmission is made with packet switched networks. Data transmission technologies had improved as parallel to the progress of technology in the course of time. As a result of this progress, they have started to be preferred over the circuit-switched networks. But the widespread of packet-switched networks have occurred rather slowly due to the circuit switched networks forming the backbone of communication networks. Therefore, interworking devices are developed to create bridges so as to connect synchronous networks with asynchronous networks. It is called the Time Division Multiplexing over IP systems (TDMoIP) which is simply the emulation of time-division multiplexing over a packet switched network.

In the scope of this master thesis, clock synchronization algorithms along with the controlling of jitter buffer level are implemented using Xilinx Field Programmable Gate Arrays (FPGAs). So as to provide clock synchronization, the designed hardware architecture have estimated the service clock signal of the sender unit through the difference between the arrival times of ethernet packages to the receiver unit. The designed hardware architecture has been compared using common data set with a real time TDMoIP system and MATLAB program based on the same mathematical model. Test results obtained in accordance with the G.823 standard are shared. The clock synchronization process has been implemented using the time critical operational power of FPGA design.

**Keywords:** FPGA, Clock Synchronization, TDM, TDMoIP, Adaptive clock synchronization.

## **GİRİŞ**

1876 yılında başlayan ilk telefon çağrısından günümüze haberleşme sistemleri üstel bir hızla ilerlemektedir. Haberleşme sistemleri ilk yıllarda analog teknolojiler kullanılarak geliştirilmiştir. Elektronik alanındaki gelişmelere paralel olarak sayısal teknolojiler ile çalışan haberleşme sistemleri tasarlanmıştır. Dijital dönüşümün ilk evrelerinde haberleşme şebekelerinde abonelerin birbirleri ile görüşmeleri zaman bölmeli çoğullama (ing. Time Division Multiplexing, TDM) tekniği ile sağlanmıştır. TDM tekniği ile zaman düzleminde fiziksel bağlantı üzerinden abonelere kanallar atanmıştır. Bu yöntem her ne kadar yüksek kalitede veri iletimi sağlasa da hattın verimsiz kullanılmasına sebep olmuştur. 20. yy sonlarına dek haberleşme devre anahtarlama şebekeler ile sağlanmıştır. Yonga teknolojilerindeki gelişmelere paralel olarak yüksek işlem kabiliyetlerine sahip işlemciler geliştirilmeye başlanmıştır. Böylece paket anahtarlama şebekelerin gelişimi hızlanmıştır.

## 1. GENEL BİLGİLER

Paket anahtarlama teknolojilerinin geliştiđi ilk yıllarda Eş-zamansız İletim Mod (ing. Asynchronous Transfer Mode, ATM) teknolojileri de geliştirilmiştir. ATM ve ethernet teknolojileri daha çok kullanıcıya eş zamanlı hizmet verebilmek ve fiziksel hatları TDM tekniđine göre daha verimli kullanabilmek için geliştirilmiştir. Bu amaçla ATM tekniđi iletilecek veriyi hücre denilen parçalara bölerek sanal kanallar olarak isimlendirilen yollar üzerinden iletirken ethernet tekniđi veriyi paket denilen parçalara ayırarak iletmektedir. ATM tekniđi ile her ne kadar TDM tekniđinin daha fazla kullanıcıya hizmet vermesi sağlanmak istense de alıcı ile verici arasında kanallar üzerinden haberleşme sağlanmaktadır. Bu nedenle sınırlı sayıda olan kanal kaynakları çok sayıda kullanıcıya eş-zamanlı hizmet verememektedir. Ethernet tekniđi ise alıcı ile verici arasında kimlik bilgisi kullanarak veri iletimi sağlamaktadır.

### 1.1. Motivasyon

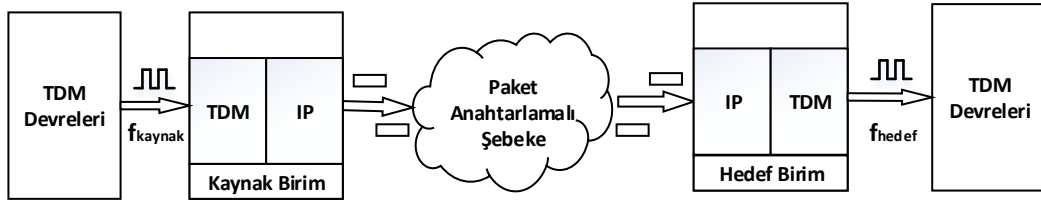
Gelişim süreci içerisinde ethernet altyapısının sağladığı esnek bant genişliđi kullanımı, maliyetinin az olması gibi faydalar ve işlem kabiliyeti yüksek yongaların üretilmesi nedeniyle ethernet teknolojileri yaygınlaşmıştır. Ancak özel servis sağlayıcılarının ve kamu güvenliđi şebekelerinin ana haberleşme altyapısında yaygın olarak devre anahtarlama sistemler kullanması nedeniyle paket anahtarlama şebekelere dönüşüm hızlı olamamıştır. Bu nedenle devre anahtarlama sistemlerin paket şebekeleri üzerinden haberleşmesini sağlamak amacıyla geçit cihazları geliştirilmektedir. İnternet Protokol Şebekeleri Üzerinden Zaman Bölmeli Çokğullama (ing Time Division Multiplexing over Internet Protocol, TDMoIP) cihazları ile geçit işlemi gerçekleştirilmektedir. TDMoIP sistemleri, paket anahtarlama şebekeler üzerinden TDM trafiđinin taşınmasını sağlayan sistemlerdir. Eş zamanlı veri iletimi sağlayan TDM hatları bu sistemler vasıtası ile asenkron çalışan paket anahtarlama şebekeler üzerinden birbirlerine bağlanabilmektedir.

## 1.2. Eş-zamanlama Problemi

Paket anahtarlama şebekeler, eş-zamanlı TDM verisini belirli boyutlardaki paketlere bölmekte ve paketleri birbirinden bağımsız olarak hedef noktalara ulaştırmaktadır. Alıcı tarafa ulaşan paketler, paket anahtarlama şebekeye atıldıkları sıra ile ulaşmamaktadır. Bu nedenle alınan paketler, paket anahtarlama şebekenin değişken gecikmelerini tolere edecek süre boyunca alıcı istemde bekletilmekte ve bu süre zarfında tekrardan doğru şekilde sıralanmaktadır. Sıralanan paketler bit düzeyinde serileştirilerek gönderici birimin tahmin edilen TDM servis saat işareti ile tekrardan devre anahtarlama şebekeye gönderilmesi gerekmektedir. Saat işaretinin yeniden elde edilememesi durumunda paketlerin bekletildiği seğirme tamponu boşalmakta veya dolarak taşmaktadır. Bu nedenle TDMoIP sistemlerinde, TDM verilerini paket anahtarlama şebekeye gönderen ve şebekeden alan sistemler aynı saat işareti ile çalışmalıdır.

TDMoIP sistemlerinde saat eş-zamanlama problemlerine genel olarak üç yaklaşım önerilmektedir. Bunlardan ilki Global Konumlama Sistemi (ing. Global Position System, GPS) veya referans atomik bir saat işaretinin kullanıldığı “Network Clock” yöntemidir [1]. GPS yöntemiyle yüksek doğrulukta saat eş-zamanlama sağlanabilse de GPS cihazlarının bütün sistemlere entegrasyonu aşırı yüksek maliyetli olmaktadır. İkincisi Yüksek Hassasiyetli Zamanlama Protokolü (ing. Precision Time Protocol, PTP) [2], Şebeke Zaman Protokolü (ing. Network Time Protocol, NTP) [3], Eş-zamanlı Ethernet (SyncE) [4] gibi ethernet teknolojileri temelli saat eş-zamanlama yöntemlerini kapsamaktadır [5]. PTP yöntemi veri gönderen birimin saat işaretine bağlı zaman bilgisini alış yapan birimin kendi zaman bilgisi ile eşlemesi prensibine dayanmaktadır. PTP protokolünün aşırı bir maliyeti olmamasına rağmen, bir ethernet portundan farklı hızlardaki taşıyıcı verilerinin aktarılması durumunda uygulanabilir değildir. Üçüncü yöntem ise uyarlamalı ve diferansiyel saat eş-zamanlama yöntemlerini kapsamaktadır. Diferansiyel yöntemde haberleşmenin her iki uç noktasında bulunan referans bir saat işareti üzerinden alıcı birimin servis saat işaretindeki farklılığın giderilmesi sağlanmaktadır [6]. Uyarlamalı yöntemlerde alış yapan birimler, alınan paketlere etiketlenen zaman bilgilerinin aralarındaki fark üzerinden bir çıkartım yapmakta veya paketlerin biriktirildiği seğirme tampon

seviyesinin belli aralıklarda deęişimi üzerinden saat frekans farklılıęı tahmini yapmaktadır [7].



Şekil 1.1. TDMoIP kaynak ve hedef birimleri

Paket anahtarlama şebekelerin eş-zamansız çalışması nedeniyle TDM verisinin ihtiyacı olan saat işareti, devre anahtarlama şebekelerde olduęu gibi fiziksel seviyede haberleşme ortamından aktarılamamaktadır. TDM verisinin ihtiyaç duyduęu saat işaretinin alıcı sistemlere aktarılabilmesi için hâlihazırda birçok yöntem bulunmaktadır. Önerilen yöntemler paket anahtarlama şebekelerin ethernet paketlerine uyguladıęı sıra kayması, deęişken gecikme, paket bozulması gibi etkilerden etkilenmeksizin en doęru sonucu en kısa zamanda en az işlem gücü ile gerçek zamanda sağlamayı hedeflemektedir. Şekil 1.1’de devre anahtarlama sistemlerin paket anahtarlama şebekeleri üzerinden veri iletimi gösterilmektedir. Kaynak birimde TDM hattı  $f_{kaynak}$  servis saat işareti ile çalışmaktadır. Hedef birim ise  $f_{hedef}$  servis saat işareti ile çalışmaktadır.

### 1.3. Tezin Odak Noktası

Saat eş-zamanlama işlemleri belirli bir girişe baęlı sonuç üreten nedensel matematiksel modellerle tanımlansalar da uygulanma şekilleri başarımlarında vazgeçilmez bir yere sahiptir. Dolayısıyla saat işareti tahmin sürecinin kısa zamanda en doęru sonucu üretebilmesi önerilen yöntemin sadece matematiksel altyapısına deęil aynı zamanda algoritmanın gerçekleştirildięi platforma da baęlıdır. Geliştirilen TDMoIP sistemlerinin kaynak servis saat bilgisini taşıyabilmesi için yazılım ve donanım temelli çözümler geliştirilmektedir. Yazılım temelli uygulamalarda eş-zamanlama işlemleri işlemci veya sayısal işaret işleyicilerde gerçekleştirilmektedir. Donanım temelli çözümler ise amaç özel entegreler veya fikri mülkiyet çekirdekleri ile sağlanmaktadır [8-11]. Uygulama özel durumlarda Alan Programlanabilir Kapı Dizisi (ing. Field Programmable Gate Array, FPGA) paralel işlem gücü, algoritmaya özgü donanım



tasarımı yapabilme, yeniden programlanabilme, tüketilen güç gibi avantajları nedeniyle tercih edilen bir platformdur.

Bu tez çalışması kapsamında saat eş-zamanlama işlemi, paket anahtarlamalı şebekeden alınan paketlere iliştirilen zaman bilgileri kullanılarak FPGA üzerinde tasarlanan donanım mimarisi ile gerçekleştirilmiştir. Saat eş-zamanlama sağlanması için tasarlanan donanım mimarisi, ethernet paketlerinin alıcı birime ulaşma zamanları arasındaki farkı kullanarak tahmin işlemi yapmaktadır.

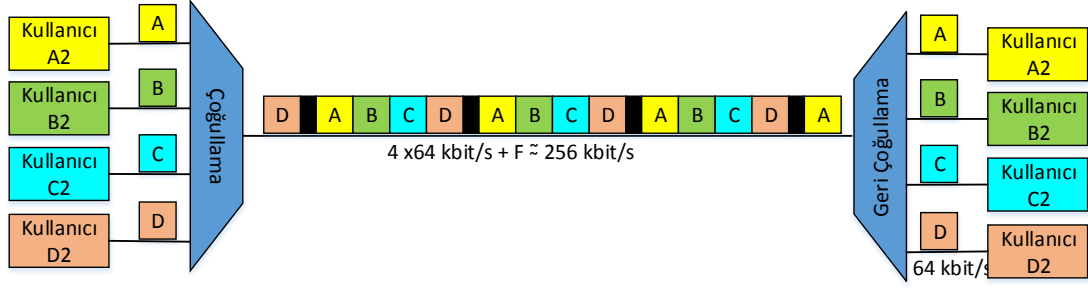
Tez çalışması bu bölümden sonra altı ana başlıkta açıklanmaktadır. İkinci bölümde tez konusu kapsamında TDM tekniği ve taşıyıcı sinyalleri, paket gecikmesi ve değişken paket gecikmesi, eş-zamanlı sinyallerde seçirme ve düşük frekanslı seçirme etkisi, seçirme tamponu kavramları anlatılmaktadır. Üçüncü bölümde PSN şebekelerinde saat bilgisinin taşınması için geliştirilen yöntemler açıklanmaktadır. Dördüncü bölümde hali hazırda önerilen uyarlamalı saat eş-zamanlama yöntemleri incelenmektedir. Beşinci bölümde saat eş-zamanlama yönteminin gerçekleştirilmesi için tasarlanan donanım mimarisi anlatılmaktadır. Altıncı bölümde ise eş-zamanlama yönteminin işlemci üzerinde gerçek zamanlı sonuçları, MATLAB simülasyonu ve donanım mimarisi üzerinde ayrı ayrı uygulanması sonucunda elde edilen veriler incelenmekte ve değerlendirilmektedir. Yedinci ve son bölümde elde edilen sonuçlar anlatılmaktadır.

## 2. ZAMAN BÖLMELİ ÇOĞULLAMA HATLARI

20. yy ortalarında geliştirilen TDM, birden fazla kaynağa ait verinin aynı fiziksel iletim hattından farklı zamanlarda iletilmesini sağlamaktadır. TDM hatlarında her kanala belirli bir zaman parçası ayrılmaktadır. TDM hatlarında zaman bölümlenmesi iki şekilde yapılmaktadır.

- Eş-zamanlı Zaman Bölmeli Çoğullama: Aynı zaman birimi, bölümleyici tarafından kanalı kullanan cihazlara ayırmaktadır. Bu ayırım işleminde kanalın kullanılıp kullanılmamasına bakılmamaktadır. Her zaman bölmesi eşit zaman aralıklarında belirli kullanıcılara ayrılmaktadır.
- Eş-zamansız Zaman Bölmeli Çoğullama: Zaman birimleri cihazlara göre ayrılmaktadır. Her birim sinyalin gönderileceği cihazın detaylarını ve mesaj bilgisini tutmaktadır. Böylece her birim sayısı cihaz sayısına eşit olmamakta ve iletim kanalının en iyi şekilde kullanılmasına yardımcı olunmaktadır. Böylece birden fazla olan yavaş giriş kanallarının, hızlı birer kanala dönüşmesi sağlanmaktadır.

TDM sistemlerinde, en yaygın kullanılan modülasyon Darbe Kod Modülasyonu'dur (ing. Pulse Code Modulation, - PCM). Bu sistemlerde birden çok bilgi kanalı örneklenerek PCM kodlarına dönüştürülmektedir. TDM ile yüksek hızlı eş-zamanlı iletim hattının ortak paylaşılması sağlanmaktadır. Her bir giriş portu için çıkış tarafında zaman dilimleri atanmaktadır. TDM cihazları giriş portlarından gelen veriyi taramakta ve yüksek hızdaki iletim hattına bir zaman dilimi ataması yapmaktadır. Giriş portlarından bir tanesini değerlendirdikten sonra bir sonraki porta aynı işlem uygulanmaktadır. TDM teknolojisinde dikkat edilmesi gereken nokta bütün giriş portları üzerindeki toplam bant genişliği içerisinde saniye başına düşen bit miktarının (ing. bits per seconds, bps) çıkıştaki bant genişliğini aşmamasıdır. TDM teknolojisi eş-zamanlı ve asenkron terminallerden iletilen veriyi çoğullamaktadır.



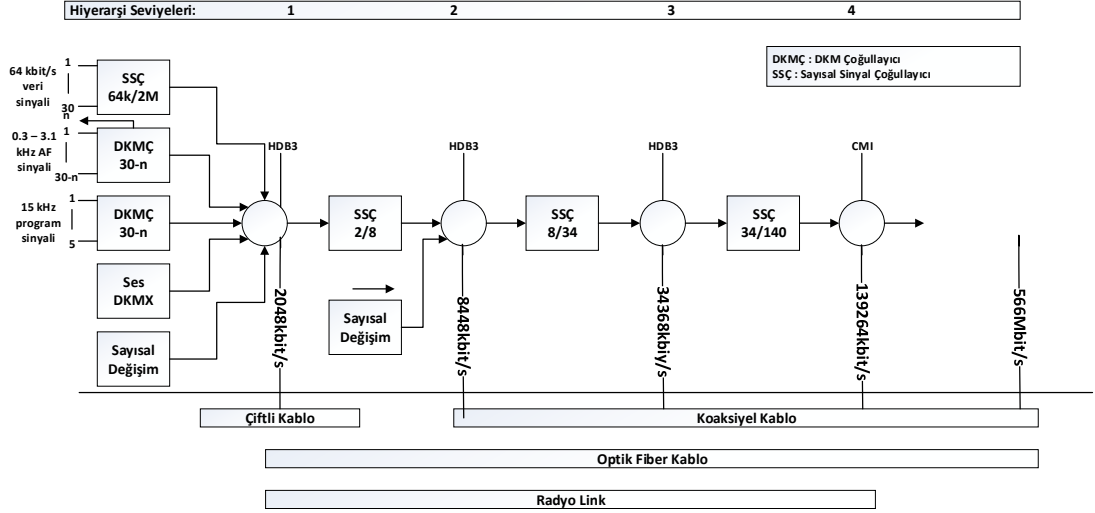
Şekil 2.1. TDM hattı

Şekil 2.1’de paralel A,B,C ve D girişleri alınarak çıkış portuna seri olarak çoğullanmaktadır. Her bir kanal girişi çıkış ucunda bir zaman diliminde yer almaktadır. Buna göre TDM ile çoklu veri girişi tek bir iletim hattına yerleştirilmektedir. Kaynak uçtaki işaretlerin çıkış iletim hattında birleştirilmesi işlemi çoğullama işlemidir. Çıkış ucunun başka bir varış çoğullama düzeneğinde sonlanması ile veri geri ayrıştırılmaktadır. Bu işleme geri çoğullama denilmektedir.

Haberleşme şebekelerinde TDM hatları farklı standart kuruluşlarınca farklı isimlendirmeler ile sınıflandırmıştır. ITU-T standartlarına göre TDM hatlarında Yarı Eş-zamanlı Sayısal Hiyerarşi (ing. Plesiochronous Digital Hierarchy, PDH [12]) ve Eş-zamanlı Sayısal Hiyerarşi (ing. Synchronous Digital Hierarchy, SDH/SONET [13]) olmak üzere fiziksel seviyelere ayrılmaktadır. SDH/SONET hatları saat işaretlerini uçtan uca aynı saat işaretini kullanarak iletim sağlamaktadır.

## 2.1. Yarı Eşzamanlı Sayısal Hiyerarşi

Analog haberleşme sistemlerinden sayısal haberleşme sistemlerine dönüşümün başladığı yıllarda geliştirilen PDH, haberleşme şebekelerinde ses verilerinin zaman bölmeli çoğullama tekniği ile farklı hızlarda taşınmasını sağlamak için tasarlanmıştır. PDH depolama ve yönlendirme olmaksızın uçtan uca farklı sayılarda 64 Kbps sayısal ses kanallarını aynı kablo üzerinden taşımaktadır. Şekil 2.2’de ITU-T G.703 [12] standardında tanımlanan PDH E taşıyıcı seviyeleri ve aralarındaki hiyerarşi gösterilmektedir.



Şekil 2.2. Sayısal haberleşme sistemlerinde veri iletim seviyeleri [14]

Tablo 2.1’de farklı bölgelerdeki standartlar için PDH taşıyıcı saat işaretleri ve taşıyabilecekleri kanal sayıları yer almaktadır [15].

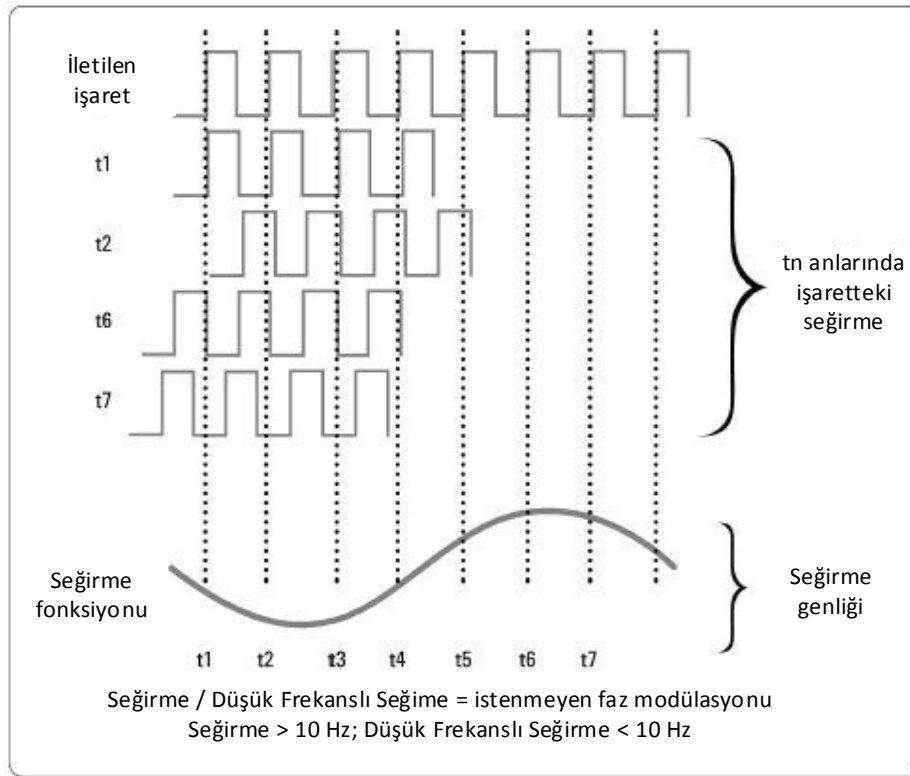
Tablo 2.1. PDH fiziksel seviye veri iletim hızları [15]

| Sayısal<br>çoğullama<br>seviyesi | Taşıyabilecek<br>ses kanal<br>sayısı | Bit oranları (Mbit/s) |         |         |
|----------------------------------|--------------------------------------|-----------------------|---------|---------|
|                                  |                                      | Kuzey<br>Amerika      | Avrupa  | Japonya |
| DS-0/E0/J0                       | 1                                    | 0,064                 | 0,064   | 0,064   |
| DS-1/J1                          | 24                                   | 1,544                 |         | 1,544   |
| E1                               | 30                                   |                       | 2,048   |         |
| DS-1C/J1C                        | 48*                                  | 3,152                 |         | 3,152   |
| DS-2/J2                          | 96                                   | 6,312                 |         | 6,312   |
| E2                               | 120                                  |                       | 8,448   |         |
| E3/J3                            | 480                                  |                       | 34,368  | 32,064  |
| DS-3                             | 672                                  | 44,736                |         |         |
| DS-3C                            | 1344*                                | 91,053                |         |         |
| J3C                              | 1440*                                |                       |         | 97,728  |
| E4                               | 1920                                 |                       | 139,264 |         |
| DS-4                             | 4032                                 | 274,176               |         |         |
| J4                               | 5760                                 |                       |         | 397,200 |
| 5                                | 7680                                 |                       | 565,148 |         |

\* Ektra bitler ile kapasite artırılmıştır.

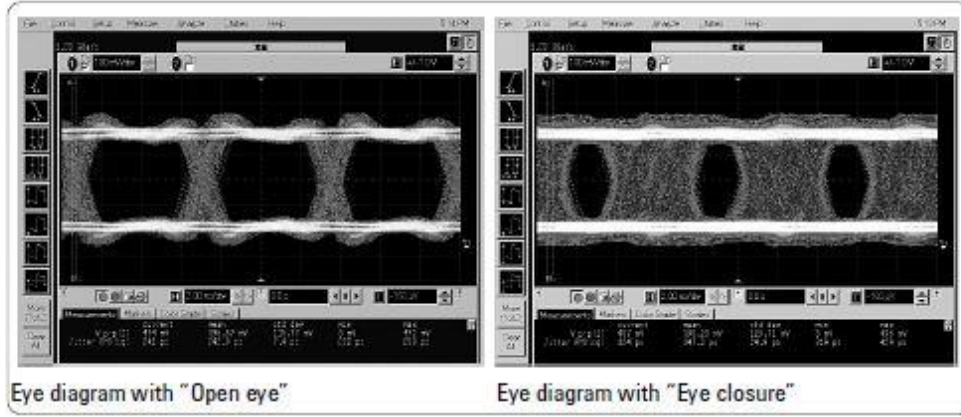
## 2.2. İşarete Seğirme

Haberleşme şebekelerinde verinin iletimi sırasında sinyallerin bozunuma uğramaksızın iletilmesi amaçlanmaktadır. Ancak iletim hatlarında sinyal zayıflaması, elektromanyetik etkiler ve birçok farklı gürültü etkenleri nedeniyle işaretler iletilirken bozunuma uğramaktadır. İletim yolunun bozunum etkisi saat işaretinin periyodunda faz kaymalarına sebep olmaktadır. Periyottaki seğirme frekansı 10 Hz ve daha yüksek değerlerde olması durumunda oluşan bozunuma işarete seğirme (ing. Jitter) denir.



Şekil 2.3'de  $t_n$  örnekleme zamanlarında iletim kanalından aktarılan sinyalde oluşan farklı sürelerdeki seğirme etkileri gösterilmektedir. Sinyal seğirme frekansı fonksiyonun 10 Hz 'den büyük olması durumlarında sinyalde seğirme oluşmaktadır.

Şekil 2.4'de gösterilen göz diyagramları seğirmenin sinyale etkisini göstermektedir. Yüksek seğirme nedeniyle göz diyagramındaki açıklık daralmaktadır. Bu durum bit hatalarına ve zaman bilgisi kayıplarına sebep olabilmektedir. PDH hatlarında maksimum tolere edilebilir seğirme değerleri Tablo 2.2'de gösterilmektedir.



Şekil 2.4. Sayısal işaretlerde seğirme etkisi [16]

Sinyallere etki eden farklı frekans bantlarındaki seğirme değerlerinin tolere edilme eşiklerinin belirlenmesinde bir periyotluk süre (ing. Unit Interval UI) kavramı temel alınmaktadır. UI bir periyot süresince geçen zaman dilimini göstermektedir. Saat eş-zamanlama yöntemleri saat işaretinin frekansındaki değişimleri sinyalin UI değerlerine uygun olarak gerçekleştirmek durumundadır. Aksi halde bit hatları oluşmaktadır.

Tablo 2.2. G.823 standardına göre izin verilen maksimum seğirme [17]

| Arayüz               | -3 dB frekansında (Hz) bant genişliği ölçümü | Tepeden tepeye genlik (UIpp) (Not 3) |
|----------------------|--|--------------------------------------|
| 64 kbit/s<br>(Not 1) | 20 – 20k                                     | 0,25                                 |
|                      | 3k – 20k                                     | 0,05                                 |
| 2048 kbit/s          | 20 – 100k                                    | 1,5                                  |
|                      | 18k -100k (Not 2)                            | 0,2                                  |
| 8448 kbit/s          | 20 – 400k                                    | 1,5                                  |
|                      | 3k – 400k (Not 2)                            | 0,2                                  |
| 34 368 kbit/s        | 100 – 800k                                   | 1,5                                  |
|                      | 10k – 800k                                   | 0,15                                 |
| 139 264 kbit/s       | 200 – 3,5M                                   | 1,5                                  |
|                      | 10k – 3,5M                                   | 0,075                                |

Not 1 – Eş yönlü arayüzler için

Not 2 – 2048 kbit/s ve 8448 kbit/s arayüzlerinin yüksek kesim frekansları 18k yerine 700Hz ve 3k yerine 80kHz belirlenebilir. Ancak farklı operatörlerin şebekeleri arasındaki arayüzler tabloya göre uygulanır.

Not 3 –

64 kbit/s 1 UI = 15,6us

2048 kbit/s 1 UI = 488 ns

8448 kbit/s 1 UI = 118ns

34 368 kbit/s 1 UI = 29,1ns

139 264 kbit/s 1 UI = 7,18ns

### 2.3. Düşük Frekanslı Seğirme

İletim hatlarında sinyallere etki eden 10 Hz altındaki faz değişimleri düşük frekanslı seğirme olarak tanımlanmaktadır. Düşük frekanslı seğirme servis saat işaretlerini üreten osilatörlerde çok düşük faz gürültüleri nedeniyle oluşmaktadır [15]. ITU-T G.810 [18] standardında düşük frekanslı seğirme (ing. wander) tanımlanmaktadır.

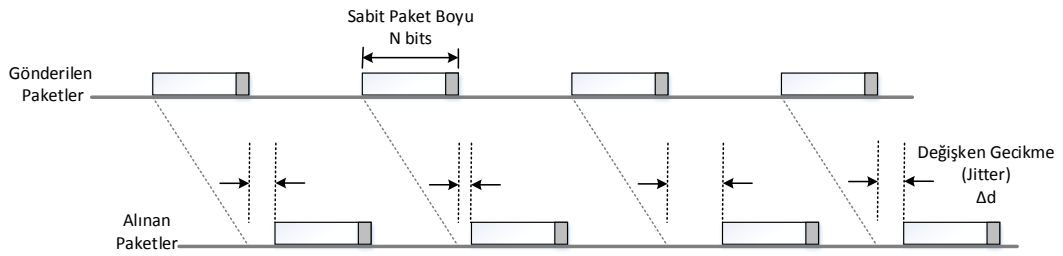
Düşük frekanslı seğirme hesaplamalarında sinyalin faz değişim karakteristiğinin çıkartılması için time interval error (TIE), maximum time interval error (MTIE) ve time deviation (TDEV) parametrelerinden faydalanılmaktadır. Veri işaretinden elde edilen saat işaretinin bir periyotluk zaman aralığı ile referans saat işaretinin bir periyotluk zaman aralığı arasındaki fark TIE olarak tanımlanmaktadır. Ölçüm zamanı boyunca referans saat işareti ile veri işaretinden elde edilen saat işaretinin bir periyotluk zaman aralığı için ulaştığı uçtan uca gecikme değişimlerinin maksimum değerine MTIE denir. Sinyalin ölçüm süresi içerisinde beklendik zaman değişimi ölçümüne TDEV denir. Sinyale etki eden gürültülerin ayırt edilmesinde TDEV önemli ölçüde kolaylık sağlamaktadır.

Sinyallere etki eden faz kaymaları, osilatör gürültüleri, elektromanyetik girişim gibi etkiler iletim hatlarında kullanılan saat işaretlerinin eş-zamanlı olmasına olumsuz etki yapmaktadır. Bu nedenle saat işaretlerinin standartlarda belirtilen aralıklar içerisinde olması oldukça önemlidir.

### 3. PAKET ŞEBEKELERİNDE GECİKMELER VE ÇÖZÜM YÖNTEMLERİ

#### 3.1. Değişken Paket Gecikmesi

Paket anahtarlama şebekelerde (ing. Packet Switched Network, PSN) uç birimler yönlendirici (ing. router) ve anahtarlama (ing. switch) cihazlar üzerinden birbirleri ile paket alışverişi yapmaktadır. PSN şebekelerinde veri yolu yönlendiriciler tarafından belirlenen rotalar ile oluşturulmaktadır. Bu rotalar paket şebekesinin yoğunluğuna, şebekede bulunan cihazların bağlantı durumlarına, anahtarlama paketin tipine ve boyutuna bağlı olarak değiştirilebilmektedir. Şekil 3.1’de gösterildiği üzere paket temelli yönlendirme yapılması nedeniyle veri yolu boyunca her pakete etki eden gecikme miktarında değişkenlik olmaktadır. Paket gecikmelerinin sabit olduğu şebekelerin saat eş-zamanlama işlemine bir etkisi yoktur. Ancak paket gecikmelerinin sabit olmaması kaçınılmaz bir gerçektir. Bir paketin kaynağından hedefine ulaşması için gereken asgari bir süre bulunmaktadır. Bu sürenin haricinde paketin şebekede ne kadar duracağı tamamen şebekenin o anki durumuna bağlıdır. Şebekenin her pakete özel olarak uyguladığı bu gecikme etkisine değişken paket gecikmesi (ing. Packet Delay Variation – PDV ya da network jitter) denmektedir.

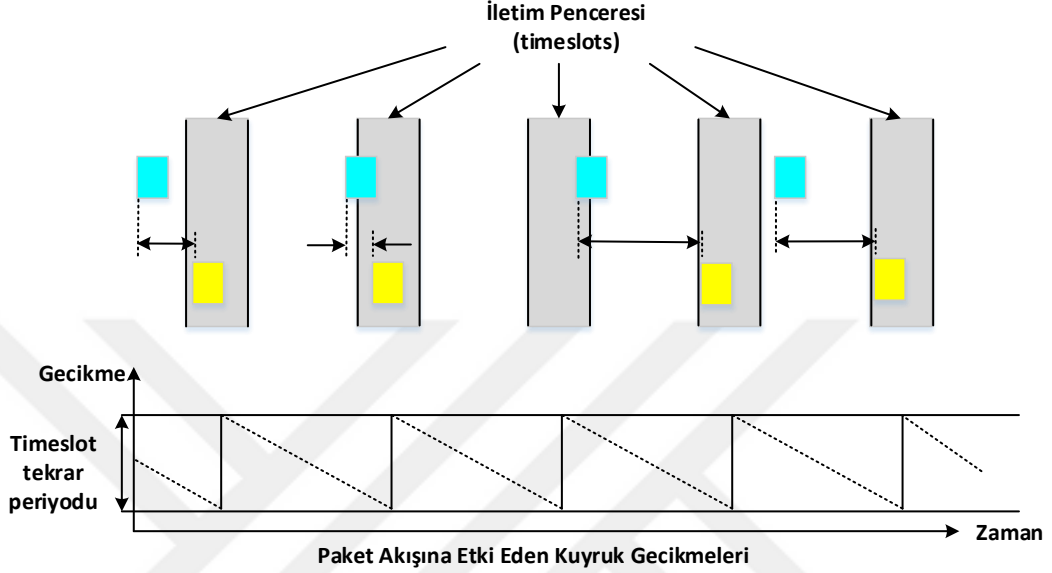


Şekil 3.1. Paket şebekesinde pakete etki eden gecikme [19]

Paket şebekelerinde paket gecikmesine ve paket gecikmesindeki değişime sebep olan etkiler bulunmaktadır. Bu etkiler şebeke topolojisindeki değişiklikler, paket trafiğindeki dalgalanmalar, paket şebekelerinin yapısı gereği cihazların depolama ve gönderme sıraları ve gecikmelerdeki düşük frekanslı değişimlerdir. Paket topolojisindeki değişimler cihazlar arasındaki linklerin düşmesi ya da hedefe ulaşmak için belirlenen rotadaki değişimlerdir. Rota değişimleri “router” cihazlarında bulunan

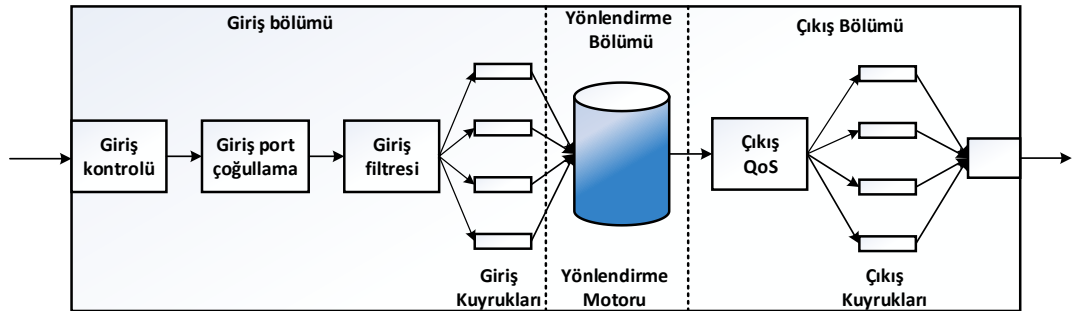


Open Shortest Path First (OSPF) [20] veya Border Gateway Protocol (BGP) [21] gibi TCP/IP yönlendirme protokolleri tarafından hedefe ulaşan en kısa ve uygun rotanın maliyetine göre yapılmaktadır. Paket trafiğindeki dalgalanmalar ise paket kaynaklarındaki değişikliklerden kaynaklanmaktadır.



Şekil 3.2. Paketlerin kuyruk gecikmelerine maruz kalması durumu [4]

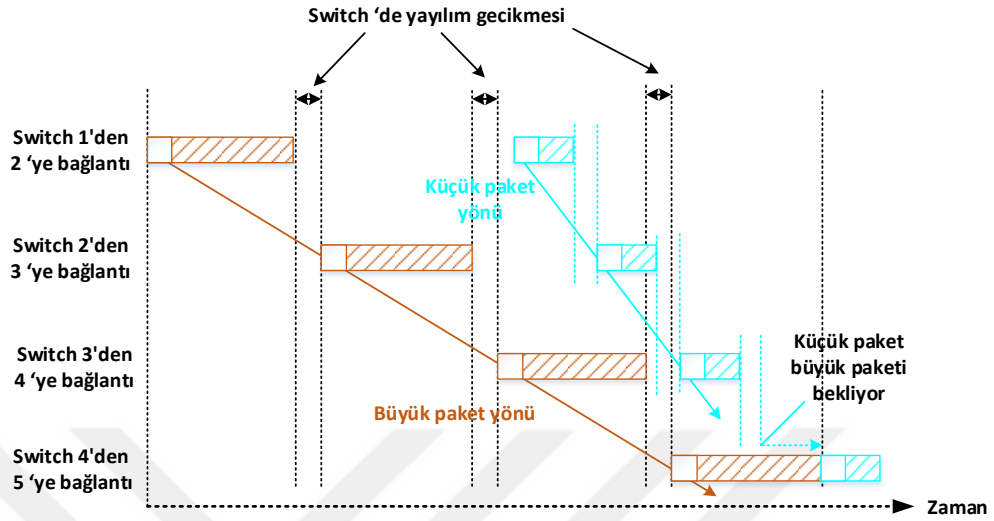
Şekil 3.2’de gösterildiği üzere, paketlerin yönlendirilmesini sağlayan cihazlar paket rotaları boyunca harcanan sürenin değişmesine etki etmektedir. Paketler “router” ya da “switch” cihazlarında depolama, paket başlığının çözümlenmesi ve paketin şebekeye gönderilmesi için çıkış sırasına konması gibi işlemlerden geçmektedir. Şekil 3.3’de bir “router” cihazının şebekeden aldığı paketlere uyguladığı işlemler gösterilmektedir.



Şekil 3.3. Yönlendirici cihazda girişten çıkışa paketin yaşam döngüsü [4]

Büyük boyutlara sahip paketler yönlendirici cihazların portlarında işlem sürelerini arttırmaktadır. Küçük boyuttaki paketlerin şebeke üzerinde ilerlemesi bu tür gecikme

etkilerine uğramaktadır. Şebeke içerisinde yönlendirilen paketlerin başka paketlerden etkilenmesi durumu Şekil 3.4’de gösterilmektedir.



Şekil 3.4. Büyük boyutlu paketlerin küçük boyutlu paketlere etkisi [4]

Paket şebekesindeki olumsuz etkilerin en küçük seviyede olması saat eş-zamanlama sürecinde doğru sonuçlar üretilmesi için oldukça önemlidir. TDMoIP cihazları eş-zamanlı hatlardan topladıkları TDM verisini paket şebekesine belirli periyotlarda göndermektedir. Bu periyot cihazda ayarlanan konfigürasyonlara ve eş-zamanlı hattın taşıyıcı frekansına bağlı olarak değişmektedir.

Eş-zamanlı hattın taşıyıcı frekans değeri paket şebekesi için oldukça önemlidir. Paket şebekesine gönderilen paket sayısı kaynak TDMoIP cihazlarında üretilen paketlere yerleştirilen veri miktarına ve TDM hattının taşıyıcı frekansına bağlı olarak değişmektedir. Bir kaynaktan belirli bir hedefe doğru yüksek miktarda paket trafiğinin olması paket şebekesindeki cihazlarda DDoS (ing. Denial Of Service) atak durumu olarak algılanabilmektedir. Trafik paketlerinin üretilme süresine ait formül Denklem (3.1) yer almaktadır. Tablo 3.1’de TDM servis saat işareti ve ethernet paket boyutuna göre üretilen paket trafiğinin şebekeye gönderilme zaman aralıkları yer almaktadır.

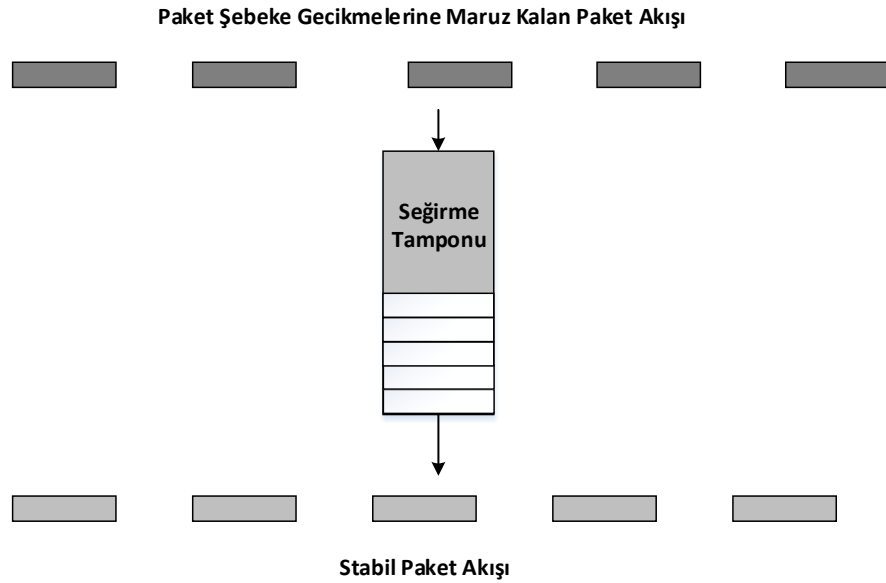
$$\text{Packet Gen. Time} = \frac{\text{Bit\_per\_packet}}{\text{Frequency}} \times 10^3 \text{ ms} \quad (3.1)$$

Tablo 3.1. Paket boyutlarına bağlı paket üretim süreleri

|           | E1 (ms) | E2 (ms)  | E3 (ms)  |
|-----------|---------|----------|----------|
| 256 byte  | 1       | 0,242424 | 0,05959  |
| 384 byte  | 1,5     | 0,363636 | 0,089385 |
| 512 byte  | 2       | 0,484848 | 0,119181 |
| 640 byte  | 2,5     | 0,606061 | 0,148976 |
| 768 byte  | 3       | 0,727273 | 0,178771 |
| 896 byte  | 3,5     | 0,848485 | 0,208566 |
| 1024 byte | 4       | 0,969697 | 0,238361 |

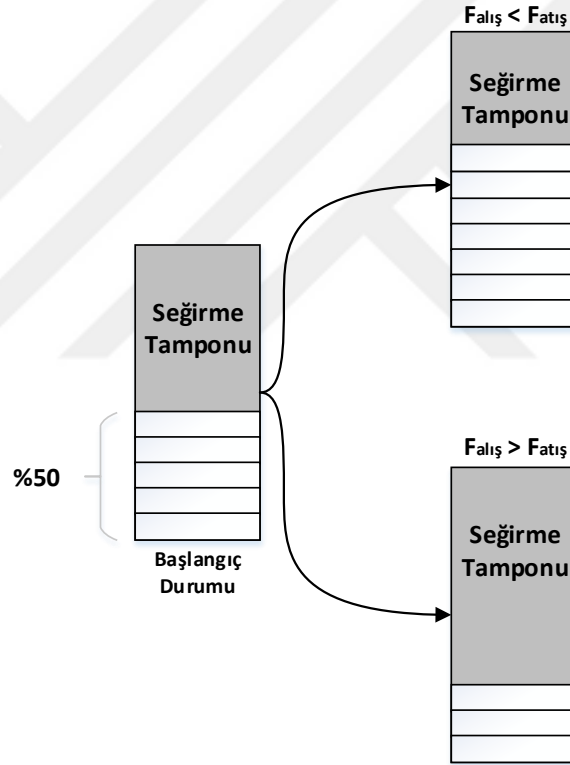
### 3.2. Seğirme Tamponu

Paket anahtarlama şebekelerinin neden olduğu değişken paket gecikmesini engellemek, sıraları değişen paketlerin yeniden sıralanması ve kayıp paketlerin tespiti için seğirme tamponu kullanılmaktadır. Seğirme tamponu hedef cihaza ulaşan paketlerin bellek içerisindeki bir bölümde bekletilmesini sağlamaktadır. Seğirme tamponu değişken zamanlarda hedeflerine ulaşan paketlerin sabit bir hız ile geleneksel eş-zamanlı TDM şebekelerine aktarılmasını sağlamaktadır. Seğirme tamponu değişken ağ gecikmesi etkisini paketleri bekleterek tolere etmektedir. Paketlerin taşıdığı veri miktarının zaman düzlemindeki eşdeğer süresi TDM taşıyıcı frekansına ve paketin boyutuna bağlıdır. Şekil 3.5’de paket gecikmelerinin seğirme tamponu ile düzeltilmesi gösterilmektedir.



Şekil 3.5. Paket gecikmelerinin seğirme tamponu ile düzeltilmesi

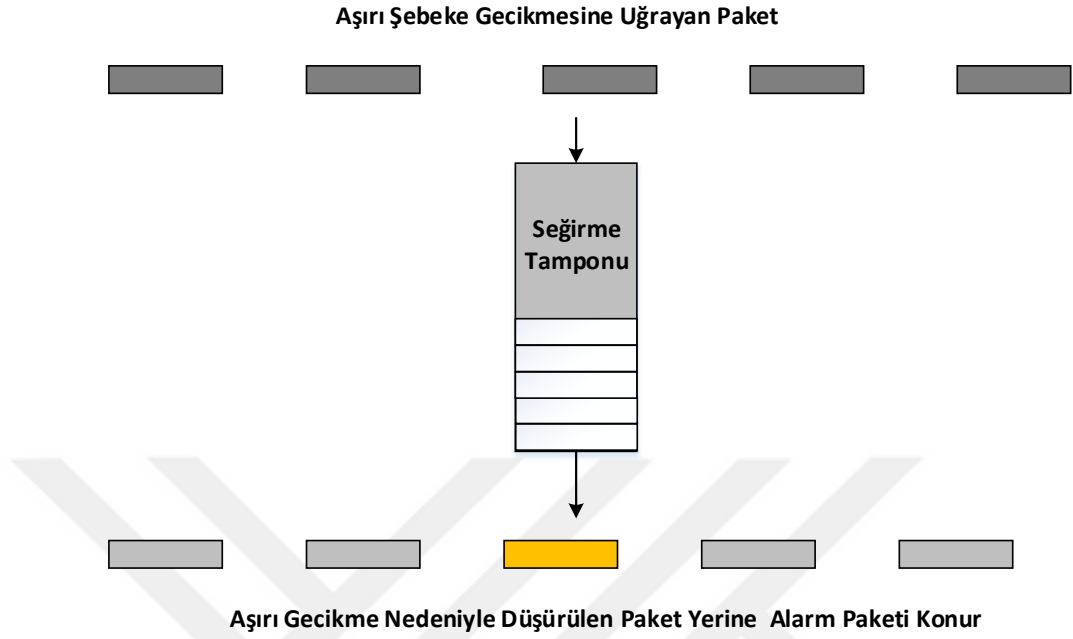
Seğirme tamponu derinliği sabit ya da dinamik olabilmektedir. Seğirme tamponu deęişken paket gecikmesinin olumsuz etkilerini giderirken uçtan uca veri iletim süresini tamponda tutulan paket sayısı ile doğru orantılı olarak arttırmaktadır. Seğirme tamponunda paket seviyesi paket trafiğinin başlangıcında Şekil 3.6’de gösterildiği üzere tamponun toplam kapasitesinin yarısında tutulmaktadır. Böylece seğirme tamponunun başlangıç anında taşma ya da boşalma ihtimali eşit tutulmaktadır. Seğirme tamponu derinliği paket anahtarlamalı şebekenin minimum deęişken paket gecikmesi deęerine dikkat edilerek ayarlanmaktadır. Aksi durumda seğirme tamponunda taşma ya da boşalma durumları oluşmaktadır.  $F_{alış} < F_{atış}$  durumunda taşma  $F_{alış} > F_{atış}$  durumda boşalma olmaktadır.



Şekil 3.6. Seğirme tamponu taşma boşalma durumu

Seğirme tamponunda paket sıra bozulması ve paket kayıpları paket seri numarası mekanizması ile tespit edilmektedir. Bu mekanizma hedefe ulaşan paketlerin seri numaralarını kontrol ederek hatalı durumların tespitini sağlamaktadır. Paket kaybı tespit edildiği durumlarda eş-zamanlı TDM hattı akışının bozulmaması için Şekil 3.7’de gösterildiği üzere bir paket uzunluğu boyunca sabit veri gönderilmektedir.

Paket anahtarlamalı şebekelerin yapısı gereği hedefe ulaşma sıraları değişen paketler seğirme tamponu içerisinde seri numaralarına göre sıralanmaktadır.



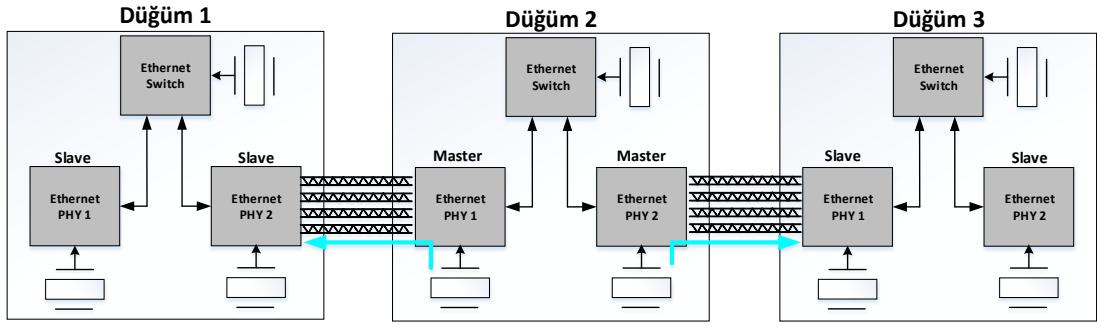
Şekil 3.7. Aşırı gecikme durumunda TDM şebekesinde veri iletiminin sağlanması

#### **4. PAKET ANAHTARLAMALI ŞEBEKELERDE EŞ-ZAMANLAMA YÖNTEMLERİ**

Son 20 yıldır ethernet teknolojileri özellikle telekom ve kablosuz servis sağlayıcıları tarafından veri iletimi için basit yapısı ve uygun maliyeti nedeniyle yaygın şekilde kullanılmaktadır. Ancak ethernetin asenkron yapısı gereği belirli gereksinimlere sahip verilerin iletiminde zorluklarla karşılaşmaktadır. Özellikle TDM gibi PDH ve SDH/SONET servis temelinde haberleşen abonelerin saat eş-zamanlama ihtiyaçları vardır. Benzer şekilde kablosuz baz istasyonlarında da “hand-over” süreçlerinde abonelerin etkilenmeksizin bağlı oldukları baz istasyonlarından farklı baz istasyonlarına aktarılmaları gerekmektedir. Bu işlemin gerçekleştirilebilmesi için her baz istasyonunun aynı saat işareti ile çalışması gerekmektedir. Ethernet üzerinden eş-zamanlamanın gerçekleştirilebilmesi için çeşitli yöntemler geliştirilmiştir. Bu yöntemlerden bazıları TDMoIP servisleri için de önerilmektedir.

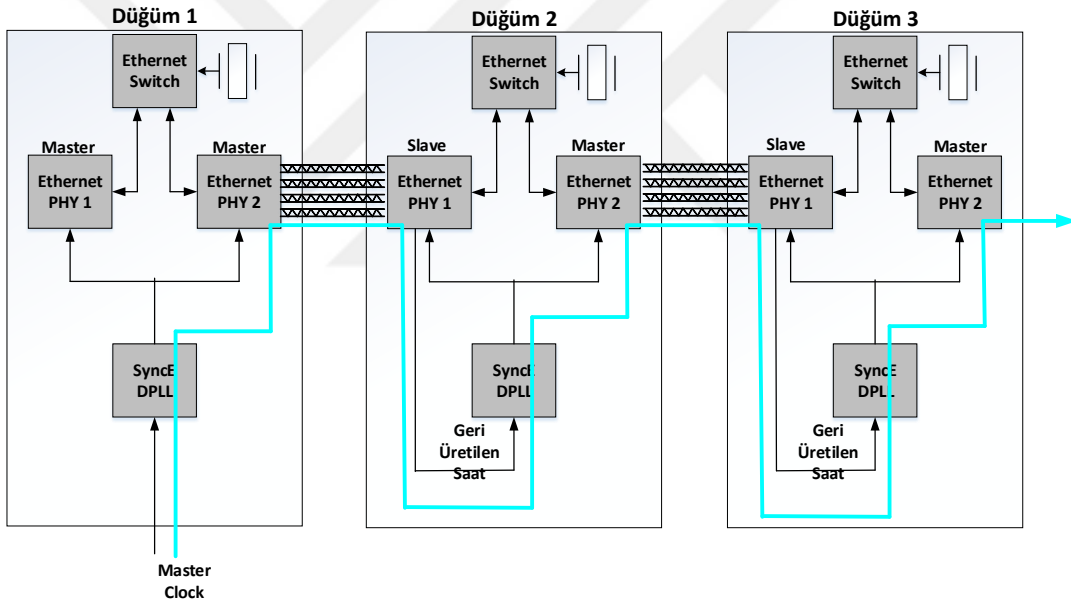
##### **4.1. Eş-zamanlı Ethernet (Synchronous Ethernet - SyncE)**

Eş-zamanlı ethernet yöntemi saat eş-zamanlama işleminin ethernet üzerinden sağlanması için geliştirilen yöntemlerden biridir. Eş-zamanlı ethernet zaman bilgisinin tüm şebeke üzerinden aktarılmasını fiziksel seviyede sağlamaktadır. Ethernet şebekesi eş-zamanlı PDH ve SDH/SONET hatlarına benzer şekilde saat işaretini şebekede bulunan tüm cihazlar için eşitlemektedir. Böylece eski eş-zamanlı şebekelerin saat bilgisi ethernet altyapısı üzerinden aktarılabilir. Eş-zamanlı ethernet ITU-T G.8262 [22] standardında tanımlanmıştır. Şekil 4.1’de klasik ethernet şebekelerinde iletim hattına ait saat işaretinin birbirlerinde bağımsız olarak çalışması gösterilmektedir.



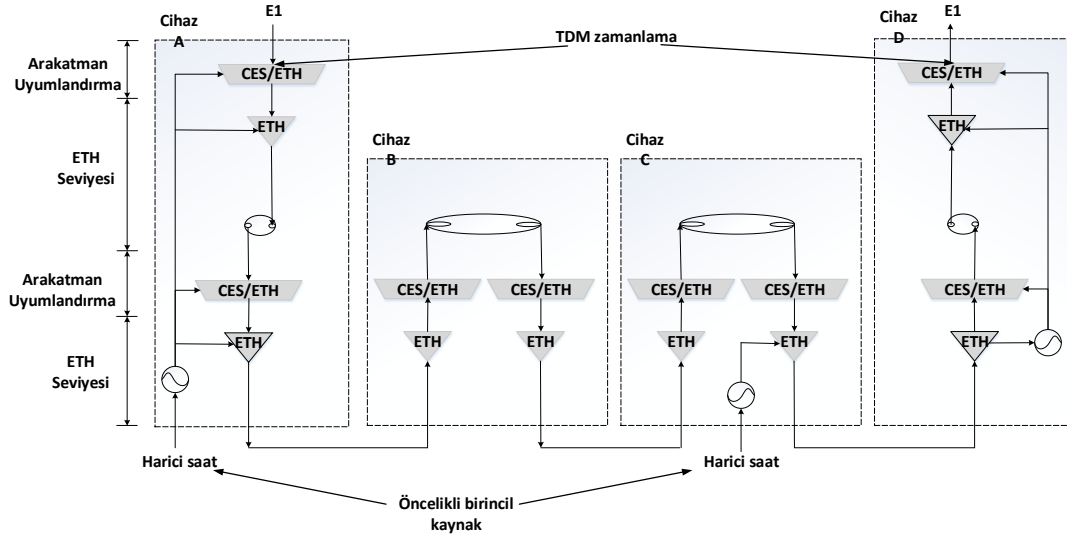
Şekil 4.1. IEEE 802.3 [23] ethernet altyapısında saat işareti [24]

Şekil 4.2’de eş-zamanlı ethernet yapısı için saat işareti eş-zamanlama yapısı gösterilmektedir. Referans saat işareti düğümler arasında sayısal faz kilitlemeli döngü yapıları ile taşınmaktadır. Böylece iletim hattı boyunca verilerin taşındığı saat işareti tüm düğümlerde eşit olmaktadır.



Şekil 4.2. IEEE G.8261 [4] SyncE standardında saat eş-zamanlama [24]

Şekil 4.3’de eş-zamanlı ethernet yöntemi ile kurulmuş paket şebekesinin TDM verisini aktarma süreci gösterilmektedir.



Şekil 4.3. Eş-zamanlı ethernet şebekelerinde referans saat işareti [5]

Eş-zamanlı ethernet her ne kadar eş-zamanlı TDM hatları gibi güvenilir olsa da saat bilgisini uçtan uca aktarılabilmesi için bağlantının sağlandığı tüm şebekede bulunan tüm ethernet cihazlarının fiziksel bağlantı düzeyinde eş-zamanlı ethernet gereksinimlerini karşılaması gerekmektedir. Ancak eş-zamanlı ethernet kullanımının mevcut özel ve kamu servis sağlayıcılarının şebekelerinde yaygın olarak kullanılmıyor ve eş-zamanlı ethernet yönteminin asenkron ethernet cihazları üzerinde çalışmıyor olması nedeniyle TDM verisinin ethernet üzerinden aktarılmasında kapsayıcı bir çözüm olmamaktadır.

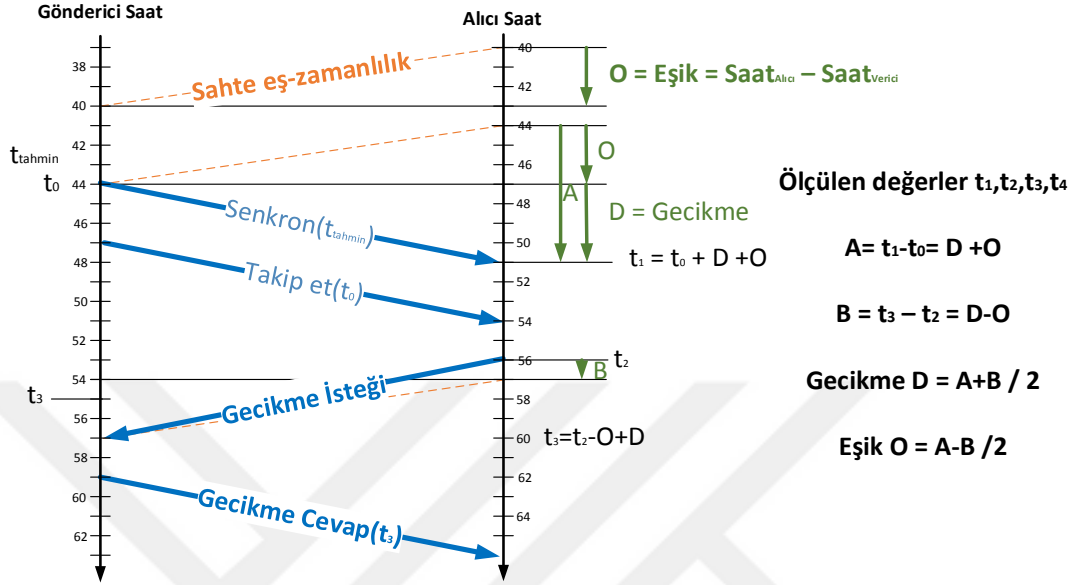
#### 4.2. Yüksek Hassasiyetli Zamanlama Protokolü (PTP) / IEEE1588

Yüksek Hassasiyetli Zamanlama Protokolü ethernet şebekelerinde hassas zaman bilgisinin şebeke üzerinde haberleşen cihazlara dağıtılması için geliştirilmiş bir protokoldür. PTP protokolü paket anahtarlamalı şebekelerde ethernet portlarını Stratum 1 [7] hassasiyetindeki bir saat işaretine göre eş zamanlı hale getirmektedir.

Kaynak servis saat işareti ile çalışan cihaz alıcı servis saat işareti ile çalışan cihaza eş-zamanlama paketi atmaktadır. Eş-zamanlama paketinin içerisinde kaynak birimin zaman bilgisi yer almaktadır. Bir süre sonra aynı cihaz bir önceki pakette yer alan zaman bilgisini tekrar göndermektedir. Alıcı birim şebekenin gecikmesini tespit edebilmek için kendi attığı paketin kaynak cihaza ulaştığı andaki zaman bilgisini kaynak birimden istemektedir. Kaynak birim istek paketinin ulaşmasının ardından alıcı birime paketin kendisine ulaşma zamanını cevap olarak göndermektedir. Bu

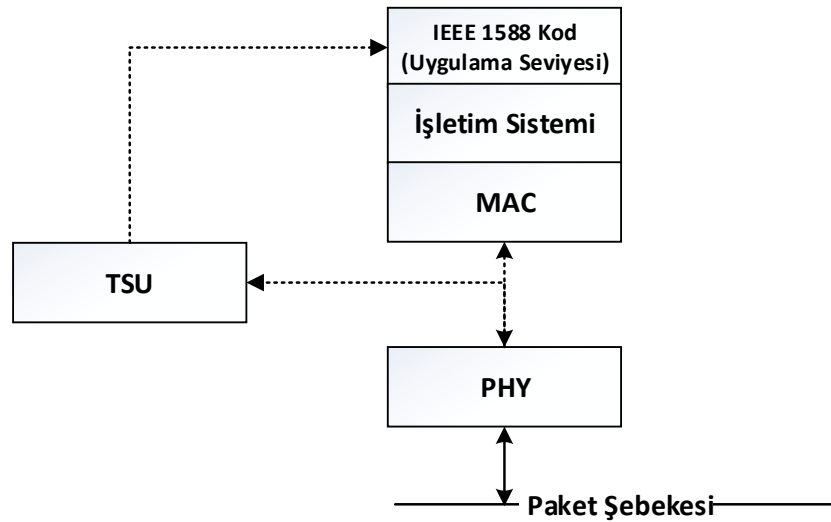


şekilde alıcı birim şebekenin gecikmesini ve kaynak birim ile aralarındaki zaman eşiğini bularak kaynak birimin saatine eş-zamanlı olmaktadır. Şekil 4.4’de birbirleri ile haberleşen iki uç cihaz arasında PTP protokolünün çalışması gösterilmektedir.



Şekil 4.4. PTP protokolü saat eş-zamanlama protokolü mesaj ağacı [25]

PTP protokolünün çalışması sırasında şebekeden alınan paketin ulaşma zamanının hassas şekilde öğrenilmesi önem arz etmektedir. Bu nedenle şebekeden alınan paketlere PHY [25] yongası seviyesinde zaman bilgisi yerleştirilmektedir. Şekil 4.5’de şebekeden alınan eş-zamanlama paketlerinin işlendiği modüller gösterilmektedir.

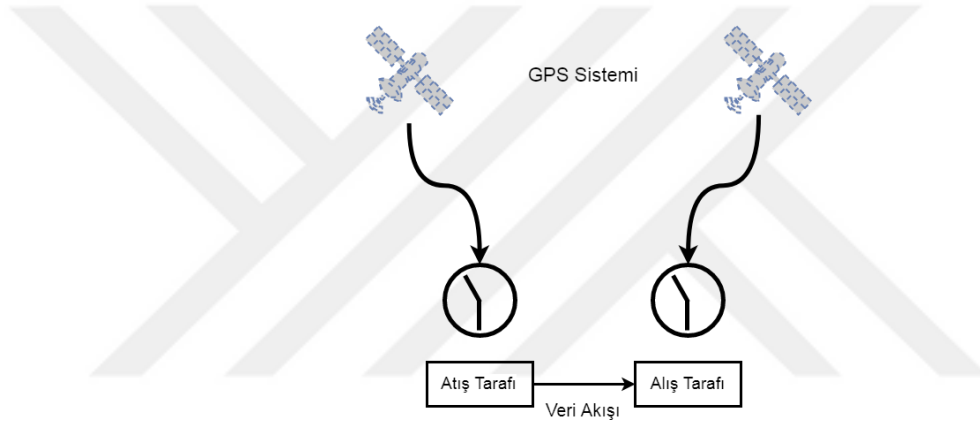


Şekil 4.5. PTP uyumlu şebeke cihazlarında eş-zamanlama birimi (TSU) [5]

PTP protokolü hassas zaman bilgisi sağlamasına rağmen tek bir ethernet portu için bir tip TDM trafiği aktarabilmektedir. Aynı ethernet portundan farklı hızlardaki TDM verisinin aktarılmasına imkân sağlamamaktadır.

### 4.3. Global Konumlama Sistemi / Atomik saat

Paket anahtarlamalı şebekelerde saat işaretinde eş-zamanlama sağlamak için Global Konumlama Sistemi yöntemi de kullanılmaktadır. GPS üç veya dört farklı uydudan aldığı sinyalleri kullanarak Stratum 1 seviyesinde saat işaretinin üretilmesini sağlamaktadır. Şekil 4.6'de GPS sinyalleri kullanılarak saat eş-zamanlama işlemi gösterilmektedir.



Şekil 4.6. GPS kullanılarak servis saat işareti eş zamanlama

GPS ile saat eş-zamanlama yöntemi yüksek hassasiyette saat bilgisinin elde edilmesini sağlamasına rağmen yüksek maliyetli olması, çalıştırıldığı alanlarda uydu sinyallerini sürekli almaya ihtiyaç duyması nedeniyle ethernet şebekeleri üzerinden TDM verisinin aktarıldığı cihazlar için tercih edilmemektedir.

### 4.4. Diferansiyel Senkronizasyon Yöntemleri

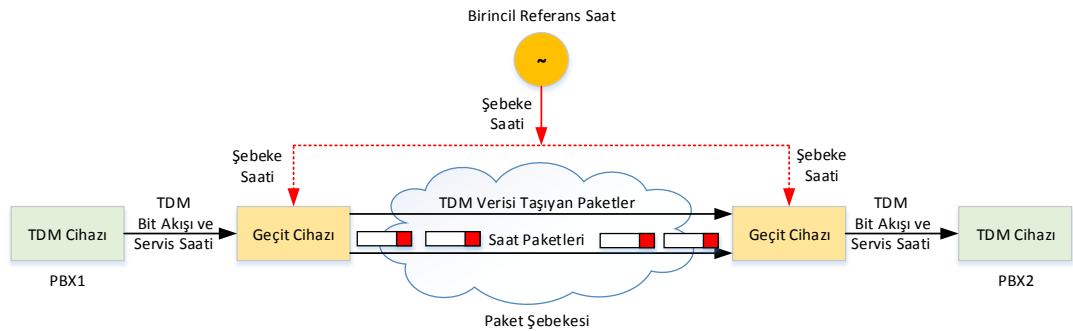
Diferansiyel yöntemlerde saat eş-zamanlama, haberleşmenin gerçekleştiği her iki uç sisteme ulaşan TDM servis saat işaretinden bağımsız ortak bir referans saat işareti kullanılarak hesaplanmaktadır [6]. Diferansiyel saat eş-zamanlama yöntemlerinde kaynak ve hedef birimlere ortak referans saat işareti sağlanmaktadır. Servis saat işaretinin hedef birime yüksek doğruluk ile aktarılabilmesi için referans saat işareti

Stratum 1 kalitesinde GPS veya atomik bir saat işareti olmalıdır. Diferansiyel yöntemlerde ortak saat işareti servis saat işaretinin örneklenmesi için kullanılmaktadır.

Paket anahtarlama şebekelerde değişken paket gecikmesi, paket kayıpları, ağ sıkışması gibi olumsuz etkiler ve paket temelli şebekelerin asenkron yapısı gereği eş-zamanlama bilgisini taşıyamaması diferansiyel yöntemleri bir alternatif yapmaktadır. Ayrıca diferansiyel yöntemler yüksek hassasiyette zaman bilgisi üreten GPS ve atomik saat çözümlerinden sonra saat eş-zamanlama doğruluğu en yüksek yöntemdir. Ancak diferansiyel yöntemlerin tüm paket anahtarlama şebekelerde uygulanabilmesi için referans saat işaretinin tüm geçit cihazlara ulaştırılması gerekmektedir. Paket anahtarlama şebekenin yapısı gereği fiziksel seviyede eş-zamanlama bilgisi dağıtılamadığı için yüksek hassasiyete sahip saat işaretinin şebekeye uygulanabilir olmaması ve maliyetinin uyarlamalı yöntemlere göre oldukça yüksek olması nedeniyle diferansiyel yöntemler yaygınlaşmamaktadır.

#### 4.4.1. Diferansiyel saat eş-zamanlama yöntemlerinin çalışma prensibi

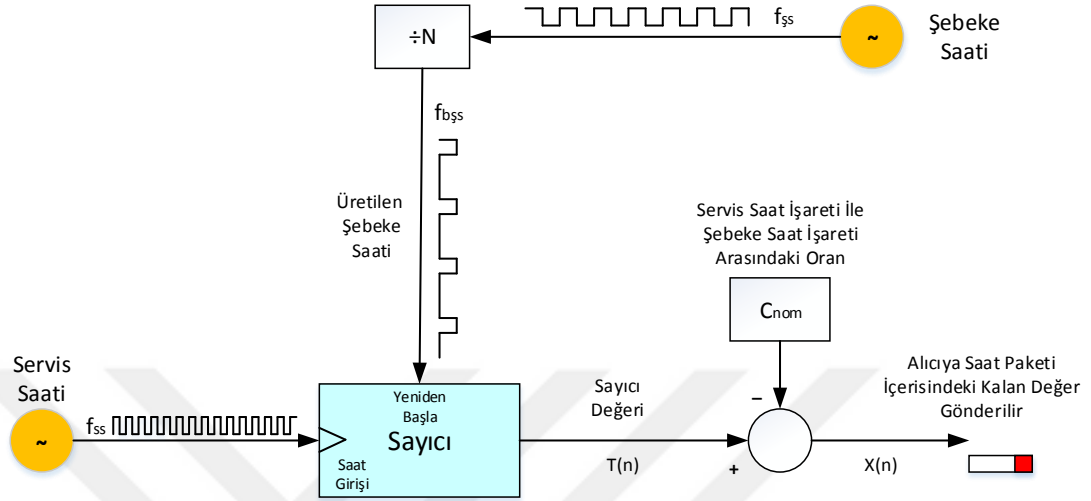
Diferansiyel yöntemler eş-zamanlama amacıyla ATM şebekelerinde Eş-zamanlı Kalan Zaman Bilgisi (ing. Synchronous Residual Timestamp, SRTS) ismi ile kullanılmaktadır. Şekil 4.7’de SRTS yöntemi şebeke topolojisi üzerinde gösterilmektedir.



Şekil 4.7. Paket şebekelerinde diferansiyel saat eş-zamanlama [6]

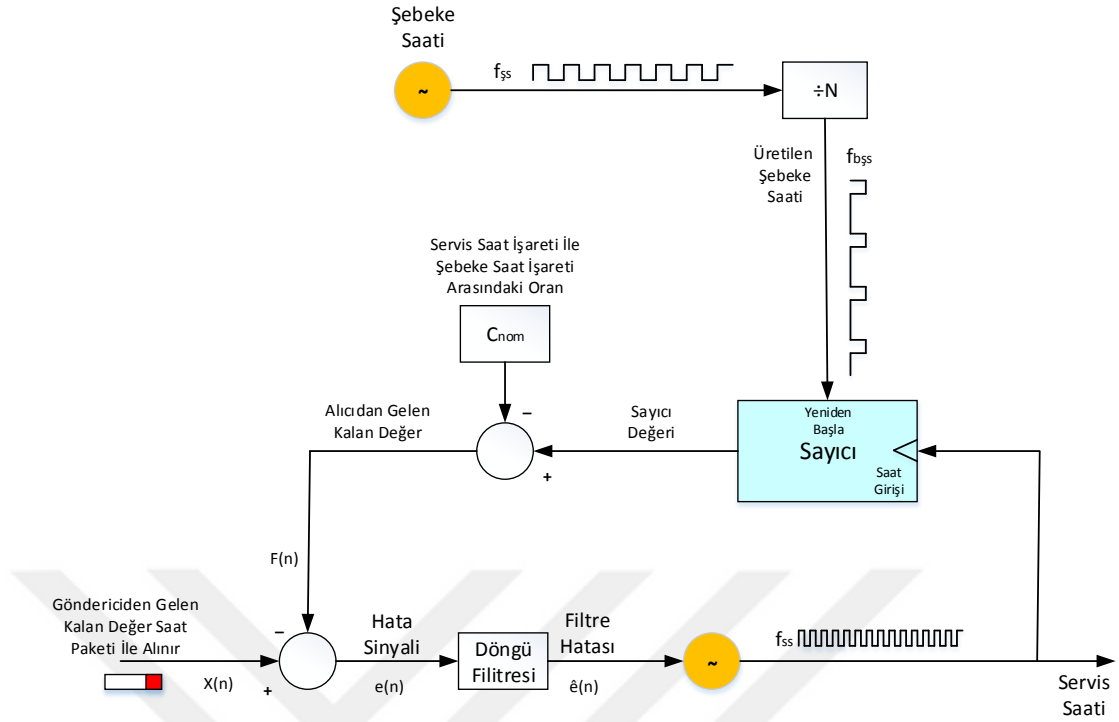
Şekil 4.7’de gösterildiği üzere, referans saat işareti paket anahtarlama şebekeden bağımsız olarak PSN şebekesine bağlı kaynak ve hedef birimlere ulaştırılmaktadır. Kaynak birim TDM verisini PSN şebekesine aktarırken devre anahtarlama şebekeden aldığı saat işareti ile paketleri üretmektedir. Kaynak birimde dışarıdan alınan referans saat işaretine göre TDM servis saat işaretinin yükselen kenar sayısı hesaplanmaktadır.

Şekil 4.8’de yükselen kenar bilgisinin çıkartılması için ortak saat işaretine göre belirli bir süre boyunca servis saat işaretinin yükselen kenarları sayılmaktadır. Böylece servis saat işaretinin belirli bir süre içerisindeki yükselen kenar bilgisi elde edilmektedir.



Şekil 4.8. Kaynak birimde referans saat işaretinin kullanımı [6]

Hesaplanan fark bilgisi üretilen paketin içerisine yerleştirilmektedir. Üretilen paket PSN şebekesi üzerinden hedef birime ulaşmaktadır. Hedef birim gelen paketlerden TDM verisini ve kaynak birimin referans saat işaretine göre ürettiği fark bilgisini çıkartmaktadır. Şekil 4.9’da gösterildiği üzere hedef birimde referans saat işaretine bağlı belirli bir periyot içerisindeki servis saat işaretinin yükselen kenar bilgisi sayılmaktadır. Elde edilen sayaç bilgisi kullanılarak nominal servis saat işaretine göre olması gereken yükselen kenar sayısı arasındaki fark hesaplanmaktadır. Hesaplanan fark bilgisi ile alınan paketlerdeki servis saat işareti fark bilgisi arasındaki fark hesaplanmaktadır. Hedef birimin servis saat işareti hesaplanan fark bilgisine göre kaynak birimin saat işaretine eşitlenmektedir. Yeni üretilen servis saat işareti ile paketlerdeki TDM verisi devre anahtarlamalı şebeke hattına gönderilmektedir.

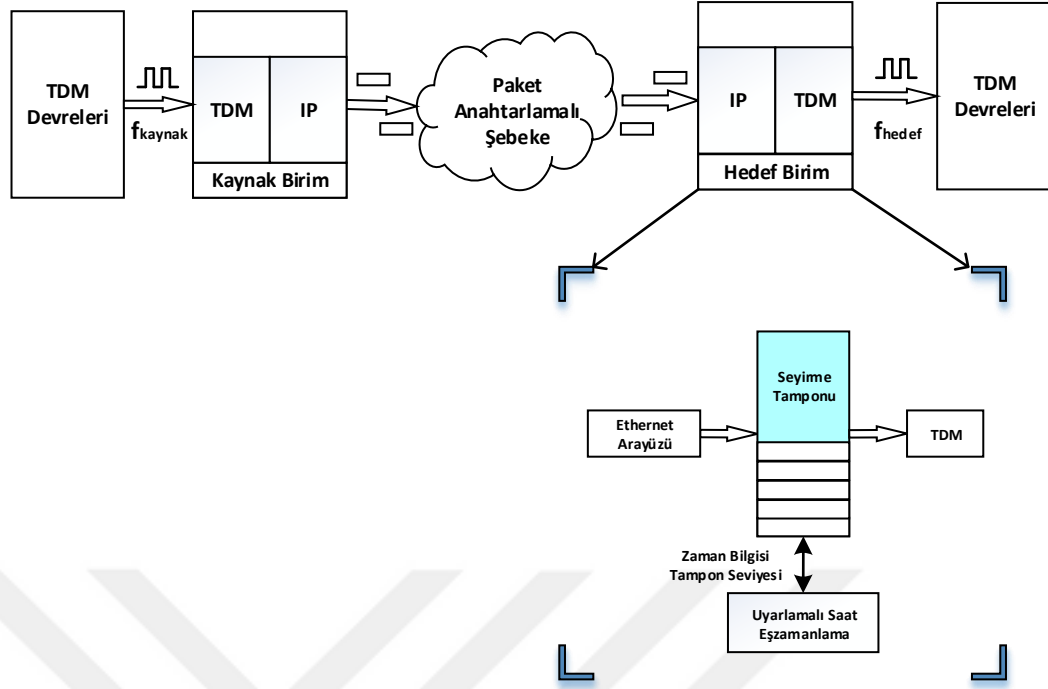


Şekil 4.9. Hedef birimde zaman bilgisinin elde edilmesi [6]

Diferansiyel eş-zamanlama yöntemi PSN hattının değişken paket gecikmesi, paketlerin sıralarının değişmesi gibi olumsuz etkilerden etkilenmemektedir. Ancak TDMoIP kaynak ve hedef birimlerine ortak referans saat işaretinin asenkron şebekeler üzerinden aktarılması yüksek maliyet oluşturması nedeniyle tercih edilmemektedir.

#### 4.5. Uyarlamalı Saat Eş-zamanlama Yöntemleri

TDMoIP cihazları TDM devrelerinin PSN hatları üzerinden birbirlerine bağlanmaları için geliştirilmiştir. TDM devrelerinin saat bilgini asenkron bağlantılar üzerinde aktarmak için çeşitli çözümler önerilmiştir. Bu çözümlerden bir tanesi de uyarlamalı saat eş zamanlama yaklaşımıdır. Uyarlamalı saat eş-zamanlama yöntemi devre anahtarlamalı şebekelerde kullanılan saat işaretini PSN şebekesinden aldığı trafik paketlerini kullanarak geri elde etmektedir. Şekil 4.10'da TDMoIP bağlantısı ve hedef birim detaylı olarak gösterilmektedir.



Şekil 4.10. TDMoIP kaynak ve hedef birimleri

Saat işaretinin yeniden elde edilmesi için zaman bilgisi [26], seçirme tamponu seviyesi [27-29], paket geliş zamanları [30, 31] kullanılmaktadır. Tahmin işleminde kullanılan parametreler kaynak birimin TDM saat işaretinin karakteristik özelliklerini taşımaktadır. Uyarlamalı yöntemler paketler üzerindeki PSN şebekesi nedeniyle oluşan olumsuz etkiyi filtreleyerek kaynak saat işareti ile servis saat işareti arasındaki farkı tespit etmektedir. Uyarlamalı yöntemler diğer yöntemler ile karşılaştırıldıklarında maliyet ve uygulanabilirlik yönünden tercih edilmektedir. Bu durumun temel sebebi PSN şebekesine hızlıca entegre olması ve ekstra bir maliyet gerektirmeksizin uygulanabilmesidir.

Uyarlamalı yöntemler

- paket kayıpları,
- PSN şebeke yapısı gereği değişken gecikmeler,
- şebeke sıkışıklıkları nedeniyle kısa süreli yüksek paket akışı,
- paketlerde bozulma

gibi olumsuz etkilerin aşılmasına yönelik çözüm sunmaktadır. Bu etkilerin yanı sıra elde edilen saat işareti belirlenen standartlara göre devre anahtarlama şebekelerin taşıyıcı frekansları aralığında bulunması ve aynı şekilde ITU-T G.823 [17] standardında belirtilen seçirme ve düşük frekanslı seçirme değerlerine uygun olarak

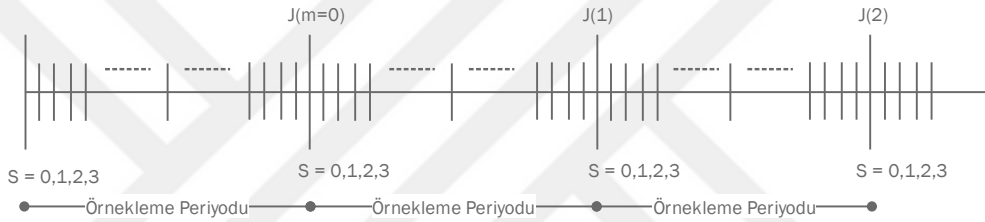
değiştirilmesi gerekmektedir. Servis saat işaretindeki hızlı değişimler bit hatalarına sebep olmaktadır. Bit hatalarının olması servis kalitesini olumsuz etkilenmektedir.

Tahmin işleminin yüksek doğrulukta olması için tahmin periyodu boyunca iletilen paketlerin boyutları sabit olmalıdır. Yüksek hızda veri iletimi yapılan şebekelerde servis kalitesinin yüksek olması veri iletim performansını önemli ölçüde etkilemektedir. Bu nedenle standartlarda belirlenen değerlerin sağlanması gerekmektedir. Kaynak birimdeki servis saat işaretinin düşük frekanslı faz değişimleri oldukça küçük olmalıdır. Benzer şekilde örnekleme periyodu boyunca hedef birimin servis saat işaretini üreten osilatörün çıkış frekansı değiştirilmemeli ve düşük frekanslı seğirme periyodu oldukça düşük olmalıdır. Aksi halde bir tahmin süresi içerisinde kaynak TDM biriminin frekans değişimi hedef birimde frekans tahmininde hatalara sebep olmaktadır. Bu etkilerin yanı sıra paket şebekesinde aşırı sıkışıklıklar, paket kayıpları, yüksek değişken ağ gecikmesi gibi etkiler tahmin sonucunu etkilemektedir.

Literatürde uyarlamalı yöntemler mantığı ile geliştirilen ve paket şebeke etkisini gidermeyi hedefleyen birçok yöntem önerilmiştir. Saat eş-zamanlama işleminin sağlanması için hem zaman bilgisi, hem de seğirme tampon seviyesi kullanan [31]'de, gönderici saat işaretinin alıcıda elde edilmesinin ardından, tampondaki seviye değişimleri giderilmeye çalışılmaktadır. Alıcıda kullanılacak frekans tahmini için, [32]'de zaman bilgisi temelli faz kilitleme yöntemi kullanılmaktadır. Paket anahtarlama gecikmesi ve frekans değişim eğilimi parametrelerinin kullanıldığı [33] yönteminde, parametrelerin ortalama karesel hata değeri için maksimum olabilirlik yöntemleri kullanılarak, alıcı ve gönderici sistemlerin saat işaretleri arasındaki fark tahmin edilmektedir. [26]'da alıcı birimde seğirme tamponu üzerinde aşırı şebeke gecikmesine uğrayan paketlere ait zaman bilgileri filtrelenerek saat eş-zamanlama işlemleri yapılmıştır. Diğer yöntemlerden farklı olarak, [34]'de diferansiyel ve uyarlamalı saat eş-zamanlama yaklaşımları iki aşamalı olarak birlikte kullanılmıştır. Birinci aşamada uyarlamalı yöntemlerde kullanılan seğirme tamponu temelli saat eş-zamanlama yaklaşımı ile gönderici sistemin saat işareti alıcı sistemde tahmin edilmektedir. İkinci aşamada ise, ilk aşamada elde edilen saat işareti, referans saat işareti olarak alınmakta ve eş-zamanlı yöntem ile devam edilmektedir. Sadece seğirme tamponu seviyesine bakılarak saat eş-zamanlamanın sağlandığı yöntemler de bulunmaktadır [35, 36].

[37] çalışmasında servis saat işareti ile varış zamanları arasındaki ilişki üstel oto-bağlanım ve hareketli ortalama (eng. Exponential Autoregressive-Moving Average, EARMA) yöntemi kullanılmaktadır. M/G/1 kuyruk sistemi ile seğirme tamponu modellenmiştir. Önerilen yöntem de paketlerin geliş süreleri arasındaki değışim minimum seviyeye indirgenmeye çalışılmıştır. Literatürde önerilen tahmin yöntemlerinden bazıları ilerleyen bölümlerde detaylı şekilde açıklanmaktadır.

Genel hatları ile tahmin süreçleri örnek toplama, tahmin ve seğirme tamponu seviyesini düzeltme süreçleri içerisinde periyodik olarak gerçekleşmektedir. Şekil 4.11'de gösterildiğı üzere uyarlamalı saat eş-zamanlama yöntemlerinde bir tahmin işlemi periyodik olarak gerçekleşmektedir.



Şekil 4.11. Saat eş-zamanlama algoritması - zaman eksenini

Elde edilen örnekler ardışık saat ayarlama periyodunun sonunda değerlendirilerek saat tahmin işlemi gerçekleştirilmektedir. s değışkeni ile bir periyot içerisinde toplanan örnekler gösterilmektedir. m değışkeniyle ise başlangıçtan itibaren tamamlanan toplam saat eş-zamanlama periyodunun sayısı gösterilmektedir. Her bir örnekleme periyodunda toplamda J(m) kadar örnek toplanmaktadır. Bu bölümün devam eden alt başlıklarında uyarlamalı saat eş-zamanlama yönteminin kullanıldığı bazı makalelerde önerilen yaklaşımlar detaylı olarak açıklanmaktadır.

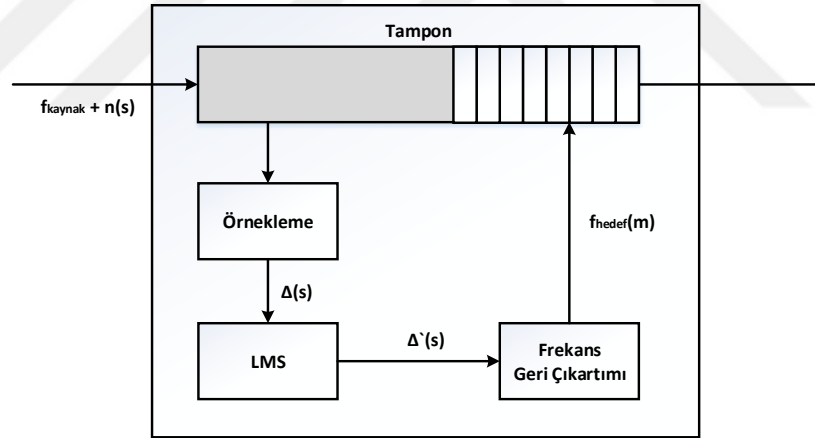
#### 4.5.1. En küçük ortalama karesel yöntemi temelli saat eş-zamanlama

[36] çalışmasında en küçük ortalama kareler yöntemi kullanılarak seğirme tamponu temelli saat eş-zamanlama önerilmektedir. En küçük ortalama kareler yöntemi, tıp, finans, mühendislik, ziraat, biyoloji ve sosyoloji gibi çeşitli bilim dallarında çeşitli değışkenler arasındaki ilişkiler belirlenirken kullanılan en önemli araçlar arasındadır. [38]' de en küçük ortalama kareler yöntemi açıklanmaktadır.



Önerilen seğirme tamponu temelli yöntemde zaman bilgisi temelli yöntemlere kıyasla paket içerisinde herhangi ekstra bir paket bilgisinin taşınmadığını vurgulanmaktadır. Böylece seğirme tamponu temelli yöntemin basit, esnek ve verimli olduğu vurgulanmaktadır. Ancak zaman bilgisi temelli yöntemler de paketlerin geliş zamanlarını temel alarak da tahmin yapabilmektedir. Yani trafik paketlerine ekstra bir zaman bilgisi yerleştirilmemektedir. Seğirme tamponu seviyesi üzerinde minimum ortalama kareler yöntemini kullanan yöntem geliştirilen algoritma ile paket şebekesinin neden olduğu olumsuz değışken paket gecikmesi etkisini hafifletmektedir.

Yöntem paket boyutlarını sabit, kaynak servis saat işaretinin düşük frekanslı seğirme değerin minimum ve paket kayıplarının olmadığını varsaymaktadır. Makalede önerilen algoritma paket şebekesinin seğirme tamponu üzerindeki PDV etkisini filtrelemektedir. Şekil 4.12’de gösterildiğı üzere seğirme tamponu belirli aralıklarla örneklenmektedir. Toplanan örnekler en küçük ortalama kare yöntemi uygulanan filtreden geçirilerek frekans tahmini yapılmaktadır.



Şekil 4.12. LMS Algoritması eş-zamanlama blok diyagramı [36]

$m$ . tahmin periyodundaki  $s$ . tampon seviyesi  $\Phi(s)$  ile gösterilmektedir. Kaynak birimin servis saat işareti  $f_{kaynak}$  ile hedef birimin  $m$ . tahmin periyodu için servis saat işareti  $f_{hedef(m)}$  arasındaki frekans farklılığı tahmin periyodu süresince seğirme tamponunda  $T(m)\Delta f(m)$  kadar değışime sebep olmaktadır.  $T(m)$   $m$ . tahmin periyodu boyunca geçen süreyi göstermektedir.  $\Delta f(m)$  kaynak ve hedef birim arasındaki frekans farklılığını ifade etmektedir. Seğirme tamponundaki toplam değışim ise paket şebekesinin etkisi ve  $d(s)$  ilave edildiğinde kadar olmaktadır.  $d(s)$  örnekleme süresi boyunca seğirme

tamponuna etki eden gürültü etkisidir.  $\Delta\Phi(s)$  fark formülü Denklem (4.1)'de gösterilmektedir.

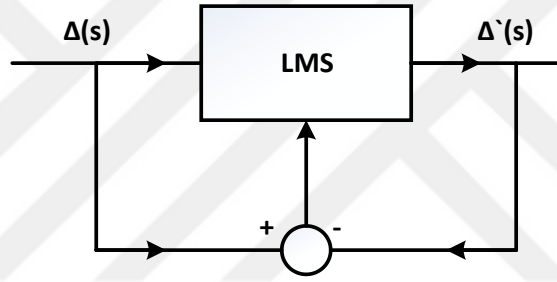
$$\Phi(s+1)=\Phi(s)+T(s)(f_{\text{kaynak}}-f_{\text{hedef}}(m)+n(s))$$

veya

(4.1)

$$\Delta\Phi(s)=T(m)\Delta f(m)+d(s)$$

Şekil 4.13'de gösterildiği üzere seçirme tamponundaki değişim en küçük ortalama kareler yöntemi ile filtrelenmektedir. Filtre amacıyla kullanılan en küçük ortalama kareler yöntemi filtre derecesine bağlı olarak alınan örnekler üzerinde alçak geçiren filtre etkisi yapmaktadır. Böylece paket şebekesinin tampon seviyesine etki etmemesi sağlanmıştır.



Şekil 4.13. LMS ile değişken gecikme filtrelenmesi [36]

Denklem (4.2)'de seçirme tamponunda frekans farklılığı nedeniyle örnekleme süresi boyunca ortaya çıkan farkın en küçük ortalama kareler yöntemi ile elde edilmesi gösterilmektedir.

$$\Delta\Phi'(s)=\sum_{i=1}^N w_i\Delta\Phi(s-i)=W(s)^T X(s) \quad (4.2)$$

Filtre işlemi sonrasında elde edilen tampon seviye farkı ile örnekler arasındaki fark tahmin hatasını göstermektedir. En küçük ortalama kareler yöntemi hata değerini Denklem (4.3)'de yer alan en uygun  $W(s)$  ağırlık değerlerini belirleyerek minimize etmektedir.

$$e(s)=\Delta\Phi(s)-\Delta\Phi'(s) \quad (4.3)$$

Önerilen yöntem seçirme tamponundaki değişimi Denklem (4.4)'de gösterildiği üzere tahmin ederek hedef ve kaynak birimlerin servis saat işaretleri arasındaki frekans farklılığını tespit etmektedir.

$$\Delta\hat{f}(m) = \frac{1}{j(m)} \sum_{s=1}^{j(m)} \Delta\Phi'(s) f_{\text{hedef}}(s)$$

veya

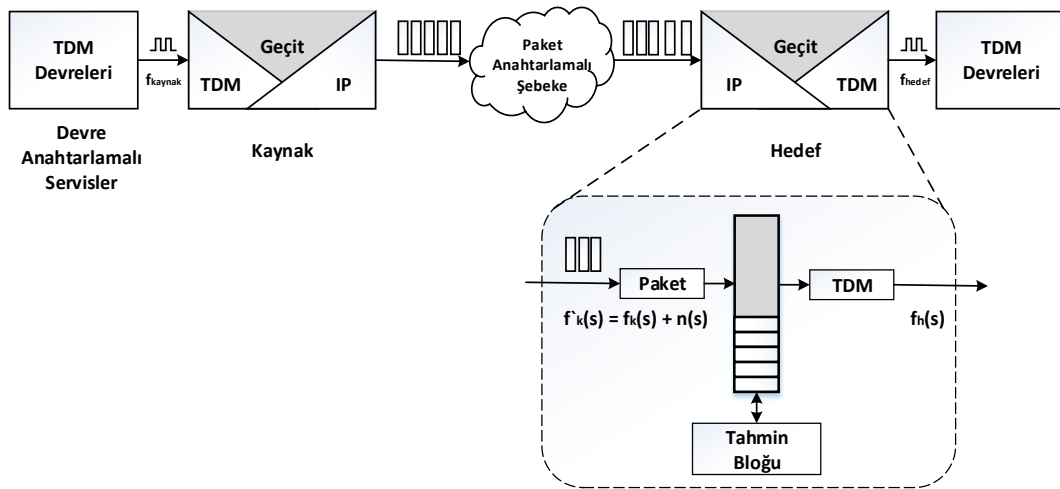
$$\Delta\hat{f}(m) = \frac{f_{\text{hedef}}(m)}{j(m)} (\Phi'(m+1) - \Phi'(m))$$

(4.4)

Bu yöntemde sadece seçirme tamponuna bakılıyor olması tamponun istikrarlı olmayan paket şebekelerinde sürekli taşması ve boşalması nedeniyle hatalı tahminler yapılmasına sebep olabilecektir.

#### 4.5.2. Tampon seviyesi temelli saat eş-zamanlama yöntemi

[29] çalışmasında kaynak birimin servis saat işaretine ait tahmin işlemi Şekil 4.14'de gösterildiği üzere seçirme tampon seviyesindeki değişim üzerinden önerilmektedir. Tahmin edilen frekans fark bilgisi ve seçirme tampon seviyesini sabit bir aralık içerisinde tutacak kompanzasyon farkı dinamik olarak hedef birimin servis saat işaretine uygulanmaktadır. Önerilen bu yöntemde seçirme tamponundaki değişimin de sabit tutulması dikkate alınmıştır.



Şekil 4.14. TDMoIP şebekelerinde uyumlandırılmış saat eş-zamanlama [29]

Önerilen algoritma iki aşamalı olarak saat eş-zamanlama işlemini gerçekleştirmektedir. İlk aşamada seçirme tamponuna etki eden frekans farklılığı tespit edilmekte ikinci aşamada seçirme tamponunu belirli bir aralıkta tutacak tolerans frekansı hesaplanmaktadır. m. tahmin periyodu sonunda seçirme tamponunda oluşan fark seviyesi  $\Delta\Phi(m)$  Denklem (4.5) ile hesaplanmaktadır.

$$\Delta\Phi(m)=T(m) \sum_{s=0}^{j(m)-1} \Delta f_{\text{hedef}}(s,m)+n(s,m) \quad (4.5)$$

Denklem (4.6)'de tespit edilen fark seviyesi tahmin işlemi boyunca geçen süreye bölünerek frekans bilgisi elde edilmektedir.

$$\Delta f_{\text{hedef,tahmin}}(m)=\frac{f_{\text{hedef}}(m)}{j(m)}(\Phi(m+1)-\Phi(m)) \quad (4.6)$$

Seğirme tamponunda taşma ya da boşalma durumlarının oluşmaması için tamponun seğırdiğı yönün tersi yönde etki edecek frekans bilgisi Denklem (4.7)'de hesaplanmaktadır.

$$\Delta f_{\text{hedef,komp}}(m)=(1-F(\Delta\Phi(m)))\frac{f_{\text{hedef}}(m)}{j(m)}\Delta\Phi(m) \quad (4.7)$$

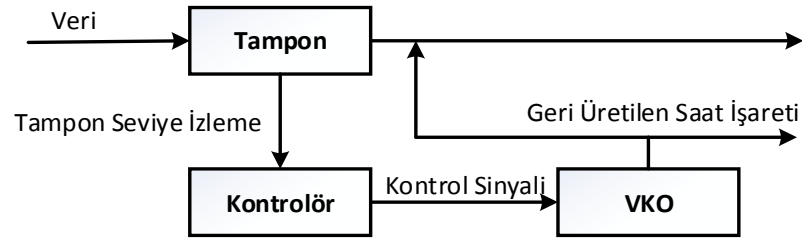
Denklem (4.8)'de elde edilen frekans farkları  $\alpha_{\text{tahmin}}$  ve  $\alpha_{\text{hedef}}$  etki parametrelerine göre mevcut frekansa eklenmektedir.

$$f_{\text{kaynak}}(m+1)=f_{\text{hedef}}(m)+\alpha_{\text{tahmin}}\Delta f_{\text{hedef,tahmin}}(m)+\alpha_{\text{komp}}\Delta f_{\text{hedef,komp}}(m) \quad (4.8)$$

Önerilen yöntemde frekans tahmin işlemine ek olarak seğıirme tamponu seviyesinin belirli bir aralık içerisinde kalmasını sağlayan kompanzasyon etkisi önerilmektedir. Ancak bu makalede de sadece seğıirme tamponu temel alınması yüksek seğıirmeli şebekelerde başarımın düşük olmasına sebep olmaktadır.

#### 4.5.3. PID kontrolörü ile uyarlamalı saat eş-zamanlama

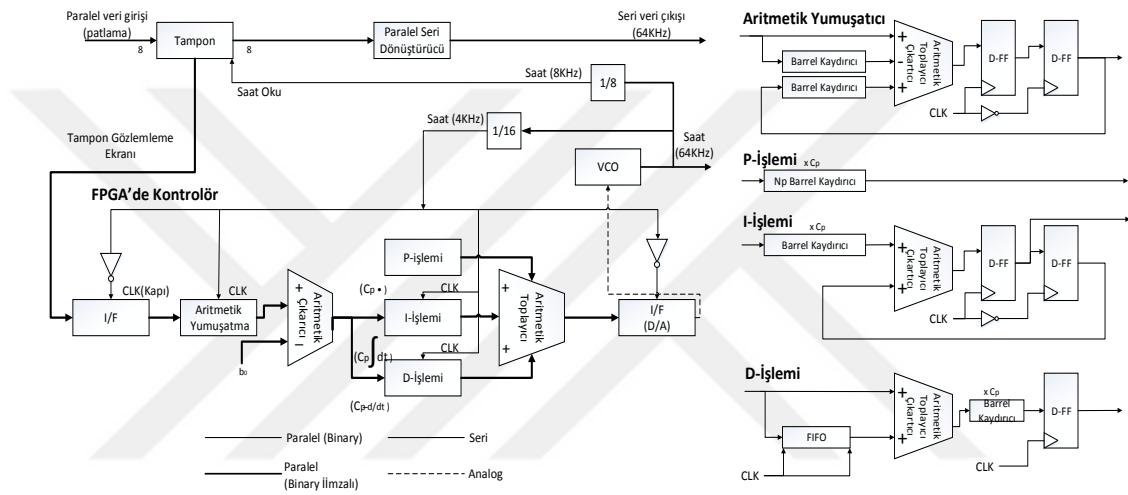
[28] çalışmasında PID kontrolör temelli uyarlamalı saat eş-zamanlama yöntemi önerilmiştir. Şekil 4.15'de gösterildiğı üzere seğıirme tamponu seviyesi kontrolör tarafından sürekli örneklenerek frekans farklılığı tespit edilmektedir.



Şekil 4.15. PID Kontrollü saat eş-zamanlama temel yapısı [28]

Önerilen yöntem mantık kapıları kullanılarak donanım tasarımı ile gerçekleştirilmiştir.

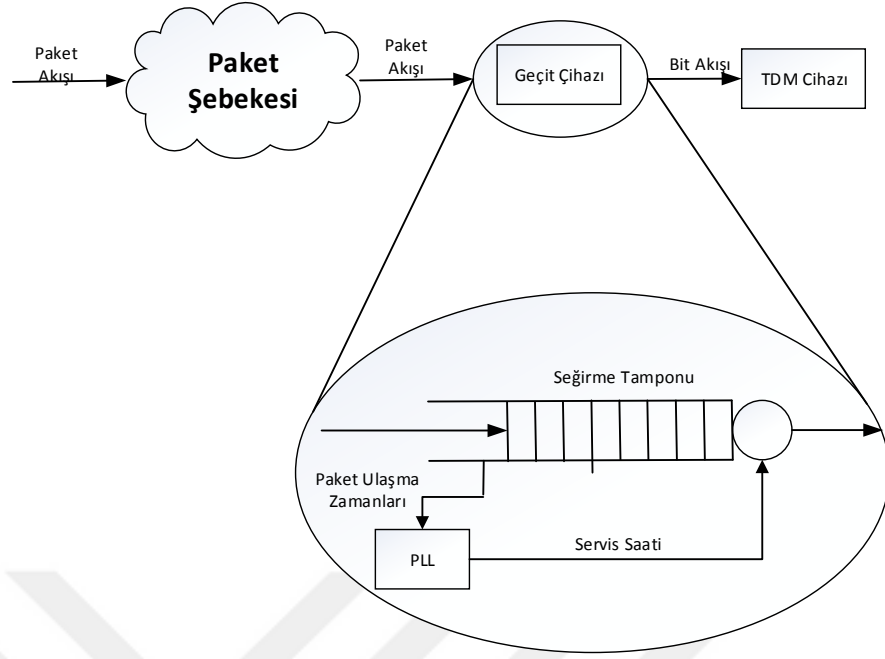
Şekil 4.16'de PID kontrolörünün FPGA blok diyagramı gösterilmektedir.



Şekil 4.16. PID temelli eş-zamanlama algoritması FPGA blok diyagramı [28] (a) Genel şema, (b) Aritmetik zayıflatıcı, (c) P-işlemi, (d) I-işlemi (e) D-işlemi

#### 4.5.4. Paket ulaşma zamanı temelli saat eş-zamanlama yöntemi

[30] çalışmasında kaynak birimin servis saat işareti, hedef birime ulaşan paketlerin geliş zamanları kullanılarak tahmin edilmektedir. Önerilen yöntemde servis saat işaretinin tahmin edilmesi işleminde kullanılan zaman bilgisi hedef birimde oluşturulmaktadır. TDM trafik paketlerinin içerisine ayrıca bir zaman bilgisi yerleştirilmemektedir. Şekil 4.17'de alıcı birimin geliş zaman bilgilerini eş-zamanlama işleminde kullanımı gösterilmektedir. Paket ulaşma zamanları faz kilitlemeli döngü yöntemine uygulanarak hedef birim ile kaynak birim arasındaki frekans farklılıkları tespit edilmiştir.



Şekil 4.17. Paket ulaşma zamanı temelli eş-zamanlama yöntemi alıcı birim [30]

#### 4.5.5. En küçük karesel lineer bağlanım temelli saat eş-zamanlama yöntemi

[35] çalışmasında seğirme tamponu seviyesindeki değişimlerin en küçük karesel lineer bağlanım yöntemi kullanılarak kaynak birim ile hedef birim arasındaki frekans farklılığı tespit edilmektedir. Lineer bağlanım yöntemi ile minimum örnek toplanarak kısa tahmin periyotları elde edilebileceği vurgulanmaktadır.

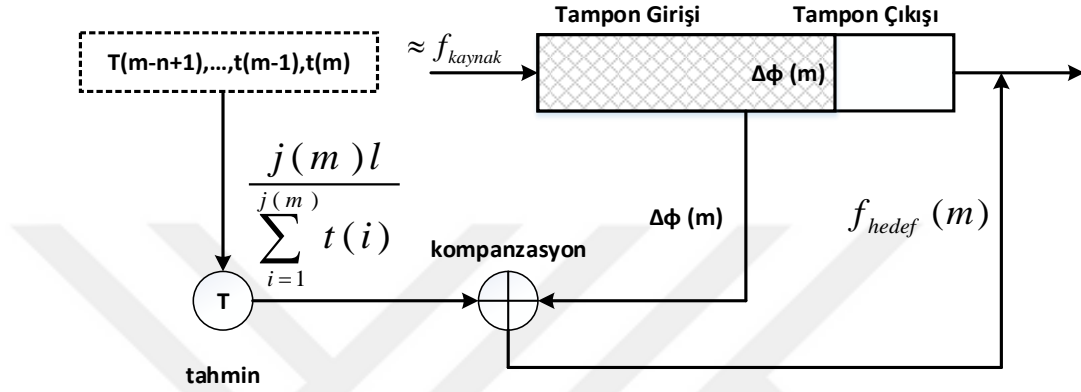
Önerilen yönteme ait formül Denklem (4.9)'da yer almaktadır. Seğirme tamponundan alınan seviye bilgileri kullanılarak farklılık paket sayısı cinsinden bulunmaktadır.

$$\hat{a} = \frac{j(m) \cdot \sum_{i=0}^{j(m)-1} (\Phi_m(i) \cdot t_m(i)) - \sum_{i=0}^{j(m)-1} \Phi_m(i) \cdot \sum_{i=0}^{j(m)-1} t_m(i)}{m \cdot \sum_{i=0}^{j(m)-1} t_m(i)^2 - \left( \sum_{i=0}^{j(m)-1} t_m(i) \right)^2} \quad (4.9)$$

Önerilen yöntem de her ne kadar hızlı sonuç verilmesi vurgulansa da değişken paket gecikmesinin yüksek olduğu şebekelerde sadece tampon seviyesinin takip edilmesi yeterli olmamaktadır. Tahmin sonuçlarındaki doğruluk payını arttırmak için örnek sayısının artırılması gerekmektedir.

#### 4.5.6. Paket varma zamanları ve tampon seviyesi temelli saat eş-zamanlama

[27] çalışmasında geliştirilen algoritma ile zaman bilgisi temel alınarak servis saati tahmin işleminin ardından sistemin sürekli servis verebilmesi için paket şebekesinin olumsuz etkileri nedeniyle etkilenen tampon seviyesinin istikrarlı kalması sağlanmaktadır.



Şekil 4.18. Tahmin işlemi ve tampon kontrolünün sağlanması [27]

Şekil 4.18'de tahmin işlemi blok diyagramları yer almaktadır. Denklem (4.10)'da  $f_{hedef}(m)$  hedef birim saat işaretinin paket ulaşma zamanları ve seğirme tamponundaki değişim üzerinden çıkartımı gösterilmektedir.  $j(m)$  adet paketin hedef birime ulaşma zamanlarının  $t(i)$  ortalaması alınmaktadır. Elde edilen ortalama varış zamanı bir paketin taşıdığı bit sayısı ile oranlanarak frekans farklılığı tahmin edilmektedir. Tahmin süreci boyunca seğirme tamponundaki değişim periyot süresi ile oranladığında tampondaki etkinin tolere edilmesi için uygulanması gereken frekans etkisi elde edilmektedir.

$$f_d(k) = \frac{kl}{\sum_{i=1}^k t(i)} + \frac{\Delta\Phi(k)}{t(k)} \quad (4.10)$$

#### 4.5.7. Zaman bilgisi ve tampon seviyesi temelli saat eş-zamanlama

Bu bölümde tez çalışması kapsamında donanım tasarımı yapılan uyarlamalı saat eş-zamanlama yöntemi [31] anlatılmaktadır. Referans alınan yöntemin kompanzasyon etkisini farklı paket sayıları için esnek şekilde ayarlanabilme kontrolü bu tez çalışması kapsamında eklenmiştir. Alıcı ve gönderici birim arasındaki frekans farklılığı Denklem (4.11)'de yer alan eşitlik ile ifade edilmektedir. Saat eş-zamanlama işlemi

alıcı birimde yapılmaktadır. Gönderici birimin servis saat işaretinin hesaplanması için frekans farklılığı alınan paketler üzerinden hesap edilmektedir. Bu amaçla saat frekans değerinin hassas bir şekilde düzeltilmesini sağlayan uyarlamalı saat eş-zamanlama algoritması ethernet paketlerinin alıcı tarafa ulaştığı zamanı gösteren, yerel saat ile üretilen zaman bilgisini kullanmaktadır.

$$P = \frac{f_{\text{kaynak}}}{f_{\text{hedef}}} \quad (4.11)$$

$f_{\text{kaynak}}$  kaynak birimin TDM servis saati göstermektedir. Gönderici tarafta ethernet paketi  $f_{\text{hedef}}$  saat işaretiyle oluşturulmaktadır.  $f_{\text{hedef}}$  frekansı alıcı taraftaki TDMoIP noktasına ait servis saat işaretinin frekansını göstermektedir.  $P$  değişkeniyle alıcı ve verici saat işaretlerinin oranı gösterilmektedir. Şekil 4.11’de gösterildiği üzere sistem çalışma zamanı tahmin periyotlarına ayrılmıştır. Tahmin periyodu boyunca etiketlenen ethernet paketlerinden zaman bilgisi elde etmektedir. Elde edilen zaman bilgileri ardışık saat ayarlama periyodunun sonunda değerlendirilerek saat tahmin işlemi gerçekleştirilmektedir. Her bir örnekleme periyodunda toplamda  $J(m)$  kadar zaman bilgisi etiketi seçirme tamponuna yerleştirilen paketlere iliştilmektedir. Paket şebekesi sonrasında, alıcı tarafa ulaşan ethernet paketinin zaman bilgisi değeri Denklem (4.12)’de gösterildiği şekilde ifade edilebilir. Ancak zaman bilgisi değeri gerçek zamanlı sistemlerde servis saat işareti ile sayılan bir sayaç değeridir.

$$T_{\text{sm}} = \text{Offset}_{f_{\text{hedef}}} + f_{\text{hedef}} \times \left( \tau_{\text{sabit}} + \tau_{\text{sm}} + \frac{(j \times 2 \times N + (i-1)) \times l}{f_{\text{kaynak}}} \right)$$

$l$ : Ethernet Paketi Boyutu (bits)

$N$ : Bir penceredeki toplam örnek sayısı

$\tau_{\text{sabit}}$ : IP ağı üzerindeki sabit gecikme süresi (s) (4.12)

$\tau_{\text{sm}}$ : Ip ağı üzerindeki rasgele değişken gecikme süresi-jitter (s)

$R_{\text{sm}}$ :  $m$ . pencere içerisindeki  $s$ . örneğin alıcı taraftaki timestamp değeri

$f_{\text{hedef}}$ : Alıcı taraftaki saat frekansı

$f_{\text{kaynak}}$ : Gönderici taraftaki saat frekansı

Alıcı ve gönderici saat işaretlerinin frekans değerleri arasındaki oranı hesaplamak için ardışık gelen iki karar penceresi oluşturulmaktadır. Seçirme tamponunda sıralanan paketlerin, TDM ortamına geri gönderilmesi aşamasında, paketlere ait zaman bilgisi

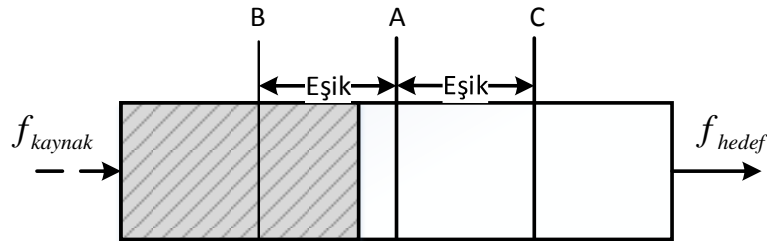


değerleri gerçek zamanlı olarak toplanmakta ve iki ardışık penceredeki toplam örnek sayısının yarısına ulaşıncaya kadar işlemler devam etmektedir. Toplam örnek sayısının yarısına ulaşıldığında paketlere ait toplanan zaman bilgileri birinci pencere olarak ayrılmaktadır. İkinci pencere için toplam örnek sayısına ulaşıncaya kadar zaman bilgileri toplanmaktadır. Denklem (4.13)'de gönderici birim ile alıcı birim arasındaki saat işareti oranı ethernet paketlerine ait zaman bilgileri kullanılarak elde edilmektedir. Uzun bir penceredeki örnekler dikkate alındığından dolayı, algoritma özü itibariyle düşük frekansları geçiren bir filtre ile eş işleve sahip olmaktadır.

$$T_{\text{fark}} = \frac{1}{N} \times \left( \sum_{s=N+1}^{2N} T_{\text{sm}} - \sum_{s=1}^N T_{\text{sm}} \right) \quad (4.13)$$

$$P_m = \frac{1}{N \times I} \times T_{\text{fark}}$$

Bir penceredeki toplam örnek sayısını artırmak, ethernet paketlerinin boyutunu küçültmek ve bu işlem sekansını belirli bir miktar tekrarladıktan sonra elde edilen sonuçların aritmetik ortalamasını almak, TDMoIP saat eş-zamanlama sürecindeki hata payını azaltıcı yönde etki yapmaktadır. Oluşturulan zaman bilgileri kullanılarak saat işaretleri arasındaki oran yüksek doğrulukta tahmin edilse de bu algoritma, yüksek değişken gecikmelere sahip paket anahtarlama şebekelerinde tampon taşması veya boşalması ihtimallerine karşı zayıf olmaktadır. Bu sorunu giderebilmek amacıyla, seçirme tamponu seviyesinde eşik değerleri belirleyerek, seçirme tamponunun bu eşik değerlerine ulaşması durumunda hesaplanan  $P_m$  oranı kompanse edilmektedir. Şekil 4.19'de gösterildiği üzere tampon seviyesi servis saat işareti değiştirilerek eşik değerleri aralığında tutulmaktadır.



Şekil 4.19. Seçirme tamponunda kompanzasyon eşikleri [31]

Seçirme tamponu eşik değerleri arasında kalması için kompanzasyon etkisi  $H$  Denklem (4.14)'de hesaplanmaktadır.  $H$  kompanzasyon etkisi tahmin edilen frekans

değeri, paket şebekesinin maksimum değişken geçime değeri, tahmin periyodu boyunca toplanan örnek sayısının yarısı ve çarpım faktörü kullanılarak hesaplanmaktadır.

$$H = K_{\text{çarpım\_faktörü}} \times P_m \times \sqrt{\frac{2 \times \sigma^2}{N}} \quad (4.14)$$

Kompanzasyon etkisi hesaplanırken kullanılan  $K_{\text{çarpım\_faktörü}}$  taşıyıcı tipi ve örnek sayısına bağlı olarak belirlenmektedir. Denklem (4.15)'de  $K_{\text{çarpım\_faktörü}}$  formülü yer almaktadır. Tablo 4.1'de yer alan  $C_{\text{sabit}}$  değerleri farklı örnek sayıları için belirlenmiştir.  $C_{\text{sabit}}$  ile tahmin periyodu içerisindeki örneklere bağlı olarak etki edilecek kompanzasyon etkisi paket uzunluklarına bağlı olarak bulunmaktadır.  $K_{\text{çarpım\_faktörü}}$  kontrol edilerek tasarlanan RTL donanımın farklı örnek sayıları ile çalışması sağlanmıştır. Denklem (4.14)'de yer alan kompanzasyon etkisini hesaplama işlemi  $K_{\text{çarpım\_faktörü}}$  ile RTL donanımın esnek ayarlanabilir bir yapıda olmasını sağlamıştır.

$$K_{\text{çarpım\_faktörü}} = C_{\text{sabit}} \times \frac{\text{Paket Uzunluğu}}{10^3} \quad (4.15)$$

Tablo 4.1. Çarpım faktöründe taşıyıcı tipi ve örnek sayısına bağlı sabit değerler

| Taşıyıcı Tipi | Örnek Sayısı | $C_{\text{sabit}}$ |
|---------------|--------------|--------------------|
| E1            | 2048         | 0,97               |
| E1            | 8192         | 7,8                |
| E1            | 16384        | 22                 |
| E2            | 2048         | 0,235              |
| E2            | 8192         | 1,89               |
| E2            | 16384        | 5,3                |
| E3            | 8192         | 0,46               |
| E3            | 16384        | 1,3                |
| E3            | 32768        | 3,7                |

Seğirme tamponu belirlenen eşik değerlerinin dışına çıkması durumunda hesaplanan kompanzasyon etkisi tahmin edilen frekans değerine eklenmektedir. Denklem (4.16)'de kompanzasyon etkisi yer alan yeni frekans değerinin formülü yer almaktadır.

$$P'_m = \frac{H + 2 \times J(m) \times l}{2 \times J(m) \times l} \times P_m \quad (4.16)$$

Bir periyodun tamamlanmasının akabinde, saat işareti düzeltilmekte ve bir sonraki eş-zamanlama periyodunda, yeni saat işaretine uygun olarak, zaman bilgisi örnekleri alınmaktadır. Saat eş-zamanlama karar verme aralıklarında, daha çok örnek toplanması ve daha seyrek saat frekansı değerinin değiştirilmesi durumunda, sistemin daha kararlı olduğu ve alış saatinin daha küçük seğirme ve düşük frekanslı seğirme değerlerine sahip olduğu gözlenmektedir.



## 5. UYARLAMALI SAAT EŞ-ZAMANLAMA MİMARİSİ

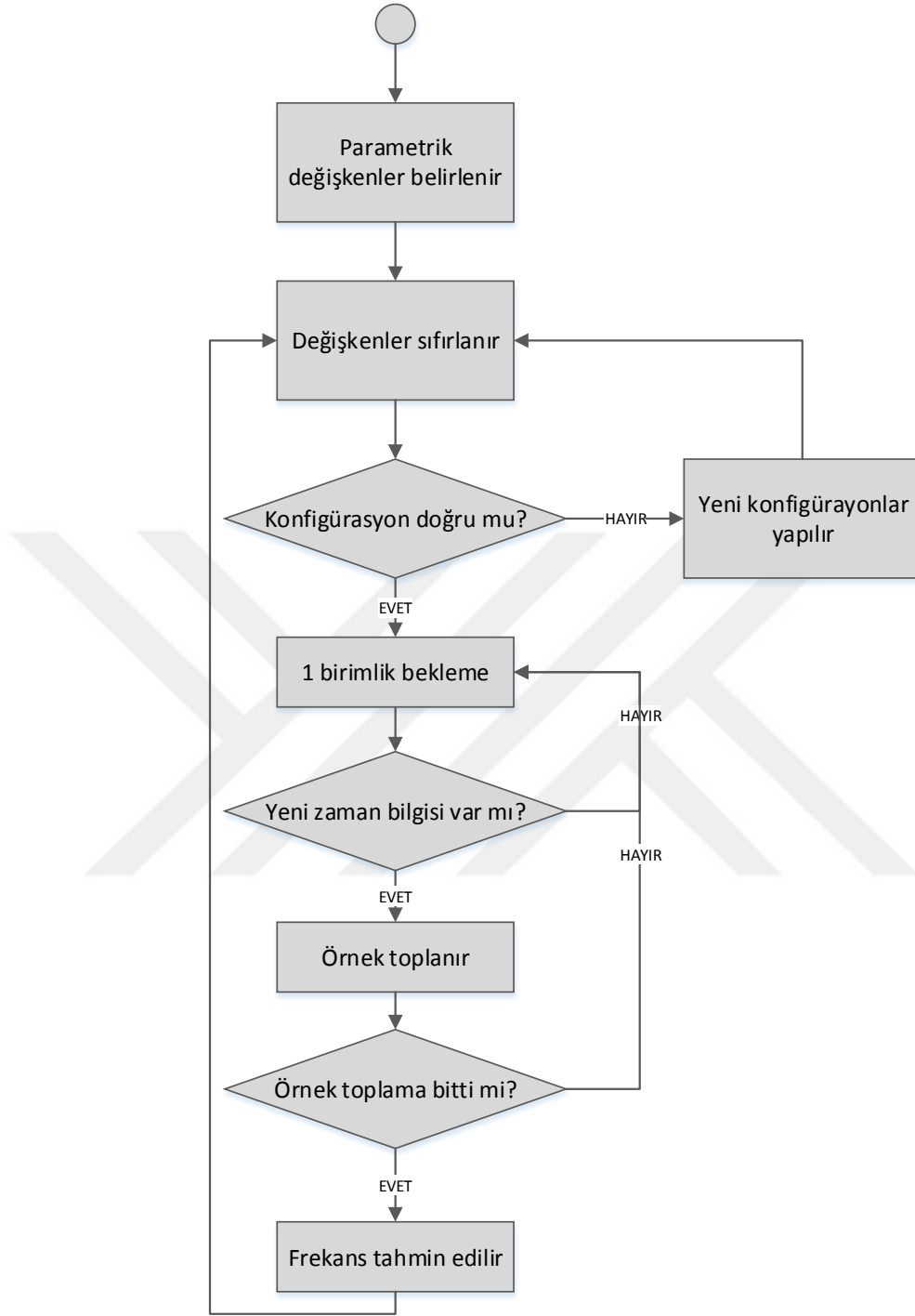
Bu bölümde zaman bilgisi ve seğirme tampon seviyesini temel alan uyarlamalı saat eş-zamanlama yöntemi için gerçekleştirilen donanım tasarımı açıklanmaktadır. Saat eş-zamanlama işleminin Yazmaç Transfer Seviyesi (Register Transfer Level, RTL) tasarımı Verilog [39] donanım betimleme dili kullanılarak gerçekleştirilmiştir. Tasarlanan saat eş-zamanlama donanımının doğrulanması için MATLAB [40] ile referans model hazırlanmıştır. Tasarlanan donanım E1 /E2 / E3 taşıyıcı tipleri için saat işareti tahmini yapmaktadır. Saat tahmin işlemi için geliştirilen algoritma üç temel aşamayı gerçekleştirmektedir.

- Tahmin işleminde kullanılan zaman bilgisi etiketlerini ve kompanzasyon işleminde kullanılan seğirme tampon seviyelerini toplamak
- Toplanan örnekler kullanılarak kaynak birimin saat işaretini tahmin etmek
- Seğirme tamponu seviyesini yönetmek için uygun frekans etkisini belirlemek

Tasarlanan mimarinin temel amacı TDM servis saat işaretini seğirme tamponun dolmasını ya da boşalmasını engelleyecek şekilde kontrol etmektir. Bu kapsamda belirlenen seğirme tamponu derinliği, tahmin periyodu uzunluğu ve paket sayısı parametreleri paket anahtarlamalı şebekenin değişken gecikme etkisine bağlı olarak belirlenmesi gerekmektedir. Mimarinin TDM tarafı için en önemli kısıdı G.823 [17] standardında belirlenen sınırlar içerisinde servis saat işaretini değiştirmektedir. Tasarlanan donanım modülü farklı paket boyutları, taşıyıcı hızları, örnek sayıları ve seğirme tamponu eşik değerlerini desteklemektedir. Farklı taşıyıcı tipleri için kullanılan parametreler Tablo 5.1’de yer almaktadır.

Tablo 5.1. Saat eş-zamanlama bloğu konfigürasyon parametreleri

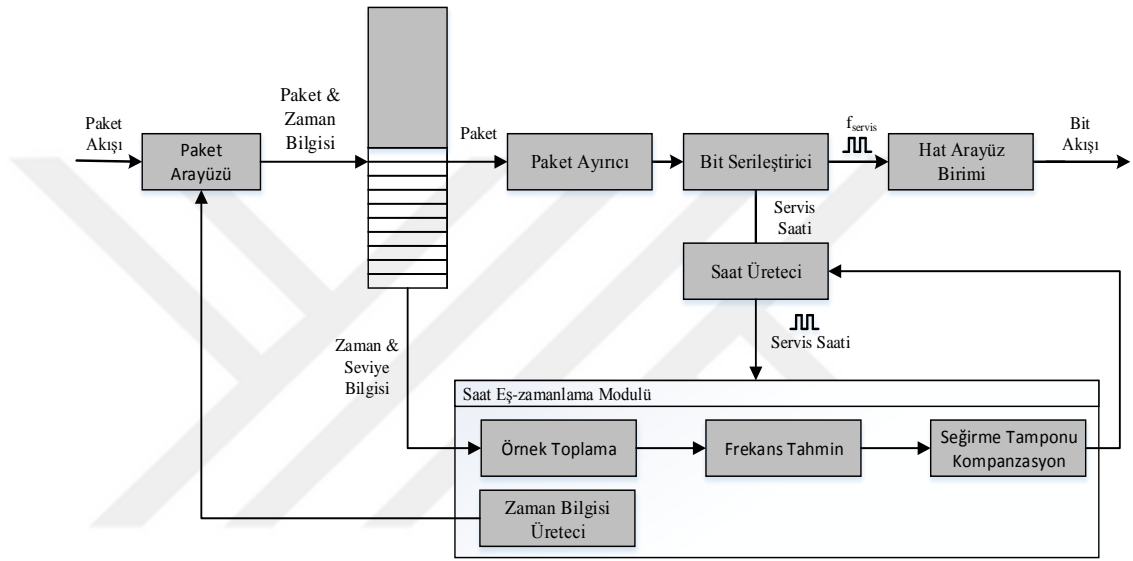
| Parametre                   | E1                  | E2                  | E3                  |
|-----------------------------|---------------------|---------------------|---------------------|
| Paket Uzunluğu              | $2^8 - 2^{10}$ byte | $2^8 - 2^{10}$ byte | $2^8 - 2^{10}$ byte |
| Paket Sayısı                | $2^{11} - 2^{19}$   | $2^{11} - 2^{19}$   | $2^{11} - 2^{19}$   |
| Seğirme Tamponu Süresi (ms) | $1 \dots 10^3$ ms   | $1 \dots 10^3$ ms   | $1 \dots 10^3$ ms   |
| Tahmin Periyodu (sn.)       | 2 – 524 sn.         | 2 – 524 sn.         | 2 – 524 sn.         |



Şekil 5.1. Uyarlamalı saat eş-zamanlama algoritması

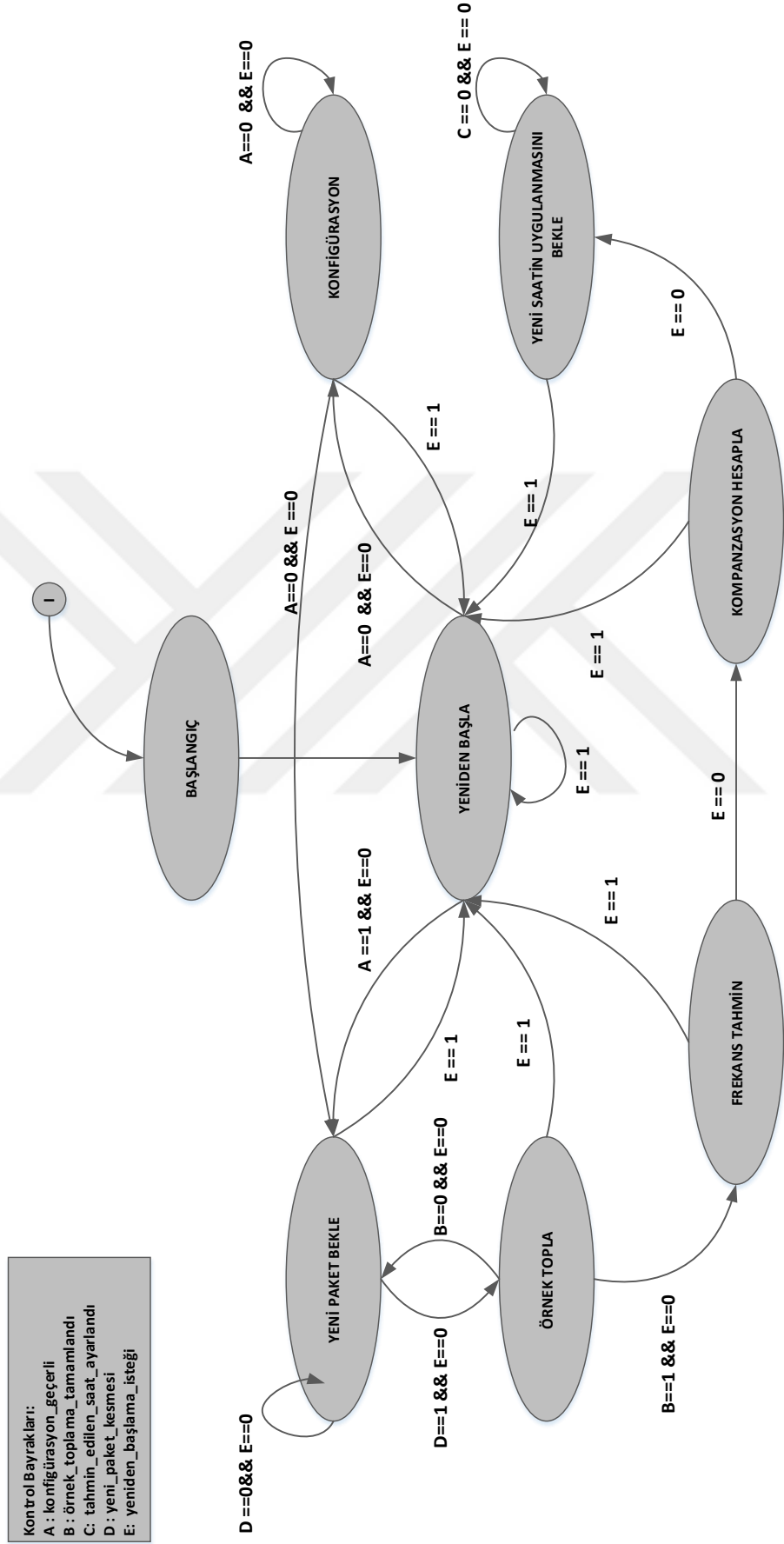
Şekil 5.1’de eş-zamanlama modülü için tasarlanan algoritma akış diyagramı yer almaktadır. Algoritma birbirine sırası ile bağımlı olan üç ayrık işlem fazlarını yönetmektedir. Her işlem fazı ilerleyen başlıklarda detaylı olarak açıklanmaktadır.

Şekil 5.2’de tasarlanan saat eş-zamanlama modülünün TDMoIP alıcı sistemi içerisindeki konumu gösterilmektedir. Tasarlanan eş-zamanlama modülü seçirme tamponundan pakete ilişkin zaman ve seviye bilgilerini belirlenen örnek sayısı boyunca alarak tahmin işlemi yapmaktadır. Tahmin edilen saat işaretine seçirme tampon seviyesinin düzenlenmesi için kompanzasyon etkisi hesaplanarak ilave edilmektedir. Periyodik gerçekleştirilen işlemin son aşamasında elde edilen fark bilgisi saat üreticine uygulanmaktadır.



Şekil 5.2. TDMoIP alıcı sisteminde saat eş-zamanlama modülü

Şekil 5.3’de saat eş-zamanlama donanım mimarisine ait sonlu durum makinesi yer almaktadır. Tasarlanan sonlu durum makinesi başlangıç durumu, yeniden başlatma durumu, konfigürasyon durumu, tahmin durumu, örnek toplama durumu, örnek bekleme durumu, kompanzasyon ayarlama durumu, frekansın uygulanması durumu olmak üzere 8 durumdan oluşmaktadır.

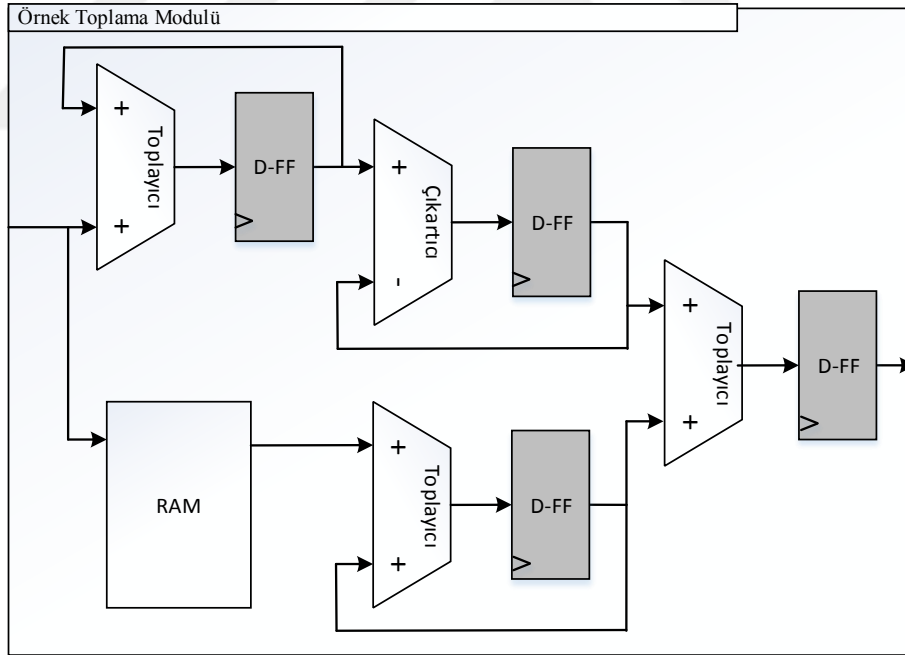


Şekil 5.3. RTL tasarım sonlu durum makinesi

## 5.1. Örnek Toplama Modülü

Kaynak birim saat işaretinin en doğru şekilde tahmin edilmesi için paket şebekesinden alınan paketlerin herhangi bir işleme uğramaksızın hedefe ulaşma zamanlarının etiketlenmesi gerekmektedir. Bu amaçla gelen paketler seçirme tamponuna yerleştirilmeden önce etiketlenmektedir. Seçirme tamponuna yerleştirilen paketler bekleme sürelerinin dolmasının akabinde tampondan çıkartılmaktadır. Şebeke etkisi ile sıraları karışan paketler sıraları düzeltilmiş olarak tampondan çıkarken zaman bilgisi örnekleri toplanmaktadır.

Örnekler iki grup halinde toplanmaktadır. İki eşit parçaya ayrılan örnekler birbirlerinin çiftleri olmaktadır. Paket kayıpları olması durumunda paket kaybı olan çiftler tahmin işlemine dâhil edilmemektedir. Her paket çifti arasında toplanan örnek sayısının yarısı kadar paket bulunmaktadır. Böylece şebeke etkisine alçak geçiren filtre uygulanmaktadır.



Şekil 5.4. Örnek toplama işlemleri blok diyagramı

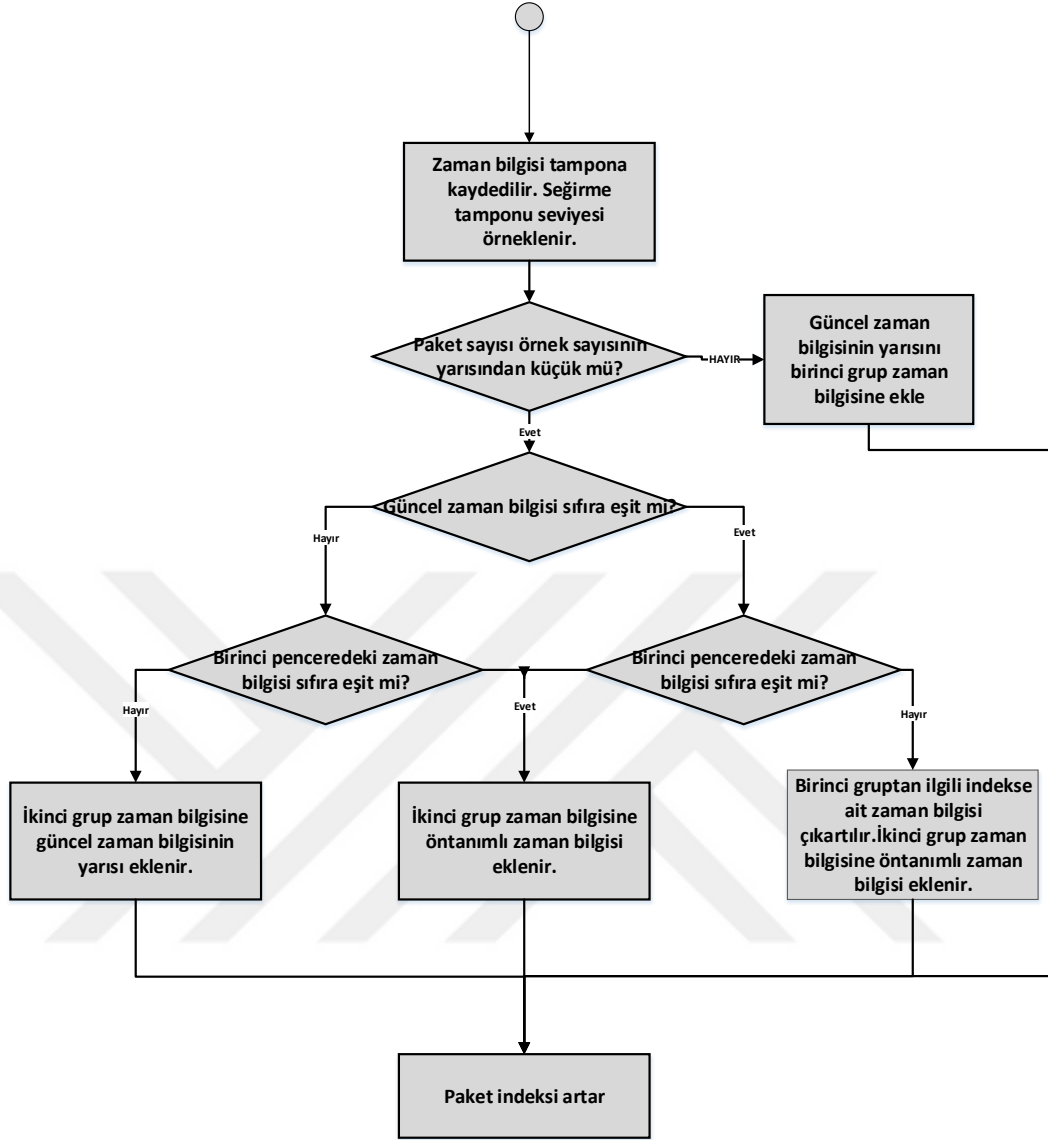
Şekil 5.4'de örnek toplama donanım mimarisine ait veri yolu blok diyagramı yer almaktadır. Donanım üç aşamalı olarak çalışmaktadır. İlk aşamada toplam örnek sayısının yarısı kadar örnek kümülatif olarak toplanmaktadır. Aynı zamanda aynı örnekler bir bellek alanında depolanmaktadır. Bu depolama işlemi sadece ilk



penceredeki örnekler için yapılmaktadır. Algoritma şebeke etkisini yok etmek amacıyla paket çiftlerini kullanmaktadır. İkinci pencerede kayıp olan paketlerin frekans tahmin işlemine dahil edilmemesi için bellekte depolanan kayıp paketlerin çifti olan paketlere ait zaman bilgileri kullanılmaktadır.

Örnek toplama donanım mimarisinin ikinci aşamasında birinci penceredeki örneklerin kümülatif toplamı ikinci aşama kaydedicisine kaydedilmektedir. İkinci pencerede kayıp paket olması durumunda paketin birinci penceredeki çifti ikinci aşama kaydedicisinde kümülatif olarak kaydedilmektedir. Örnek toplama işleminin tamamlanmasının ardından birinci ve ikinci penceredeki paketler üzerinden bir penceredeki paketlerin toplam üretilme süresi hesaplanmaktadır.

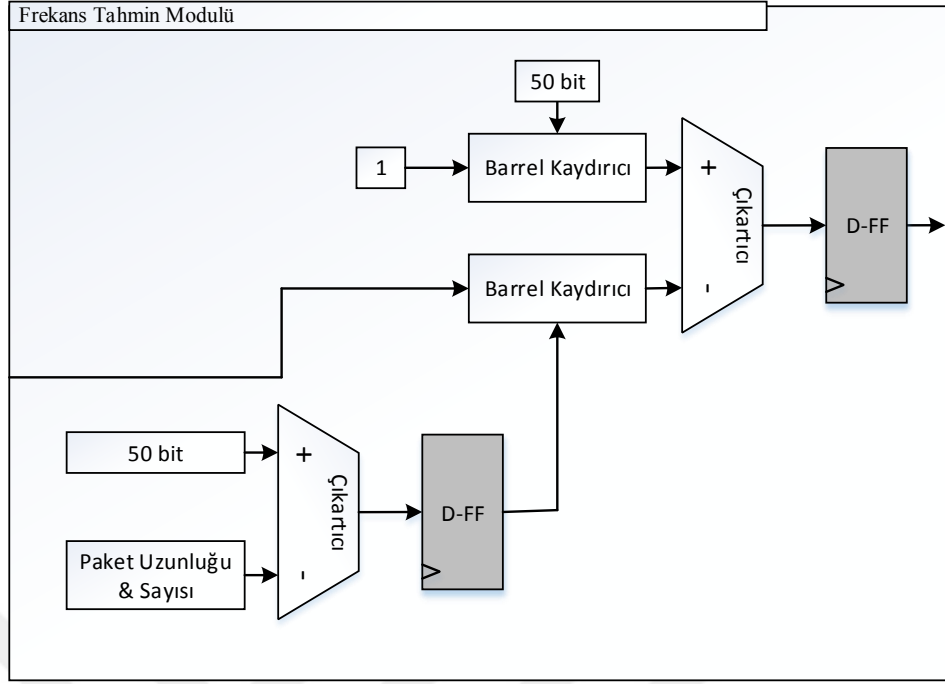
Örnek toplama modülü içerisindeki veri yolunun son aşamasında ikinci penceredeki kayıp paket etkisi paket üretilme süresinden kaldırılmaktadır. Birinci pencerede kayıp paketlerin oluşması durumunda ise ikinci pencerenin kümülatif toplama işlemi sırasında ikinci pencereye ait ilgili paket toplama işlemine dahil edilmemektedir. Böylece bir penceredeki paketlerin üretilme süreleri tüm örnekler üzerinden elde edilmektedir. Şekil 5.5’de örnek toplama algoritmasına ait akış diyagramı yer almaktadır.



Şekil 5.5. Örnek toplama durum algoritması

## 5.2. Frekans Tahmin Modülü

Tahmin işlemi için belirlenen paket miktarının toplanmasının ardından tahmin işlemi yapılmaktadır. Temel olarak tahmin periyodu boyunca iki grup halinde toplanan örneklerin aralarındaki zaman farkı bir paketin üretilmesi için gerekli olan zaman bilgisi ile kıyaslanarak tahmin işlemi gerçekleştirilmektedir. Şekil 5.6'da tahmin işlemine ait blok diyagram yer almaktadır.



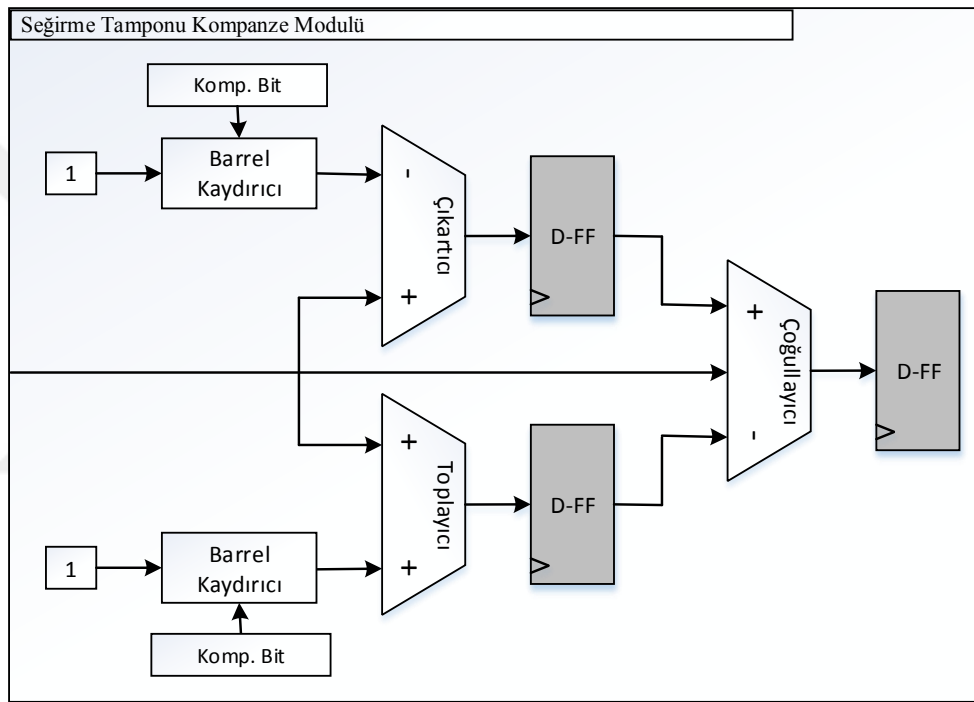
Şekil 5.6. Tahmin işlemleri blok diyagramı

Örnek toplama modülünde elde edilen üretme süresi kullanılarak saat işareti farkı hesaplanmaktadır. FPGA ile matematiksel işlemler gerçekleştirilirken mümkün oldukça bölme işleminden kaçınılmaktadır. Bölme işleminin yapılması gerektiği şartlarda ise ikinin katları olacak şekilde gerçekleştirilmesi tasarım maliyeti açısından tercih edilmektedir. Saat eş-zamanlama süreci yüksek hassasiyette frekans farklılıklarını tespit etmeyi hedeflemesinden dolayı ondalık düzlemde ki sayılar ile karşılaşmaktadır. Bu tez çalışması kapsamında gerçekleştirilen donanım tasarımında bölme işlemleri ikinin katı olmasına dikkat edilmiştir. İşlem yapılan sayılar ikinin katı mertebelerinde genişletilerek işlemler yapılmıştır. Tasarım detayında yüksek hassasiyete sahip işlemlerin yapıldığı, zaman bilgisi ve seğirme tamponu verilerinin saklandığı, kaydediciler 128 bit derinliğinde belirlenmiştir. Böylece bölme işlemlerinin yüksek hassasiyet ile gerçekleşmesi için sayılar iki tabanında 50 bit genişletilmiştir. Tahmin işleminin gerçekleştirilmesinin sonucunda elde edilen değer 64 bit ile ifade edilmektedir.

### 5.3. Kompanzasyon Etkisi Hesaplama Modülü

Periyodik olarak devam eden tahmin işlemi kaynak birimin saat işaretine en yakın sonucu üretmeye çalışırken seğirme tamponu seviyesinde taşma ya da boşalma yönünde seviye değişimleri olmaktadır. Paket şebekesinden gelebilecek yüksek

değişken paket gecikmesine karşı seğirme tamponunun taşma ya da boşalma ihtimali eşit oranda tutulması optimum çözümdür. Bu amaçla seğirme tampon seviyesi hedef saat işaretinin kontrol edilmesi ile ayarlanmaktadır. Tasarlanan donanım ile seğirme tampon seviyesinin orta seviyeye ulaşması için servis saat işaretine uygulanan frekans etkisi hesaplanmakta ve kompanzasyon sürecinin devam etmekte olan tahmin işlemlerinden etkilenmemesi için kontrol sağlanmaktadır. Şekil 5.7’de kompanzasyon modülüne ait donanımın blok diyagram yer almaktadır. Tasarım seğirme tamponundan alınan seviye bilgisine bağlı olarak tahmin edilen frekans değerine etki etmektedir.



Şekil 5.7. Kompanzasyon modülü blok diyagramı

Şekil 5.8’de seğirme tampon seviyesini ayarlamak üzere tasarlanan algoritma akış diyagramı yer almaktadır. Kompanzasyon algoritması tahmin süreci boyunca seğirme tamponu seviyelerinin örneklenmesi sonucu hesaplanan ortalama seviye bilgisi ile kullanıcı tarafından belirlenen alt ve üst limit değerlerini karşılaştırarak karar almaktadır. Seğirme tampon seviyesi alt eşik değerinin altına inmesi durumunda hedef saat işaretinin frekansı azaltılmaktadır. Ters durumda üst eşik değeri aşıldığında hedef saat işaretinin frekansı artırılmaktadır. Kompanzasyon işlemi başladıktan sonra seğirme tamponu orta seviyelere gelinceye kadar işlem devam etmektedir. Kompanzasyon süreci devam ederken tahmin edilen frekans değerlerinde kompanzasyon etkisi bulunmaktadır. Bu etki tahmin edilen frekans değerinden

çıkartılmaktadır. Seçirme tamponunun bu şekilde kontrol edilmesi için izlenen adımlar bu tez çalışması kapsamında geliştirilmiştir.

Tasarlanan donanım G. 823 [17] standartında belirlenen TDM taşıyıcı frekans değerleri arasında veri iletiminin sağlanmasını desteklemektedir. Tablo 5.2’de G.823 [17] standartında belirlenen E taşıyıcı aralıkları yer almaktadır.

Tablo 5.2. TDM Taşıyıcı Tipleri İçin Belirlenen Saat Hassasiyeti

| Taşıyıcı Tipleri | Min PPM | Maks PPM |
|------------------|---------|----------|
| E1               | -50     | 50       |
| E2               | -30     | 30       |
| E3               | -20     | 20       |

Tasarlanan donanım ile yapılan tahmin işlemi sonucunda hesaplanan frekans değerinin parts per million (PPM) birimine dönüşümü Denklem (5.1)’de yer almaktadır.

$$f_{\text{tahmin}} = \frac{f_{\text{fpga\_tahmin}} \times 10^6}{2^{50}} \text{ PPM} \quad (5.1)$$

Xilinx firmasının Zynq 7000 serisi SoC “xc7z020clg484-1” modeli kaynakları temel alınarak gerçekleştirilen sentez sonucunda tasarlanan saat eş-zamanlama donanımının kaynak tüketimi Tablo 5.3’de yer almaktadır. Tasarımın güç tüketimi Xilinx Vivado programı verilerine göre 0.127 Watt enerji tüketmektedir.

Tablo 5.3 Eş-zamanlama işlemi için tasarlanan donanımın kaynak kullanımı

| Kaynaklar | Tahmin | Mevcut | Kullanılan % |
|-----------|--------|--------|--------------|
| LUT       | 1623   | 53200  | 3,05         |
| LUTRAM    | 704    | 17400  | 4,05         |
| FF        | 405    | 106400 | 0,35         |
| IO        | 135    | 200    | 67,50        |
| BUFG      | 1      | 32     | 3,12         |



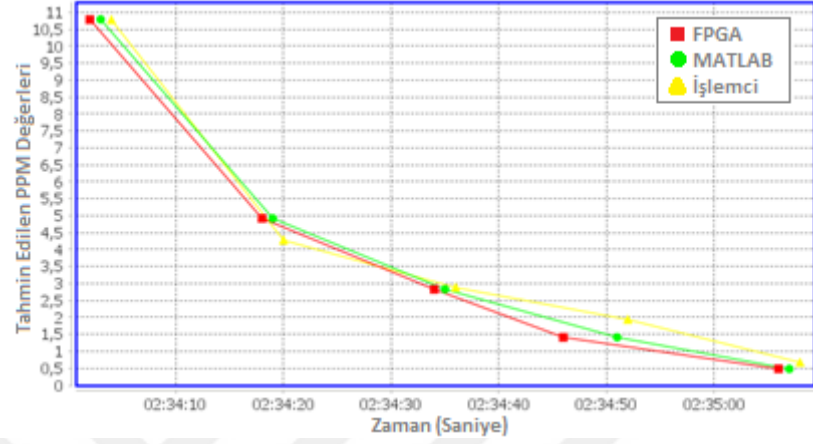
## 6. UYARLAMALI SAAT EŞ-ZAMANLAMA MİMARİSİNİN TESTİ

Tasarlanan donanım ve MATLAB modeli için E1, E2 ve E3 taşıyıcı hızlarında 16 saniye boyunca TDM ethernet paketlerinden zaman bilgileri toplanmıştır. TDMoIP cihazı kullanılarak E1, E2 ve E3 taşıyıcı hızları için 16384 örnekten oluşan 5 adet tahmin periyodu yapılabilen zaman bilgileri ile veri seti oluşturulmuştur. Veri setleri ile farklı veri tipleri için frekans tahminleri yapılarak tasarlanan saat eş-zamanlama donanım bloğu doğrulanmıştır.

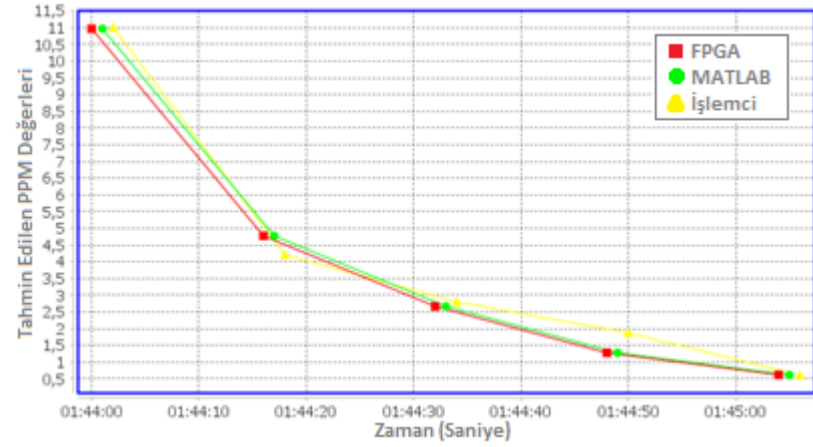
Tablo 6.1. Üç farklı platform için tahmin sonuçları

| E3 | FPGA              |             | MATLAB            |             | İşlemci   |
|----|-------------------|-------------|-------------------|-------------|-----------|
|    | 50 bit Genişletme | PPM         | 50 bit Genişletme | PPM         |           |
|    | 12913796096       | 11,46975501 | 12913815552       | 11,46977229 | 11,667237 |
|    | 5057251328        | 4,491741493 | 5057195520        | 4,491691925 | 4,128165  |
|    | 2809140224        | 2,495017725 | 2809147904        | 2,495024546 | 2,796388  |
|    | 1333101568        | 1,184032044 | 1333072384        | 1,184006123 | 1,921939  |
|    | 794478592         | 0,70563874  | 794458112         | 0,70562055  | 0,661558  |
| E2 | FPGA              |             | MATLAB            |             | İşlemci   |
|    | 50 bit Genişletme | PPM         | 50 bit Genişletme | PPM         |           |
|    | 12350545920       | 10,96948836 | 12350590976       | 10,96952838 | 11,003752 |
|    | 5375451136        | 4,774359695 | 5375442944        | 4,774352419 | 4,207819  |
|    | 3002597376        | 2,666842192 | 3002292224        | 2,666571163 | 2,801929  |
|    | 1437429760        | 1,276694093 | 1437509632        | 1,276765033 | 1,874928  |
|    | 695193600         | 0,617455953 | 695126016         | 0,617395926 | 0,611522  |
| E1 | FPGA              |             | MATLAB            |             | İşlemci   |
|    | 50 bit Genişletme | PPM         | 50 bit Genişletme | PPM         |           |
|    | 12141936640       | 10,7842061  | 12142272512       | 10,78450441 | 10,772236 |
|    | 5538316288        | 4,919013008 | 5538308096        | 4,919005733 | 4,273293  |
|    | 3184181248        | 2,828121069 | 3183779840        | 2,827764547 | 2,878435  |
|    | 1591132160        | 1,413209247 | 1590657024        | 1,412787242 | 1,934645  |
|    | 540229632         | 0,479820301 | 540418048         | 0,479987648 | 0,672164  |

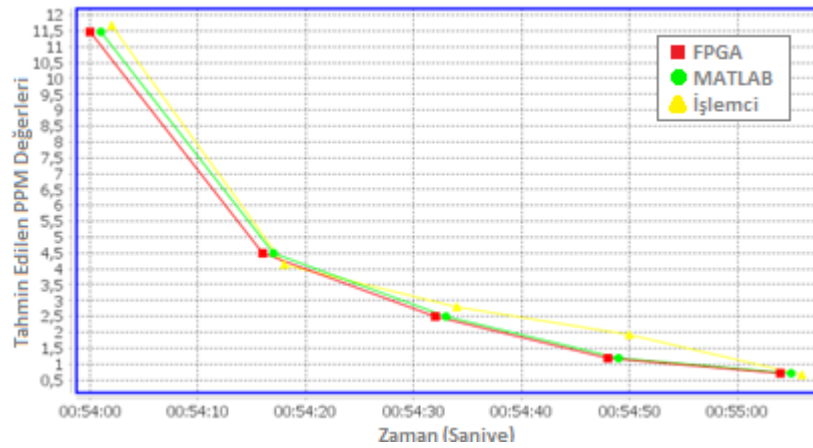
Uyarlamalı saat eş-zamanlama algoritmasının uygulandığı üç farklı platform için sonuçlar Tablo 6.1’de yer almaktadır. Test için kullanılan veriler gerçek zamanlı çalışan bir TDMoIP cihazından elde edilerek referans model MATLAB ve saat eş-zamanlama donanım tasarımına uygulanmıştır.



(a)



(b)



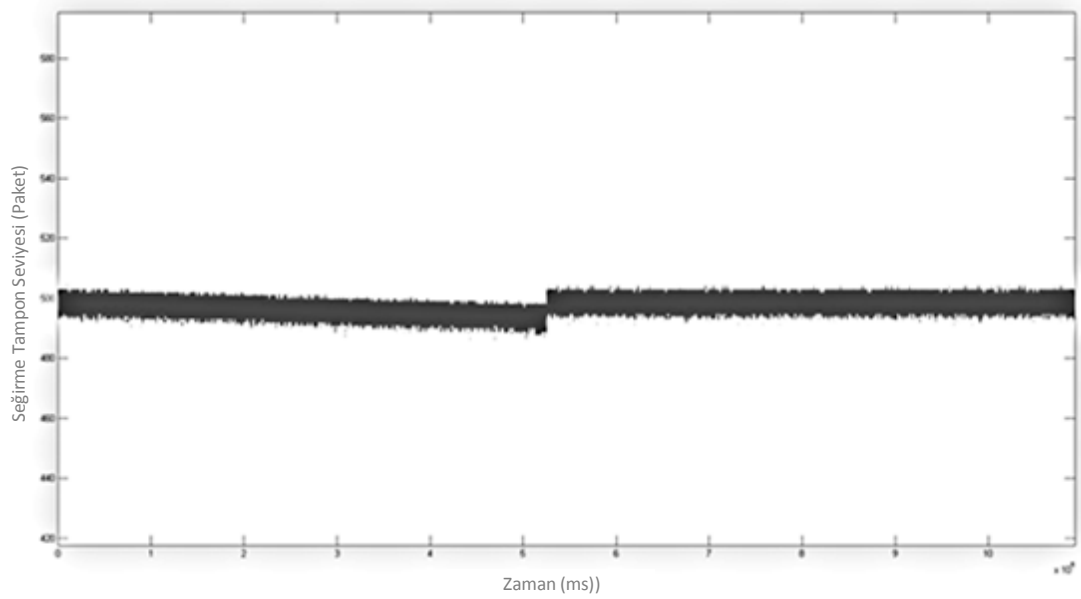
(c)

Şekil 6.1. Tahmin sonuç grafikleri. (a - E1, b - E2, c - E3)



Tablo 6.1’de tahmin işlemi sonucunda elde edilen frekans değerlerinin farklı platformlardaki sonuçlarını gösteren grafik yer almaktadır. Tasarlanan donanıma uygulanan örnekler aynı uyarlamalı saat-eşzamanla yöntemini kullanan MATLAB modeli ve TDMoIP cihazı ile eşit sayılabilecek sonuçlar vermiştir.

Tahmin sonuçları G.823 [17] standardında belirlenen Tablo 5.2’de yer alan sınırlar içerisindeydir. Tasarlanan donanım farklı taşıyıcı tipleri ve örnek sayıları ile farklı derinliklerdeki seğirme tamponunun kontrolünü sağlamaktadır. Tahmin işlemi sonrasında hedef saat işaretine kompanzasyon etkisi yapılmaktadır. Şekil 6.2’de seğirme tampon seviyesinin frekans farklılığı nedeniyle azalırken kompanzasyon etkisi ile seviyenin artışı gösterilmektedir. Şekil 6.2’de seviye deęişimi keskin şekilde deęişimi çözünürlüğün düşük olması nedeniyledir.



Şekil 6.2. Kompanzasyon etkisi sonrası seğirme tampon seviyesi

Paralel işlem gücü sunan FPGA ile saat eş-zamanlama işlemi sağlanması zaman kritik çalışan sistemlerde hızlı tepki verebilme imkânı sunmaktadır. Hali hazırda geliştirilmiş olan FPGA temelli yöntemler [28] ve ürünler bulunmaktadır [8-11]. Saat eş-zamanlama işlemi için geliştirilen yöntemler donanım temelli örnekleme tercih etmektedir. Saat eş-zamanlama işleminin de donanım içerisinde gerçekleştirilmesi TDMoIP cihazları için kompakt bir çözüm sunmasının yanı sıra tahmin sonuçlarını stabil tutmaktadır. Yazılım temelli algoritmaların örnekleme işlemci üzerinde yapmaları toplanan örneklerde şebeke etkisinin yanı sıra yazılımın cevap verme

süresini de etkilemektedir. Bu nedenle eş-zamanlama işlemlerinin donanım temelli çözümler ile sağlanması tahmin doğruluğunu arttırmaktadır.

Tercih edilen matematiksel modelin trafik paketlerine ve şebekeye ekstra bir maliyeti olmaksızın tahmin yapılmasını sağlaması ve paket şebekesi etkilerine alçak geçiren filtre etkisi yapması nedeniyle tasarlanan mimariyi benzerlerine kıyasla güçlü yapmaktadır. Benzer şekilde tasarlanan donanım seçirme tampon seviyesini kontrol algoritması ile belirlenen derinlikte tutmaktadır. Tasarlanan saat eş-zamanlama donanımı ile başlangıç esnasında yüksek frekans farklılığı olan bağlantılarda seçirme tamponunun taşmasını engelleyecek hızlı sonuç verme desteğini sunmaktadır. Donanımın farklı örnek sayıları ile sonuç üretebilmesi şebeke bağlantılarına hızlı uyum sağlama ve veri kayıplarının önlenmesine katkı sağlamaktadır.

## 7. SONUÇLAR VE ÖNERİLER

Eş-zamanlı şebekelerde veri iletimi saat işareti ile birlikte sağlanmaktadır. Hattın her iki ucundaki cihazlar aynı saat işareti ile veriyi göndermekte ve almaktadır. Hatta bulunan saat işareti veri gönderen haberleşme cihazı tarafından sağlanmaktadır. Veriyi alan birim ise hattaki saat işaretini takip etmektedir. Devre anahtarlamalı şebekeler hattı belirli zaman aralıklarına bölerek hattı kullanmak isteyen kullanıcılara hat üzerinde kanal vermektedir. Bu nedenle birim zamanda hattı kullanan kişi sayısı sabit kalmaktadır. Hattın belirli bir zaman aralığı boyunca bir kullanıcıya atanması hattın verimsiz kullanımına yol açmaktadır. Aynı bant genişliğine sahip hattın daha çok kullanıcı tarafından kullanılabilmesi için paket bölmeli veri iletimi geliştirilmiştir. Paket anahtarlama ile hattın bölünmesi yerine gönderilecek veri bölünmektedir. Böylece hattın verimli kullanılması sağlanmaktadır. Devre anahtarlamalı şebekelerin paket anahtarlamalı şebekeler ile entegre edilerek omurga şebekede birlikte çalışması için TDMoP teknikleri geliştirilmektedir. TDM verisinin paket temelli şebekeler üzerinden aktarılması için geliştirilen cihazlar uyarlamalı ve serbest saat işareti ile çalışmayı desteklemektedir.

Saat eş zamanlama işleminin sağlanabilmesi için yüksek hassasiyet ile saat farklılığının tahmin edilmesi gerekmektedir. Paket anahtarlamalı şebekeden alınan ethernet paketleri seğirme tamponunda sıralandıktan sonra eş-zamanlı devre anahtarlamalı şebekeye saat eş zamanlama işlemi sonucu tahmin edilen saat frekansı ile gönderilmektedir. Alıcı birimin saat işareti gönderici birimin saat işaretinden farklı olması durumunda seğirme tamponunda taşma ya da boşalma durumları oluşmaktadır. Saat eş-zamanlama sürecinin yüksek hassasiyetli gerçekleşmesi için paket anahtarlamalı şebekeden kaynaklanan değişken gecikme etkisi minimum düzeyde tutulması gerekmektedir. Değişken paket gecikme etkisinin giderilmesi için yüksek miktarda örnekleme yapılması gerekmektedir. Aksi durumda değişken gecikmenin yüksek olduğu şebekelerde saat frekansı tahmini yüksek hassasiyette olmamaktadır.

Veri iletiminde dar boğaz olan seğirme tamponunun taşmaması ve boşalmamasının sağlanması oldukça önemlidir. Önerilen çalışmalarda her ne kadar hızlı sonuç verilmesi vurgulansa da değişken paket gecikmesinin yüksek olduğu şebekelerde kaynak birimin frekans değerinin doğru hesaplanması güçleşmektedir. Bu nedenle önerilen tahmin yöntemlerinin yanı sıra bu yöntemleri kullanan ve seğirme tamponunu stabil seviyede tutan algoritmalar ürün çözümleri açısından öne çıkmaktadır. Bu tez çalışması kapsamında detayları açıklanan uyarlamalı saat tahmin yöntemlerinden zaman bilgisi ve seğirme tampon seviyesini aşamalı olarak kullanan algoritma gerçekleştirilmiştir.

Bu tez çalışması kapsamında TDMoIP sistemlerinde saat eş-zamanlama işlemi sağlayan yöntemlerden uyarlamalı bir yöntem ile seğirme tamponunun kontrolünü sağlayan algoritma Verilog donanım betimleme dili kullanılarak gerçekleştirilmiştir. Tasarımın farklı taşıyıcı tipleri ve örnek sayıları ile farklı paket gecikmeleri altında G.823 [17] standardında belirlenen sınırlar içerisinde çalışması sağlanmaktadır. Bu kapsamda seğirme tampon seviyesinin kontrol için kullanılan kampozasyon işleminde spesifik parametreler belirlenmiştir. Böylece tasarımın geniş bir spektrum ile farklı parametreler desteklemesi sağlanmıştır. Tasarlanan donanımın doğrulanması amacıyla MATLAB ile saat tahmin modeli oluşturulmuş ve gerçek zamanda çalışan bir TDMoIP cihazından veri setleri elde edilerek üç platformun saat tahminleri paylaşılmıştır. Testler sonucunda frekans kestirim değerleri standartlarda belirlenen sınırlar içerisinde tasarımın çalıştığını göstermektedir. İleriki çalışmalarda devre anahtarlama şebekelerin paket anahtarlama şebekeler ile aktarılması sırasında saat eş-zamanlamanın sağlanması için donanım ile seğirme tamponunun tasarlanması amaçlanmaktadır.

## KAYNAKLAR

- [1] Kulkarni P., Sagar V., Vedpathak K. Kulkarni M., GPS Based Synchronised Digital Clock, *International Journal of Emerging Technology and Advanced Engineering*, 2015, **5**(2), 423-425.
- [2] ITU-T G.8265.1/Y.1365.1, Precision time protocol telecom profile for frequency synchronization, *Telecommunication Standardization Sector of ITU*, Geneva, 2014.
- [3] ITU-T G.8265/Y.1365, Architecture and requirements for packet-based, *Telecommunication Standardization Sector of ITU*, Geneva, 2010.
- [4] ITU-T G.8261/Y.1361, Timing and synchronization aspects in packet networks, *Telecommunication Standardization Sector of ITU*, Geneva, 2013.
- [5] Vaez-Ghaemi R., Timing and Synchronization in Packet Networks, *Viavi Solutions Inc*, 2015.
- [6] Aweya J., Technique for Differential Timing Transfer Over Packet Networks, *IEEE Transactions On Industrial Informatics*, 2013, **9**(1), 1551-3203.
- [7] Aweya J., Trunking of TDM and narrowband services over IP networks, *International Journal Of Network Management*, 2013, **13**(1), 33-60.
- [8] Maxim Integrated, How to Use Jitter Buffers on TDMoP Products to Compensate for Packet-Delay Variation, Maxim Integrated Inc. Application Note 4115, <https://www.maximintegrated.com/en/app-notes/index.mvp/id/4115> (Ziyaret tarihi: 10 Ocak 2017).
- [9] AimValley, AC2050 – DS1/E1 TDM over Packet IP core, <https://www.aimvalley.com/products/ac2050/> (Ziyaret tarihi: 12 Nisan 2017).
- [10] Arrive Technologies, Pseudowire CodeChips, Arrive Technologies Inc., <http://www.arrivetechologies.com/af6/> (Ziyaret tarihi: 20 Nisan 2017).
- [11] MicroSemi, Synchronous Ethernet (SyncE) Products, Microsemi Corporation, <https://www.microsemi.com/product-directory/network-synchronization/880-synce> (Ziyaret tarihi: 15 Mayıs 2017).

- [12] ITU-T G.703, Physical/electrical characteristics of hierarchical digital interfaces, *Telecommunication Standardization Sector of ITU*, Geneva, 2016.
- [13] ITU-T G.803, Architecture of transport networks based on the synchronous digital hierarchy (SDH), *Telecommunication Standardization Sector of ITU*, Geneva, 2000.
- [14] Tibbs J., *Pocket Guide to The world of E1.*, Wavetek Wandel Goltermann, North Carolina, 1998.
- [15] Bregni S., *Synchronization of Digital Telecommunications Networks*, John Wiley & Sons Ltd, Milano Italy, 2002.
- [16] Agilent Technologies, Understanding Jitter and Wander Measurements and Standards, *Agilent Technologies UK LTD.*, 2003.
- [17] ITU-T G.823, The control of jitter and wander within digital networks which are based on the 2048 kbit/s hierarchy, *Telecommunication Standardization Sector of ITU*, Geneva, 2000.
- [18] ITU-T G.810, Definition and terminology for synchronization networks, *Telecommunication Standardization Sector of ITU*, Geneva, 1996.
- [19] Aweya J., Montuno D. Y., Ouellette M., Felske K., Analysis of a clock-recovery technique for circuit emulation services over packet networks, *International Journal Of Communication Systems*, 2007, **21**(1), 73–97.
- [20] IETF RFC 1247, OSPF Version 2, Internet Engineering Task Force, Westborough, 1991.
- [21] Rekhter Y., Li T., Hares S., RFC 4271 A Border Gateway Protocol 4 (BGP-4), *The Internet Society*, 2006.
- [22] ITU-T G.8262/Y.1362, Timing characteristics of synchronous Ethernet equipment slave clock, *Telecommunication Standardization Sector of ITU*, Geneva, 2015.
- [23] IEEE 802.3, IEEE Standard for Ethernet, *IEEE working group of Ethernet*, USA, 2016.
- [24] Milijevic S., The basics of synchronized Ethernet, EE Times-Asia, [https://www.microsemi.com/document-portal/doc\\_view/126475-the-basics-of-synchronized-ethernet-synce](https://www.microsemi.com/document-portal/doc_view/126475-the-basics-of-synchronized-ethernet-synce), (Ziyaret tarihi: 18 Mart 2017).
- [25] HansWeibel, IEEE 1588 Standard for a Precision Clock Synchronization Protocol for Networked Measurement and Control Systems, *Zurich University of Applied Sciences*, 2004.

- [26] Umayabashi M., Cui Z., Takagi K., Iwata A., Proposal of High Stable Clock Recovery Method Based on Queuing-Delay Measurement Scheme for TDM PWE3 over PSN, *Optical Fiber Communication Conference*, Kawasaki Japan, 2009.
- [27] Lu Y., Ji Y., Self-adaptive clock frequency recovery based on buffer control, *International Journal of Communication Systems*, 2011, **25**(3), 328–339.
- [28] Fukada Y., Yasuda T., Komatsu S., Saito K., Maeda Y., Adaptive Clock Recovery Method Utilizing Proportional-Integral-Derivative (PID) Control for Circuit Emulation, *Asia-Pacific Conference on Communications*, Perth Western Australia, 2005.
- [29] Bang H., Choi J.-O., Lee S.-R., Park C.-S., Adaptive Clock Recovery Mechanism Having Dynamic Adaptive Clock Recovery Mechanism Having Dynamic, *Ieee Communications Letters*, 2011, **15**(5), 575-577.
- [30] Aweya J., Montuno D. Y., Felske K., Clock recovery based on packet inter-arrival time averaging, *Computer Communications*, 2006, **29**(10), 1696–1709.
- [31] Zhu S., Xu Y., Zhang J., Wang Y., The Study and Analysis of Joint Adaptive Clock Recovery Mechanism for TDMoIP, *International Conference on Networking, Sensing and Control*, Sanya China, 2008.
- [32] Aweya J., Ouellette M., Montuno D. Y., Felske K., Circuit emulation services over Ethernet—Part 1: Clock synchronization using timestamps, *International Journal of Network Management*, 2004, **14**(1), 29–44.
- [33] Miljkoviü D., Trump T., Estimation Of Clock Skew In Telephony Over Packet Switched, *14th Telecommunications Forum*, Stockholm Sweden, 2006.
- [34] Shen Y., Ge N., Dual-Stage Clock Recovery for TDM in Packet Networks, *International Symposium on Communications and Information Technologies*, Beijing China, 2005.
- [35] Shen G., Nizam M. H. M. ve Liu. L. Giu L., Xu., Fast and Accurate Clock Recovery in Packet Switched Networks, *Networking and Communication Conference*, Shanghai China, 2004.
- [36] Shuai L., Yueming L., Yuefeng J., A Buffer Level Clock Recovery Based On Least Mean Squares In PTN, *International Conference Broadband Network & Multimedia Technology*, Beijing China, 2009.
- [37] Rani S., Manivasakan R., On the Departure Process of Jitter Buffer in TDMoIP, *National Conference on Communications*, Chennai, 2012.

- [38] Haykin S., Least-Mean-Square Algorithm, Neural Networks A Comprehensive Foundation, Prentice Hall International Editions, 121-137, 1998.
- [39] IEEE Computer Society, IEEE Standard for Verilog Hardware Description Language, IEEE, New York USA, 2006.
- [40] MathWorks, The MathWorks Inc., <https://www.mathworks.com/products/matlab.html>. (Ziyaret tarihi: 5 Ocak 2017).





## KİŞİSEL YAYIN VE ESERLER

- [1] **Demir S.**, Çelebi A., FPGA Implementation of Adaptive Clock Recovery for TDMoIP Systems, *20th International Conference on Electronics, Communication and Information Systems*, Bangkok, Thailand, 18-19 January 2018.
- [2] **Demir S.**, Hatipoğlu E., Çelebi A., Model Tabanlı Donanım Geliştirme Ortamları ile RTL Tasarımların Tümleştirilmesi için Alternatif bir Yöntem, *Gömülü Sistemler Sempozyumu*, İstanbul, Türkiye, 4 Aralık 2014.
- [3] Divarcı S., **Demir S.**, Urhan O., Bilgisayarlı Görü Yaklaşımı İle Hız Limiti Asistanı, *İşaret ve Görüntü İşleme Sempozyumu*, Zonguldak, Türkiye, 2016.
- [4] **Demir S.**, Aydın O, A new adaptive clock synchronization method based on timestamp and jitter buffer for TDMoIP systems, *International Symposium on Signals, Circuits and Systems*, Iasi, Romania, 13-14 July 2017.

## ÖZGEÇMİŞ

1993 yılında İstanbul'un Bakırköy ilçesinde doğdu. Cumhuriyet İlköğretim Okulu'nda ilköğretimini tamamladı. 2007 yılında Sultanahmet Anadolu Teknik Lisesine başladı. 2011 yılında aynı liseden birincilikle mezun oldu. Almış olduğu Elektik ve Elektronik Teknolojisi eğitimini ilerletmek isteyen Semih, 2011 yılında girdiği Kocaeli Üniversitesi Mühendislik Fakültesi Elektronik ve Haberleşme Mühendisliği Bölümü'nde lisans eğitimine başladı. Eğitim hayatı boyunca Turkish Technic, KULIS (Kocaeli Üniversitesi İşarete ve Görüntü İşleme Laboratuvarı) ve NETAŞ Telekomünikasyon gibi kurumlarda stajlar yaptı. 2015 yılında Elektronik ve Haberleşme Mühendisliği bölümünden mezun oldu. Mezun olmasının akabinde aynı bölümde yüksek lisans eğitimine başladı. Yüksek lisans çalışmalarının yanı sıra MİLETS firmasında bir sene nesnelerin interneti konusunda yazılım tasarımları yaptı. 2016 yılının Haziran ayında NETAŞ firmasında başladığı Ar-Ge departmanında yazılım tasarım mühendisi olarak görev almaktadır ve Elektronik ve Haberleşme Müh. ana bilim dalından yüksek lisans derecesinde mezun olma durumundadır.