

AKIM TAŞIYICILARI KULLANARAK AKTİF
DEVRE SENTEZİNDE YENİ OLANAKLAR

34757

Elektronik Yük. Müh. Herman SEDEF

F.B.E. Elektronik ve Haberleşme Mühendisliği Anabilim Dalında
hazırlanan
DOKTORA TEZİ

Tez Savunma Tarihi : 13 Ocak 1994
Tez Danışmanı : Prof.Dr. Sezgin ALSAN (M.Ü.)
Jüri Üyeleri : Prof.Dr. Atilla ATAMAN (Y.T.Ü.)
: Prof.Dr. Cevdet ACAR (İ.T.Ü.)

İSTANBUL, Ocak 1994

T.C. YÜKSEKÖĞRETİM KURULU
DOKÜMANTASYON MERKEZİ

THE UNIVERSITY OF SOUTH ALABAMA

LIBRARY



İÇİNDEKİLER

I. BÖLÜM GİRİŞ	1
1.1 Tarihçe.....	2
1.2 Aktif Ve Pasif Devre Sentezi Sorunu	3
1.3 Konuya İlişkin Çalışmalar.....	8
1.4 Bu Tezde Tutulan Yol.....	29
II. BÖLÜM AKIM TAŞIYICILAR.....	33
2.1 Birinci Kuşak Akım Taşıyıcılar (CCI).....	34
2.2 İkinci Kuşak Akım Taşıyıcılar (CCII).....	37
2.3 Akım Taşıyıcıların Gerçekleştirilmesi (CCII).....	39
2.3.1 CMOS Akım Taşıyıcılar ve Çalışma Prensipleri (CCII+ , CCII-).....	41
2.3.2 CMOS Akım Taşıyıcıların Performans Analizi...	43
2.4 İdeal Olmayan CCII'lerin Tanım Bağintısı.....	51
III. BÖLÜM AKIM TAŞIYICILI TEMEL DEVRELER VE İŞARET-AKIŞ DİYAGRAMLARI.....	52
3.1 Literatürde Karşılaşılan Temel Devreler.....	52
3.1.1 Genel Bir Girişli Gerilim Kuvv.Devresi.....	53
3.1.2 Genel Bir Girişli Akım Kuvv.Devresi.....	54
3.1.3 Genel n Girişli Gerilim Toplayıcı Devresi....	55
3.1.4 Geribeslemeli Gerilim Kuvv. Devreleri.....	56
3.1.5 Enstrumantasyon Kuvvetlendiricisi.....	57
3.1.6 Bir Ucu Topraklı Endüktans ve FDNR Simülasyonu	58
3.1.7 2-Kapılı Temel Devreler.....	58
3.2 Tezde önerilen Temel Devreler.....	61
3.2.1 Genel Bir Giriş n Çıkışlı Gerilim Akım Dönüştürücü Devresi.....	61
3.2.2 Genel Bir Giriş n Çıkışlı Akım Dağıtıcı Devre	62
3.3.3 Genel n Girişli Akım Toplayıcı Devreleri.....	63

IV. BÖLÜM ÖNERİLEN SENTEZ YÖNTEMİ: BASAMAKLI DEVRELERİN AKIM TAŞIYICILARLA SİMÜLASYONU.....	65
4.1 Basamaklı Devreler Ve İşaret Akış Diyagramları.....	66
4.2 Tezde Önerilen Temel Hücre.....	71
4.3 İki Ucu Serbest R, L ve C Elemanlarının Simülasyonu.....	81
4.4 LC Giriş Fonksiyonlarının CCII'lerle Simülasyonu... ..	86
4.4.1 Basit Basamaklı LC Devrelerin Simülasyonu... ..	86
4.4.2 Karmaşık Basamaklı LC Devrelerin Simülasyonu. .	92
4.5 Gerilim Transfer Fonksiyonlarının CCII'lerle Simülasyonu.....	100
4.5.1 Girişi ve Çıkışı Dirençlerle Sonlandırılmış Basit Basamaklı LC Devrenin Simülasyonu.....	101
4.5.2 Girişi ve Çıkışı Dirençlerle Sonlandırılmış Karmaşık Basamaklı LC Devrenin Simülasyonu... ..	102
4.6 Örnekler.....	105
4.6.1 Alçak-Geçiren Filtre Devresinin Simülasyonu .	105
4.6.2 Band-Geçiren Filtre Devresinin Simülasyonu... ..	109
4.6.3 Band-Durduran Filtre Devresinin Simülasyonu... ..	114
4.6.4 Yüksek-Geçiren Filtre Devresinin Simülasyonu. .	119
V. BÖLÜM SİMÜLE DEVRELERDE IDEALSIZLIK ETKİLERİ DUYARLIK VE DİNAMİKLİĞİN İNCELENMESİ.....	123
5.1 Idealsızlık Etkilerinin İncelenmesi.....	123
5.2 Duyarlık Analizi.....	126
5.3 Dinamiklik : Giriş İşaretinin Maksimum Genlik Seviyesinin Belirlenmesi.....	129
VI. BÖLÜM : SONUÇ.....	135
VII. BÖLÜM : KAYNAKLAR.....	137
VIII. BÖLÜM : EKLER.....	146

Lisans ve lisans üstü eğitimim boyunca yetişmemde çok büyük emeği geçen sayın hocam Prof. Dr. Sezgin ALSAN'a, yaptığım bu çalışmada çok değerli görüş ve düşüncelerinden yararlandığım sayın hocam Prof. Dr. Cevdet ACAR'a (İTÜ) en içten teşekkürlerimi sunarım.

Ekim 1993
Herman SEDEF

ÖZET

Akım Taşıyıcılar; Norton, Transkonduktans ve İşlemsel kuvvetlendiriciler gibi devre elemanlarına göre daha geniş bir frekans bandında çalışabilen ve CMOS'larla tümleştirilebilen aktif devre elemanlarıdır. Bu nedenle, bu tezde, akım taşıyıcıları kullanarak aktif devre sentezinde yeni olanaklar araştırılmıştır.

Bu amaçla, akım taşıyıcılarla ilgili literatürde karşılaşılan çeşitli çalışmalar incelenmiş ve bunlardan yararlanarak yeni temel devreler elde edilmiştir. Elde edilen devrelerin, akım taşıyıcılı aktif devre sentezinde kullanılabilirliği belirtilmiş ve bu tezde önerilmiştir.

Bu tezde, ayrıca, yeni ve genel bir sentez yöntemi önerilmiştir. Bu yöntem ile basamaklı türden LC devrelerinin simülasyonu; akım taşıyıcılar, bir ucu topraklı direnç ve kapasitelerle gerçekleştirilmiştir. Sunulan bu yöntemde, Temel Hücre (TH) olarak isimlendirilen akım taşıyıcılı simüle alt devreler kullanılmıştır. TH'ler, işaret-akış diyagramlarından yararlanarak elde edilmiştir. Önerilen yöntemle kullanarak, basamaklı türden çeşitli filtre devrelerinin simülasyonları yapılmıştır. Ayrıca bu devrelerin PSPICE programı ile AC analizleri yapılarak frekans karakteristikleri çıkarılmıştır. Burada yapılan tüm analizlerde hep ideal akım taşıyıcılar kullanılmıştır.

Bu tezde önerilen yöntemle elde edilmiş çeşitli simüle devrelerde, ideal akım taşıyıcılar yerine ideal olmayan akım taşıyıcıların kullanılması durumunda karşılaşılabilecek sorunları görmek amacı ile bazı çalışmalar yapılmıştır. Bu çalışmalarda, ilk olarak akım taşıyıcılardan kaynaklanan idealsizliklerin bir simüle devrenin frekans karakteristikleri üzerinde yaptığı etkiler incelenmiş ve oluşturduğu hatalar saptanmıştır. Daha sonra, iki ucu serbest R, L ve C simülasyonunda kullanılan TH'li simüle alt devrelerin aktif ve pasif parametre değişimlerine göre duyarlık analizleri yapılarak elde edilen sonuçlar tablolar halinde sunulmuştur. Son olarak, akım taşıyıcılarla gerçekleştirilmiş devrelerin girişine uygulanan işaretin genliğinin maksimum değerini saptayan ve böylelikle bu devrelerde genlik bozulması ve yükselme-eğimi gibi sorunları oluşturmayan bir yöntem araştırılmış ve basit bir formül elde edilmiştir.

ABSTRACT

Current conveyors are active circuit elements which operates in larger frequency band than the other circuit elements such as Norton amplifiers, Transconductance amplifiers and Operational amplifiers. The current conveyors have the property of being integrated with CMOS. Thence, in this thesis new possibilities are investigated by using current conveyors in active circuit synthesis.

For this purpose, various studies in literature are examined and new basic circuits are obtained using these potentials. It is proposed that these new circuits can be used in active circuit synthesis.

In this thesis, a new and general synthesis procedure is proposed. In this procedure a simulation is developed with ladder LC circuits, using current conveyors, grounded resistors and capacitors. In addition, in the procedure, simulated sub-circuit with current conveyors, which is named as "Temel Hücre (TH)" is used. In the realization of this TH, signal-flow graph is taken into consideration. Using this proposed procedure, the simulations of various ladder filter circuits are realized. On the other hand, the frequency characteristics of these circuits are obtained by applying AC analysis using PSPICE programme. In all the analysis mentioned above, ideal current conveyors are used.

In the simulated circuits, formed by the procedure explained in the thesis, non-ideal current conveyors are used instead of ideal current conveyors, and some studies are performed in order to see the problems encountered here. In these studies first, influences of being not to be ideal, caused by the current conveyors, on the frequency characteristics of the simulated circuits, are investigated, and the errors are observed. Then, sensitivity analysis of the simulated sub-circuits with TH, according to the active and passive parameter variations, used in the simulation of floating R, L and C, is performed, and the results are presented in tables. Furthermore a new procedure, determining the maximum value of the signal amplitude applied to the input of the circuits realized by the current conveyors, is investigated. Therefore, this procedure removes the problems, such as amplitude distortion and slew-rate appeared in this circuits. Finally, as a result of this procedure a new formula is determined.

I. BÖLÜM

1. GİRİŞ

Bu tezde, ikinci kuşak akım taşıyıcıları kullanarak aktif devre sentezinde yeni olanaklar araştırılmış ve giriş fonksiyonları ile gerilim transfer fonksiyonlarının pasif elemanlarla senteziyle elde edilmiş olan basamaklı türden LC devreleri ile girişi ve çıkışı dirençlerle sonlandırılmış basamaklı türden LC devrelerinin endüktans elemanı kullanmaksızın simülasyonuna ilişkin genel bir yöntem sunulmuştur. Sunulan bu yöntemde işaret-akış diyagramlarından yararlanılmıştır.

Belli bir amaca uygun olarak çeşitli ölçmeler veya matematiksel işlemlerle elde edilmiş devre fonksiyonlarını sağlayan elektrik veya elektronik devrelerinin tasarlanması ve yine bu devrelerdeki elemanlara ilişkin devre parametrelerinin hesabı devre sentezinin konusudur. Devre sentezi aktif ve pasif devre sentezi olmak üzere iki bölümde incelenebilir. Sadece pasif devre elemanları kullanarak yapılan senteze pasif devre sentezi, pasif devre elemanları ile birlikte en az bir aktif devre elemanı kullanarak yapılan senteze ise aktif devre sentezi denir. Devre sentezinde sunulan yöntemler kendi aralarında ikiye ayrılırlar [1]. Bunlar:

- 1- Devre modelinin öncelikle seçildiği yöntemler.
 - a) Ayırıştırma yöntemi (RC:-RC ve RC:RL ayrışımı),
 - b) Katsayıları eşleştirme yöntemidir.
- 2- Devre modelinin öncelikle seçilmediği yöntemler.
 - a) Durum denklemleri yöntemi,
 - b) Blok-diyagramı yöntemi,
 - b) İşaret-akış diyagramı yöntemi,
 - c) Pasif devre sentezinin uygulandığı yöntemlerdir.

Bu tezde, devre modelinin öncelikle seçilmediği bir sentez yöntemi sunulmuştur.

Devre sentezinin tarihi gelişimi 1917 yıllarına dayanır [2]. Bu bölümde ilk olarak, devre sentezinin tarihi gelişiminden kısaca bahsedilmiştir. Daha sonra, aktif ve pasif devre sentezinde karşılaşılan sorunlar açıklanmıştır. Son olarak bu tezin temelini teşkil eden **AKım Taşıyıcılarla** (Current Conveyors, CC) ilgili günümüze kadar yapılan çeşitli çalışmalar incelenerek bu tezde tutulan yol belirlenmiştir.

1.1 Tarihçe

Devre sentezi, 1917 yılında Amerikada George Campbell ve Almanyada Karl Wagner'in elektrik filtrelerini keşfetmeleriyle başlamıştır. 1924 ten 1931 yılına kadar Otto J. Zobel, Ronald M. Foster, Wilhelm Cauer, Otto Brune ve Hendrick W. Bode, 1939 yılında ise Darlington bu bilim dalına önemli katkılarda bulunmuştur. İkinci dünya savaşı, bu konuya gösterilen ilgi için bir dönüm noktası olmuştur [2]. Savaş sonrasında; özellikle haberleşme sistemlerinde kapasiteyi ve güvenilirliği artırmak için yeni çalışmalar yapılması gerekli görülmüştür. Bu arada 1945'de Bell Laboratuvarlarında bir araştırma grubu kurulmuştur. Grubun amacı: iletkenler, yarıiletkenler, yalıtkanlar, piezo-elektrik malzemeler ve magnetik malzemeler üzerinde temel araştırmalar yapmak, olarak tanımlanmıştır. Burada yapılan yarıiletken konusundaki çalışmalar sonucunda, Bardeen ve Brattain, 1947 yılında tranzistoru keşfetmişlerdir. 1948 yılında bir basın toplantısı yaparak bu keşfi dünyaya duyurmuşlar ve 1950 yılında ise bu yeni aktif devre elemanının patentini almışlardır. Teknolojinin geliştirilmesi sonucunda, çok sayıda direnç, diyot, tranzistor ve kapasiteden oluşan elektronik devrelerin bir bütün olarak gerçekleştirilmesi yolu bulunmuştur. Böylece ortaya

tümdevreler (entegre devreler) çıkmıştır. İlk tümdevre 1960 yılında gerçekleştirilen ve 4 elemandan oluşan RTL (Resistor Transistor Logic) tipindeki lojik devredir. Bir tümdevredeki eleman sayısı 1964 de 40'a ve 1972 de 12000'e yükselmiştir [3]. 1982'li yıllarda VLSI (Very Large-Scale Integration) olarak isimlendirilen sistemlerde 100000'ler mertebesinde eleman içeren tümdevreler gerçekleştirilmiştir [4]. Günümüzde bu eleman sayıları çok daha büyük değerlere ulaşmıştır. Bu tümdevrelere verilebilecek en iyi örneklerden bazıları bilgisayarlarda kullanılan dinamik RAM (Random-Access Memory) türü bellekler ve gelişmiş mikro-işlemcilerdir.

1960'lı yıllarda başlayan ve günümüze kadar çok hızlı bir şekilde gelişen tümdevre teknolojisi pek çok tümleşik aktif devre elemanlarının ortaya çıkmasına neden olmuştur. Bu devre elemanlarından aktif devre sentezinde kullanılanların bazıları şunlardır:

- İşlemsel Kuvvetlendiriciler (Op-Amp),
- Norton Kuvvetlendiriciler (CDA/COA),
- Transkondüktans Kuvvetlendiriciler (OTA),
- Akım Taşıyıcılar (CC).

Bulunan bu tümleşik devre elemanları sayesinde aktif devre sentezinde yeni ufuklar açılmış ve bilim adamları bu devre elemanlarını kullanarak pek çok yeni sentez yöntemleri sunmuşlardır.

1.2 Aktif Ve Pasif Devre Sentezi Sorunu

Bilindiği gibi direnç ve kapasite kullanılarak gerçekleştirilen R-C devrelerine ilişkin giriş fonksiyonlarının kutupları negatif reel eksen üzerinde bulunurlar. Bu nedenle, belli bir amaca uygun olarak kompleks kutuplu giriş fonksiyonlarına sahip devrelerin elde edilebilmesi için, R-C elemanları yanısıra mutlaka bir endüktans

elemanına da gerek duyulur. Ancak endüktansın:

- Yüksek frekanslarda lineer olmaması,
- Histerisiz etkisi,
- Çekirdek kayıpları,
- İstenmeyen kuplajları,
- Alçak frekanslarda büyük boyutu,
- Üretim güçlüğü,
- Tümlenmeye uygun olmayışı,

gibi çeşitli kötü özellikleri vardır. Bu nedenle endüktans mühendislik açısından kullanılmasından kaçınılan bir devre elemanıdır. Endüktans elemanının yarattığı zorluklar, tasarımcıları, aktif devre elemanlarıyla sentez yapma yoluna itmiştir. Tasarımcılar başlangıçta sentez işlemlerini tranzistor kullanarak yapmaya çalışmışlar ancak bu aktif elemanın lineer davranışının iyi olmaması nedeniyle kolaylıkla gerçekleştirilebilen sentez yöntemleri sunamamışlardır. Sadece tranzistorun belli bir çalışma noktasındaki basit matematiksel bağıntılarla tanımlanan ideal modelini alarak, ve pasif elemanlardan sadece direnç ile kondansatör elemanı kullanarak, bazı RLC devrelerden elde edilen devre fonksiyonlarını; 1'den büyük bir kazançla ve endüktans elemanı kullanmaksızın gerçekleyen devreleri tasarlamışlardır [1].

Tümdevre teknolojisinin geliştirilmesiyle çok küçük hacimlere sığdırılmış, değişik yapılarla aktif devre elemanları ortaya çıkmıştır. Bunlar: Op-Amp'lar CDA'lar OTA'lar ve CC'lerdir. Bu devre elemanları, lineer davranışlarının iyi olması nedeniyle, aktif devre sentezinde oldukça yaygın olarak kullanılmış ve bunlarla pek çok devre tasarımları yapılmıştır. Bu çalışmalardan bazıları: en genel türden gerilim transfer fonksiyonlarını sağlayan filtre devrelerinin tasarımı ile self, jirator, FDNR (Frequency Dependent Negative Resistor), NIC (Negative Impedance Converter) ve GIC (Generalized Impedance Converter) gibi devre elemanlarının simülasyonuna dayanmaktadır. Bu çalışmaların hiçbirinde endüktans elemanı

Kullanılmamış ve böylelikle bu elemandan kaynaklanan ve yukarıda açıklanan sorunlar tamamen ortadan kaldırılmıştır.

Elektrik/elektronik devrelerinde çok kullanılışlı yapılar olan analog devrelerin başında filtreler gelir. Pasif R, L ve C elemanlarıyla gerçekleştirilen bu devreler aynı zamanda aktif elemanlarla birlikte sadece R veya C elemanları veya bunların her üçünü birden kullanarak da gerçekleştirilebilir. Aktif devre elemanları, filtre tasarımlarında köklü değişikliklere neden olmuşlardır. Bunların başında endüktans elemanı kullanmadan, pasif filtrelerle elde edilen bütün filtre tiplerinin gerçekleştirilmesi gelir. Aktif filtrelerle Alçak-Geçiren (LP), Yüksek-Geçiren (HP), Band-Geçiren (BP), Band-Durduran (BS) ve Tüm-Geçiren (AP) filtre tiplerini gerçekleştirmek mümkündür. İçinde aktif devre elemanı içeren filtreler kısaca Aktif Filtre olarak isimlendirilir. Aşağıda, aktif ve pasif filtreler karşılaştırılarak, aktif filtrelerin pasif filtrelere göre avantajlı ve dezavantajlı yanları ortaya konmuştur.

Avantajlı yanları:

- Endüktans elemanı kullanmadan, istenen filtre karakteristiklerini gerçekleyecek bir biçimde tasarlanabilmeleri,
- i 'den büyük gerilim ve güç kazancı sağlayabilmeleri,
- Giriş ve çıkış kapılarına empedans uydurulması işlemlerindeki kolaylıklar,
- Tümleştirme teknolojisine uygun oluşudur.

Dezavantajlı yanları ise:

- Aktif devrenin doğru akım şartlarında çalışmasını sağlayan bir besleme kaynağına gereksinim duyması,
- Çalışma frekanslarının, aktif devre elemanının çalışma frekansına bağlı olarak kısıtlanmasıdır. Ancak günümüzde çok geniş frekans bandında çalışabilen aktif devre elemanları üretilebilmektedir.

Devre sentezindeki çeşitli yöntemlerden yararlanarak gerçekleştirilen devrelerin mühendislik açısından uygun olup olmadığını anlamak için bu devrelerin duyarlılık, kararlılık, dinamiklik, eleman sayısı ve dağılım gibi çeşitli özelliklerinin incelenmesi gerekir. Aksi taktirde gerçekleştirilen devrelerde çeşitli sorunlarla karşılaşılabilir. Aşağıda bu özelliklerden ve karşılaşılan sorunlardan söz edilmiştir.

Duyarlılık : Bilindiği gibi bir elektrik/elektronik devresi pasif ve aktif devre elemanlarından oluşur. Pasif elemanlar direnç, endüktans, Kondansatör gibi elemanlardır. Aktif elemanlar ise bağımlı Kaynaklar, tranzistorlar, Op-Amp, CDA, OTA ve CC gibi elemanlardır. Devre elemanları, elemanlara ilişkin tanım bağıntılarındaki parametrelerle belirlenir. Bu parametreler, genel olarak, devre parametreleri diye bilinmektedir. Örneğin bir devre direnç, Kondansatör ve gerilimle denetlenen bağımlı gerilim kaynaklarından oluşmuşsa, dirençlerin değerleri, Kondansatörlerin Kapasiteleri ve gerilimle denetlenen bağımlı gerilim kaynaklarının bağımlılık katsayıları bu devreye ilişkin devre parametrelerini oluşturur [5]. Herhangi bir sentez yöntemiyle gerçekleştirilmiş devreye ilişkin devre parametreleri sıcaklık, nem, yaşlanma gibi çevre koşulları ve üretim yanlılıkları gibi nedenlerle değişebilir. Bu değişimler devreyi belirleyen büyüklüklere etkide bulunur. Başka bir deyişle devre parametrelerindeki değişimler, devre fonksiyonlarında, özellikle devre fonksiyonlarının sırasıyla genliğinde, fazında, sıfır ve kutuplarında, pay ve payda polinomlarının katsayılarında değişimlere yol açar [5]. Öte yandan bir devreden beklenen davranışı bu devrenin göstermesi için, devreyi belirleyen büyüklükteki değişimlerin belli sınırlar içinde kalması gerekir. Örneğin devre bir filtre devresi ise frekans karakteristigindeki değişimler, devre bir faz devresi ise faz karakteristigindeki değişimler, devre bir osilatör devresi ise öz frekansındaki değişimler belli sınırlar

içinde kalmak zorundadır. Devreyi belirleyen büyüklükteki değişmelerin belli sınırlar içinde kalıp kalmadığını anlamak için bu değişmelerin bulunması gerekir. Bu nedenlerle, bir devre parametresinde meydana gelen değişmelerin devreyi belirleyen büyüklükte meydana getireceği değişmeleri sistemli bir biçimde bulmak amacıyla duyarlık fonksiyonları tanımlanmıştır [5]. Duyarlık fonksiyonlarından yararlanılarak çeşitli aktif ve pasif devrelerin duyarlık analizini yapmak mümkündür. Pasif devre sentezinde oldukça önemli bir yer tutan basamaklı türden LC devreleri ile girişi ve çıkışı dirençlerle sonlandırılmış basamaklı türden LC devrelerinin [2,6], yapılan duyarlık analizleri sonucunda, bu devrelerin duyarlıklarının oldukça iyi olduğu kanıtlanmıştır [7].

Kararlılık : Pasif R,L ve C elemanlarından oluşan devrelerin giriş fonksiyonları pozitif reel dir. Yani bu fonksiyonların tüm kutupları sol yarı düzlemde olup pasif devreler kararlıdır. Devre parametrelerindeki değişmeler bu devrelerin devre fonksiyonlarında değişikliğe neden olabilir ancak bu devreleri kararsız bir hale getiremezler. Fakat aktif elemanlarla gerçekleştirilen devrelerde devre parametrelerindeki değişmeler, bu devrelere ilişkin kutupları sağ yarı düzleme taşıyabilir. Bu da devrelerin kararsız veya istenen özellikleri gerçekleştiremeyecek bir duruma gelmesine neden olur.

Dinamiklik : Bir devrenin lineer çalışma bölgesini belirtir. Çalışma noktası lineer bölge dışına çıkmış bir devreye uygulanan işaretler, bu devrenin çıkışından bozulmuş olarak elde edilirler. Bu bozulmalar, devrede kullanılan aktif elemanlardan kaynaklanır. Bu nedenle aktif bir devrenin kendisinden beklenen fonksiyonları tam olarak yerine getirebilmesi için devrede kullanılan tüm aktif devre elemanların lineer olarak çalışması gerekir. Ancak bazı durumlarda bu tür devrelerin girişine uygulanan bir işaretin genliği, devrede bulunan herhangi bir aktif devre elemanının çıkış gerilimini veya akımını lineer çalışma

bölgesi dışına yani doyma bölgesine götürebilir. Bu da sırasıyla o elemanın çıkış uçlarında kırılmış veya uçgen biçimine dönüşmüş işaretlerin oluşmasına neden olur. Bu durum, doğal olarak, devrenin de lineer çalışmasını ve kendisinden beklenen fonksiyonları yerine getirmesini engeller. Sonuç olarak, tasarlanan herhangi bir devrenin dinamikliğinin incelenmesi o devrenin lineer bölgede çalışmasını sağlamak açısından çok önemlidir.

Eleman sayısı ve dağılım: Devre tasarımlarında eleman sayısı minimum olacak biçimde devrelerin elde edilmesine dikkat edilmelidir. Bu durum gerek maliyet ve gerekse tümleştirme tekniğinde, tümleşik olarak gerçekleştirilen devrenin kapladığı yüzey açısından büyük önem taşır. Ayrıca tasarlanan devrelerin fiziksel olarak gerçekleştirilmelerinde bir kolaylık sağlaması açısından, eleman dağılımlarının yani R_{max}/R_{min} ve C_{max}/C_{min} oranlarının 100'den küçük olması istenir. İdeal şartlarda bu oran 1'dir.

1.3 Konuya İlişkin Çalışmalar

Akım taşıyıcıların tanıtılmasından sonra, aktif devre sentezi konusunda yeni ufuklar açılmış ve araştırmacılar bu elemanları kullanarak, çeşitli yeni çalışmalar sunmuşlardır. Aşağıda, literatürde karşılaşılan birçok çalışma incelenmiş ve bunlar hakkında özet bilgiler sunulmuştur. Bu incelemelerden yararlanarak elde edilen sonuçlar, bu tezde tutulan yolun belirlenmesine yardımcı olmuşlardır.

Akım taşıyıcı kavramı ilk olarak 1968 yılında Smith ve Sedra tarafından ortaya atılmış ve CCI olarak simgelenen birinci kuşak akım taşıyıcılar tanıtılmıştır [8].

Sedra ve Smith [9], 1970 yılında, yine akım taşıyıcı kavramını temsil eden ancak uç karakteristikleri bakımından CCI'ya göre daha farklı ve esnek olan yeni bir devre elemanını tanıtmışlardır. Tanıttıkları bu devre elemanını

ikinci kuşak akım taşıyıcı olarak isimlendirmiş ve CCII olarak simgelemişlerdir. Sedra ve Smith sundukları bu çalışmada akım taşıyıcılar, direnç ve kapasitelerden yararlanarak aktif devre sentezi ve analog hesaplamalarda çok kullanılan çeşitli uygulamalar yapmışlardır. Bunlar: Gerilim Kontrollü Gerilim Kaynakları (GKGK), Gerilim Kontrollü Akım Kaynakları (GKAK), Akım Kontrollü Gerilim Kaynakları (AKGK), Akım Kontrollü Akım Kaynakları (AKAK), negatif empedans çeviriciler (NIC), Jiratorler, Akım kuvvetlendiricileri, akım türev alıcıları, akım integral alıcıları ve akım Toplayıcıları gibi uygulamalardır. Sedra ve Smith aynı çalışmada diyot, direnç ve CCII'ler den oluşan genelleştirilmiş bir fonksiyon jeneratörü devresini de sunmuşlardır.

Smith ve Sedra [10], yine 1970 yılında yaptıkları başka bir çalışmada ise, Chua'nın tanıttığı Mutator, Scaler Reflector ve Rotator adlı yeni devre elemanlarını akım taşıyıcılar, direnç ve kapasite elemanları kullanarak gerçekleştirmişlerdir.

Black, Friedman ve Sedra [11], 1971 yılında, μA 749C işlemsel kuvvetlendiricisi, CA 3046 tümleşik npn tranzistor dizilerinden ve direnç elemanlarından yararlanarak CCII+ ve CCII- tipinde iki akım taşıyıcıyı gerçekleştirmişlerdir. Bu iki akım taşıyıcıyı ve 10'ar k Ω 'luk iki direnci kullanarak düşük frekanslarda yüksek Q'lu, bir ucu topraklı jiratorü elde etmişler ve buna ait deneysel sonuçları vermişlerdir.

Soliman [12], 1973 yılında yaptığı bir çalışmada, ikinci kuşak akım taşıyıcılardan ve pasif elemanlardan (R,C) yararlanarak, tüm-geçiren gerilim transfer fonksiyonlarını endüktans elemanı kullanmaksızın gerçekleyen iki devre sunmuştur. Bu devrelerde bir CCII+, dört direnç ve iki kapasite elemanı kullanan Soliman, sunduğu devrelerde faz açısının, RC elemanlarına bağlı olarak değiştirilebileceğini belirtmiştir. Bu devrelerin dezavantajlı yanları, düşük giriş empedanslı olmaları ve iki ucu serbest pasif elemanlar içermeleridir.

Aronhime [13], 1974 yılında, gerilim transfer fonksiyonlarının gerçekleştirilmesinde bir genelleme sağlamıştır. Bu çalışmada, bir CCII+ ve RC elemanlarından oluşmuş 1-kapılı devrelerden yararlanmıştır. Aronhime, çalışmasını Soliman'ın [12] çalışmasıyla karşılaştırmış ve Solimanın sunduğu devrenin endüktans elemanı kullanılmaması durumunda, sadece birinci ve ikinci dereceden tüm-geçiren gerilim transfer fonksiyonlarını gerçekleştirebileceğini ve bununla sınırlı kalacağını ifade etmiştir. Oysa Kendi çalışmasının en genel, reel, rasyonel gerilim transfer fonksiyonlarını sentezleyebileceğini belirtmiş ve ikinci dereceden, Q faktörü 2 olan, bir gerilim transfer fonksiyonunun sentezini yapmıştır. Bu devrenin dezavantajlı yanı, Solimanın çalışmasında [12] olduğu gibi, düşük giriş empedanslı olması ve iki ucu serbest elemanlar içermesidir.

Rathore ve Dasgupta [14], 1975 yılında, gerilim transfer fonksiyonlarını gerçeklemek için iki sistematik sentez yöntemi vermişlerdir. Öyle ki Soliman'ın çalışması [12] bu yöntemin özel bir hali olmuştur.

Soliman [15], 1977 yılında, gerilim transfer fonksiyonlarını akım taşıyıcılar kullanarak gerçekleyen, band-geçiren iki yeni aktif RC devreyi sunmuştur.

Nandi [16], 1977 yılında, Z2/Z1 biçimindeki gerilim transfer fonksiyonlarını yüksek giriş empedanslı olarak gerçekleştirmenin, akım taşıyıcılar kullanılmasıyla çok kolay bir biçimde yapılacağını ileri sürmüştür.

Bir yıl sonra Nandi [17], akım taşıyıcıları kullanarak bir ucu topraklı, eşit değerli kapasitelerden oluşan ve üçüncü dereceden alçak-geçiren Butterworth karakteristiklerini sağlayan devreyi sunmuştur.

Salawu [18], 1980 yılında, tüm-geçiren bir gerilim transfer fonksiyonunu ikinci kuşak akım taşıyıcı ve dört pasif elemanla gerçekleştirmiştir. Aslında Salawu, Soliman'ın yaptığı çalışmada sunduğu devrenin [12], eleman sayısını azaltmak istemiştir fakat bu çalışma Soliman tarafından hatalı olduğu ileri sürülmüştür [19]. Ancak

Salawu [20], Kendi yaklaşımının birinci mertebeden tüm-geçiren transfer fonksiyonları için doğru olduğunu belirtmiştir.

Pal [21], 1981 yılında, iki ucu serbest ideal endüktans elemanının simülasyonunu yapan yeni bir devreyi dört akım taşıyıcı, dört direnç ve bir kapasite elemanı kullanarak gerçekleştirmiştir. Gerçekleştirdiği devrede bulunan tüm pasif devre elemanları bir ucu topraklı (grounded) biçimdedir. Bunun tümleştirme tekniği açısından bir avantaj olduğunu, çünkü bir ucu topraklı elemanların tümleşik olarak daha kolay gerçekleştirilebileceğini ifade eden Pal, bu nedenle, sunduğu devrenin de tümleştirmeye çok uygun olduğunu savunmuştur.

Pal [22], 1981 yılında yaptığı başka bir çalışmada, iki ucu serbest (floating) endüktans ve kapasite elemanlarının simülasyonunu gerçekleyen iki devre sunmuştur. Bu devrelerden endüktans simülasyonunu gerçekleyen devrede dört akım taşıyıcı, üç direnç ve bir kapasite elemanı; iki ucu serbest kapasite simülasyonu gerçekleyen devrede ise dört akım taşıyıcı, iki direnç ve bir kapasite elemanı kullanmıştır. Her iki devrede, bir direnç elemanı dışında tüm pasif devre elemanları bir ucu topraklı biçimde olup, simüle endüktans ve kapasite elemanlarının değerleri tek bir dirençle ayarlanabilmektedir. Pal, sunduğu bu devrelerin tümleştirmeye uygun olduğunu belirtmiştir.

Singh [23], 1981 yılında, bir dirençle kontrol edilebilir, kayıpsız iki ucu serbest endüktans simülasyonunu dört akım taşıyıcı, üç direnç ve bir kapasite elemanı ile gerçekleştirmiştir. Bu devrede bir direnç elemanı dışındaki tüm pasif elemanlar bir ucu topraklı biçimdedir.

Pal [24], 1981 yılında, gerilim kazancı kontrol edilebilir, yüksek giriş empedanslı, üç tüm-geçiren devreyi akım taşıyıcılar kullanarak gerçekleştirmiştir.

Pal ve Singh [25], 1982 yılında yaptıkları yeni bir çalışmada, bir ucu topraklı kapasitelerden oluşmuş, gerilim

Kazancı Kontrol edilebilir, ikinci dereceden tüm-geçiren filtre devresini sunmuşlardır. Bu devrenin tümleştirmeye uygun olduğunu, Bhusan ve Newcombun [26] bir çalışmasını örnek göstererek kanıtlamışlardır. Gerçekleştirdikleri devrede üç CCII+, dört direnç ve iki kapasite elemanı kullanmışlardır.

Nandi [27], 1982 yılında, frekans bağımlı negatif direnç elemanını (FDNR), iki akım taşıyıcı, ikisi bir ucu topraklı olmak üzere üç direnç elemanı ve bir ucu topraklı iki kapasite elemanı ile gerçekleştirmiştir. Sunulan bu devrenin bir uygulaması olarak, bir ucu topraklı dirençle frekans kontrol edilebilir bir sinüsoidal osilatör devresi tasarlanmıştır. Nandi gerçekleştirdiği FDNR'ın yeni olduğunu ifade etmiştir. Buna gerekçe olarak ise devrenin minimum sayıda pasif elemanlardan, bir ucu topraklı eşit değerli kapasitelerden oluşmasını ve devrenin düşük ω_0 duyarlığına sahip olmasını göstermiştir.

Senani [28], iki ucu serbest endüktans simülasyonunu dört akım taşıyıcı ve üç pasif devre elemanı kullanarak gerçekleştirmiştir. Bu akım taşıyıcılardan biri birinci kuşak diğer üçü ise ikinci kuşak akım taşıyıcıdır. Devrede pasif devre elemanı olarak, biri bir ucu topraklı olmak üzere toplam iki direnç ve bir tane bir ucu topraklı kapasite elemanı kullanılmıştır. Gerçekleştirdiği devrenin minimum sayıda pasif elemandan oluştuğunu, devreye ilişkin Y matrisi parametrelerinin elde edilebilmesi için bir eleman uygunlaştırmasına gerek olmadığını belirten Senani, bu devredeki R_1 ve C elemanlarının yerlerini değiştirerek iki ucu serbest kapasite simülasyonunun da yapılabileceğini göstermiştir. Ayrıca simüle endüktans ve kapasite değerlerinin (L_{eq} , C_{eq}) bir ucu topraklı R_1 direnci ile bağımsız olarak Kontrol edilebileceğini de belirterek sunduğu devrenin diğer iki ucu serbest endüktans simülasyonu yapan devrelere göre [21-23] daha iyi olduğunu savunmuştur.

Rathore [29], 1983 yılında, bir makalesinde, Pal'in yaptığı çalışmada [24], sunduğu üçüncü devrenin tüm-geçiren

gerilim transfer fonksiyonunu gerçekleştirmedigini belirtmiştir.

Pal [30], 1983 yılındaki bir mektubunda daha önceki çalışmasında görülen [24] çizim ve etiketleme nedeniyle oluşan hatasını düzeltmiştir.

Naqshbendi ve Sharma [31], 1983 yılında, yüksek giriş empedanslı, kanonik, band-geçiren iki aktif-RC filtreyi CCII'lerle gerçekleştirmişlerdir. Gerçekleştirdikleri bu devrelerin yüksek giriş empedansı dışında diğer önemli özelliği ω_0 , Q ve gerilim kazancının birbirlerinden bağımsız olarak, bir ucu topraklı dirençlerle ayarlanmasıdır. Naqshbendi ve Sharma tasarladıkları bu devrede bir CCII+, bir CCII-, beş direnç ve iki kapasite elemanı kullanmışlardır.

Nandi R. ve Nandi S. [32], 1983 yılında, akım taşıyıcıları kullanarak, tek bir dirençle kontrol edilebilir, aktif parametre değişimlerine duyarlı, ideal endüktans simülasyonunu yapmışlardır. Tümdevre üretimine de uygun olduğunu savundukları bu devrenin, tek bir dirençle kontrol edilebilmesi nedeniyle, ayarlanabilir filtre veya osilatör uygulamalarına da elverişli olduğunu belirtmişlerdir. Gerçekleştirdikleri devrede iki CCII+, üç direnç ve bir kapasite elemanı kullanmışlardır.

Paul, Dey ve Patranabis [33], 1983 yılında, iki ucu serbest negatif imitans dönüştürücüsünü (NIC), pasif eleman kullanmadan, iki CCII- tipinde akım taşıyıcıyla gerçekleştirmişlerdir. Ayrıca, akım taşıyıcılardaki akım transfer oranlarındaki eşitsizliklerin, devreye ek olarak konan bir direnç elemanı ile dengelenebileceğini göstermişlerdir. NIC'in bir uygulaması olarak, iki ucu serbest, kayıpsız endüktans elemanının simülasyonunu gerçekleştirmişlerdir.

Nandi S., Jana ve Nandi R. [34], 1983 yılında, iki ucu serbest, frekansa bağlı negatif direnci (FDNR), akım taşıyıcılardan yararlanarak gerçekleştirmişler ve bu FDNR'nin oldukça düşük bir aktif duyarlılığa sahip olduğunu, D parametresinin $(Y(s) = s^2 D)$ ise bir direnç elemanına bağlı

olarak ayarlanabileceğini, tasarımında eleman uygunlaştırma gibi bir sınırlama olmadığını, ideal olmayan CCII'lerle bile gerçekleştirilebileceğini belirtmişlerdir. FDNR'nin tasarımında bir CCII-, iki CCII+, bir direnç ve iki kapasite elemanı kullanmışlardır.

Senani [35], 1984 yılında, iki ucu serbest FDNR'yi sadece iki akım taşıyıcı kullanarak tasarlamış ve böylece [34]'deki çalışmaya göre çok büyük bir üstünlük elde etmiştir. Senani gerçekleştirdiği bu devrede iki CCII- uç direnç ve iki kapasite elemanı kullanmıştır.

Patranabis ve Ghosh [36], 1984 yılında, akım taşıyıcılarla, ideal integral ve türev alıcı devreleri gerçeklemeye yarayan genelleştirilmiş bir devre sunmuşlardır. Bu devre, bir tek akım taşıyıcı ve buna uygun bağlanmış yedi adet $Y(s)$ admitansından oluşmuştur. Verilen devreye ait genelleştirilmiş gerilim transfer fonksiyonunda, her bir admitans yerine direnç, kapasite veya her iki elemanı birlikte yerleştirerek, 4 integral alıcı ve 2 türev alıcı devreyi elde etmişlerdir. Bu devrelerde kullanılan akım taşıyıcının tipini belirleyerek, her bir devreye ait gerilim transfer fonksiyonlarını ve gerekli sınırlama koşullarını bir tablo halinde vermişlerdir.

Wilson [37], 1984 yılında yaptığı bir çalışmada, geniş bantlı, yüksek performanslı CCII+ tipindeki akım taşıyıcıyı, daha önceki çalışmalarda elde edilmiş olan, akım dönüştürücüler (Current Converter) üzerinde bazı uyarlamalar yaparak elde etmiştir. Yüksek performanslı akım dönüştürücüler; Wilson tarafından Op-Amp ve akım aynaları [38,39], Fabre tarafından ise, "translinear" devreler kullanılarak gerçekleştirilmiştir [40,41]. Bundan önce gerçekleştirilen akım taşıyıcıları da inceleyen Wilson, Bakhtiyar ve Aronhime'in [42], aşırı sayıda işlemsel kuvvetlendirici ve dirençlerle gerçekleştirdiği akım taşıyıcıların düşük bandgenişliğine, Senani'nin OTA, Op-Amp ve direnç [43], Huertas'ın Op-Amp ve dirençler

kullanarak [44], gerçekleştirdikleri akım taşıyıcıların ise yine düşük bandgenişliğine ve çıkışı sürme yeteneklerinin zayıf olduğuna dikkat çekmiştir. İkinci kuşak akım taşıyıcıların gerçekleştirilmesinde LM301 Op-Amp'ı ve CA3096 tümleşik tranzistor dizilerinden yararlanan Wilson, bu çalışmasının, daha önceden yapılan çalışmalara göre, daha yüksek performanslı ve tümleştirmeye uygun olduğunu belirtmiştir.

Toumazo ve Lidgley [45], 1985 yılında akım taşıyıcıları kullanarak iki ucu serbest empedans ve genelleştirilmiş imitans çeviricileri (GIC) gerçekleştirmişlerdir. Empedans çevirici için iki CCII+, imitans çevirici için ise dört CCII+ tipi akım taşıyıcı ve dört empedans kullanmışlardır. Kullandıkları akım taşıyıcıların herbirinin temel yapısı bir işlemsel kuvvetlendirici ve iki akım aynasından meydana gelmiştir. Toumazo ve Lidgley ayrıca iki uygulama yapmışlardır. Bunlardan birincisi negatif empedans çeviriciyi kullanarak bir gerilim bölücü devresi, ikincisi ise RLC band-geçiren filtre devresidir. Buradaki L elemanı GIC'dan yararlanarak elde edilen sımüle bir elemandır.

Wilson [46], 1985 yılında, CCII- tipindeki ikinci kuşak akım taşıyıcıyı LM301 Op-Amp'ı ile CA3096 tümleşik tranzistor dizilerinden yararlanarak elde etmiştir. Geniş bantlı yüksek doğruluklu ve tümleştirmeye uygun olduğunu belirttiği bu akım taşıyıcıyı, daha önceki yıl gerçekleştirdiği CCII+ tipindeki akım taşıyıcısının çıkışına [37], ikinci bir akım aynası çiftini uygun bir şekilde bağlayarak elde etmiştir. Bu ikinci kat akım evirme işlemi için kullanılmış ve giriş akımıyla çıkış akımı arasında 180 derecelik bir faz farkı oluşturmuştur ($i_z - i_x$). Gerçekleştirdiği her iki tip akım taşıyıcı ile pek çok devre fonksiyonlarının gerçekleştirilebileceğini belirten Wilson, bu çalışmasında, iki ucu serbest frekansa bağlı negatif direnç elemanını (FDNR), iki CCII-, üç direnç ve iki kapasite elemanı kullanarak gerçekleştirmiş ve bu devreye ait kazanç-frekans cevap eğrisini çıkarmıştır.

Ayrıca aynı devrede bazı pasif elemanların yerlerini değiştirerek iki ucu serbest (floating) endüktans elemanının da elde edilebileceğini belirtmiştir.

Senani [47], 1985 yılında, yüksek dereceden filtrelerin akım taşıyıcılarla tasarımına ilişkin yeni bir yöntem sunmuştur. Bu yöntem, basamaklı türden LC devrelerine yeni bir ölçekleme tekniği uygulanması ve böylelikle elde edilen devrelerin, ideal olmayan simüle endüktans elemanları ve FDNR'lar ile gerçekleştirilmesi esasına dayanmaktadır. Bu yöntem sonucu elde edilen devreler minimum duyarlıklı bir yapıya sahip olup akım taşıyıcı sayısı, LC devrenin reaktif eleman sayısına eşittir. Bu yönetime ilişkin bir uygulama da yapan Senani, n. dereceden gerilim transfer fonksiyonlarını sağlayan, girişi ve çıkışı dirençlerle sonlandırılmış basamaklı türden alçak-geçiren LC filtreyi, CCII- tipinde akım taşıyıcılar ile birlikte R ve C elemanları kullanarak gerçekleştirmiştir. Senani bu çalışmasında, imitans simülasyonu yapan devrelerin minimum duyarlıklı olmaları durumunda, bu minimum duyarlıklı imitanslarla elde edilen simüle filtre devrelerinin de aynı özelliği kendisinde taşıyacağını belirtilmiştir.

Senani [48], 1986 yılında, iki ucu serbest aktif elemanların bulunmasına ait yeni çalışmalar yapmıştır. Paul, Dey ve Patranabis'in [33], iki ucu serbest NIC elemanını iki CCII- ile gerçekleştirmelerine ek olarak Senani de iki ucu serbest pozitif genelleştirilmiş imitans çevirici veya evirici elemanları (GPIC/GPII) iki CCII- ve beş admitansla gerçekleştirmiş ve bunlara ait üç ayrı devre yapısı sunmuştur. Admitansları uygun seçerek iki ucu serbest FDNR ve L elemanı elde eden Senani, ayrıca, akım taşıyıcıların ideallsizliklerinin bu elemanlarda oluşturduğu etkileri de incelemiştir.

Wilson [49], 1986 yılında yapmış olduğu bir çalışmada CCII+ ve CCII- tipi akım taşıyıcıları kullanarak çeşitli uygulamalar yapmıştır. Bunlar: Tüm-geçiren filtreler, bir ucu toraklı ve iki ucu serbest NIC'lar, jiratorler,

FDNR'ler ve RC osilatörleri gibi çeşitli uygulamalardır. Wilson böylelikle, Op-Amp, OTA ve Norton Kuvvetlendiricisi gibi aktif elemanlarla yapılan tüm uygulamaların, akım taşıyıcılar kullanılarak da yapılabileceğini ve bu devrelerin çok daha geniş bir frekans bandında çalışabileceğini belirtmiştir.

Toumazo ve Lidgley [50], 1986 yılında akım taşıyıcıları ve bir ucu topraklı pasif elemanları kullanarak duyarlılığı düşük, universal aktif filtreyi gerçekleştirmişlerdir. İkinci dereceden bir gerilim transfer fonksiyonunu sağlayan bu devrenin geniş bandgenişliğine, yüksek giriş empedansına sahip olduğunu ayrıca w_0 , Q ve gerilim kazancının bağımsız olarak bir ucu topraklı dirençlerle ayarlanabileceğini belirtmişlerdir. Devrede kullanılan kapasite elemanlarının bir ucunun toprakta olması nedeniyle, bu devrenin tümlenmeye uygun olduğunu ifade etmişlerdir [25,26]. Bu devrenin gerçekleştirilmesinde beş CCII+, iki CCII-, bir Op-Amp, sekiz direnç ve iki kapasite elemanı kullanan Toumazo ve Lidgley bu topolojinin anahtarlı-kapasite (Switched-Capacitor, SC) filtre tasarımına da uygun olduğunu belirtmişlerdir.

Higashimura ve Fukui [51], 1986 yılında, iki akım taşıyıcı ve birim kazançlı gerilim sürücü katı (buffer) kullanarak ayarlanabilir, iki ucu serbest, kayıpsız, yeni bir FDNR simülasyonu yapmışlar ve iki devre sunmuşlardır. Gerçekleştirilen FDNR'nin aktif parametre değişimlerine karşı pratik olarak duyarsız olduğunu ve bu aktif duyarlılığın [34]'de yapılan çalışmadaki kadar az olduğunu belirtmişlerdir.

Chong ve Smith [52], 1986 yılında alçak-geçiren, yüksek-geçiren ve band-geçiren gerilim transfer fonksiyonlarını sağlayan bikuadratik filtreyi, bir akım taşıyıcı ve pasif elemanlar kullanarak gerçekleştirmişlerdir. Gerçekleştirilen bu filtrelerin pasif elemanlara karşı duyarlılığının düşük olduğunu, w_0 ve Q'nun bağımsız olarak ayarlanabileceğini belirten Chong ve Smith, ayrıca iki yeni

akım taşıyıcı tanıtılarak, akım taşıyıcılar arasında bir sınıflandırma yapmışlar ve bunları CCII+1, CCII-1, CCII+2 ve CCII-2 olarak simgelemişlerdir.

Higashimura ve Fukui [53], 1987 yılında, kayıpsız iki ucu serbest imitans'ları ikinci kuşak akım taşıyıcılarla gerçeklemeye yarayan yeni bir yöntem sunmuşlardır. Nullator-norator tekniğine dayalı olarak tanıtılan bu yöntemle, birçok simülasyon devrelerinin sistemli olarak elde edilebileceğini belirtmişler ve bunu örneklerle göstermişlerdir.

Higashimura ve Fukui, aynı yıl yaptıkları başka bir çalışmada [54], CCII+ ve CCII- tipinde olmak üzere iki akım taşıyıcıdan, bir akım tipi negatif imitans çeviriciden (INIC) ve bunlarla birlikte bir direnç ile iki kapasite elemanından yararlanarak iki ucu serbest, ayar edilebilir ve kayıpsız yeni bir FDNR'nin simülasyonunu yapmışlardır. Ayrıca bu devrenin aktif parametre değişimlerine karşı olukça düşük duyarlıklılı olduğunu belirtmişlerdir.

Nandi [55], 1987 yılında, iki ucu serbest negatif admittans çeviricisini (FNAC), iki CCII ve iki admittanstan yararlanarak gerçekleştirmiştir. Nandi, FNAC'in aktif parametre değişimlerine karşı duyarlılığının oldukça düşük olduğunu ifade etmiştir.

Senani [56], 1988 yılında, nullator-norator (nullor) yaklaşımlılı iki ucu serbest imitansı (FI) gerçekleştirmiştir. Bu çalışmada Senani, CCII-'nin nullor eşdeğerinden yararlanmış ve toplam iki CCII-, iki direnç ve iki kapasite elemanından oluşan sekiz ayrı FI devresi sunmuştur.

Higashimura ve Fukui [57], 1988 yılında, birinci tipten mutator elemanını bir akım taşıyıcı, bir gerilim sürücü üyesi ve gerilim transfer fonksiyonu $T_V(s)$ olan uygun bir iki kapılı levreyle gerçekleştirmişlerdir. Sundukları bu devrenin çıkış uçlarına bağlanan empedans fonksiyonunu (Z_L), simülasyonu yapılacak olan bir gerçekleştirilebilir gerilim transfer fonksiyonunun ($T_V(s)$) tersinin çarpımıyla logu orantılı olarak, devrenin giriş uçlarından elde

etmişlerdir. Yani $Z_{in}=T_v(s)^{-1}Z_L$ olarak bulmuşlardır. Sonuç olarak gerçekleştirilebilir gerilim transfer fonksiyonlarını imitans fonksiyonlarına dönüştürmüşlerdir. Ayrıca endüktans, FDNR ve "equalizer" tipinde imitans uygulamaları yaparak bunlara ait teorik ve deneysel sonuçları vermişlerdir.

Higashimura ve Fukui'nin [58], 1988 yılında yaptıkları ikinci bir çalışmada, nullor tekniği kullanarak bir empedans fonksiyonunu CCII+ tipindeki akım taşıyıcılarla gerçekleştirmişler ve bunun aktif parametre değişimlerine karşı oldukça düşük bir duyarlılığa sahip olduğunu ifade etmişlerdir.

Higashimura ve Fukui'nin [59], 1988 yılında yaptıkları üçüncü bir çalışmada, tüm-geçiren ve çentik (Notch) filtre devrelerini bir CCII- tipinde akım taşıyıcı dört direnç ve iki kapasite elemanı kullanarak gerçekleştirmişlerdir. Bu devrenin yüksek giriş empedanslı olması nedeniyle, herhangi bir empedans uygunlaştırması gerekmeden, diğer devrelerle kaskat olarak bağlanabileceğini belirtmişlerdir. Çentik filtrenin, tüm-geçiren devredeki bir direncin ayarlanmasıyla elde edilebileceğini ifade eden Higashimura ve Fukui w_0 ve Q 'nun, akım taşıyıcıda oluşan gerilim izleme hatasından etkilenmeyeceğini teorik olarak kanıtlamışlardır.

Wilson [60], 1988 yılında, akım taşıyıcıları kullanarak, değişik kazanç değerlerinde bandgenişliği sabit kalan gerilim kuvvetlendirici devresini gerçekleştirmiştir. Bu devrede akım geribeslemesi kullanan Wilson, başka aktif elemanlarla gerçekleştirilen gerilim kuvvetlendiricilerinde kazanç-bandgenişliği çarpımının sabit olmasından kaynaklanan sınırlamayı ortadan kaldırmıştır.

Wilson [61], 1989 yılında, akım taşıyıcılarına dayalı enstrumantasyon kuvvetlendiricisini (instrumentation amp.) gerçekleştirmiştir. Farksal gerilim ve akım ölçülmesinde kullanılan bu devre, yüksek CMRR'ye ve kazançtan bağımsız bandgenişliğine sahiptir. Gerçekleştirilen bu devrede iki CCII+ ve üç direnç elemanı kullanılmıştır.

Wilson aynı yıl yaptığı başka bir çalışmada [62], akım taşıyıcıların performanslarıyla ilgilenmiş ve akım taşıyıcıların yüksek frekans davranışlarını incelemeye uygun, bilgisayar destekli analizlerde kullanılabilen bir model sunmuştur.

Roberts ve Sedra [63], 1989 yılında, analog sinyallerin filtrelenmesini sağlayan yeni bir yöntem sunmuşlardır. Lineer devrelerde "interreciprocal" özelliğine dayalı bu yöntemde; gerilim kuvvetlendiricili filtre devreleri, akım kuvvetlendiricili filtre devrelerine dönüştürülmektedir. Bu devrelerin dönüştürülen devrelerle aynı duyarlılığa sahip olduğunu ifade eden Roberts ve Sedra akım modundaki bu filtre devrelerinde daha yüksek bandgenişliği, daha büyük lineerlik ve daha geniş dinamiklik özellikleri elde edilebileceğini ifade etmişlerdir. Yaptıkları bir uygulamada K Kazançlı, Op-Amp'lı ve beş pasif elemanlı Sallen-Key filtre devresini K Kazançlı, akım taşıyıcılı ve beş pasif elemanlı bir devre olarak elde etmişler ve bu devrenin akım transfer fonksiyonunun Op-Amp'lı devrenin gerilim transfer fonksiyonuna eşit olduğunu göstermişlerdir.

Higashimura ve Fukui [64], 1989 yılında, iki ucu serbest kayıpsız bir endüktans elemanının simülasyonunu iki CCII+, bir OTA, bir direnç ve bir Kapasite elemanı kullanarak gerçekleştirmişlerdir. CCII ve OTA için tanıttıkları nullor yaklaşımının imitans simülasyon devreleri, osilatörler, vb. gibi pek çok devre tasarımlarında kolaylık sağlayacağını ifade etmişlerdir.

Svoboda [65], 1989 yılında, akım taşıyıcıları içeren devrelerin analizi için kolay hesaplanabilir, programlanabilir basit bir yöntem sunmuştur. Ayrıca bu yöntemin ideal olmayan akım taşıyıcılardan oluşmuş devrelerde de kullanabileceğini ifade eden Svoboda, Tow-Thomas alçak-geçiren filtresi ile Wien Köprüsü osilatör devresine ait analizleri bu yöntemle yapmıştır.

Singh [66], 1989 yılında, CCII- tipinde akım

taşıyıcıları kullanarak iki ucu serbest enduktans simülasyonunu yapmış ve basit bir RLC devreye ait uygulamayı bu simüle elemanı kullanarak gerçekleştirmiştir. Ayrıca bu devrenin gerilim transfer fonksiyonuna ilişkin Kazanc-frekans karakteristliğini teorik ve deneysel verilere göre çıkarmıştır.

Tek ve Anday [67], 1989 yılında, işaret akış diyagramlarından yararlanarak, ikinci dereceden bıküadratik gerilim transfer fonksiyonunu iki CCII+, 1k1 CCII-, beş direnç ve üç kapasite elemanı ile gerçekleştirmişlerdir. Ayrıca bu devrenin düşük duyarlıklılı, yüksek giriş empedanslı, bağımsız olarak kontrol edilebilir ve tumleştirmeye uygun olduğunu belirtmişlerdir.

Svoboda [68], 1989 yılında yaptığı bir çalışmada, Op-Amp'lı devrelerin CCII'li eşdeğer devresini veya CCII'li devrelerin Op-Amp'lı eşdeğer devresini bulmaya yarayan bir yöntem sunmuştur. Bu yöntemde temel yapı taşı olarak nullator ve norator'lardan (Nullors) yararlanan Svoboda, ayrıca konuya ilişkin çeşitli örnekler de vermiştir.

Kumar ve Shukla [69], 1989 yılında, Op-Amp'larla gerçekleştirilen akım taşıyıcıları ve bunları kullanarak yapılan uygulamaları incelemişlerdir. Bu uygulamalar: mutatorlar, bir ucu topraklı ve iki ucu serbest enduktans simülatörleri, çeşitli tipteki filtreler, analog bilgisayar elemanları ve yeni devre bloklarıdır. Bu çalışmada bazı yeni devrelerin tanıtılmasının yanı sıra, daha önceden sunulan devreler üzerinde de bazı ekler ve düzeltmeler yapan Kumar ve Shukla, inceledikleri her bir devrenin analizini ve gerçekleştirmesini de yapmışlardır.

Himura, Fukui, Ishida ve Higashimura [70], 1990 yılında, bir CCII+, uç direnç ve dört kapasite elemanı kullanarak bir ucu topraklı, seri empedans simülatörünü gerçekleştirmişler ve bu temel devre ile altı farklı tipte empedans simülasyonu elde ederek bu simülatörlerin basamaklı aktif filtrelerde ve osilatorlerde kullanılabileceğini belirtmişlerdir.

Sedra, Roberts ve Gohh [71], 1990 yılında akım taşıyıcıların tarihini, gelişimini ve elde edilen yeni sonuçları içeren bir çalışma yapmışlardır. Bu çalışmada birinci ve ikinci kuşak akım taşıyıcıların CMOS'larla gerçekleştirilmesine ilişkin devreler ile bazı ikinci kuşak akım taşıyıcılarla yapılan uygulamaları sunmuşlardır.

Liu, Tsao, Wu ve Lin [72], 1990 yılında, yüksek frekanslarda tümleşik filtre uygulamalarına elverişli yeni CMOS akım taşıyıcıyı ve sürekli-zaman integratörlerini sunmuşlardır. Bu yonteme bir örnek olarak üçüncü dereceden, basamaklı türden, alçak geçiren bir filtreyi tasarlamışlardır. Ayrıca elde ettikleri sonuçların, yüksek frekanslarda tümleşik MOSFET-kapasite filtrelerinin gerçekleştirilmelerine, faydalı olacağını belirtmişlerdir.

Aronhime, Nelson ve Adams [73], 1990 yılında birinci kuşak akım taşıyıcıyı kullanarak ikinci dereceden, kompleks kutuplu, tüm-geçiren bir filtrenin, akım transfer fonksiyonunu sağlayan devreyi bir CCI, beş direnç ve iki kapasite elemanı ile gerçekleştirmişlerdir.

Fabre, Martin ve Hanafi [74], 1990 yılında, ikinci dereceden bir akım transfer fonksiyonunu sağlayan tüm-geçiren, çentik ve band-geçiren filtre devresini düşük duyarlılıklı olarak tasarlamışlardır. Bu devrelerde bir CCI+, uç direnç ve uç kapasite elemanı kullanılmış olup, tüm-geçiren ve çentik filtrenin f_0 ve Q 'su bağımsız olarak seçilebilmektedir. "Translinear" yapıdaki akım taşıyıcının yüksek performansı, filtrenin yüksek frekanslarda kullanılmasına olanak tanımıştır. Similasyon işlemlerinde SPICE programından yararlanılmıştır.

Singh ve Senani [75], 1990 yılında, ikinci kuşak akım taşıyıcılardan yararlanarak çok fonksiyonlu yeni bir aktif filtre tasarlamışlardır. İki CCII+, bir CCII-, altı direnç ve iki kapasite elemanı ile gerçekleştirdikleri bu devre ikinci dereceden tüm standart fonksiyonları sağlamaktadır. Ancak giriş ve çıkışlarında ek olarak sürücü (buffer) katlarına ihtiyaç duymaktadır.

Svoboda, McGory ve Webb [76], 1991 yılında Analog Device firmasının üretmiş olduğu AD844 tümdevresini kullanarak, Wien Köprülü osilator ve band-geçiren filtre uygulamaları yapmışlardır. Ticarî amaçlı olarak üretilen AD844 tümdevresi içinde bir CCII+, bir sürücü Katı, üç direnç ve bir Kapasiteden oluşan elemanlar bulunmaktadır.

Liu ve Tsao [77], 1991 yılında, bir akım taşıyıcıdan ve RC 1-Kapılılarından oluşan iki genel devre vermişlerdir. Bunlarla alçak-geçiren, band-geçiren, yüksek-geçiren, tüm-geçiren ve çentik filtreleri gerçekleştirmişlerdir. Ayrıca aktif ve pasif duyarlıkları inceleyen Liu ve Tsao devrelerin performansı hakkında elde ettikleri sonuçları bir tablo halinde sunmuşlardır.

Alami ve Fabre [78], 1991 yılında, iki band-geçiren filtre devresi sunmuşlardır. Aktif ve pasif duyarlıkları az olan ve akım transfer fonksiyonlarını gerçekleyen bu filtre devreleri bir CCI+, bir CCII+, iki direnç ve iki kapasite elemanından oluşturulmuştur.

Chang [79], 1991 yılında, iki universal aktif akım filtresini gerçekleştirmiştir. Her bir filtrede sadece bir CCII- kullanmıştır. Bu filtrelerden biri üç çıkışlı diğeri ise yüksek empedanslı tek bir çıkışa sahiptir. Sunduğu devrenin pasif duyarlılığının düşük olduğunu ifade eden Chang bir ucu topraklı kapasite ve direnç elemanlarını ayarlayarak alçak-geçiren, band-geçiren, yüksek-geçiren, çentik ve tüm-geçiren karakteristiklerin elde edilebileceğini belirtmiştir. Ayrıca ω_0 ve Q 'nun ideal olmayan CCII-'deki akım izleme hatasına karşı duyarsız olduğunu, yaptığı analizlerle kanıtlamıştır. Gerçekleştirilen universal iki akım filtresinden birincisinde beş direnç ve üç kapasite, ikincisinde ise dört direnç ve üç kapasite kullanılmıştır.

Chang [80], aynı yıl yaptığı başka bir çalışmada yine akım modunda tüm-geçiren, çentik ve band-geçiren filtreyi tek bir CCII-, iki topraklı kapasite ve dört direnç kullanarak gerçekleştirmiştir. Bu devrenin çıkışının yüksek empedanslı olması nedeniyle herhangi bir empedans

uygunlaştırması gerekmeden diğer devrelerle kaskat olarak bağlanabileceğini belirten Chang, ayrıca devrenin rezonanstaki açılmal frekansı ve Kalite faktörünün, ideal olmayan CCII'nin akım izleme hatasına karşı duyarsız olduğunu ifade etmiştir.

Liu, Tsao ve Wu [81], 1991 yılında, bazı yeni MOSFET-C integratörler ve CMOS akım taşıyıcılardan yararlanarak basamaklı türden filtreleri simüle etmişlerdir. Kullandıkları integratörlerin bilinen diğer integratörlere göre daha küçük degerde kapasite elemanlarına ihtiyaç duyduğunu, ayrıca genlik ve faz hatalarına bağlı olarak, yüksek frekanslardaki performansının daha iyi olduğunu belirtmişler ve çeşitli uygulamalar yapmışlardır.

Hou, Wu ve Liu [82], 1991 yılında bir CCII kullanarak birinci dereceden ve bikuadratik akım modunda filtrelere ilişkin yeni bir yapı sunmuşlardır. Sundukları bu filtre devrelerini herhangi bir uygunlaştırıcı devreye gerek kalmadan kolaylıkla kaskat bağlanabileceğini belirtmişlerdir. Bu yapıyı alçak-geçiren, band-geçiren, ve yüksek-geçiren fonksiyonların sentezlenmesinde kullanmışlardır. Ayrıca sundukları filtrelerin aktif ve pasif duyarlıklarını da hesaplayan yazarlar, Kalite faktörü Q 'nun ve merkez frekansı ω_0 'ın CCII'nin akım izleme hatasına duyarsız olduğunu ifade etmişlerdir. Son olarak, teorik sonuçların doğruluğunu göstermek için beş filtre devresini deneysel olarak gerçekleştirmişlerdir.

Liu, Kuo, Tsao, Wu ve Tsay [83], 1991 yılında, CMOS CCII'lerden oluşmuş MOSFET-C türev alıcılarını tanıtmışlar ve bunlara ilişkin filtre uygulamalarını sunmuşlardır. Ayrıca, bir bikuadratik filtre tasarlayarak; parametreleri bağımsız olarak ayarlanabilir alçak-geçiren, band-geçiren ve yüksek-geçiren gerilim transfer fonksiyonlarını gerçekleştirmişlerdir.

Surakamponorn, Riewruja ve Cheevasuvit [84], 1991 yılında, analog fonksiyonları sağlayan yeni CMOS devrelerin geliştirilmesi için oldukça yoğun bir çabanın olduğunu ve

bunun nedeni olarak ise kompleks ve esnek tumdevrelerin üretilmesine olanak tanıyan CMOS teknolojisinin hızlı bir biçimde gelişmesini göstermişlerdir. Kendileri de, pozitif (CCII+) ve negatif (CCII-) tipindeki akım taşıyıcıları CMOS'larla gerçekleyen iki devre sunmuşlar ve bu devrelerin tümleştirmeye uygun olduklarını ifade etmişlerdir. Bu devreleri CD4007 tumdevresi içindeki CMOS tranzistorlarla deneysel olarak gerçekleştirmişler ve sundukları bu akım taşıyıcıların performansının bütün dinamik bölgede oldukça iyi ve lineer olduğunu belirtmişlerdir.

Chang ve Chen [85], 1991 yılında, üç giriş ve bir çıkışlı universal aktif akım filtresini akım taşıyıcılar kullanarak gerçekleştirmişler ve bu devrenin daha önceki universal aktif filtreler göre daha basit bir yapıya sahip olduğunu belirtmişlerdir. Ayrıca bu devrenin geniş band-genişliğine, yüksek çıkış empedansına sahip olduğunu ω_0 , Q ve akım kazancınının topraklanmış ayrı dirençlerle bağımsız olarak kontrol edilebildiğini ve bir ucu topraklı kapasiteler kullanılarak gerçekleştirilen bu devrenin tümleştirmeye uygun olduğunu ifade etmişlerdir. Bu devreyi iki topraklı kapasite, altı topraklı direnç ve beş CCII kullanarak tasarlamışlardır. Son olarak, devredeki her bir direnç elemanı yerine bir ucu topraklı anahtarlı-kapasite konabileceğini ve dolayısıyla bu devrenin SC filtre olarak da kullanılabilceğini belirtmişlerdir.

Senani ve Singh [86], 1992 yılında, PA630 tümleşik akım taşıyıcısını kullanarak, frekansı tek bir dirençle kontrol edilebilir sinüsoidal osilator devresi tasarlamışlar ve deneysel olarak gerçekleştirmişlerdir. Devrenin osilasyon frekansını, osilasyon koşullarını bozmayan R_1 direnci ile kontrol etmişlerdir. Bu devrede pasif devre elemanı olarak üç kapasite ve beş direnç kullanmışlardır. Aktif devre elemanı olarak ise PA630 tumdevresi içindeki bir akım taşıyıcı ve iki gerilim sürücünden (buffer) yararlanmışlardır. Son olarak sundukları devrenin mükemmel bir frekans kararlılığına sahip olduğunu belirtmişlerdir.

Celma, Martinez ve Carlosena [87], bir CCII+ iki Kapasite ve üç direnç elemanı kullanarak bir RC sinüsoidal osilatör devresini gerçekleştirmişlerdir. Osilasyon Koşulu ile osilasyon frekansının, iki kontrol direnciyle bağımsız olarak ayarlanabileceğini belirtmişlerdir. Deneysel olarak yaptıkları çalışmada ise bu devreye ilişkin osilasyon frekans karakteristiklerini farklı direnç ve kapasite değerleri için çıkarmışlardır.

Yukarıda, akım taşıyıcıları kullanarak yapılan çeşitli çalışmalar incelenmiş ve bunlar kısaca özetlenmiştir. Özetlenen bu çalışmalardan bazıları konularına göre aşağıda gruplandırılmıştır. Bunlar:

- CCII gerçekleştirmeleri [11, 37-40, 42-44, 70, 71, 84]
- Gerilim transfer fonksiyonlarını gerçekleyen filtre devreleri [12, 13, 15, 18, 25, 31, 47, 50, 52, 59, 67, 72, 75-77, 81, 83],
- Akım transfer fonksiyonlarını gerçekleyen filtre devreleri [73, 74, 78-80, 82, 85],
- İmitans devreleri [9, 11, 21-23, 27, 28, 32-34, 35, 45, 46, 48, 49, 51, 53, 55, 56, 58, 66],
- Kuvvetlendiriciler [60, 61],
- Osilatörler'dir [27, 76, 86, 87].

Bu çalışmaların incelenmesiyle elde edilen ve bu tezde tutulan yolun belirlenmesinde etkili olan çeşitli sonuçlar aşağıda açıklanmıştır.

Akım taşıyıcıların tanıtılmasından sonra [8,9], bu elemanları fiziksel olarak gerçekleştirmenin yolları araştırılmış ve değişik yapıda akım taşıyıcı devreleri sunulmuştur. Ancak gerçekleştirilen bu akım taşıyıcıların [42-44] düşük bandgenişliğine sahip olduğu ve çıkışı sürme yeteneklerinin zayıf olduğu belirtilmiş [37] ve bunlara göre daha geniş bir frekans bandında çalışabilen ve düşük yüklerde çıkışı sürme yetenekleri daha iyi olan yüksek

performanslı akım taşıyıcı devreleri gerçekleştirilmiştir. Bu akım taşıyıcılar Op-Amp ve akım aynası çiftlerinden oluşturulmuştur [37,46]. Ayrıca akım taşıyıcıların çok çeşitli devre tasarımlarında kullanılabilceği belirtilmiş ve bunlara ilişkin çeşitli uygulamalar yapılmıştır [49,89,90]. Akım taşıyıcıları kullanarak değişik kazanç değerlerinde sabit bandgenişliğine sahip kuvvetlendiriciler gerçekleştirilmiştir. Böylelikle diğer aktif elemanlarla gerçekleştirilen gerilim kuvvetlendirici devrelerinde karşılaşılan, kazanç-bandgenişliği çarpımının sabit olmasından kaynaklanan sınırlama ortadan kaldırılmıştır [60]. Ayrık elemanlarla gerçekleştirilen akım taşıyıcılar daha sonra BJT'ler ile tamamen tümleşik olarak gerçekleştirilmiştir [88]. Son yıllarda analog fonksiyonları sağlayan yeni CMOS devreleri geliştirmek ve gerçekleştirmek için oldukça yoğun çalışmaların olduğu ifade edilmiştir. Bunun nedeni olarak ise kompleks ve esnek tümdevrelerin üretilmesine olanak tanıyan CMOS teknolojisinin hızlı bir biçimde gelişmesi gösterilmiştir [84]. Bu gelişmenin bir sonucu olarak, MOS/CMOS tranzistorlar ile tamamen tümleştirmeye uygun çeşitli akım taşıyıcı devreleri sunulmuştur [71,81,84].

Akım taşıyıcıları kullanarak çeşitli filtre devreleri gerçekleştirilmiştir. Bunlar gerilim transfer fonksiyonlarını gerçekleyen: alçak-geçiren [47, 50, 52, 72, 75, 77, 81, 83], band-geçiren [15, 31, 50, 52, 75-77, 83], yüksek-geçiren [50, 52, 75, 77, 83], band-durduran [50, 75, 77] ve tüm-geçiren filtrelerdir [12, 13, 18, 25, 50, 59, 77]. Diğerleri akım transfer fonksiyonlarını gerçekleyen: alçak-geçiren [79, 82, 85], band-geçiren [74, 78, 79, 80, 82, 85], yüksek-geçiren [79, 82, 85], band-durduran [79, 80, 85] ve tüm-geçiren filtrelerdir [73, 74, 79, 80, 85]. Bu filtre devrelerinden bazılarında kullanılan direnç ve kapasite elemanları tamamen bir ucu topraklı biçimdedir [50, 67, 85]. Bir ucu topraklı kapasitelerle gerçekleştirilen devrelerin

tümleştirme tekniği açısından uygun olduğu bilinmektedir [26]. Ayrıca bir ucu topraklı direnç ve Kapasitelerle gerçekleştirilen devreler, anahtarlı-Kapasite (SC) devrelerine de dönüştürmeye uygun olup [50,85], bu dönüştürme işlemi, devredeki her bir direnç elemanı yerine bir ucu topraklı anahtarlı-Kapasite konarak yapılmaktadır.

Yapılan çalışmaların diğer bir bölümü, basamaklı türden LC filtre devrelerinin akım taşıyıcılar ile simülasyonunu içermektedir [47,72,81,83]. Ancak bu devrelerin içinde tamamen bir ucu topraklı direnç ve Kapasite elemanlarıyla gerçekleştirilen simüle devrelere rastlanmamıştır. Ayrıca yine bu çalışmalarda basamaklı türden LC devreleri ile girişi ve çıkışı dirençlerle sonlandırılmış basamaklı türden LC devrelerinin ikinci kuşak akım taşıyıcılar ve bir ucu topraklı direnç ve kapasite elemanlarıyla simülasyonuna ilişkin genel bir yöntem sunulmamıştır.

Akım taşıyıcılarla çeşitli imitans uygulamaları yapılmıştır. Bunlar: jiratorler [9,11,49], iki ucu serbest endüktanslar [21-23,28,48,66], FDNR [27,34,35,46,48,49,51,54], NIC [9,33,45] GIC [45], FNAC [55] gibi çeşitli uygulamalardır. Bu tezde sunulan yöntemle ilişkili olması nedeniyle, bu çalışmalardan sadece iki ucu serbest endüktans simülasyonu yapan devreler incelenmiştir. İki ucu serbest endüktans simülasyonunu yapan devrelerden sadece biri [21], tamamen bir ucu topraklı dört direnç ve bir kapasite elemanından oluşmuştur. Diğer devrelerde [22,23,28], direnç elemanlarının sayısı azaltılmıştır, ancak buna karşılık bu devrelerde iki ucu serbest bir direnç elemanı bulunmaktadır. Bu devrelerin her birinde aktif devre elemanı olarak kullanılan akım taşıyıcıların sayısı dört'tür. İlk devrede [21] görülen tek sorun bu devredeki direnç elemanlarının eşit değerli seçilme zorunluluğundan kaynaklanmaktadır. Ancak tüm pasif elemanların bir uçlarının toprakta olması bu devrenin

önemli bir özelliğidir. Yukarıdaki çalışmalarda iki ucu serbest endüktans simülasyonu yapan devreler tanıtılmış ve analizleri yapılmıştır ancak bu çalışmaların hiç birinde iki ucu serbest endüktans simülasyonu yapan devrelerin nasıl bulunduğu ilişkin bir yöntem sunulmamıştır. Ancak daha sonraki yıllarda yapılan bir çalışmada [53], nullator-norator tekniğine dayalı yeni bir yöntemle, iki ucu serbest, kayıpsız imitans simülasyonunu gerçekleyen birçok devrenin sistemli olarak elde edilebileceği gösterilmiştir.

Yukarıda özetlenen literatür çalışmalarında, uygulama açısından çok önemli olan çeşitli akım taşıyıcılı devreler tanıtılmıştır. Ancak yine bu çalışmaların hiç birinde, akım taşıyıcılı aktif devrelerin lineer çalışması için, giriş işaretlerinin hangi koşulları sağlaması gerektiği araştırılmamıştır.

1.4 Bu Tezde Tutulan Yol

Bir önceki kısımda incelenen literatür çalışmalarından elde edilen sonuçlar doğrultusunda, bu tezde tutulan yol belirlenmiş ve aşağıda kısaca özetlenmiştir.

• Akım taşıyıcılar diğer aktif devre elemanlarına göre daha geniş bir frekans bandında çalışabilen, çıkışı sürme yetenekleri daha iyi olan, gerilim veya akım kaynağıyla sürülebilen esnek devre elemanlarıdır. Bu nedenlerle bu tezde akım taşıyıcıları kullanarak aktif devre sentezinde yeni olanaklar araştırılmıştır. Tamamiyle tümleştirmeye uygun olması nedeniyle, CMOS tranzistörlerle gerçekleştirilmiş akım taşıyıcılarla ilgilenilmiştir.

• Bir ucu topraklı direnç ve kapasite elemanlarıyla gerçekleştirilmiş devrelerin gerek tümleştirmeye ve gerekse anahtarlı-kapasite (SC) devrelerine dönüştürmeye uygun oldukları bilinmektedir. Bu nedenlerle bu tezde, direnç ve

Kapasite elemanlarının bir uçları topraklı olacak biçimde, akım taşıyıcılı aktif devreleri elde etmeye yarayan genel bir yöntem araştırılmıştır.

* Basamaklı türden LC devreleri duyarlılık davranışları iyi olduğu bilinen devreler olup bunlar pasif devre sentezinde oldukça önemli bir yer tutarlar. Bu nedenle bu tezde, basamaklı türden LC devreleri ile girişi ve çıkışı dirençlerle sonlandırılmış basamaklı türden LC devrelerinin endüktans elemanı kullanmaksızın, akım taşıyıcılar ile birlikte sadece bir ucu topraklı direnç ve kapasite elemanları kullanarak simülasyonu araştırılmıştır.

* Akım taşıyıcılarla çeşitli çalışmalar yapılmış ve bunlarla uygulama açısından çok önemli olan değişik yapıda devreler gerçekleştirilmiştir. Ancak bu çalışmaların hiç birinde, akım taşıyıcılı aktif devrelerin lineer çalışması için, bu devrelerin girişine uygulanan işaretlerin hangi koşulları sağlaması gerektiği araştırılmamıştır. Bu nedenle bu tezde, akım taşıyıcılı devrelerin lineer çalışması için, bu devrelerin girişine uygulanan işaretlerin sağlaması gereken koşullar araştırılmıştır.

İkinci bölümde, bu tezin temel yapı taşı olan aktif devre elemanlarından, birinci ve ikinci kuşak ideal akım taşıyıcılar tanıtılmış ve bunlara ilişkin tanım bağıntıları devre sembolleri ve devre modelleri verilmiştir. Daha sonra fiziksel olarak gerçekleştirilmiş çeşitli akım taşıyıcı devreleri sunulmuş ve bunların içinden tamamen tümleş-tirmeye uygun olduğu ifade edilen CMOS tranzistorlarla gerçekleştirilmiş akım taşıyıcıların PSPICE programından yararlanarak performansı incelenmiştir. Son olarak ideal olmayan akım taşıyıcıların tanım bağıntıları sunulmuştur.

Üçüncü bölümde, literatürde karşılaşılan ve analog hesaplamalar ile aktif devre sentezinde çok kullanılan bazı akım taşıyıcılı temel devreler tanıtılmış ve bu devrelerin analizleri yapılarak bunlara ilişkin çıkış

büyüklikleri ve işaret-akış diyagramları elde edilmiştir. Ayrıca bu devrelerden esinlenerek yeni akım taşıyıcılı devreler türetilmiş ve benzer bir biçimde bunların da çıkış büyüklükleri ile işaret-akış diyagramları bulunmuştur. Bu diyagramlar basamaklı devrelerin simülasyonunda temel yapı taşı olan ve iki ucu serbest elemanların (R,L,C) simülasyonunda kullanılan akım taşıyıcılı devrenin (Temel Hücrenin) bulunmasında önemli bir rol oynamıştır.

Dördüncü bölümde, giriş fonksiyonları ve gerilim transfer fonksiyonlarının pasif elemanlarla senteziyle elde edilmiş olan basamaklı türden LC devreleri ile giriş ve çıkışı dirençlerle sonlandırılmış basamaklı türden LC devrelerinin ikinci kuşak akım taşıyıcılarla simülasyonuna ilişkin genel bir yöntem sunulmuştur. Burada ilk olarak basamaklı devreler tanıtılmış ve bu devrelere ilişkin işaret akış diyagramları elde edilmiştir. Daha sonra bu diyagramlarda ortak olarak bulunan iki alt işaret-akış diyagramı belirlenmiş ve bunlardan basamaklı devrelerde iki ucu serbest kola ilişkin olan diyagramı, ikinci kuşak akım taşıyıcılar ile simüle eden alt devre bulunmuştur. Temel Hücre (TH) olarak isimlendirilen bu alt devre basamaklı devrelerin simülasyonunda en önemli yapı taşını oluşturmuştur. Son olarak dört ayrı tipte filtre devresinin simülasyonları gerçekleştirilmiş ve bu devrelerin PSPICE programından yararlanarak yapılan AC analizleri sonucunda, gerilim transfer fonksiyonlarına ilişkin frekans karakteristikleri çıkarılmıştır. Bu bölümde yapılan analizlerde tüm akım taşıyıcılar ideal olarak alınmıştır.

Beşinci bölümde, dördüncü bölümden yararlanarak simülasyonu yapılan bir alçak-geçiren filtre devresine, ikinci bölümde performansı incelenen CMOS akım taşıyıcılar konmuş ve bu durumda filtre devresinin PSPICE programından yararlanarak AC analizi yapılmıştır. Böylece, CMOS akım taşıyıcıların lineer bölgedeki idealsızlık etkilerinin,

filtre devresinin gerilim transfer fonksiyonuna ilişkin genlik-frekans ve faz-frekans karakteristiklerinde oluşturduğu hatalar incelenmiştir. Daha sonra, iki ucu serbest R,L ve C simülasyonunda kullanılan TH'li simüle alt devrelerin duyarlık analizi yapılmış ve elde edilen sonuçlar tablolar halinde sunulmuştur. Son olarak, ideal olmayan CCII'lerle gerçekleştirilen devrelerin girişine uygulanabilecek giriş işaretinin maksimum genlik seviyesini saptayan genel bir yöntem önerilmiştir.

Altıncı bölümde, bu tez çalışmasında elde edilen bütün sonuçlar özetlenmiştir.

II. BÖLÜM

2. AKIM TAŞIYICILAR

Bu tezde, akım taşıyıcıları kullanarak aktif devre sentezinde yeni olanaklar araştırılmıştır. Bu nedenle, bu bölümde ilk olarak, birinci ve ikinci kuşak ideal akım taşıyıcıların devre sembolleri, devre modelleri ve tanım bağıntıları sunulmuştur [8,9]. Daha sonra, CMOS'larla gerçekleştirilmiş iki akım taşıyıcının PSPICE programı ile analizleri yapılmış ve performansları incelenmiştir [84]. Son olarak, ideal olmayan ikinci kuşak akım taşıyıcıların tanım bağıntıları verilmiştir [59].

Akım taşıyıcılar, son yıllarda oldukça yaygın olarak kullanılan dört uçlu aktif devre elemanlarıdır [89,90]. Bu uçlardan biri referans (toprak) olmak üzere, diğer ikisi giriş (X,Y) ve biri de çıkış (Z) olarak kullanılmaktadır. Giriş ve çıkış uçlarından her birinin referans ucu ile oluşturduğu çift bir Kapı oluşturur. Bu nedenle akım taşıyıcıları üç Kapılı devre elemanı olarak da düşünmek mümkündür [8,9].

Akım taşıyıcıların tanıtıldıkları yıllarda araştırmacılar kendilerini Op-Amp'larla devre tasarımı yapmaya alıştırmıştı. Elektronik endüstrisi de tüm çalışmalarını Op-Amp üretimi üzerine yoğunlaştırmıştı. Bu durum, akım taşıyıcıların Op-Amp'lara göre olan üstünlüklerinin anlaşılmasını engellemiş ve bu nedenle, yaygın olarak kullanılmasını geciktirmiştir. Ancak tasarımcıların Op-Amp'lar ile yapılan tüm uygulamaların akım taşıyıcılarla da yapılabileceğini göstermeleri ve bu konuda pek çok çalışma yapmaları [89,90], akım taşıyıcıların öneminin anlaşılmasına neden olmuştur. Bu çalışmalar sonucunda, akım taşıyıcılarla gerçekleştirilen devrelerin önemli avantajları ortaya çıkmıştır. Bunlar:

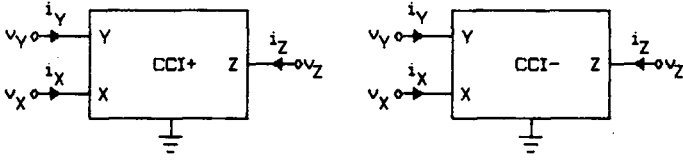
- Küçük veya büyük işaretlerde, geniş bir frekans bandında, daha yüksek gerilim Kazancı sağlamalarıdır [60].
- Enstrumantasyon Kuvvetlendiricilerinin geliştirilmesinde oldukça başarılı olmalarıdır [9,61]
- Gerilim veya akım Kaynağıyla sürülebilme esnekliğine sahip olmalarıdır.

2.1 Birinci Kuşak Akım Taşıyıcılar (CCI)

İlk Kez Smith ve Sedra tarafından tanıtilan birinci Kuşak akım taşıyıcılar [8], birçok enstrumantasyon uygulamalarında faydalı olduklarını kanıtlamış devre elemanlarıdır [9]. Bu elemanlarla yapılan uygulamalar geniş bantlı akım ölçme cihazları ve NIC gerçekleştirilmeleridir [71]. Şekil 2.1'de birinci Kuşak akım taşıyıcıların devre sembolleri görülmektedir. Bu sembollerde tüm akım referans yönlerinin akım taşıyıcısının içine girecek biçimde alınması durumunda, birinci Kuşak ideal akım taşıyıcısının matematiksel tanım bağıntısı (2.1)'deki hibrit eşitlikle verilmektedir [8]. Buradaki tüm gerilim ve akım değişkenleri toplam anı değerleri göstermektedir. (Genel olarak toplam anı değeri gösteren bir işaret $f_A(t)$ fonksiyonu ile ifade edilirse buradan $f_A(t) = F_A + f_a(t)$ olduğu anlaşılmalıdır. Sonuç olarak $f_A(t)$ işareti F_A gibi bir DC bileşen ile genliği zamana bağlı olarak değişen $f_a(t)$ işaretinin toplamıdır.)

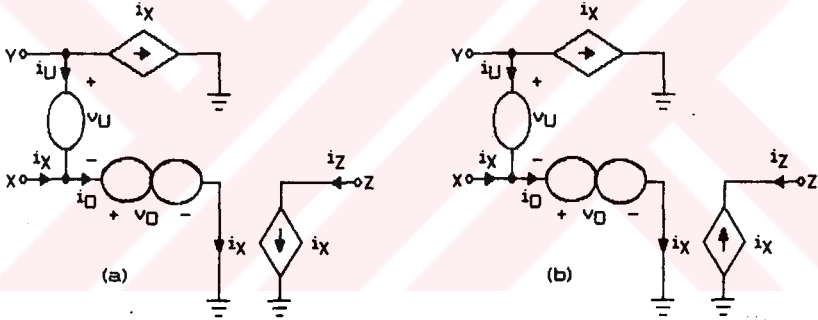
$$\begin{bmatrix} i_Y \\ v_X \\ i_Z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & k & 0 \end{bmatrix} \cdot \begin{bmatrix} v_Y \\ i_X \\ v_Z \end{bmatrix} \quad (2.1)$$

Akım taşıyıcılar, matristeki k parametresinin $+1$ olarak alınması durumunda CCI+ olarak, -1 alınması durumunda ise CCI- olarak simgelenmektedir.



Şekil 2.1 : Birinci kuşak akım taşıyıcılar.

Şekil 2.2'de, birinci kuşak akım taşıyıcıların tanım bağıntısını sağlayan nullator, norator ve akım bağımlı akım kaynaklarından oluşmuş devre modelleri görülmektedir [71].

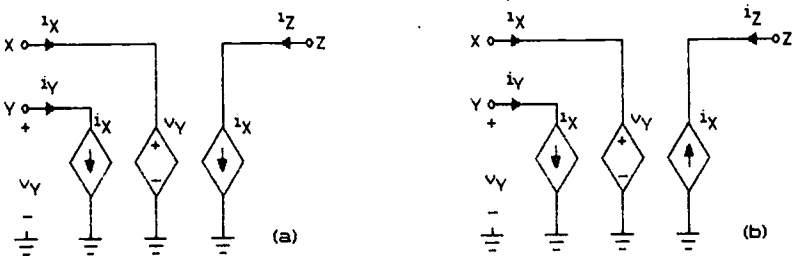


Şekil 2.2 : CCI'nın Nullator-Norator devre modeli.
a) CCI+ Tipi b) CCI- Tipi

Bu devre modellerinde görülen bir tek elips nullator elemanını, birbirine teğet olan iki elips ise norator elemanını sembolize eder. Devre teorisinde nullator'un tanım bağıntısı $v_U=0$ $i_U=0$, noratorun tanım bağıntısı ise $v_U=$ keyfi $i_U=$ keyfi biçiminde verilir. Bu model için noratorun uçlarına ilişkin gerilim ve akımlar sırasıyla $v_U=v_Y$ ve $i_U=i_X$ olarak bulunur. Nullator elemanı akım taşıyıcıların Y ve X uçları arasında bir sanal kısa-devre özelliğini oluşturur. Bilindiği gibi bir kısa-devre elemanının uçlarındaki gerilim düşümü sıfır olup bu elemanın uçlarına

ilişkin akım devre tarafından belirlenir. Oysa sanal kısa-devrede, eleman uçlarına ilişkin gerilim düşümünün sıfır olması yanısıra uç akımı da sıfırdır. Bu da, sanal kısa-devreyi bilinen kısa-devreden ayıran özelliktir. Akım taşıyıcıların X-Y uçları arasında bulunan sanal kısa-devre özelliği aynı zamanda Op-Amp'ların farksal giriş uçları arasında da vardır.

Her iki modelde de nullator ve norator elemanından farklı olarak eşkenar dörtgen biçiminde gösterilmiş olan akım bağımlı akım kaynakları bulunmaktadır. Bu kaynakların bağımlı oldukları kol akımı, i_X akımıdır. Z çıkış ucunda bulunan bağımlı kaynakların akım referans yönleri; CCI+ tipindeki akım taşıyıcı modelinde i_X akımı ile aynı fazda ($i_Z=i_X$), CCI- tipindeki akım taşıyıcı modelinde ise ters fazda ($i_Z=-i_X$) olacak biçimde belirlenmiştir. Y giriş ucuna ilişkin bağımlı akım kaynaklarının akım referans yönleri ise her iki tipteki akım taşıyıcı modelinde $i_Y=i_X$ olacak biçimde alınmıştır. Sonuç olarak Şekil 2.2'de görülen bu modeller ideal CCI'ların tanım bağıntılarını sağlarlar. Bu modelleri sadece bağımlı kaynaklardan oluşan bir yapıya dönüştürmek de mümkündür. Şekil 2.3'de CCI'ların bağımlı akım ve gerilim kaynaklarından oluşmuş ideal modelleri görülmektedir. Bu modeller PSPICE programına kolaylıkla tanımlanabilirler.



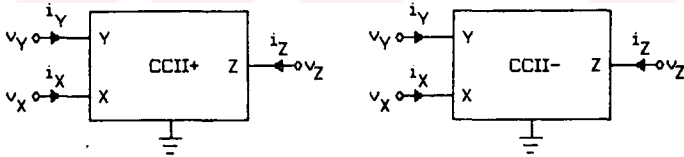
Şekil 2.3 : CCI'nin bağımlı kaynaklardan oluşmuş devre modeli.
a) CCI+ Tipi b) CCI- Tipi

2.2 İkinci Kuşak Akım Taşıyıcılar (CCII)

Sedra ve Smith tarafından 1970 yılında tanıtılan ve CCI'ya göre daha farklı uç karakteristiğine sahip olan ikinci kuşak akım taşıyıcılar, lineer analog sistemlerin tasarımlarında basitlikler ve esneklikler sağlayan devre elemanlarıdır [9]. Şekil 2.4'de CCII olarak simgelenen ikinci kuşak akım taşıyıcıların devre sembolleri görülmektedir. Bu sembollerde tüm akım referans yönlerinin akım taşıyıcının içine girecek biçimde alınması durumunda, ikinci kuşak ideal akım taşıyıcının matematiksel tanım bağıntısı (2.2)'deki hibrit eşitlikle verilir. Buradaki tüm değişkenler toplam anı değerleri göstermekte olup, $k=1$ dir.

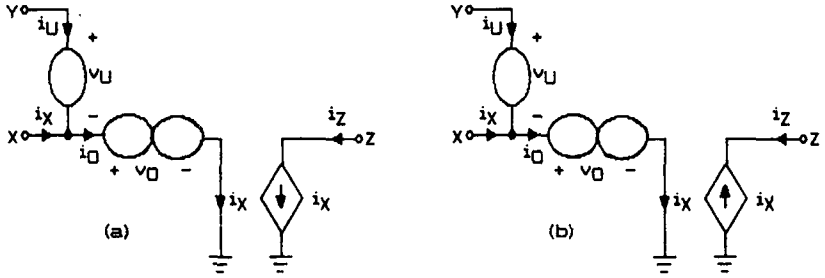
$$\begin{bmatrix} i_Y \\ v_X \\ i_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & k & 0 \end{bmatrix} \cdot \begin{bmatrix} v_Y \\ i_X \\ v_Z \end{bmatrix} \quad (2.2)$$

Akım taşıyıcılar, matristeki k parametresinin $+1$ olarak alınması durumunda CCII+ olarak, -1 alınması durumunda ise CCII- olarak simgelenmektedir.



Şekil 2.4: İkinci kuşak akım taşıyıcılar.

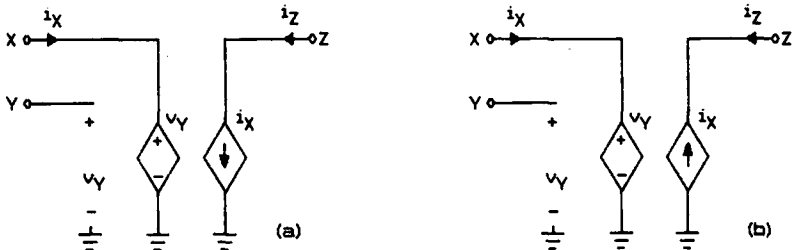
Şekil 2.5'de, ikinci kuşak akım taşıyıcıların tanım bağıntılarını sağlayan nullator norator ve bağımlı akım kaynaklarından oluşmuş devre modelleri görülmektedir [71].



Şekil 2.5 : CCII'nin Nullator-Norator devre modeli.
a) CCII+ Tipi b) CCII- Tipi

Birinci ve ikinci kuşak akım taşıyıcıların devre modelleri veya tanım bağıntıları incelendiğinde, aralarındaki benzerlikler ve farklılıklar kolayca anlaşılmaktadır. CCII'nin CCI'den farklı olan tek yanı Y girişine ilişkin akımın sıfır olmasıdır. Yani bu uç açık devre gibi davranmaktadır. Bu da CCII'yi CCI den daha farklı, daha esnek ve kullanışlı yapan bir özelliktir [9, 71]. Şekil 2.6'da CCII'lerin bağımlı akım ve gerilim kaynaklarından oluşmuş ideal devre modelleri görülmektedir.

Bu tezde, yukarıda belirtilen özellikleri nedeniyle, akım taşıyıcılardan sadece ikinci kuşak akım taşıyıcıları kullanılmış ve aktif devre sentezinde yeni olanaklar araştırılmıştır.



Şekil 2.6 : CCII'nin bağımlı kaynaklardan oluşmuş devre modeli.
a) CCII+ Tipi b) CCII- Tipi

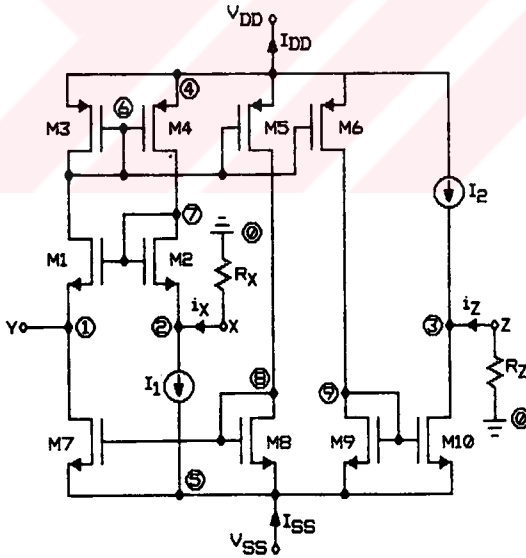
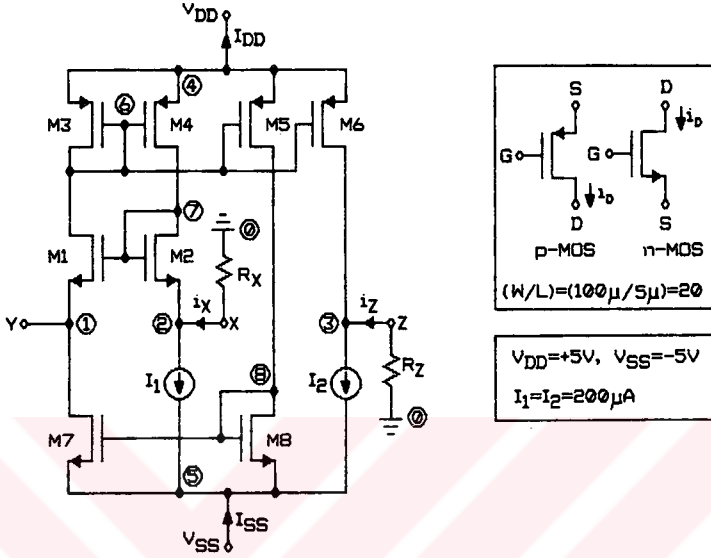
2.3 Akım Taşıyıcıların Gerçekleştirilmesi (CCII)

Akım taşıyıcıların tanıtılması ve bunların öneminin anlaşılmasıyla birlikte, çeşitli aktif elemanlardan yararlanarak, farklı yapılar da ikinci kuşak akım taşıyıcılar gerçekleştirilmiştir. Bunlardan bazıları:

- Op-Amp'lar ve dirençler kullanılarak gerçekleştirilen CCII'ler [42,44],
- Op-Amp, OTA ve dirençler kullanılarak gerçekleştirilen CCII'ler [43],
- Op-Amp ve tümleştirilmiş dipolar jonksiyonlu tranzistor (BJT) dizileri kullanılarak gerçekleştirilen CCII'ler [11, 37, 46, 49],
- BJT teknolojisinden yararlanarak gerçekleştirilen tamamen tümleşik CCII'ler [88],
- MOS/CMOS teknolojisinden yararlanarak gerçekleştirilen tamamen tümleşik CCII'ler dir [71, 84].

Bu kısımda, yukarıda belirtilen akım taşıyıcı devreleri içinden CMOS'larla gerçekleştirilen ve Şekil 2.7'de görülen iki akım taşıyıcı devresi tanıtılmış [84] ve çalışma prensipleri açıklanmıştır. Daha sonra bu devrelerin PSPICE programı yardımı ile analizleri yapılmış ve performansları incelenmiştir.

Şekil 2.7'de görülen devrelerde küçük daireler içine alınmış sayılar, bu devrelerin PSPICE programına tanımlanmasında kullanılan düğüm numaralarıdır. Tüm ölçümler, bu düğümler ile "0" numaralı referans düğümü arasında yapılmıştır. Grafiklerin çıkarılması ve ölçülmesinde PROBE programından yararlanılmıştır. PSPICE (V3.06, V5.0a) programı ile yapılan tüm analizlerde; DOS 5.0 altında çalışan, en az 1MB belleğe sahip ve matematik işlemcisi olan, IBM uyumlu kişisel bilgisayarlardan (PC) yararlanılmıştır.



Şekil 2.7: CMOS tümleşik Akım Taşıyıcılar.

- a) CCII+ tipi akım taşıyıcı.
- b) CCII- tipi akım taşıyıcı.

2.3.1 CMOS Akım Taşıyıcılar ve Çalışma Prensipleri (CCII+ ve CCII-)

Şekil 2.7a'da CCII+ tipinde bir akım taşıyıcı devresi görülmektedir. Bu devre, basit akım aynaları ve sabit akım kaynaklarından oluşmuştur. Devrede bulunan M7-M8 tranzistor çifti basit akım aynası, M3-M6 tranzistorları ise katlı çıkışı olan basit akım aynalarıdır. Devreye ilişkin kutuplama akımı (bias current) I_1 akım kaynağı ile sağlanmıştır. M1 ve M2 tranzistorlarının M3 ve M4 tranzistorları gibi eş yapıda seçildiği ($(W/L)_1/(W/L)_2 = (W/L)_3/(W/L)_4$), bütün akım aynalarının birim kazançta sahip olduğu ve her bir tranzistorun kendi doyma bölgesinde (saturation region) çalıştığı kabul edilirse ($V_{DS} > V_{GS} - V_{TH}$), Şekil 2.7a'daki devrenin çalışma prensibini aşağıda olduğu gibi açıklamak mümkündür. (V_{TH} : MOS tranzistorun eşik gerilimidir.)

Devredeki M3 ve M4 tranzistorlarından oluşan basit akım aynası M1 ve M2 tranzistorlarını zorlayarak bunlardan eşit akımlar geçmesini sağlar. Böylece M1 ve M2'ye ilişkin V_{GS1} ve V_{GS2} gerilimleri de birbirine eşit olur ($V_{GS1} = V_{GS2}$). X ucuna ilişkin gerilim denklemi $v_X = v_Y + V_{GS1} - V_{GS2}$ biçiminde yazılabileceğinden, buradan $v_X = v_Y$ eşitliği elde edilir. Şimdi, devrenin X ucu ile toprak noktası arasına bir R_X direnci bağlandığı ve devrenin Y girişine de bir v_Y ($v_Y > 0$) gerilimi uygulandığı düşünölsün. Böylelikle R_X direnci üzerinden Şekil 2.7a'da belirtilen referans yönünde geçen akım $i_X = -v_Y/R_X$ eşitliğiyle bulunabilir. Bu durumda M2 tranzistoruna ilişkin akım, $i_{S2} = I_1 - i_X$ olur. İdeal şartlarda i_{S2} akımı M3-M6 akım aynalarından ($i_{D3} = i_{D4} = i_{D5} = i_{D6} = i_{S2}$) ve M1 tranzistorundan da geçer ($i_{S1} = i_{D1} = i_{S2}$). Eğer Y giriş ucuna ilişkin akım denklemi yazılırsa $i_Y = i_{D7} - i_{S1}$ ifadesi bulunur. Oysa akım taşıyıcının tanım bağıntısı gereği Y ucuna ilişkin akımın sıfır olması gerekmektedir. Bu da ancak i_{D7} akımının i_{S1} akımına eşit olmasıyla sağlanabilir. M5 tranzistoru ve M7-M8 akım aynası aracılığıyla i_{S2}

akımının M7 tranzistorundan geçmesi sağlanmıştır. Yani $i_{D7}=i_{S2}$ yapılmıştır. Ayrıca $i_{S2}=i_{S1}$ olduğundan $i_{D7}=i_{S1}$ olarak bulunur. Bu eşitlik Y ucuna ilişkin akım denkleminde yerine konursa, buradan $i_Y=0$ eşitliği elde edilir. Son olarak Z çıkış ucuna ilişkin akım denklemi yazılırsa, buradan $i_Z=I_2-i_{D6}$ ifadesi elde edilir. $i_{D6}=i_{S2}=I_1-i_X$ olduğundan $i_Z=I_2-I_1+i_X$ olarak bulunur. Eğer I_2 akım kaynağı devrenin kutuplama akımını sağlayan I_1 akımına eşit seçilirse, buradan $i_Z=i_X$ eşitliği elde edilir. Sonuç olarak $v_X=v_Y$, $i_Y=0$ ve $i_Z=i_X$ olduğundan bu devre CCII+ tipinde bir akım taşıyıcıdır.

Şekil 2.7b'de CCII- tipinde bir akım taşıyıcı devresi görülmektedir. Bu devrede, Şekil 2.7a'daki devreden farklı olarak, M9-M10 tranzistor çiftinden oluşmuş bir akım aynası bulunmaktadır. Bu devrenin Z çıkış ucuna ilişkin akım denklemi yazılırsa $i_Z=i_{D10}-I_2$ ifadesi elde edilir. $i_{D10}=i_{D6}=i_{S2}=I_1-i_X$ olduğundan, $i_Z=I_1-i_X-I_2$ olarak bulunur. Eğer I_2 akım kaynağı devrenin kutuplama akımını sağlayan I_1 akımına eşit seçilirse, buradan $i_Z=-i_X$ eşitliği elde edilir. Bu eşitlikten de anlaşılacağı gibi Şekil 2.7a'daki devreye eklenen bir akım aynası ile devrenin giriş ve çıkış akımları arasında 180 derecelik bir faz farkı oluşturulmuştur. Sonuç olarak $v_X=v_Y$, $i_Y=0$ ve $i_Z=-i_X$ olduğundan bu devre CCII- tipinde bir akım taşıyıcıdır.

Şekil 2.7'de görülen ve bir uçları R_X dirençleriyle sonlandırılmış akım taşıyıcılar aynı zamanda iki yönlü, gerilim-akım dönüştürücü devreleridir. Ancak, bunun tersi doğru değildir. Yani bir ucu sonlandırılmış gerilim-akım dönüştürücü devrelerinin CCII gibi davranacağını söyleyemez [84]. Her iki devrede görülen R_X dirençleri dönüştürme empedansı olarak kullanılmaktadır. Sunulan akım taşıyıcı-larda görülen sabit akım kaynakları (I_1, I_2) akım aynalarıyla gerçekleştirilebilir. Böylelikle bu CMOS akım taşıyıcıları tamamen akım aynalarından oluşmuş bir topolojiye dönüştürmek mümkün olur [84].

2.3.2 CMOS Akım Taşıyıcıların Performans Analizi

Yukarıda ayrıntılı bir biçimde açıklanan CMOS akım taşıyıcılar, bu tezin beşinci bölümünde sunulmuş olan çalışmalarda kullanılan aktif devre elemanlarıdır. Bu nedenle aşağıda, Şekil 2.7'de görülen CMOS akım taşıyıcıların PSPICE programından yararlanarak DC ve AC analizleri yapılmış ve performansları incelenmiştir. Akım taşıyıcılarda kullanılan MOS tranzistörlere ilişkin model parametreleri için bazı tipik değerlerden yararlanılmıştır [91]. Bu tranzistörlerin kanal genişlikleri $W=100\mu\text{m}$ ve kanal uzunlukları $L=5\mu\text{m}$ olarak alınmıştır ($W/L=20$). Her iki devrenin besleme gerilimleri $V_{DD}=+5\text{V}$ ve $V_{SS}=-5\text{V}$ dur.

a) DC Kutuplama gerilimleri : Akım taşıyıcıların girişlerine uygulanan giriş işaretlerinin $V_Y=V_1=0\text{V}$ olması, ayrıca çıkış uçlarının da kısa-devre elemanları ile ($R_Z=0\ \text{ohm}$) sıfır volt'a şartlanması durumunda ($V_Z=V_3=0\text{V}$), RX direncinin 1K , 5K ve 10K gibi değerleri için yapılan DC analiz sonucunda elde edilen kutuplama gerilimleri aşağıda verilmiştir.

$V_1=V_Y=0\text{V}$	$V_4=+5\text{V}$	$V_7=+1.835\text{V}$
$V_2=V_X=-45\mu\text{V}$	$V_5=-5\text{V}$	$V_8=-3.165\text{V}$
$V_3=V_Z=0\text{V}$	$V_6=+3.165$	$V_9=-3.165\text{V}$ (CCII-için)

Akım taşıyıcıların besleme kaynaklarından çektiği akımlar; CCII+'da $I_{DD}=-0.8\text{mA}$, $I_{SS}=-0.8\text{mA}$ ve CCII-'de $I_{DD}=-1\text{mA}$, $I_{SS}=-1\text{mA}$ 'dir. Bu akım taşıyıcılarda harcanan ortalama güçler ise sırasıyla, $P=8\text{mW}$ ve $P=10\text{mW}$ 'dir.

b) Lineer bölgede çalışma koşulları (DC analiz): Şekil 2.7'de görülen CMOS akım taşıyıcılar ile gerçekleştirilmiş olan çeşitli devrelerin (kuvvetlendiriciler, filtreler vb.) kendilerinden beklenen fonksiyonları tam olarak yerine getirebilmeleri için, bu devrelerde kullanılan her bir akım

taşıyıcının lineer olarak çalışması gerekir. Bu nedenle akım taşıyıcıların giriş ve çıkışlarına ilişkin akım veya gerilim sınır değerlerinin yanı sıra doyma akımlarının ve gerilimlerinin bilinmesi devre tasarımları açısından büyük önem taşır. Sınır değerlerinin bulunabilmesi için Şekil 2.7'de görülen akım taşıyıcılar ile bazı test devreleri gerçekleştirilmiş ve bu devrelerin analizleri yapılarak her iki tipteki akım taşıyıcının lineer bölgede çalışma koşulları araştırılmıştır.

İlk olarak, Şekil 2.7'de görülen devrelerde direnç değerleri $R_X=100\Omega$ (açık-devre, $I_X \neq 0$) ve $R_Z=0\Omega$ (kısa-devre) olarak alınmıştır. Daha sonra bu devrelerin Y girişlerine genliği $-3V \leq V_Y \leq +3V$ aralığında değişen bir DC tarama gerilimi uygulanmıştır. Bu test koşulları altında yapılan ölçümlerde akım taşıyıcıların X uçlarına ilişkin gerilimlerin $-2.6V \leq V_X \leq +2.6V$ sınır değerleri içinde lineer olarak değiştiği görülmüştür. Buradan, V_X geriliminin doyma sınırı $|V_X| \leq V_{Xd}=2.6V$ olarak bulunmuştur. Ayrıca, $|V_X| = |V_Y|$ olduğundan, V_Y giriş geriliminin doyma sınırı, $|V_Y| \leq V_{Yd}=V_{Xd}=2.6V$ olarak belirlenmiştir.

İkinci olarak, Şekil 2.7'de görülen devrelerde $R_Z=0\Omega$ ($V_Z=0V$) olarak alınmış ve R_X direncininin $1K$, $5K$, $10K$ değerleri için V_Y girişlerine genliği $-2V \leq V_Y \leq +2V$ aralığında değişen bir DC tarama gerilimi uygulanmıştır. Bu test koşulları altında yapılan ölçümlerde, akım taşıyıcıların X ve Z uçlarına ilişkin akımların sırasıyla, $-195\mu A \leq I_X \leq +195\mu A$ ve $-195\mu A \leq I_Z \leq +195\mu A$ sınır değerleri içinde lineer olarak değiştiği görülmüştür. Buradan, I_X ve I_Z akımlarının doyma sınırları, $|I_X| = |I_Z| \leq I_{Xd} = I_{Zd} = 195\mu A$ olarak bulunmuştur. Ayrıca, $|I_X| = (|V_X|/R_X) = (|V_Y|/R_X) \leq I_{Xd}$ olduğundan, değişik R_X direnç değerleri için Y girişlerine uygulanacak gerilimlerin sınır değerlerini $|V_Y| \leq R_X I_{Xd}$ ifadesiyle belirlemek mümkündür.

Son olarak, Şekil 2.7'de görülen devrelerde $V_Y=0V$, $R_Z=25k\Omega$ olarak alınmış ve X uçlarından genliği $-195\mu A \leq I_X \leq +195\mu A$ aralığında değişen bir akım kaynağı

uygulanmıştır. Bu test koşulları altında yapılan ölçümlerde akım taşıyıcıların Z uçlarına ilişkin gerilimlerin $-4.2V \leq V_Z \leq +4.2V$ aralığında lineer olarak değiştiği görülmüştür. Buradan, V_Z çıkış geriliminin doyma sınırı $|V_Z| \leq V_{Zd} = 4.2V$ olarak bulunmuştur.

Sınır değerlerinin belirlenmesinde tüm sinüsoidal işaretlerin maksimum simetrik salınımlar yapması göz önünde tutulmuştur. Şekil 2.7'de görülen her iki akım taşıyıcı için eşit olarak bulunan doyma sınır değerleri aşağıda toplu olarak yeniden verilmiştir.

$$|V_Y| \leq V_{Yd} = 2.6 V \quad (2.3a)$$

$$|I_X| \leq I_{Xd} = 195 \mu A \quad (2.3b)$$

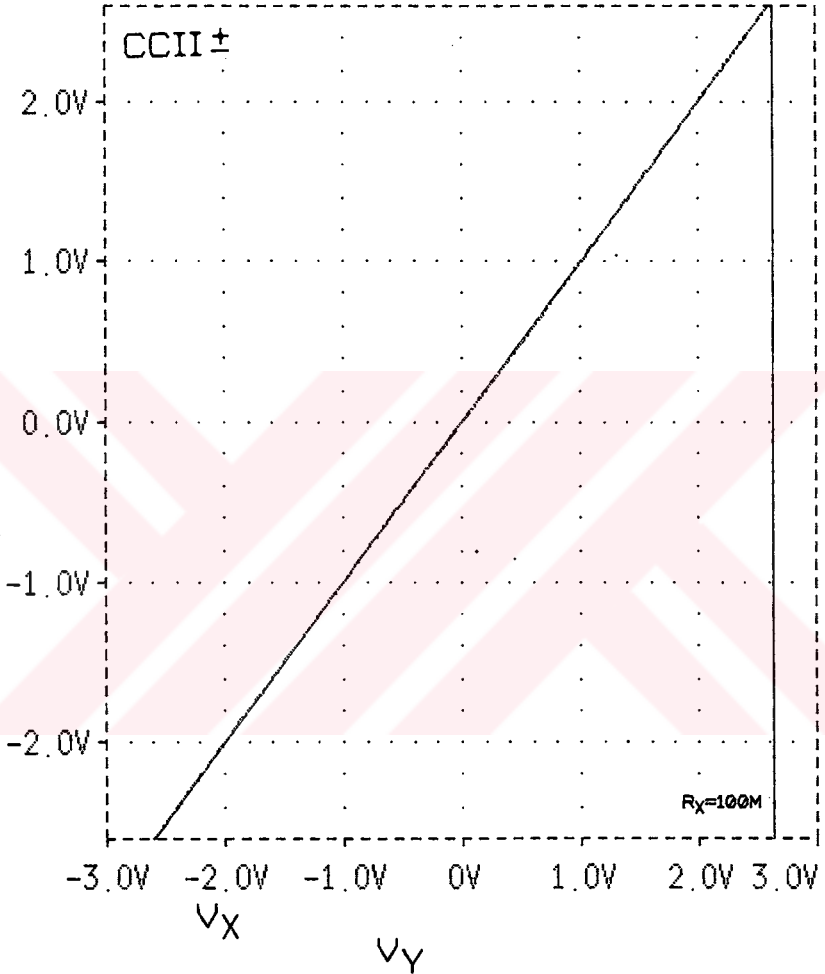
$$|V_Z| \leq V_{Zd} = 4.2 V \quad (2.3c)$$

Sonuç olarak, yukarıda belirlenen doyma sınırları içinde kalmak koşulu ile, her iki tipteki akım taşıyıcının da lineer olarak çalıştığı anlaşılmıştır. Şekil 2.8'de V_Y giriş gerilimine bağlı olarak V_X geriliminin değişimi, Şekil 2.9'da ise yine V_Y giriş gerilimine bağlı olarak, I_X ve I_Z akımlarının değişimleri görülmektedir.

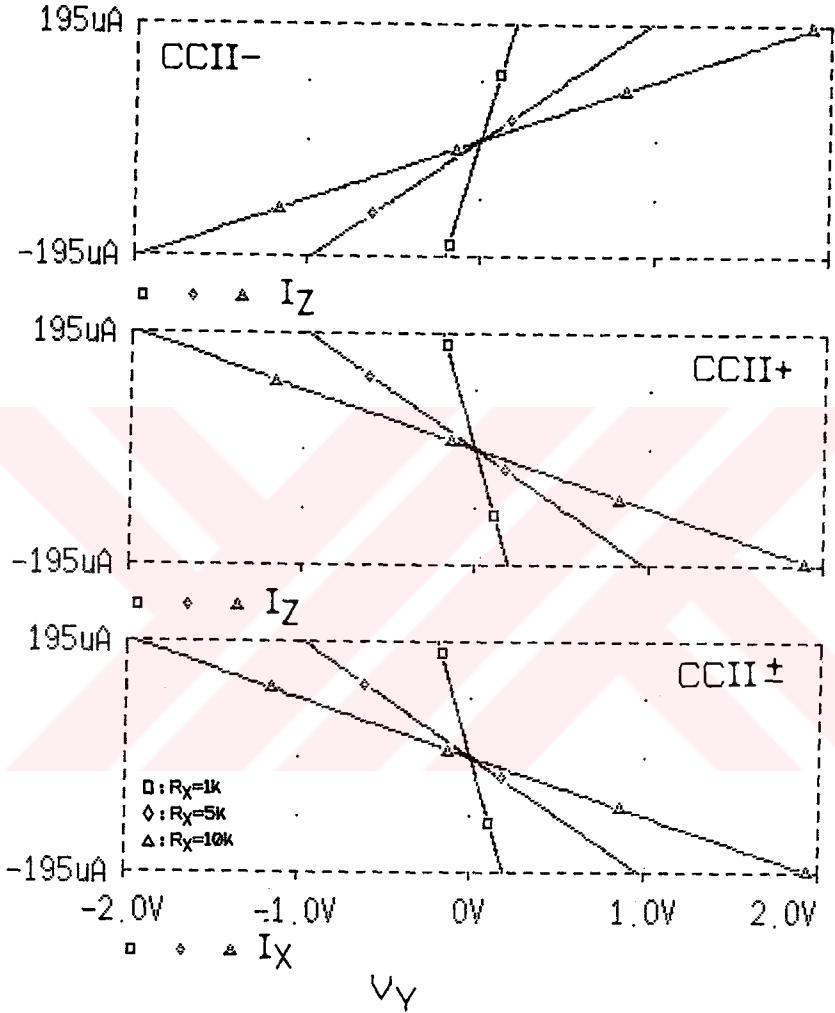
Akım taşıyıcıların lineer çalışma bölgesinde, değişik R_X direnç değerleri için yapılan ölçümler sonucunda, bu elemanların uçlarındaki akım ve gerilimlere ilişkin maksimum mutlak hatalar aşağıda olduğu gibi bulunmuştur.

R_X	V_Y	$ V_X - V_Y _{\max}$	$ I_Z \mp I_X _{\max}$	$ I_{Y\max} $
		CCII \mp	CCII+ CCII-	CCII \mp
1k Ω	$-0.2V < V_Y < 0.2V$	46 μV	61nA 213nA	232nA
5k Ω	$-1V < V_Y < 1V$	50 μV	82nA 233nA	252nA
10k Ω	$-2V < V_Y < 2V$	90 μV	110nA 261nA	280nA

Bu hata sınırları içinde $V_X \approx V_Y$, $I_Z \approx \mp I_X$ ve $I_Y \approx 0$ olarak kabul edilebilir.



Şekil 2.8 : CCII+ ve CCII- tipindeki akım taşıyıcıların X ve Y uçlarına ilişkin DC transfer karakteristikleri.



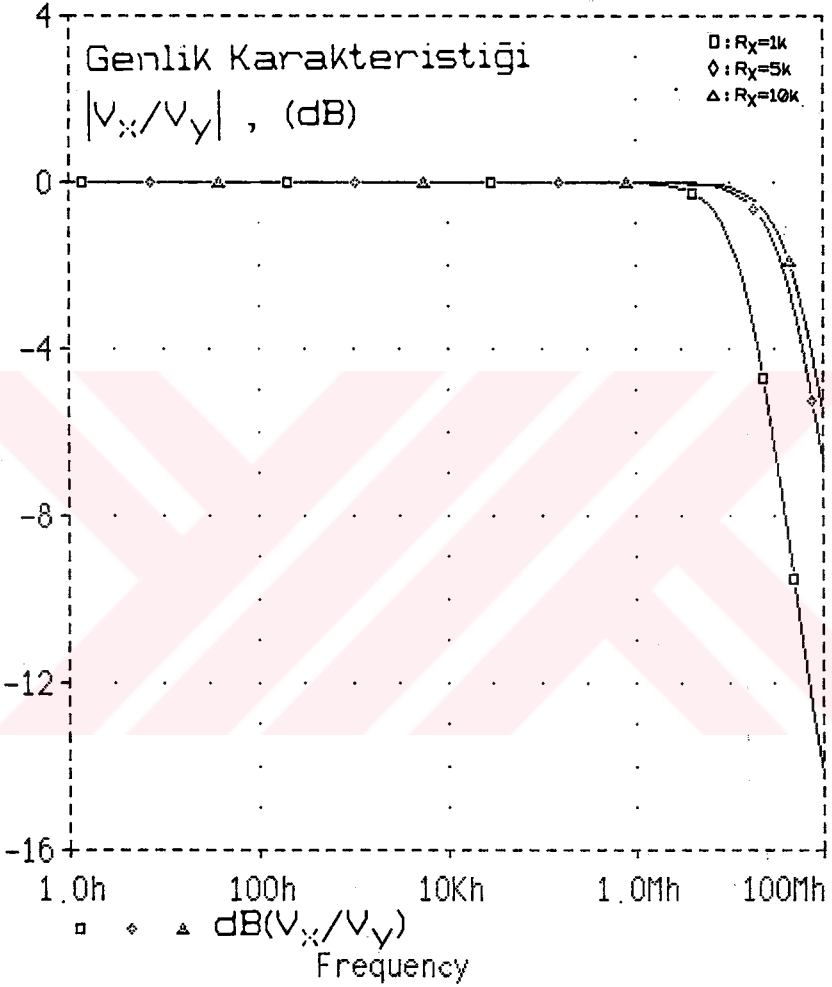
Şekil 2.9 : CCII+ ve CCII- tipindeki akım taşıyıcıların X-Y ve Z-Y uçlarına ilişkin DC transfer karakteristikleri.

c) Küçük işaretlerde AC analiz

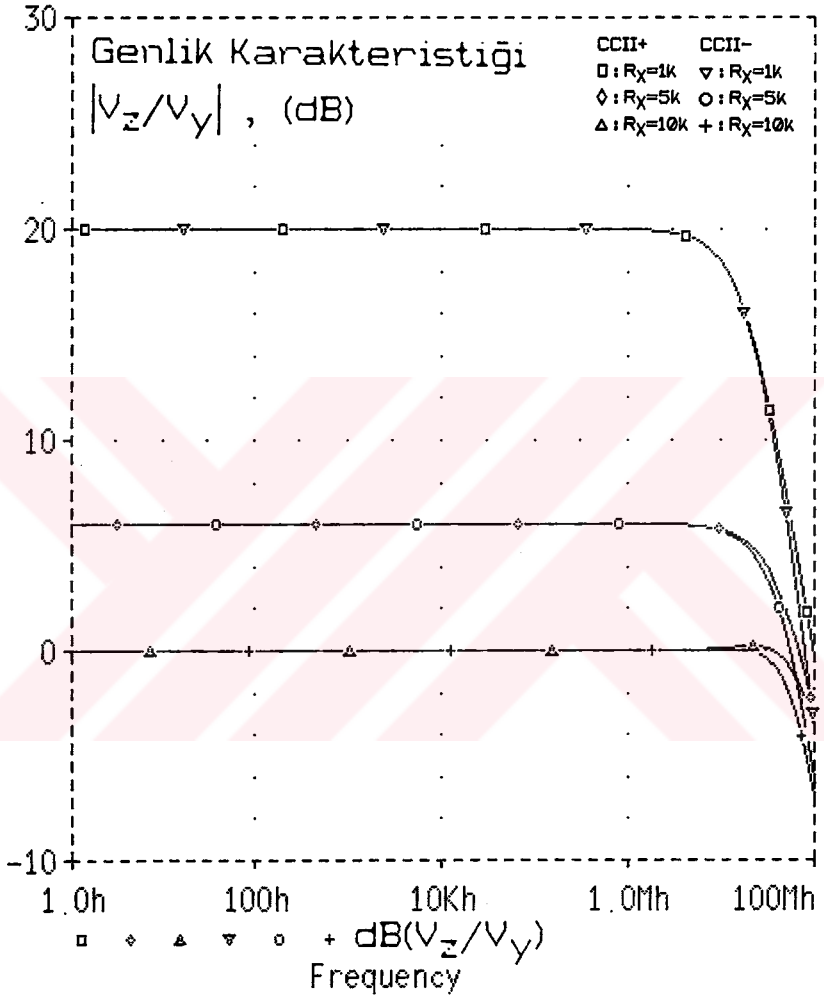
Şekil 2.7'de görülen akım taşıyıcıların AC şartlarda davranışlarını incelemek ve frekans karakteristiklerini çıkarmak için, her bir akım taşıyıcının X ve Z uçları R_X ve R_Z dirençleri ile sonlandırılmıştır. Böylelikle iki gerilim kuvvetlendirici devresi elde edilmiştir. Bu devrelerin gerilim kazancını $|V_Z/V_Y| = R_Z/R_X$ eşitliği ile hesaplamak mümkündür ($|V_Z/V_Y|_{dB} = 20 \log(R_Z/R_X)$). Buradaki tüm gerilim büyüklükleri sinüsoidal işaretlere ilişkin fazörlerdir. Her iki devrenin analizinde, $R_Z = 10k\Omega$ olarak sabit tutulmuş ve R_X direncininin $1k$, $5k$ ve $10k$ değerleri için V_Y girişlerine genliği $100mV$ olan ve frekansı $1Hz$ ile $100MHz$ arasında değişen bir AC tarama gerilimi uygulanmıştır. Bu test koşulları altında V_X/V_Y ve V_Z/V_Y gerilim transfer fonksiyonlarına ilişkin elde edilen genlik-frekans karakteristikleri sırasıyla Şekil 2.10 ve Şekil 2.11'de verilmiştir. Bu devrelerin X-Y ve Z-Y uçlarına ilişkin gerilim transfer fonksiyonlarının genliklerinin $-3dB$ zayıfladığı noktalarındaki köşe frekansları sırasıyla f_{cX} ve f_{cZ} ile gösterilmiş ve değişik R_X dirençleri için elde edilen ölçüm sonuçları aşağıda verilmiştir.

R_X (k Ω)	$ V_Z/V_Y $ (dB)	f_{cX} (MHz)	f_{cZ} (MHz)	f_{cZ} (MHz)
CCII±	CCII±	CCII±	CCII+	CCII-
1	20	16	15	15
5	6	48	40	34
10	0	59	89	63

Her iki tipteki akım taşıyıcıda, R_X direncinin $10k\Omega$ 'luk sabit bir değeri için yapılan analizde ($w \neq 0$ için) $r_Y = 14M\Omega$, $r_Z = 104M\Omega$ ve ($R_X = \infty$ için) $r_X \approx 0.1\Omega$ olarak bulunmuştur. Çıkış uçlarına ilişkin parazitik kapasiteler ise $C_Z \approx 0.4pF$ mertebesinde bulunmuştur.



Şekil 2.10 : CCII+ ve CCII- tipindeki akım taşıyıcılarla gerçekleştirilmiş gerilim kuvvetlendirici devrelerinin X-Y uçlarına ilişkin AC gerilim transfer karakteristikleri.



Şekil 2.11 : CCII+ ve CCII- tipindeki akım taşıyıcılarla gerçekleştirilmiş gerilim kuvvetlendirici devrelerinin Z-Y uçlarına ilişkin AC gerilim transfer karakteristikleri.

2.4 ideal Olmayan CCII'lerin Tanım Bağıntısı

Fiziksel olarak gerçekleştirilmiş akım taşıyıcıların, X-Y uçlarına ilişkin gerilim transfer fonksiyonları ile Z-X uçlarına ilişkin akım transfer fonksiyonlarının genlikleri, çok küçük bir hata ile birim kazançtan farklı olabilmektedir. Bu durum, CCII'lerin lineer çalışma bölgesindeki idealsızlıklarından kaynaklanmaktadır. Bu hataları, gerek çıkış karakteristiklerine yansıtabilmek ve gerekse senteze sokabilmek için, ideal olmayan CCII'lerde aşağıda verilen hibrit tanım bağıntısı kullanılmaktadır [59].

$$\begin{bmatrix} i_Y \\ v_X \\ i_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ K_V & 0 & 0 \\ 0 & K_I & 0 \end{bmatrix} \cdot \begin{bmatrix} v_Y \\ i_X \\ v_Z \end{bmatrix} \quad (2.4)$$

Burada, $K_V = 1 - \epsilon_V$ ve $K_I = \pm(1 - \epsilon_I)$ olarak tanımlanmıştır. CCII+ tipindeki akım taşıyıcılarda $K_I = +(1 - \epsilon_I)$, CCII- tipindeki akım taşıyıcılarda $K_I = -(1 - \epsilon_I)$ olarak alınmalıdır. Bu eşitliklerde görülen ϵ_V ile ϵ_I parametreleri sırasıyla, gerilim ve akım izleme hatalarıdır ($|\epsilon_V| \ll 1$ ve $|\epsilon_I| \ll 1$ dir).

III. BÖLÜM

3. AKIM TAŞIYICILI TEMEL DEVRELER VE İŞARET-AKIŞ DİYAGRAMLARI

Bu bölümde, ikinci kuşak akım taşıyıcılarla gerçekleştirilmiş olan ve analog hesaplamalar ile akım taşıyıcılı aktif devre sentezinde çok kullanılan bazı temel devreler incelenmiş ve analizleri yapılmıştır. Ayrıca bu devrelerden yararlanarak, aktif devre sentezinde kullanmaya uygun yeni devreler türetilmiş ve bu tezde önerilmiştir. İncelenen bu devreler, basamaklı devrelerin simülasyonunda kullanılan ve dördüncü bölümde sunulan akım taşıyıcılar ile bir ucu topraklı dirençlerden oluşmuş Temel Hücrenin (TH) bulunmasına ışık tutmuşlardır. Bu bölümde yapılan analizlerde, ikinci kuşak ideal akım taşıyıcıların (2.2)'de verilen tanım bağıntısından yararlanılmıştır. Buradaki tüm gerilimler, akımlar ve admitanslar kompleks değişken s 'in birer fonksiyonudur.

3.1 Literatürde Karşılaşılan Temel Devreler

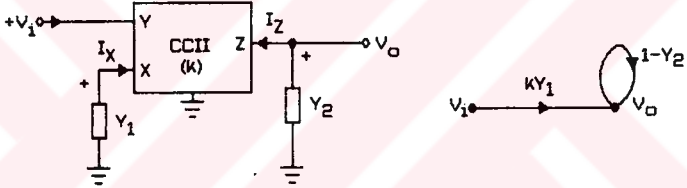
Bu kısımda, literatürde karşılaşılan bazı akım taşıyıcılı temel devreler incelenmiş ve analizleri yapılmıştır. Ancak gerekli analizler yapılmadan önce bu devreler üzerinde genelleştirmeye yönelik bazı küçük değişiklikler yapılmıştır. Bu değişiklikler, devrelerde görülen pasif devre elemanları yerine admitansların ($Y_1(s)$) konmasıyla gerçekleştirilmiştir. Yapılan düzenlemelerden sonra, elde edilen devrelerin her birinin çıkış gerilim veya akım ifadeleri bulunmuş ve bunlara ilişkin işaret akış diyagramları çıkarılmıştır.

3. 1. 1 Genel Bir Girişli Gerilim Kuvvetlendirici Devresi

Şekil 3.1'de, X ve Z uçları bir ucu topraklı admittanslarla sonlandırılmış bir gerilim kuvvetlendirici devresi ve işaret akış diyagramı görülmektedir [11, 36]. Bu devrenin çıkış gerilimi ifadesi aşağıda verilmiştir.

$$V_o = k(Y_1/Y_2)V_1, \quad \text{CCII}^\pm \text{ için } k = \pm 1 \text{ dir.} \quad (3.1)$$

Bu devredeki Y_1 ve Y_2 admittansları yerine değişik pasif elemanların konmasıyla türetilmiş devreler ve işaret akış diyagramları Tablo 3.1'de görülmektedir. Bu devrelerden bazıları gerilim transfer fonksiyonlarının sentezinde kullanılmıştır [50, 67].



Şekil 3.1 : Genel bir girişli Gerilim Kuvvetlendirici devresi.
Akım taşıyıcı CCII+ ise $k=+1$, CCII- ise $k=-1$ dir.

Tablo 3.1

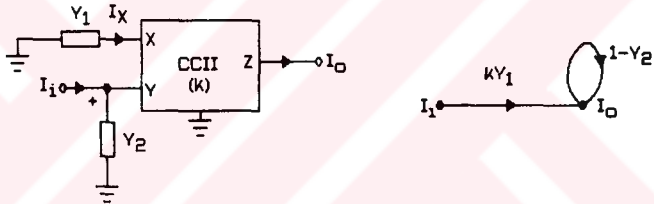
DEVRELER	Y_1 (mho)	Y_2 (mho)	$V_o(s)/V_i(s)$	İşaret Akış Diyagramı
Gerilim Kuvvet.			kG_1/G_2	
İntegral Alıcı			kG_1/sC_2	
Türev Alıcı			kC_1s/G_2	
Kayıplı İnt. Alıcı			$kG_1/(G_2+sC_2)$	
Kayıplı Tüv. Alıcı			$k(G_1+sC_1)/G_2$	

3.1.2 Genel Bir Girişli Akım Kuvvetlendirici Devresi

Şekil 3.2'de, X ve Y uçları bir ucu topraklı admıtanslarla sonlandırılmış bir akım kuvvetlendirici devresi ve işaret akış diyagramı görülmektedir [9]. Bu devrenin çıkış akımı ifadesi aşağıda verilmiştir.

$$I_O = k(Y_1/Y_2)I_1, \quad \text{CCII için } k=1 \text{ dir.} \quad (3.2)$$

Bu devredeki Y_1 ve Y_2 admıtansları yerine değişik pasif elemanların konmasıyla türetilmiş devreler ve işaret akış diyagramları Tablo 3.2'de görülmektedir. Bu devrelerden bazıları akım transfer fonksiyonlarının sentezinde kullanılmıştır [85].



Şekil 3.2: Genel bir girişli Akım Kuvvetlendirici devresi.
Akım taşıyıcı CCII+ ise $k=+1$, CCII- ise $k=-1$ dir.

Tablo 3.2

DEVRELER	Y_1 (mho)	Y_2 (mho)	$I_O(s)/I_1(s)$	İşaret Akış Diyagramı
Akım Kuvvet.	G_1	G_2	kG_1/G_2	$I_1 \xrightarrow{kG_1/G_2} I_O$
İntegral Alıcı	G_1	sC_2	kG_1/sC_2	$I_1 \xrightarrow{kG_1/C_2} I_O \int^{1-s}$
Türev Alıcı	sC_1	G_2	kC_1s/G_2	$I_1 \xrightarrow{kC_1/G_2} I_O \int^{1-\frac{1}{s}}$
Kayıplı İnt. Alıcı	G_1	G_2+sC_2	$kG_1/(G_2+sC_2)$	$I_1 \xrightarrow{kG_1/C_2} I_O \int^{1-(s+\frac{G_2}{C_2})}$
Kayıplı Tür. Alıcı	G_1+sC_1	G_2	$k(G_1+sC_1)/G_2$	$I_1 \xrightarrow{k(G_1+sC_1)/G_2} I_O$

3.1.3 Genel n Girişli Gerilim Toplayıcı Devresi

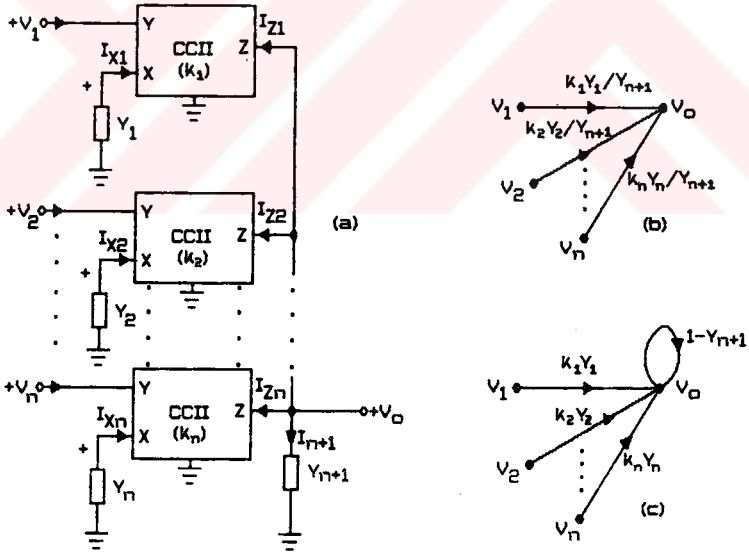
Şekil 3.1'de görülen n adet devrenin çıkışlarının paralel olarak bağlanmasıyla Şekil 3.3'de görülen n girişli ve bir çıkışlı genel devre elde edilmiştir. Bu devrenin analizi yapılarak elde edilen çıkış gerilimi ifadesi aşağıda verilmiştir [67].

$$V_o = (1/Y_{n+1}) [k_1 Y_1 V_1 + k_2 Y_2 V_2 + \dots + k_n Y_n V_n] \quad (3.3)$$

Veya daha genel olarak bu eşitlik,

$$V_o = [1/(Y_{n+1})] \sum_{i=1}^n k_i Y_i V_i \quad (3.4)$$

biçiminde de yazılabilir.



Şekil 3.3: Genel n girişli Gerilim Toplayıcı devresi ve işaret-akış diyagramları.

CCH için $k_i = \pm 1$ olup, $i=1,2, \dots, n$ dir.

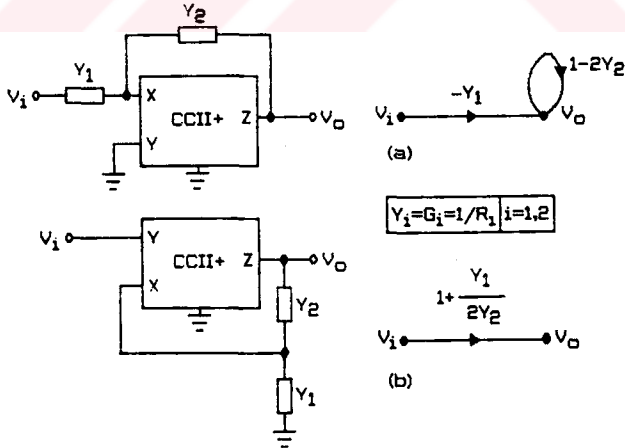
3.1.4 Geribeslemeli Gerilim Kuvvetlendirici Devreleri

Şekil 3.4a'da eviren (inverting), Şekil 3.4b'de ise evirmeyen (noninverting) türden geribeslemeli iki gerilim kuvvetlendirici devresi görülmektedir. Bunlara ilişkin çıkış gerilimi ifadeleri aşağıda verilmiştir [60,62].

$$V_O = -[Y_1/(2Y_2)]V_1, \quad \text{eviren kuvv. çıkışı} \quad (3.5)$$

$$V_O = [1+(Y_1/(2Y_2))]V_1, \quad \text{evirmeyen kuvv. çıkışı} \quad (3.6)$$

Bu devrelerin en önemli özelliği, değişik kazanç değerlerinde bandgenişliklerinin değişmemesi yani aynı kalmasıdır. Oysa Op-Amplarla gerçekleştirilen geribeslemeli kuvvetlendirici devrelerinde, kazanç-bandgenişliği çarpımlarının (GBW) sabit olması nedeniyle, değişik kazanç değerlerinde bandgenişlikleri değişmektedir. Bu nedenle, akım taşıyıcılarla gerçekleştirilen kuvvetlendirici devreleri, Op-Amp'larla gerçekleştirilen kuvvetlendirici devrelerine göre daha üstündür. Şekil 3.4'de görülen her bir admitans bir direnç elemanıdır.



Şekil 3.4 : Geribeslemeli gerilim kuvvetlendiriciler.

a) Eviren kuvv. b) Evirmeyen Kuvv.

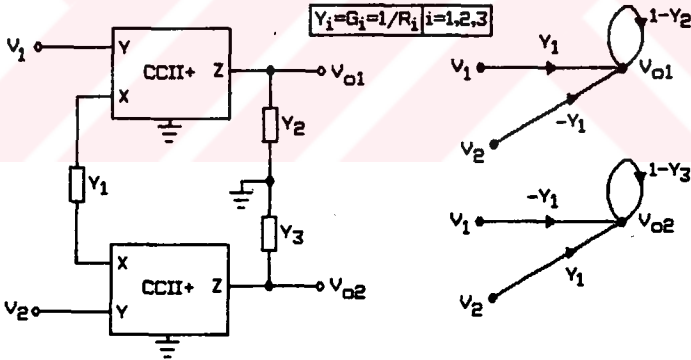
3.1.5 Enstrumantasyon Kuvvetlendiricisi

Şekil 3.5'de bir enstrumantasyon kuvvetlendirici devresi görülmektedir. Bu devreye ilişkin çıkış gerilimi ifadeleri aşağıda verilmiştir [61].

$$V_{o1} = (Y_1/Y_2) (V_1 - V_2) \quad (3.7)$$

$$V_{o2} = (Y_1/Y_3) (V_2 - V_1) \quad (3.8)$$

Bu devre Kazançtan bağımsız bandgenişliğine, yüksek CMRR'ye (Common Mode Rejection Ratios) sahip olup farksal gerilim ölçmelerinde ve bazı küçük değişiklikler yapılarak farksal akım ölçmelerinde de kullanılabilir [61]. Enstrumantasyon kuvvetlendiricisinde görülen her bir admitans bir direnç elemanıdır.



Şekil 3.5: Enstrumantasyon kuvvetlendiricisi.

3.1.6 Bir Ucu Topraklı Endüktans ve FDNR Simülasyonu

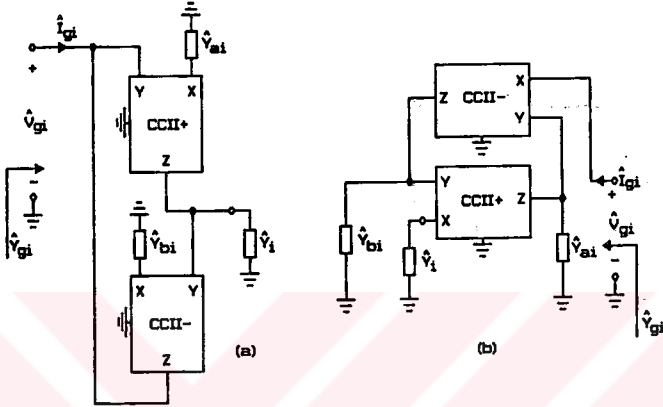
Şekil 3.6a ve Şekil 3.6b'de iki jirator devresi görülmektedir. Şekil 3.6a'daki devre Şekil 3.7f'deki devrenin [9] yeniden düzenlenmiş bir başka biçimidir. Şekil 3.6b'deki devre ise Şekil 3.6a'daki devreden yararlanarak elde edilmiştir. Bu devreler farklı yapılarla sahip olmalarına karşın her ikisi de aynı işlevi görmektedir. Ancak, Şekil 3.6b'deki devrenin giriş ucu CCII-'nın X ucu olması nedeniyle, bu devre yalnızca akım kaynağıyla sürülebilmektedir. Her iki devreye ilişkin giriş admitansı ifadesi aşağıda verilmiştir.

$$\hat{Y}_g = (\hat{Y}_{a1} \hat{Y}_{b1}) / \hat{Y}_1 \quad (3.9)$$

Simüle devrelerde kullanılan fonksiyonlar değişkenler, ve parametreler (^) sembolüyle belirtilmiştir. Şekil 3.6'da görülen jirator devrelerinde, her bir admitans fonksiyonu yerine Tablo 3.3'de görüldüğü gibi direnç ve kapasite elemanları konarak bir ucu topraklı endüktans ve FDNR (Frekansla Bağlı Negatif Direnç) elemanlarının simülasyonu yapılır.

3.1.7 2-Kapılı Temel Devreler

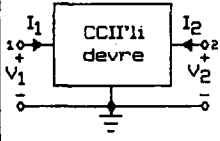
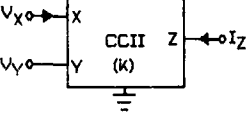
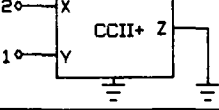
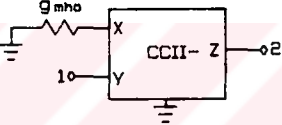
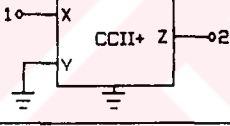
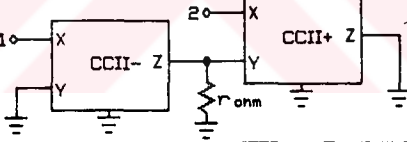
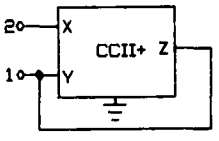
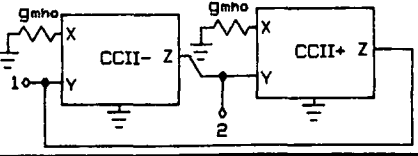
Bu kısımda, 2-kapılı temel devrelerin ikinci kuşak akım taşıyıcılarla gerçekleştirilmelerine ilişkin çeşitli örnekler verilmiş ve bu devrelerin tanım bağıntıları devre parametreleri cinsinden bulunarak Şekil 3.7'de bir tablo biçiminde sunulmuştur. Bu 2-kapılılar, gerilim veya akımla kontrol edilebilir gerilim ve akım kaynakları ile NIC (Negatif Empedans Çeviricisi) ve jiratorlardır [9]. Şekil 3.7'deki tabloda görülen temel devrelerde 1-numaralı uçlar giriş kapıları, 2-numaralı uçlar ise çıkış kapılarıdır.



Şekil 3.6 : Bir Ucu Topraklı Endüktans ve FDNR Simülasyonu.

Tablo 3.3

SİMÜLASYONLU VARİANSLARIN PASİF ELEMAN	$\hat{V}_{gi} = \frac{\hat{V}_{ai} \hat{V}_{bi}}{\hat{V}_i}$	\hat{V}_{ai} (mho)	\hat{V}_{bi} (mho)	\hat{V}_i (mho)	Değeri	Birimi
	$\hat{V}_{gi} = \frac{\hat{G}_{ai} \hat{G}_{bi}}{s \hat{C}_i}$	\hat{G}_{ai}	\hat{G}_{bi}	$s \hat{C}_i$	$L_i = \hat{R}_{ai} \hat{R}_{bi} \hat{C}_i$	$R^2, F \rightarrow H$
	$\hat{V}_{gi} = \frac{s^2 \hat{C}_{ai} \hat{C}_{bi}}{\hat{G}_i}$	$s \hat{C}_{ai}$	$s \hat{C}_{bi}$	\hat{G}_i	$D_i = \hat{C}_{ai} \hat{C}_{bi} \hat{R}_i$	F^2, Ω

	TANIM BAĞINTILARI	TEMEL DEVRE ŞEMALARI
2-KAPILI		 $\begin{aligned} V_X &= V_Y \\ I_Y &= 0 \\ I_Z &= kI_X \\ k &= \pm 1 \end{aligned}$
GK GK (a)	$\begin{bmatrix} I_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ 1 & 0 \end{bmatrix} \begin{bmatrix} V_1 \\ I_2 \end{bmatrix}$ <p>G-Parametreleri</p>	
GK AK (b)	$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ g & 0 \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix}$ <p>Y-Parametreleri</p>	
AK AK (c)	$\begin{bmatrix} V_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ 1 & 0 \end{bmatrix} \begin{bmatrix} I_1 \\ V_2 \end{bmatrix}$ <p>H-Parametreleri</p>	
AK GK (d)	$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ r & 0 \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \end{bmatrix}$ <p>Z-Parametreleri</p>	
NIC (e)	$\begin{bmatrix} I_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} 0 & 1 \\ 1 & 0 \end{bmatrix} \begin{bmatrix} V_1 \\ I_2 \end{bmatrix}$ <p>G-Parametreleri</p>	
JİRATÖR (f)	$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} 0 & -g \\ g & 0 \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix}$ <p>Y-Parametreleri</p>	

Şekil 3.7 : Temel iki kapılı devre elemanlarının akım taşıyıcılarla gerçekleştirilmesi.

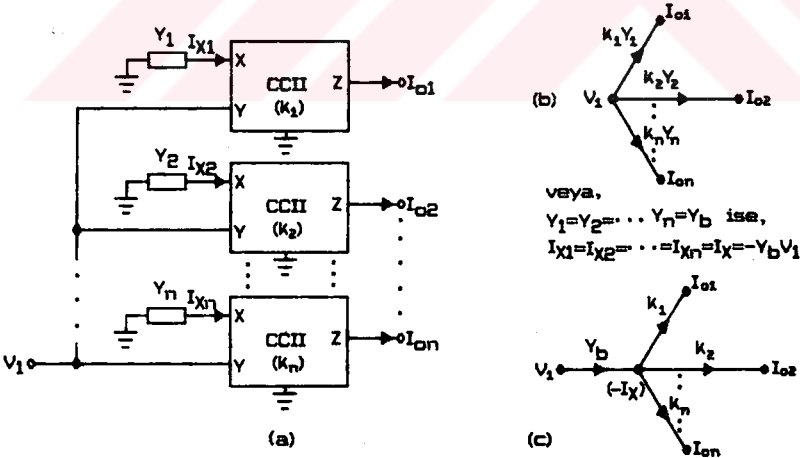
3.2 Tezde Önerilen Temel Devreler

Bu Kısımda, literatürde karşılaşılan çeşitli devrelerden yararlanarak, aktif devre sentezinde kullanmaya uygun bazı yeni temel devreler elde edilmiş ve bu tezde önerilmiştir. Ayrıca, bu devrelerden her birinin analizi yapılmış ve işaret-akış diyagramları çıkarılmıştır.

3.2.1 Genel Bir Giriş n Çıkışlı Gerilim-Akım Dönüştürücü Devresi

Şekil 3.8'de, Şekil 3.7b'deki n adet gerilim-akım dönüştürücü devresinin giriş uçlarının paralel olarak bağlanmasıyla elde edilmiş olan n çıkışlı gerilim-akım dönüştürücü devresi ve işaret-akış diyagramı görülmektedir. Bu devreye ilişkin çıkış akımı ifadesi aşağıda verilmiştir.

$$I_{oi} = K_i Y_i V_i, \quad i=1, 2, \dots, n \quad (3.10)$$

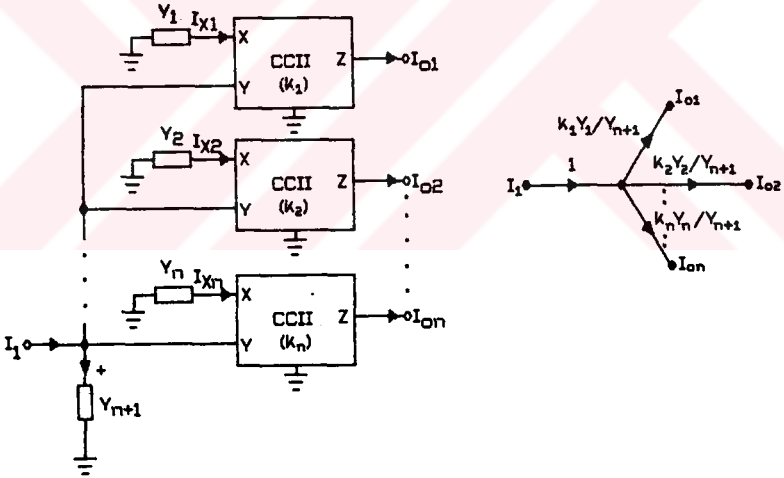


Şekil 3.8: Genel bir giriş n çıkışlı gerilim-akım dönüştürücü devre.

3.2.2 Genel Bir Giriş n Çıkışlı Akım Dağıtıcı Devresi

Şekil 3.9'da, Şekil 3.2'de görülen n adet akım kuvvetlendirici devresinin giriş uçlarının paralel olarak bağlanmasıyla elde edilmiş olan n çıkışlı akım dağıtıcı devresi ve işaret-akış diyagramı görülmektedir. Girişine uygulanan akımı (I_1) değişik kazanç değerlerinde farklı çıkışlara dağıtan bu devre, n. dereceden akım transfer fonksiyonlarının sentezinde kullanılabilir. Bu devrenin çıkış akımı ifadesi aşağıda verilmiştir.

$$I_{oi} = k_i (Y_i / Y_{n+1}) I_1, \quad i=1, 2, \dots, n \quad (3.11)$$



Şekil 3.9: Genel bir giriş n çıkışlı Akım Dağıtıcı devresi.
CCII için $k_i = \beta_i$ olup, $i=1, 2, \dots, n$ dir.

3. 2. 3 Genel n Girişli Akım Toplayıcı Devreleri

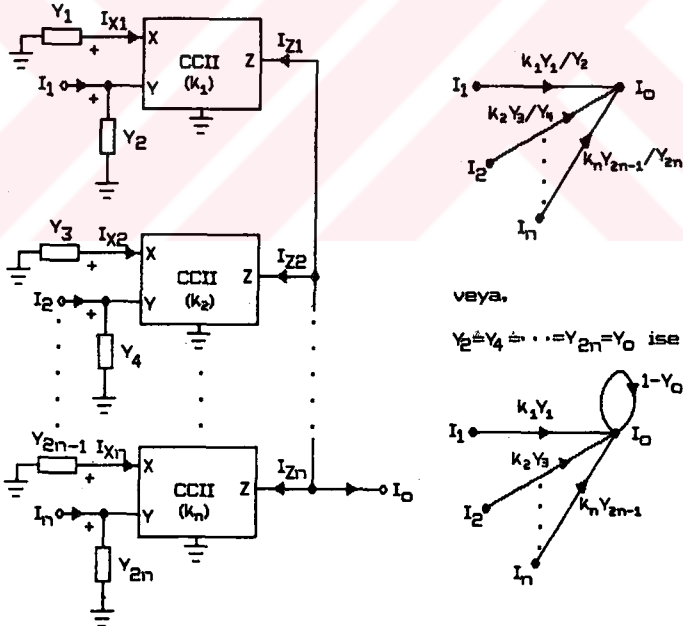
Şekil 3.10'da, Şekil 3.2'de görülen n adet akım kuvvetlendirici devresinin çıkış uçlarının paralel olarak bağlanmasıyla elde edilmiş olan n girişli akım toplayıcı devresi ve işaret-akış diyagramı görülmektedir. n. dereceden akım transfer fonksiyonlarının sentezinde kullanmaya uygun olan bu devrenin çıkış akımı ifadesi aşağıda verilmiştir.

$$I_o = K_1(Y_1/Y_2)I_1 + K_2(Y_3/Y_4)I_2 + \dots + K_n(Y_{2n-1}/Y_{2n})I_n \quad (3.12)$$

Veya daha genel olarak bu eşitlik,

$$I_o = \sum_{i=1}^n K_i(Y_{2i-1}/Y_{2i})I_i \quad (3.13)$$

biçiminde de yazılabilir.



Şekil 3.10: Genel n girişli Akım Toplayıcı devresi. CCH'ler için $k_i = \beta_i$ olup, $i=1,2, \dots, n$ dir.

Akım kaynaklarının paralel bağlanabilme özelliğinden ve Şekil 3.2'deki akım kuvvetlendirici devresinden yararlanarak Şekil 3.11'de başka bir n girişli ve bir çıkışlı akım toplayıcı devresi elde edilmiştir. Bu devrede, tüm giriş işaretlerinin toplamlarının genlikleri, sadece Y_1/Y_2 oranına göre ayarlanabilmektedir. Oysa Şekil 3.10'daki devrede, her giriş akımının genliği diğer girişlere göre daha değişik oranlarda ve bağımsız olarak ayarlanabilmektedir. Ancak bu devrede çok daha fazla sayıda CCII kullanılmaktadır.

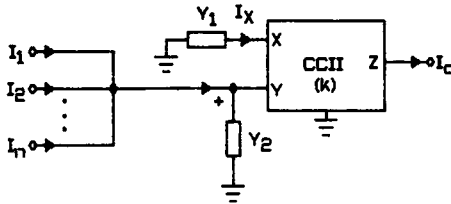
Toplam n adet akım kaynağıyla sürülen devrenin çıkış akımı ifadesi aşağıda verilmiştir.

$$I_0 = k(Y_1/Y_2) (I_1 + I_2 + \dots + I_n) \quad (3.14)$$

bu eşitlik daha genel olarak,

$$I_0 = k(Y_1/Y_2) \sum_{i=1}^n I_i \quad (3.15)$$

biçiminde de yazılabilir.



Şekil 3.11 : Genel n girişli Akım Toplayıcı devresi.
CCII için $k = \pm 1$ dir.

IV. BÖLÜM

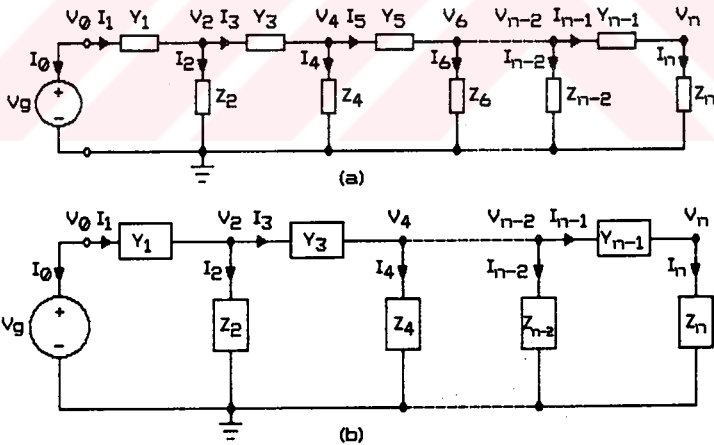
4. ÖNERİLEN SENTEZ YÖNTEMİ: BASAMAKLI DEVRELERİN AKIN TAŞIYICILARLA SİMÜLASYONU

Bu bölümde, basamaklı türden lineer, pasif, iki yönlü, toplu (lumped) ve zamanla değişmeyen devrelerin CCII'lerle simülasyonuna ilişkin yeni ve genel bir yöntem önerilmiştir. Burada ilk olarak, basamakları $Y_1(s)$ ve $Z_j(s)$ biçimindeki giriş fonksiyonlarından oluşan basamaklı devreler tanımlanmış ve bu devrelerin herbirinin işaret-akış diyagramları elde edilmiştir. Daha sonra bu diyagramlarda ortak olarak bulunan iki alt işaret-akış diyagramı belirlenmiş ve bunlardan iki ucu serbest kola ilişkin olan diyagramı, CCII'lerle simüle eden alt devre bulunmuştur. Temel Hücre (TH) olarak isimlendirilen bu alt devre, basamaklı devrelerin simülasyonunda en önemli yapı taşı oluşturmuştur. TH'den yararlanarak, giriş fonksiyonları ve gerilim transfer fonksiyonlarının pasif elemanlarla senteziyle elde edilmiş olan basamaklı türden LC devreleri ile girişi ve çıkışı dirençlerle sonlandırılmış basamaklı türden LC devreleri, endüktans elemanı kullanmaksızın, sadece CCII'ler ile bir ucu topraklı direnç ve kapasite elemanları kullanılarak simüle edilmiştir. Son olarak, giriş ve çıkışları dirençlerle sonlandırılmış basamaklı türden alçak-geçiren (LPF), band-geçiren (BPF), band-durduran (BSF) ve yüksek-geçiren (HPF) karakteristiklerine sahip bazı LC filtre devrelerinin simülasyonlarına ilişkin örnekler sunulmuştur. Ayrıca, yapılan simülasyon işlemlerinin doğruluğunu göstermek için gerek filtre devrelerinin ve gerekse simüle filtre devrelerinin PSPICE programı yardımıyla AC analizleri yapılmış ve bu devrelerin gerilim transfer fonksiyonlarına ilişkin frekans karakteristikleri çıkarılmıştır.

4.1 Basamaklı Devreler Ve İşaret Akış Diyagramları

Önerilen sentez yönteminde kullanılması nedeniyle, bu kısımda, akım ve gerilim kaynakları ile sürülen basamaklı türden devreler ile bu devrelerin gerilim ve akım denklemlerine karşılık düşen, işaret-akış diyagramları tanıtılmıştır. Şekil 4.1'de girişi seri kolla başlayan ve gerilim kaynağıyla sürülen basamaklı devreler, Şekil 4.3'de ise girişi paralel kolla başlayan ve akım kaynağıyla sürülen basamaklı devreler görülmektedir. Bu devreler, giriş uç çiftine seri ve paralel olan basamaklardan yani iki uçlu kollardan oluşmuşlardır. Bu kollardan girişe seri olanlar Y_j admitans fonksiyonları ile paralel olanlar ise Z_j empedans fonksiyonları ile gösterilmişlerdir. Basamaklı devrelerde her bir kol, birbirine komşu olan iki düğüm arasında bulunmak zorundadır. Aksi takdirde bu devreler basamaklı devre olma özelliğini kaybederler. Şekil 4.1a'da veya Şekil 4.3a'da her bir basamağı sadece bir pasif elemandan (R, L, C) oluşmuş basamaklı devreler, Şekil 4.1b'de veya Şekil 4.3b'de ise her bir basamağı birden fazla elemandan oluşmuş basamaklı devreler görülmektedir. (Basamaklı devrelerde sadece bir elemandan oluşan empedans veya admitans fonksiyonları küçük dikdörtgen biçimindeki kutularla, birden fazla elemandan oluşan empedans veya admitans fonksiyonları ise daha büyük dikdörtgen biçimindeki kutularla gösterilmiştir.) Basamaklı devreler sadece bir elemandan oluşmuş basamaklı devreler basit basamaklı devre, en az bir basamağı birden fazla elemandan oluşmuş basamaklı devreler ise karmaşık basamaklı devre olarak isimlendirilmiştir. Basit basamaklı devrelerde eleman sayısı (n) ile gösterilmiştir. Basamaklı devreler giriş empedans veya admitans fonksiyonlarının Cauer yöntemlerinden yararlanarak gerçekleştirilmesi ile kolaylıkla elde edilebilirler. Bu yöntemlerle gerçekleştirilen LC giriş fonksiyonlarının sıfırda ($s=0$) veya sonsuzda ($s=\infty$) kutbu olan bir admitans fonksiyonu olması

durumunda ($Y(s)=\infty$), basamaklı devrede Karşılaşılan ilk eleman giriş uç çiftine paralel bir Kol, empedans fonksiyonu olması durumunda ($Z(s)=\infty$), seri bir koldur. Elde edilen basamaklı devreler ise, basit basamaklı devrelerdir. Cauer'ın sunduğu bu yöntemlerden Cauer-1 yöntemi, giriş fonksiyonlarının sonsuzdaki kutuplarının, Cauer-2 yöntemi ise, sıfırdaki kutuplarının ard arda çekilmesi prensibine dayanır. Bu nedenlerle, bir LC giriş fonksiyonunun Cauer-1 yöntemi ile gerçekleştirilmesi durumunda elde edilen basamaklı devrelerde, giriş uç çiftine seri olan elemanlar endüktanslar, paralel olan elemanlar Kapasitelerdir. Cauer-2 yönteminde ise, giriş uç çiftine seri olan elemanlar Kapasiteler, paralel olan elemanlar endüktanslardır. Basamaklı türden LC devreleri duyarlık davranışları iyi olduğu bilinen kayıpsız devrelerdir [7]. Bu nedenle pasif devre sentezinde oldukça önemli bir yer tutarlar [6]. Aşağıda gerilim kaynağı ile sürülmüş basit ve karmaşık basamaklı devreler görülmektedir.



Şekil 4.1 : Girişi seri kolla başlayan ve gerilim kaynağıyla sürülen basamaklı devreler.
a) Basit basamaklı devre
b) Karmaşık basamaklı devre

Şekil 4.1'deki devrelerin her bir koluna ait akım ve gerilim denklemleri aşağıda verilmiştir.

GERİLİMLER	AKIMLAR
$V_0 = V_g$ (giriş)	$I_0 = -I_1$
$V_1 = V_0 - V_2$	$I_1 = V_1 Y_1$
$V_2 = I_2 Z_2$	$I_2 = I_1 - I_3$
$V_3 = V_2 - V_4$	$I_3 = V_3 Y_3$
$V_4 = I_4 Z_4$	$I_4 = I_3 - I_5$
.....
$V_{(n-1)} = V_{(n-2)} - V_n$	$I_{(n-1)} = V_{(n-1)} Y_{(n-1)}$
$V_n = I_n Z_n$	$I_n = I_{n-1}$

(4.1)

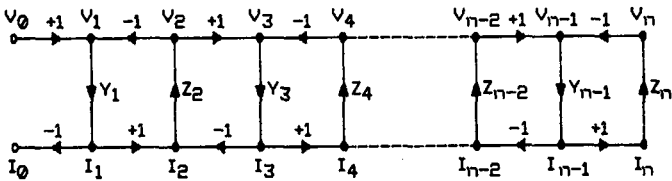
Bu denklemler aşağıdaki gibi genelleştirilebilir.

(4.2)

$$V_i = V_{(i-1)} - V_{(i+1)} \quad I_i = V_i Y_i, \quad i=1, 3, 5, \dots, (n-1)$$

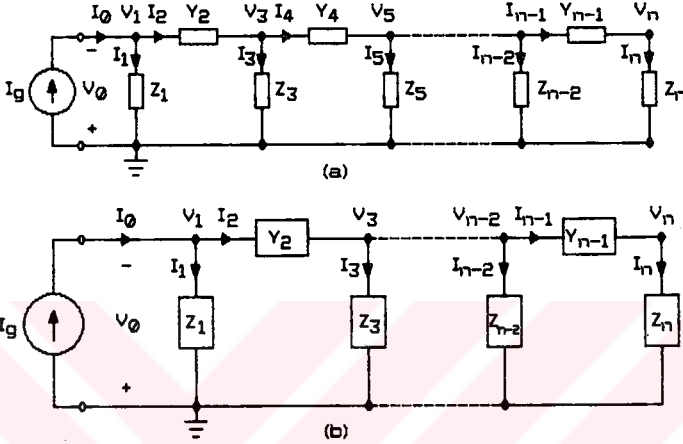
$$V_j = I_j Z_j \quad I_j = I_{(j-1)} - I_{(j+1)}, \quad j=0, 2, 4, \dots, n$$

Gerilim kaynağıyla sürülen basamaklı devrelerde giriş seri kollar $i=1, 3, 5, \dots, (n-1)$, paralel kollar $j=0, 2, 4, 6, \dots, n$ indisleriyle gösterilmiştir. Burada, eğer $j=0$ ise $I_{(j-1)}=0$ ve $V_j=V_g$, eğer $j=n$ ise $I_{(j+1)}=0$ 'dır. Sonuç olarak, Şekil 4.1'de gösterilen gerilim kaynağıyla sürülmüş basamaklı devrelerin, (4.1) veya (4.2) denklemlerinden yararlanarak elde edilen işaret-akış diyagramı, Şekil 4.2'de görüldüğü biçimdedir.



Şekil 4.2 : Gerilim girişli basamaklı devrelerin işaret-akış diyagramı.

Basamaklı devreler Şekil 4.3'de gösterildiği gibi akım kaynağı ile sürülmüş olabilir.



Şekil 4.3: Girişi paralel kolla başlayan ve akım kaynağıyla sürülen basamaklı devreler.
a) Basit basamaklı devre.
b) Karmaşık basamaklı devre.

Bu durumda, bu devrelerin her bir koluna ait akım ve gerilim denklemleri aşağıda verilmiştir.

GERİLİMLER

$$\begin{aligned} V_0 &= -V_1 \\ V_1 &= I_1 Z_1 \\ V_2 &= V_1 - V_3 \\ V_3 &= I_3 Z_3 \\ V_4 &= V_3 - V_5 \\ &\dots\dots\dots \\ V_{(n-1)} &= V_{(n-2)} - V_n \\ V_n &= I_n Z_n \end{aligned}$$

AKIMLAR

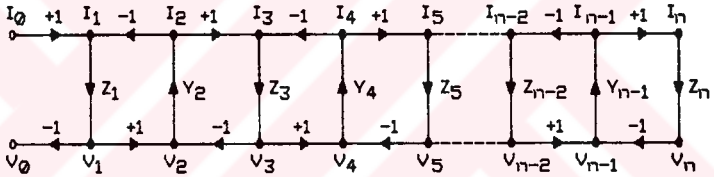
$$\begin{aligned} I_0 &= I_g \text{ (giriş)} \\ I_1 &= I_0 - I_2 \\ I_2 &= V_2 Y_2 \\ I_3 &= I_2 - I_4 \\ I_4 &= V_4 Y_4 \\ &\dots\dots\dots \\ I_{(n-1)} &= V_{(n-1)} Y_{(n-1)} \\ I_n &= I_{n-1} \end{aligned} \quad (4.3)$$

(4.3) denklemleri aşağıdaki gibi genelleştirilebilir.

(4.4)

$$\begin{aligned} V_1 &= V_{(1-1)} - V_{(1+1)} & I_1 &= V_1 Y_1, & i &= 0, 2, 4, \dots, (n-1) \\ V_j &= I_j Z_j & I_j &= I_{(j-1)} - I_{(j+1)}, & j &= 1, 3, 5, \dots \end{aligned}$$

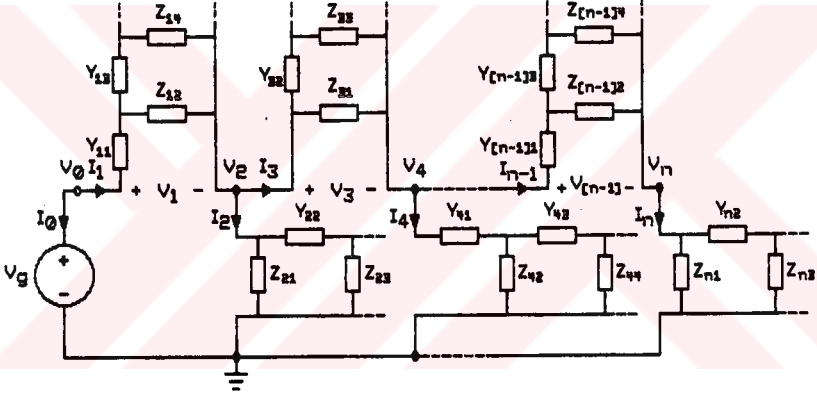
Akım kaynağıyla sürülen basamaklı devrelerde giriş seri kollar $i=0, 2, 4, \dots (n-1)$, paralel kollar $j=1, 3, 5, \dots n$ indisleriyle gösterilmiştir. Burada, eğer $i=0$ ise $V_{(1-1)}=0$ ve $I_i=I_g$, eğer $j=n$ ise $I_{(j+1)}=0$ 'dır. Sonuç olarak, Şekil 4.3'de gösterilen akım kaynağıyla sürülmüş basamaklı devrelerin, (4.3) veya (4.4) denklemlerinden yararlanarak elde edilen işaret-akış diyagramı, Şekil 4.4 'de görüldüğü biçimdedir.



Şekil 4.4: Akım girişli basamaklı devrelerin işaret-akış diyagramı.

Daha önce, en az bir basamağı birden fazla elemandan oluşmuş basamaklı devreler karmaşık basamaklı devre olarak tanımlanmıştı. Bu tanıma bir örnek olarak, tüm basamakları birden fazla eleman içeren bir karmaşık basamaklı devre Şekil 4.5'de verilmiştir. Bu devrenin basamaklarını oluşturan kollar, pratikte daha çok karşılaşılmaması nedeniyle, Şekil 4.1a ve Şekil 4.3a'daki basit basamaklı devrelerden oluşturulmuştur. Ancak karmaşık basamaklı bir devrede her bir basamağın mutlaka basit basamaklı devrelerden oluşacağı gibi bir zorunluluk yoktur. Yani karmaşık basamaklı bir devrenin herhangi bir basamağını oluşturan kollar basamaklı veya basamaklı olmayan türden bir topolojiye sahip olabilir. Eğer bu kollardan biri basamaklı olmayan türden bir topolojiye sahip ise bu kolu basamaklı

türden bir topolojiye dönüştürmek mümkündür. Örneğin tüm basamakları birden fazla elemandan oluşmuş ve basamaklı olmayan türden kollara sahip bir karmaşık basamaklı devrenin var olduğu kabul edilsin. Bu devredeki kollara ilişkin empedans ve admitans fonksiyonları herhangi bir devre çözüm yöntemiyle bulunursa elde edilen devreler Şekil 4.1b veya 4.3b'deki karmaşık basamaklı devrelere dönüşür. Daha sonra bu devrelerin her bir basamağını oluşturan empedans ya da admitans fonksiyonları Cauer yöntemlerinden yararlanarak gerçekleştirilirse, bu kollar basit basamaklı devrelere dönüştürülmüş olur.



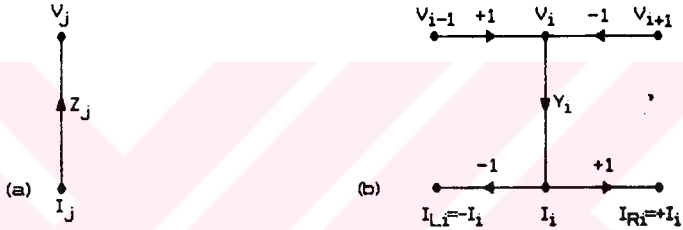
Şekil 4.5 : Her bir basamağı basit basamaklı devrelerden oluşmuş karmaşık basamaklı devre.

4.2 Tezde Önerilen Temel Hücre (TH)

Bu kısımda, yukarıda ayrıntılı bir biçimde açıklanan basamaklı devrelerin simülasyonunda kullanılan Temel Hücre tanıtılmıştır. Bu tezde önerilen ve CCII'lerden oluşmuş Temel Hücrenin bulunmasında, işaret-akış diyagramlarından yararlanılmıştır. Aşağıda yapılan incelemelerde basit basamaklı devreler üzerinde durulmuştur. Ancak elde edilen sonuçlar karmaşık basamaklı devreler için de geçerlidir.

Çünkü karmaşık basamaklı devrelerin her bir basamağını Şekil 4.5'de görüldüğü gibi, Cauer sentezi ile [2,6] basit basamaklı devrelerden oluşmuş bir biçime dönüştürmek mümkündür.

Şekil 4.2 ve Şekil 4.4'deki basit basamaklı devrelere ilişkin işaret-akış diyagramları incelenirse, bu diyagramlarda ortak olarak bulunan iki ayrı alt işaret-akış diyagramının olduğu görülür. Bu diyagramlar aşağıda verilmiştir.



Şekil 4.6 : Girişi seri ve paralel kolla başlayan basit basamaklı devrelerde ortak olarak bulunan alt işaret-akış diyagramları.

Şekil 4.6a'daki alt işaret-akış diyagramı basamaklı devrelerdeki j. paralel kola karşılık düşmektedir. Bu kola ilişkin gerilim denklemi aşağıda verilmiştir.

$$V_j = I_j Z_j \quad (4.5)$$

Şekil 4.6b'deki alt işaret akış diyagramı ise basamaklı devrelerdeki iki ucu serbest (floating) i. seri kola karşılık düşmektedir. Bu diyagramdan elde edilen gerilim ve akım denklemleri aşağıda verilmiştir.

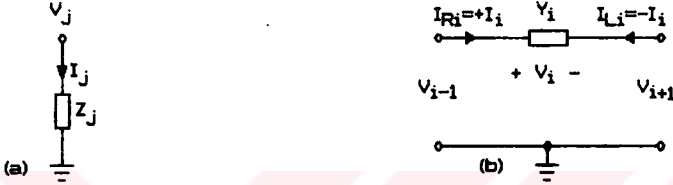
$$V_i = V_{(i-1)} - V_{(i+1)} \quad (4.6a)$$

$$I_i = Y_i V_i \quad (4.6b)$$

$$I_{L1} = -I_i \quad (4.6c)$$

$$I_{R1} = +I_i \quad (4.6d)$$

Şekil 4.6'daki alt işaret-akış diyagramlarına karşılık düşen ve (4.5) ile (4.6) eşitliklerini sağlayan alt devreler sırasıyla Şekil 4.7a ve Şekil 4.7b'de görülmektedir. Akım ve gerilimlerin referans yönleri bu şekiller üzerinde belirlenmiştir.



Şekil 4.7 : Girişi seri ve paralel kolla başlayan basit basamaklı devrelerde ortak olarak bulunan alt işaret-akış diyagramlarına ilişkin kollar.

Sonuç olarak, basamaklı devreler ve bunlara ilişkin işaret-akış diyagramları alt devrelere ve alt işaret-akış diyagramlarına ayrıştırılabildiği gibi, ters bir işlem ile bu ayrıştırılmış alt devreler ve alt işaret-akış diyagramları (4.2) veya (4.4) eşitliklerinden yararlanarak, yeniden birleştirilebilir. O halde, bu alt işaret-akış diyagramlarına veya alt devrelerine eşdeğer olan CCII'li simüle alt devreler bulunursa, bunların yukarıdaki düşünceye benzer bir biçimde birleştirilmesiyle simüle basamaklı devreleri elde etmek ve böylelikle basamaklı devrelerin simülasyonunu yapmak mümkün olur. Bu nedenle, bundan sonra yapılan çalışmalar, bu alt devrelerin yerini tutan ve işaret-akış diyagramları yine Şekil 4.6a ve Şekil 4.6b'ye özdeş olan, CCII'lerden oluşmuş simüle alt devreleri bulmaya yöneliktir. Ancak bu çalışmaları yaparken dikkat edilmesi gereken ve çok önemli olan bir nokta vardır. Bu da, simüle alt devrelerin bir ucu topraklı elemanlar içerecek biçimde gerçekleştirilmesidir. Çünkü bir ucu topraklı elemanlarla gerçekleştirilen devreler:

- Tümlenştirmeye daha uygun yapıdadırlar [26],
- Anahtarlı-kapasite filtre tasarımına uygundurlar [50, 85].
- Parazitik etkilerden daha az etkilenmektedirler.

Basamaklı devrelerde girişe paralel olan bir ucu topraklı j. kolları gerçekleyen simüle alt devrelerin tasarlanmasına gerek yoktur. Çünkü bu kolların bir uçlarının toprakta olması zaten istenen bir özelliktir. Bu nedenle basamaklı devrelerde bulunan bir ucu topraklı kollar simüle devreye aynen aktarılmıştır. Yani $\hat{Z}_j = Z_j$ olarak alınmıştır. (Eğer paralel kollar bir endüktans elemanına ilişkin ise bu durumda bu kollar, daha sonra yeniden simülasyonu yapılmak üzere, simüle devrede olduğu gibi bırakılır). Şekil 4.8'de basit ve karmaşık basamaklı devrelerde girişe paralel olarak bulunan j. kolların simüle devreye uyarlanmış sembolü ve işaret-akış diyagramı görülmektedir. (Simüle devrelerde kullanılan tüm değişkenler ve parametreler (^) veya (*) sembolü ile belirlenmiştir.) Simüle devredeki j. kola ilişkin gerilim denklemi aşağıda verilmiştir.

$$\hat{V}_j = \hat{I}_j \hat{Z}_j$$

(4.7)



Şekil 4.8 : Basamaklı devrelerde girişe paralel olan kolların simüle devreye uyarlanmış sembolü ve işaret-akış diyagramı.

Şekil 4.7a ve Şekil 4.8a 'daki alt devreler tamamen birbirinin aynısı olduğundan bunlara ilişkin Şekil 4.6a ile Şekil 4.8b'deki alt işaret akış diyagramları da tamamen birbirinin aynısıdır. Bu alt işaret akış diyagramlarının özdeşleştirilmesi durumunda, j. kola ilişkin alt devrelerin gerilimleri, akımları ve dal kazançları arasında aşağıdaki eşitlikler elde edilir. Bu da doğal olarak beklenen bir sonuçtur.

$$\begin{aligned}\hat{I}_j &= I_j & (4.8a) \\ \hat{V}_j &= V_j & (4.8b) \\ \hat{Z}_j &= Z_j & (4.8c)\end{aligned}$$

Bu eşitliklerden (4.8a)'da bulunan akımlar her iki alt devreye uygulanan giriş büyüklükleri, (4.8b)'deki gerilimler ise bu alt devrelerden alınan çıkış büyüklükleridir. Sonuç olarak simüle devreler ile basamaklı devrelerin j. kollarına ilişkin akım ve gerilimler birbirine eşittir.

Girişe paralel kolların simüle devreye aynen aktarılmasından sonra, geriye sadece giriş seri olan iki ucu serbest kolları, bir ucu topraklı elemanlarla gerçekleyen alt devrenin tasarlanması kalmıştır. O halde öyle bir alt devre bulunmalıdır ki, bu devrenin işaret akış diyagramı Şekil 4.6b'deki alt işaret-akış diyagramına özdeş olsun. Bunun için üçüncü bölümde sunulan çeşitli devrelerin işaret-akış diyagramları incelenerek, bu diyagramlardan hangileriyle Şekil 4.6b'deki türden bir diyagramın oluşturulabileceği araştırılmıştır. Bu araştırmalar sonucunda Şekil 3.3b'de görülen işaret-akış diyagramı ile Şekil 3.8c'deki işaret-akış diyagramının birleştirilmesi ve bazı dal kazançlarının yeniden düzenlenmesiyle, Şekil 4.6b'deki işaret-akış diyagramına özdeş bir işaret-akış diyagramının elde edilebileceği görülmüştür. Bu birleştirme işleminin yapılması sonucunda Şekil 4.9a'daki alt işaret-akış diyagramı elde edilmiştir. Ancak özdeşliğin sağlanabilmesi

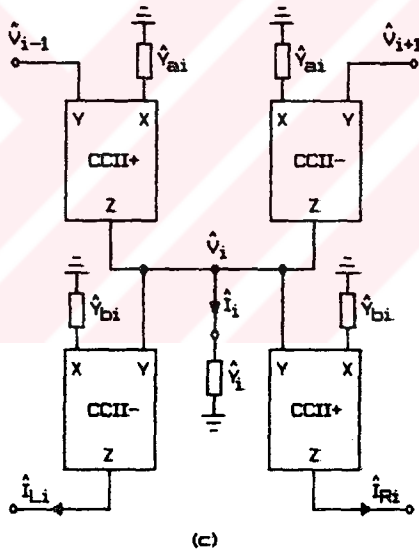
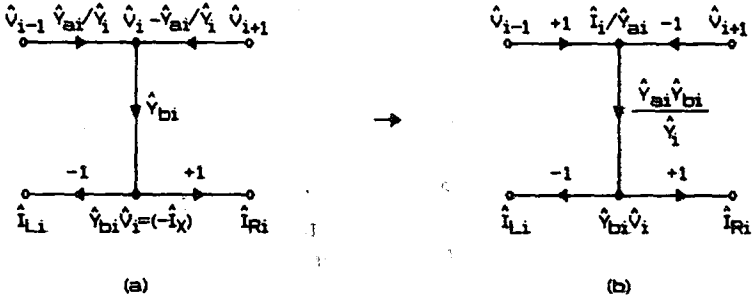
için bu diyagramda \hat{V}_1 düğümüne giren dal kazançlarının \hat{I}_1 olması gerekir. Bunun için \hat{V}_1 düğümüne giren dal kazançlarını \hat{Y}_1/\hat{V}_{a1} ile çarpmak, çıkan dal kazançlarını ise bölmek yeterlidir. Bu işlemler sonunda elde edilen işaret-akış diyagramı Şekil 4.9b'de görülmektedir. Bu alt işaret-akış diyagramı aynı zamanda Şekil 4.6b'deki alt işaret-akış diyagramına da özdeştir. Yukarıda sözü geçen iki alt işaret-akış diyagramının birleştirilmesi, aynı zamanda Şekil 3.3a'daki gerilim toplayıcı devresi ile bunun çıkışına Şekil 3.8a'da görülen bir gerilim-akım dönüştürücü devresinin birleştirilmesi demektir. Birleştirme işlemi yapılmadan önce her iki devre üzerinde bazı küçük değişiklikler yapılmıştır. Gerilim toplayıcı devrede $n=2$ için, $Y_1=Y_2=\hat{Y}_{a1}$ ve $Y_3=\hat{V}_1$ olarak, gerilim-akım dönüştürücü devrede $n=2$ için, $Y_1=Y_2=\hat{Y}_{b1}$ olarak alınmıştır. Ayrıca her iki devrede de tüm gerilim ve akımlar (^) sembolü ile gösterilmiştir. Akım taşıyıcıların tiplerini belirleyen K katsayıları, Şekil 4.9b'deki alt işaret-akış diyagramının dal kazançları göz önünde tutularak +1 veya -1 değerlerinde seçilmiştir (K=1 ise CCII+, K=-1 ise CCII-). Her iki devre, yapılan bu değişikliklerden sonra birleştirildiğinde Şekil 4.6b'deki alt işaret-akış diyagramına özdeş diyagramı veren, genelleştirilmiş simüle alt devre bulunmuştur. İki CCII+, iki CCII- ve bir ucu topraklı beş admitanstan oluşmuş bu simüle alt devre Şekil 4.9c'de görülmektedir. Gerek simüle alt devreden veya gerekse bu simüle alt devreye ilişkin işaret-akış diyagramından (4.9) eşitlikleri yazılabilir. Böylelikle buraya kadar yapılan işlemlerin doğruluğu analiz yolu ile kanıtlanmış olur.

$$\hat{I}_1/\hat{V}_{a1}=\hat{V}_{(1-1)}-\hat{V}_{(1+1)} \quad (4.9a)$$

$$\hat{Y}_{b1}\hat{V}_1=(\hat{I}_1/\hat{V}_{a1})(\hat{V}_{a1}\hat{Y}_{b1}/\hat{Y}_1) \quad (4.9b)$$

$$\hat{I}_{L1}=-\hat{Y}_{b1}\hat{V}_1 \quad (4.9c)$$

$$\hat{I}_{R1}=\hat{Y}_{b1}\hat{V}_1 \quad (4.9d)$$



Şekil 4.9 : Şekil 3.3 ile Şekil 3.8'den yararlanarak elde edilmiş simüle alt işaret-akış diyagramları ve alt devre.

Şekil 4.7b ve Şekil 4.9c'deki alt devreler farklı yapıda olmalarına rağmen bu devrelere ait alt işaret-akış diyagramları birbirlerine benzemektedirler. Bu diyagramlar Şekil 4.6b ve Şekil 4.9b'de görülmektedir. Bu alt işaret-akış diyagramlarının özdeşleştirilmesi durumunda, i. Kola ilişkin Şekil 4.7b ve Şekil 4.9c'deki alt devrelerin gerilimleri, akımları ve dal kazançları arasında aşağıdaki eşitlikler elde edilmiştir.

$$\hat{V}_{(i-1)} = V_{(i-1)} \quad (4.10a)$$

$$\hat{V}_{(i+1)} = V_{(i+1)} \quad (4.10b)$$

$$\hat{I}_1 / \hat{Y}_{ai} = V_1 \quad (4.10c)$$

$$\hat{I}_{L1} = I_{L1} = -I_i \quad (4.10d)$$

$$\hat{I}_{R1} = I_{R1} = +I_i \quad (4.10e)$$

$$\hat{Y}_1 = \hat{Y}_{ai} \hat{Y}_{b1} / Y_1 \quad (4.10f)$$

Dikkat edilirse, Şekil 4.7b ve 4.9c'deki devrelerin uç sayıları birbirine eşit değildir. Bu devrelerden Şekil 4.7b'deki devre referans ucu ortak olmak üzere üç uçlu (referans ucuna göre 2-Kapılı), Şekil 4.9c'deki devre ise yine referans ucu ortak olmak üzere beş uçludur (referans ucuna göre 4-Kapılıdır). Şekil 4.7b ve Şekil 4.9c'deki devrelerin eşdeğer olabilmesi için uç sayılarının eşit olması ve bu devrelerin aynı giriş uçlarından eşit değerde büyüklüklerin uygulanması durumunda bu uçlara ilişkin çıkış büyüklüklerinin de eşit değerlerde olması gerekir. Yukarıdaki eşitliklerden (4.10a) ve (4.10b)'de bulunan gerilimler giriş büyüklükleri, (4.10d) ve (4.10e)'deki akımlar ise çıkış büyüklükleridir. Şekil 4.7b'deki devrenin (i-1) ve (i+1)'inci uçlarından giriş geriliminin uygulandığı düşünülürse, bu uçlara ilişkin çıkış büyüklükleri I_{L1} veya I_{R1} akımları olmaktadır. Oysa Şekil 4.9c'deki devrenin giriş uçlarından aynı veya farklı değerlerde gerilimler uygulansa bile bu uçlara ilişkin akımlar sıfırdır. Çünkü CCII'lerin \bar{Y} uçlarından görülen empedans sonsuzdur. Bu durumda bu devreler eşdeğer

değildirler. O halde simüle devrenin (i-1) ve (i+1)'inci uçlarında I_{L_i} veya I_{R_i} 'ye eşit değerde akımların oluşturulabilmesi ve uç sayısının azaltılabilmesi için, \hat{I}_{L_i} ve \hat{I}_{R_i} olarak belirlenmiş uçlarının sırasıyla (i-1) ve (i+1)'inci uçlarına birleştirilmesi gerekir. Bu birleştirme işlemi yapılırsa, Şekil 4.10a'da görülen simüle devre elde edilir. Böylelikle Şekil 4.9c'de görülen simüle devrenin uç sayısı üç'e indirgenir ancak bu da simüle devrenin Şekil 4.7b'deki alt devreye eşdeğer olması için yeterli değildir. Çünkü (4.10d) ve (4.10e) eşitliklerinin sağlanabilmesi ancak ve ancak \hat{Y}_i admütansının $(\hat{Y}_{a1}\hat{Y}_{b1})/Y_i = K_{mi}/Y_i$ olarak seçilmesiyle mümkündür. Bu koşullar yerine getirildiğinde, Şekil 4.10a'da görülen ve kısaca Temel Hücre (TH) olarak isimlendirilen bu genelleştirilmiş simüle alt devre ile iki ucu serbest kolların simülasyonunu yapılır. Sonuç olarak (4.10f) eşitliğinin sağlanması koşuluyla, Şekil 4.10a'da görülen TH, Şekil 4.7b'deki 2-kapılı devreye eşdeğerdir.

Şekil 4.7b ve Şekil 4.10a'daki devrelerin eşdeğer olduklarını kanıtlamak için her iki devrenin kısa-devre parametrelerinin birbirlerine eşit olduğunu göstermek yeterlidir. Bilindiği gibi bir 2-kapılının kısa-devre parametreleri (4.11)'deki tanım bağıntılarıyla bulunur. Burada birinci kapıya ilişkin büyüklükler I_1 ve V_1 , ikinci kapıya ilişkin büyüklükler ise I_2 ve V_2 dir.

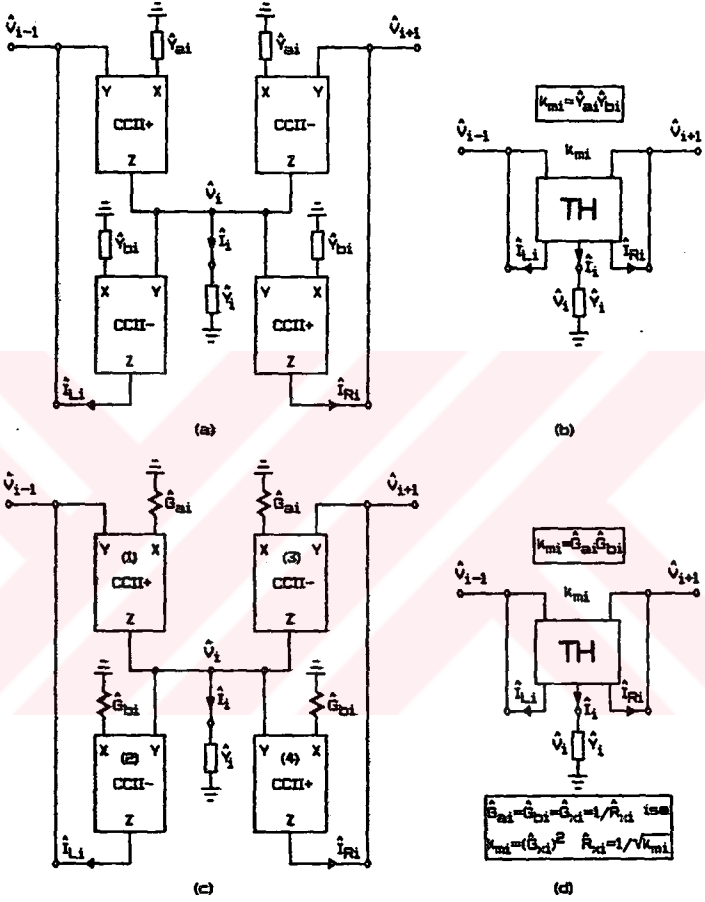
$$Y_{11}V_1 + Y_{12}V_2 = I_1 \quad (1. \text{Kapı}) \quad (4.11a)$$

$$Y_{21}V_1 + Y_{22}V_2 = I_2 \quad (2. \text{Kapı}) \quad (4.11b)$$

Bu eşitliklerden yararlanarak bulunan Şekil 4.7b'deki devrenin kısa-devre parametrelerinin matrisel biçimi aşağıda verilmiştir.

$$[Y] = Y_1 \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \quad (4.12)$$

Kısa-devre parametrelerine dikkat edilirse, $y_{12} = y_{21}$ olduğu görülür. Buradan Şekil 4.7b'deki devrenin resiprok bir devre olduğu anlaşılır.



Şekil 4.10 ; İki ucu serbest kolları simüle eden TH devreleri ve sembolleri.

a)-b) Genelleştirilmiş TH devresi ve sembolü.

c)-d) R, L, C simülasyonunda kullanılan TH devresi ve sembolü.

Benzer bir biçimde (4.11) eşitliklerinden yararlanarak Şekil 4.10a'daki devrenin de Kısa-devre parametreleri bulunursa, buradan aşağıdaki matrisel eşitlik yazılabilir.

$$[\hat{Y}] = \hat{Y}_{a1} \hat{Y}_{b1} / \hat{Y}_1 \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \quad (4.13)$$

Kısa-devre parametrelerine dikkat edilirse, $\hat{Y}_{12} = \hat{Y}_{21}$ olduğu görülür. Buradan Şekil 4.10a'daki devrenin de resiprok bir devre olduğu anlaşılır. Şekil 4.10a'daki simüle devrenin Şekil 4.7b'deki devreye eşdeğer olması sadece \hat{Y}_1 'nin (4.10f) eşitliğinde olduğu gibi seçilmesiyle mümkündür. Bu eşitlik eğer (4.13) eşitliğinde yerine konursa her iki devrenin de Kısa-devre parametrelerinin birbirine eşit olduğu görülür. Yani $[\hat{Y}] = [Y]$ dir. Sonuç olarak bu devreler eşdeğer olup, Şekil 4.10a'daki simüle alt devreyle Şekil 4.7b'de görülen iki ucu serbest alt devrenin simülasyonu yapılır. Şekil 4.10a'daki TH devresine dikkat edilirse, bu devrenin, Şekil 3.6a'daki jirator devresinden iki tanesinin ard arda bağlanmasıyla da elde edilebileceği görülür. Şekil 4.10a'da görülen TH Şekil 4.10b'de görüldüğü biçimde sembolize edilmiştir. TH 'ye ilişkin k_{m1} katsayısı, $k_{m1} = \hat{Y}_{a1} \hat{Y}_{b1}$ olarak tanımlanmıştır.

4.3 İki Ucu Serbest R, L ve C Elemanlarının Simülasyonu

Yukarıda elde edilışı ayrıntılı bir biçimde açıklanan TH'nin bir uygulaması olarak, aşağıda iki ucu serbest direnç, endüktans ve kapasite elemanlarının simülasyonları yapılmıştır. Bunun için Şekil 4.10a'daki TH'de bazı küçük değişiklikler yapılmıştır. Bu değişiklikler, devredeki \hat{Y}_{a1} ile \hat{Y}_{b1} admittansları yerine iletkenlikleri sırasıyla \hat{G}_{a1} ve \hat{G}_{b1} olan dört direnç elemanı konarak gerçekleştirilmiştir ($\hat{G}_{a1} = 1/\hat{R}_{a1}$, $\hat{G}_{b1} = 1/\hat{R}_{b1}$). Bu direnç elemanları

gerilim-akım dönüştürmelerinde ve simüle devrenin i. ucuna bağlanacak olan devre elemanlarının değerlerinin ayarlanmasında kullanılmıştır. Yapılan bu değişikliklerden sonra elde edilen TH ve sembolü sırasıyla Şekil 4.10c' ve Şekil 4.10d'de görülmektedir. Bu devrenin TH katsayısı, $K_{m1} = \hat{G}_{a1} \hat{G}_{b1}$ (mho)² olup bağımsız olarak seçilebilmektedir. Eğer $\hat{G}_{a1} = \hat{G}_{b1} = \hat{G}_{x1}$ olarak seçilirse $K_{m1} = (\hat{G}_{x1})^2$ olarak bulunur. Buna karşılık, eğer TH'nin K_{m1} katsayısı biliniyorsa buradan TH içindeki direnç elemanlarının değerleri, $\hat{R}_{x1} = 1/\sqrt{K_{m1}}$ (ohm) formülüyle hesaplanır ($K_{m1} > 0$).

a) R- Simülasyonu

Şekil 4.11a'da iki ucu serbest bir direnç elemanı ile bu elemanı simüle eden TH'li devre görülmektedir. Buradaki direnç elemanının değeri R_1 ohm olup admitansı $Y_1 = 1/R_1 = G_1$ mho dur. O halde TH'ye bağlanması gereken admitans ise $\hat{Y}_1 = (\hat{G}_{a1} \hat{G}_{b1})/G_1$ mho olmalıdır. Dikkat edilirse bu admitans, iletkenliği $\hat{G}_1 = (\hat{G}_{a1} \hat{G}_{b1})/G_1$ mho olan bir direnç elemanının admitansı olup bu ifadeyi $\hat{R}_1 = (\hat{R}_{a1} \hat{R}_{b1})/R_1 = 1/(K_{m1} R_1)$ ohm biçiminde de yazmak mümkündür. İki ucu serbest herhangi bir elemanın (R, L, C) simülasyonunda TH'nin i. ucuna dışardan bağlanacak bir elemanın pratik bir değer alabilmesini sağlamak için, TH'de bulunan \hat{R}_{a1} ve \hat{R}_{b1} 'nin (K_{m1}) uygun bir değere ayarlanması yeterlidir. Örneğin iki ucu serbest 10K ohm'luk bir direnç elemanının simülasyonunda eğer \hat{R}_{a1} ve \hat{R}_{b1} 1'er ohm olarak seçilirse TH'ye dışardan $\hat{R}_1 = (1/10)$ miliohm'luk bir direnç elemanı bağlanması gerekmektedir. Bu da pratik bir değer değildir. Bu gibi durumlarda \hat{R}_{a1} ve \hat{R}_{b1} direnç elemanları ayarlanarak, simüle devreye bağlanacak elemanların pratik değerlere (standartlara) uygun seçilmesi sağlanır. Bu kez \hat{R}_{a1} ve \hat{R}_{b1} 10'ar Kohm olarak seçilirse TH'ye dışardan $\hat{R}_1 = 10$ Kohm'luk bir direnç elemanı bağlanması gerekir. Bu pratik bir değer olup aynı zamanda simülasyonu yapılan direnç elemanına da eşittir. İki ucu serbest direnç elemanının simülasyonunda bir TH ve bir direnç elemanı

Kullanılmıştır. (Özel olarak, TH içindeki direnç elemanları yerine kapasite elemanları konursa ($\hat{C}_{a1}, \hat{C}_{b1}$) ve i. uçtaki direnç elemanı (\hat{R}_1) olduğu gibi yerinde bırakılırsa, bu durumda iki ucu serbest FDNR'nin simülasyonu da gerçekleştirilmiş olur. Bu Simüle FDNR'nin admitansı $Y_1 = s^2 D_1 = s^2 \hat{C}_{a1} \hat{C}_{b1} \hat{R}_1$ olarak bulunmuştur.)

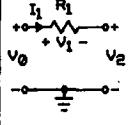
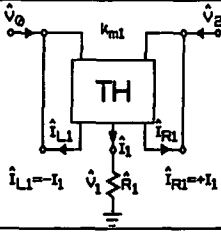
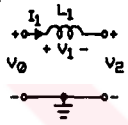
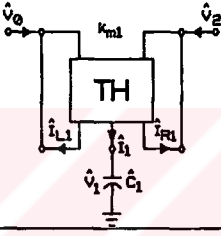
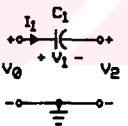
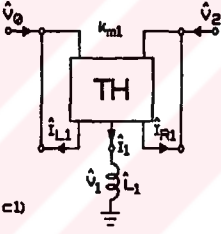
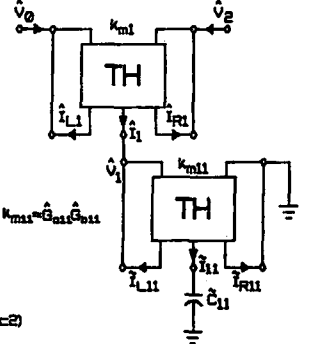
b) L- Simülasyonu

Şekil 4.11b'de iki ucu serbest bir endüktans elemanı ile bu elemanı simüle eden TH'li devre görülmektedir. Buradaki endüktans elemanının değeri L_1 H olup admitansı $Y_1 = 1/sL_1$ mho'dur. O halde TH'ye bağlanması gereken admitans ise $\hat{Y}_1 = \hat{G}_{a1} \hat{G}_{b1} L_1 s$ mho olmalıdır. Dikkat edilirse bu admitans, kapasitesi $\hat{C}_1 = \hat{G}_{a1} \hat{G}_{b1} L_1$ F olan bir kapasite elemanının admitansı olup bu ifadeyi aynı zamanda $\hat{C}_1 = L_1 / (\hat{R}_{a1} \hat{R}_{b1}) = k_{m1} L_1$ F biçiminde de yazmak mümkündür. Böylelikle, fonksiyonundan vazgeçemediğimiz ancak birinci bölümde de bahsedildiği gibi, pek çok sorun yaratması nedeniyle istemediğimiz endüktans elemanı, bir TH ve buna dışardan bağlanan bir ucu topraklı kapasite elemanı ile gerçekleştirilmiştir.

c) C- Simülasyonu

Şekil 4.11c'de iki ucu serbest bir kapasite elemanı ile bu elemanı simüle eden TH'li devre görülmektedir. Buradaki kapasite elemanının değeri C_1 F olup admitansı $Y_1 = C_1 s$ mho dur. TH'ye bağlanması gereken admitans ise $\hat{Y}_1 = \hat{G}_{a1} \hat{G}_{b1} / C_1 s$ mho olmalıdır. Dikkat edilirse bu admitans, endüktansı $\hat{L}_1 = C_1 / (\hat{G}_{a1} \hat{G}_{b1})$ H olan bir endüktans elemanının admitansı olup bu ifadeyi aynı zamanda $\hat{L}_1 = C_1 \hat{R}_{a1} \hat{R}_{b1} = C_1 / k_{m1}$ H biçiminde de yazmak mümkündür. Böylelikle iki ucu serbest bir kapasite elemanı Şekil 4.11(c)'de görüldüğü gibi TH'ye bağlanan bir ucu topraklı endüktans elemanı ile simüle edilmiştir. Fakat bu durum bizim amacımıza tamamen

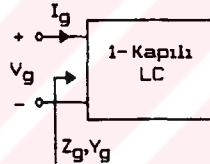
aykırıdır. Çünkü karşımıza bir endüktans elemanı çıkmıştır. O halde bu endüktans elemanının ikinci bir adımla yeniden simülasyonu gerekmektedir. İkinci adımda TH katsayısı $K_{m11} = \hat{G}_{a11} \hat{G}_{b11}$ olan ikinci bir TH'den yararlanılmıştır. Ancak bu kez TH'nin (i+1). ucu bir kısa-devre elemanı ile referans noktasına bağlanmıştır. TH'deki (i+1). ucun referans noktasına bağlanmasıyla yapılan işlem, TH'nin sağında düşey olarak bulunan CCII- ve CCII+ çiftinden oluşmuş katın etkin olarak kullanılmaması yani devre dışı bırakılmasıdır. Bu durumda TH'nin i. ucundan sağa doğru bakıldığında görülen empedans sonsuz olur. Böylelikle bu TH Şekil 3.6a'daki jirator devresine dönüştürülmüş ve böylece bir ucu topraklı endüktans elemanının simülasyonunda kullanılmıştır. Şekil 3.6a'daki devrenin çizilmesi yerine bu şekilde bir yolun tutulmasının nedeni, çizimlerde bir pratiklik ve genelleme sağlamak içindir. Sonuç olarak iki ucu serbest bir kapasite elemanının simülasyonunda toplam altı CCII ve bir ucu topraklı olmak üzere altı direnç elemanı ile bir kapasite elemanı kullanılmıştır. Bu da başka bir ifade tarzıyla (1%) TH ve bir kapasite elemanı demektir. Bu kapasite elemanının değerini $\hat{C}_{11} = (K_{m11}/K_{m1})C_1$ eşitliği ile hesaplamak mümkündür. Görüldüğü gibi iki ucu serbest bir kapasite elemanını simüle etmek için ikinci bir adım daha gerekmektedir. Bu da eleman sayısının ve maliyetin artmasına neden olmaktadır. O halde, LC giriş empedans ve admitans fonksiyonlarının basamaklı türden pasif sentezinde giriş seri kollarda kapasite elemanı oluşturmayacak bir yöntem seçilmelidir. Bu da bilindiği gibi Cauer-1 yöntemidir. Ancak yüksek-geçiren filtre gibi basamaklı türden LC devrelerinde, seri kollarda kapasite elemanı bulunmak zorundadır. Bu durumda iki ucu serbest C-simülasyonunu yapmak kaçınılmaz olur. (Özel olarak, Şekil 4.11'deki devrelerin 2-numaralı uçları eğer referans noktasına bağlanırsa, bu durumda bir ucu topraklı R, L ve C elemanlarının simülasyonunu da yapmak mümkün olur.)

İki Ucu Serbest Eleman ($i=1$)	Y_1 (mho) $\hat{V}_1 = \frac{\hat{G}_{a1}\hat{G}_{b1}}{Y_1}$	Simüle Alt Devre ($k_{m1} = \hat{G}_{a1}\hat{G}_{b1}$)	Simüle Elemanın	
			Değeri	Birimi
 <p>a) R-Elementi</p>	G_1		$\hat{R}_1 = \frac{\hat{R}_{a1}\hat{R}_{b1}}{R_1}$ veya $\hat{R}_1 = 1/(k_{m1}R_1)$	ohm
 <p>b) L-Elementi</p>	$\frac{1}{L_1 s}$		$\hat{C}_1 = \frac{L_1}{\hat{R}_{a1}\hat{R}_{b1}}$ veya $\hat{C}_1 = k_{m1}L_1$	F
 <p>c) C-Elementi</p>	$C_1 s$		$\hat{L}_1 = \hat{R}_{a1}\hat{R}_{b1}C_1$ veya $\hat{L}_1 = C_1/k_{m1}$	H
			$\hat{C}_{11} = \frac{k_{m11}}{k_{m1}} C_1$	F

Şekil 4.11: İki ucu serbest R, L ve C elemanlarının simülasyonu

4.4 LC Giriş Fonksiyonlarının CCII'lerle Simülasyonu

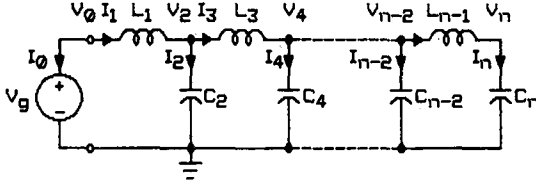
Giriş fonksiyonları, giriş ve çıkış büyüklükleri aynı kapağa ilişkin olan devre fonksiyonlarıdır. Şekil 4.12'de bir 1-kapılı (iki uçlu) devre görülmektedir. V_g ve I_g aynı kapağa ilişkin iki büyüklük olmak üzere ve ilk koşullar sıfır alınarak giriş empedans fonksiyonları $Z_g(s)=V_g/I_g$, giriş admitans fonksiyonları ise $Y_g(s)=I_g/V_g$ biçiminde tanımlanırlar. Bu giriş fonksiyonlarının pasif elemanlarla senteziyle basit veya karmaşık basamaklı devreler elde etmek mümkündür [2,6]. Bu kısımda, basit ve karmaşık basamaklı LC devrelerin simülasyonlarında tutulması gereken yollar açıklanmıştır.



Şekil 4.12 : Genel 1-kapılı (iki uçlu) LC devre.

4.4.1 Basit Basamaklı LC Devrelerin Simülasyonu

Basamaklı devreleri oluşturan her bir basamağın yalnızca bir eleman içermesi durumunda bu basamaklı devreler basit basamaklı devre olarak tanımlanmıştır. Bu kısımda, basit basamaklı bir LC devrenin CCII'lerle simülasyonu sunulmuştur. Konuya ilişkin bir örnek olarak, Şekil 4.13'de görülen girişi seri kolla başlayan ve gerilim kaynağıyla sürülen basit basamaklı LC devrenin simülasyonu yapılmıştır. Burada yapılan işlemler akım kaynağıyla sürülen ve girişi paralel kolla başlayan basit basamaklı devreler için de geçerlidir.



Şekil 4.13: Sonsuzda kutbu olan LC giriş empedans fonksiyonunun Cauer-1 yöntemiyle sentezi sonucu elde edilmiş basit basamaklı devresi.

Basit basamaklı LC devrelerin simülasyonunda aşağıdaki yol tutulur.

1. Adım:

Verilen basamaklı devrede girişe seri kollarda bulunan devre elemanlarının admitansı (Y_1), paralel kollarda bulunan devre elemanlarının empedansı (Z_j) bulunur. Böylece pasif devre elemanları (L ve C) cinsinden verilmiş olan basit basamaklı devre Şekil 4.1a veya Şekil 4.3a'daki admitans ve empedans fonksiyonları cinsinden verilmiş basamaklı devrelere dönüştürülür. Girişi seri kolla başlayan basamaklı devrelerde $i=1, 3, 5, \dots, (n-1)$ ve $j=2, 4, 6, \dots, n$ olarak, paralel kolla başlayan basamaklı devrelerde $i=2, 4, 6, \dots, (n-1)$ ve $j=1, 3, 5, \dots, n$ olarak alınmalıdır.

2. Adım:

Basamaklı devrede girişe seri olarak bulunan iki ucu serbest i. kolları simüle etmek için Şekil 4.10c'de görülen CCII'li alt devre veya bunun Şekil 4.10d'deki sembolü uygun aralıklara yanyana çizilir. Daha sonra, her i değeri için tüm uçlar, değişkenler ve fonksiyonlar numaralandırılır. Böylelikle iki ucu serbest i. kollar bir ucu topraklı

biçime dönüştürülmüş olur. (Karmaşık basamaklı devrelerin simülasyonunda TH'nin i. uca bağlı olan admitans fonksiyonu sembolü, daha büyük dikdörtgen biçimindeki admitans fonksiyonu sembolü ile gösterilmelidir.)

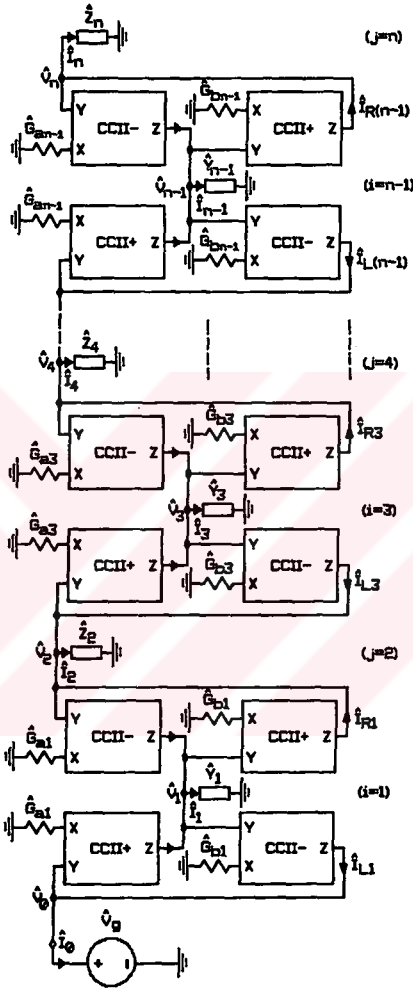
3. Adım:

Basamaklı devrede girişe paralel olarak bulunan bir ucu topraklı j. kolları simüle eden ve Şekil 4.8a'da görülen alt devre, bir önceki adımda belirli aralıklarla çizilmiş TH'lerin arasına (sağına veya soluna) j sırası göz önüne alınacak biçimde yerleştirilir. Bu adımda son olarak her j değeri için tüm uçlar, değişkenler ve fonksiyonlar numaralandırılır. (Karmaşık basamaklı devrelerin simülasyonunda j. uca bağlı olan admitans fonksiyonunun sembolü, daha büyük dikdörtgen biçimindeki admitans fonksiyonu sembolü ile gösterilmelidir.)

4. Adım:

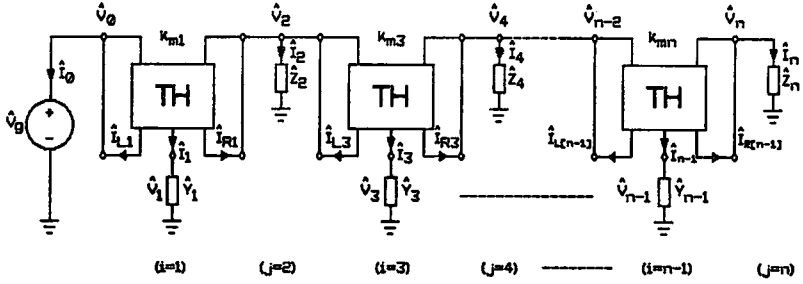
Aynı numaralı uçlar kısa devre elemanlarıyla birleştirilerek basamaklı devrenin TH'ler, bir ucu topraklı giriş admitans (\hat{Y}_j) ve empedans (\hat{Z}_j) fonksiyonları cinsinden simüle devresi elde edilir.

Şekil 4.13'de görülen basit basamaklı LC devreye ilk dört adımın uygulanması durumunda Şekil 4.14'de görülen simüle devre elde edilmiştir. Şekil 4.15'de aynı devrenin TH sembolleriyle çizilmiş bir başka biçimi görülmektedir. (Bundan sonra sunulacak olan simüle devre şemalarında çizim kolaylığı sağlaması nedeniyle yalnızca TH sembollerinden yararlanılmıştır.)



Şekil 4.14 : Basit basamaklı LC devrenin simülasyonunda 1., 2., 3. ve 4. adımlar sonucu elde edilmiş simüle devre.

$$k_{mi} = \hat{G}_{ai} \hat{G}_{bi}, \hat{V}_i = k_{mi} / Y_i, \hat{Z}_j = Z_j, \hat{V}_g = V_g \text{ dir.}$$



Şekil 4.15: Basit basamaklı LC devrenin simülasyonunda 1., 2., 3. ve 4. adımlar sonucu elde edilmiş ve TH sembolleriyle çizilmiş simüle devre. $k_{mi} = \hat{G}_{ai} \hat{G}_{bi}$, $\hat{Y}_i = k_{mi} / Y_i$, $\hat{Z}_j = Z_j$, $\hat{V}_g = V_g$

5. Adım:

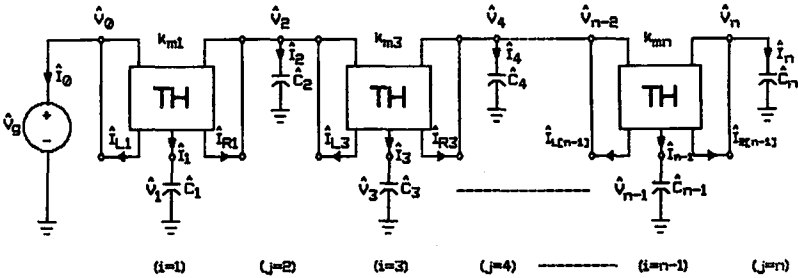
TH'nin i. ucuna bağlanmış olan bir ucu topraklı admitans fonksiyonu, basamaklı devrede girişe seri i. koldaki devre elemanının admitansının tersinin k_{m1} katı olacak biçimde seçilir ($\hat{Y}_i = k_{m1} / Y_i$). (Ters alma işlemi sonucunda i. admitans fonksiyonunda mevcut olan kutup sıfıra, sıfır ise kutba dönüşür. Böylelikle devrenin seri kollarında bulunan endüktans elemanları kapasite, kapasite elemanları ise endüktans elemanı olarak karşımıza çıkar. Girişe seri koldaki basamakları oluşturan kolların biri eğer bir direnç elemanı ise, bu elemanlar s'in bir fonksiyonu olmadığı için simüle devrede yine direnç elemanı olarak kalır. Simüle devredeki i. kola ilişkin eleman değerleri uygun olarak seçilen bir k_{m1} çarpanıyla ayarlanabilir.) Daha sonra, j. uçlara bağlı olan bir ucu topraklı elemanların empedansı $\hat{Z}_j = Z_j$ olarak alınır. Yani

basamaklı devredeki girişe paralel kollar simüle devreye aynen aktarılır. (Böylelikle basamaklı devrede girişe paralel olarak bulunan bir ucu topraklı elemanlar (L_j, C_j) simüle devrede de değişmez, aynı kalır yani $\hat{L}_j=L_j, \hat{C}_j=C_j$ olur.)

6. Adım:

Son olarak, beşinci adımda belirlenen admitans ve empedans fonksiyonlarından (\hat{Y}_i, \hat{Z}_j) yararlanarak i. ve j. uca bağlanacak olan simüle devre elemanlarının türleri ve değerleri ($\hat{L}_i, \hat{L}_j, \hat{C}_i, \hat{C}_j$) bulunur. (Girişi ve çıkışı dirençlerle sonlandırılmış basamaklı türden LC devreleri için, bunlara ek olarak direnç değerleri de bulunur.)

Beşinci ve altıncı adımların uygulanması durumunda Şekil 4.16'da görülen simüle devre elde edilir. Böylelikle basit basamaklı devrenin simüle devresi CCII'ler ile bir ucu topraklı direnç ve kapasite elemanları cinsinden elde edilmiş olur. Bu devrede toplam $2n$ adet CCII kullanılmıştır. Bunların yarısı CCII-, diğer yarısı ise CCII+ tipinde akım taşıyıcılardır. Bir ucu topraklı pasif devre elemanları olarak ise $2n$ adet direnç elemanı ve n adet kapasite elemanı kullanılmıştır.



Şekil 4.16: Basit basamaklı LC devrenin simülasyonunda 5. ve 6. adımlar sonucu elde edilmiş simüle devre.

$$k_{mi} = \hat{G}_{ai} \hat{G}_{bi}, \hat{C}_i = k_{mi} L_i = L_i / (\hat{R}_{ai} \hat{R}_{bi}), \hat{C}_j = C_j$$

Simülasyon sonucunda elde edilen devrede eğer yine endüktans elemanları bulunuyorsa, bu elemanlara ikinci kez simülasyon işlemi uygulanması gerekir. Bu da devredeki eleman sayısının ve dolayısıyla maliyetin artmasına neden olur. Bu gibi durumlara, simülasyonu yapılacak olan basamaklı devrelerin seri kollarında kapasite elemanları, paralel kollarında ise endüktans elemanları bulunması halinde karşılaşılr. Bu nedenle bir LC giriş fonksiyonunun sentezini basamaklı devrelerin seri kollarında endüktans elemanı oluşturan Cauer-1 yöntemiyle yapmak en uygundur.

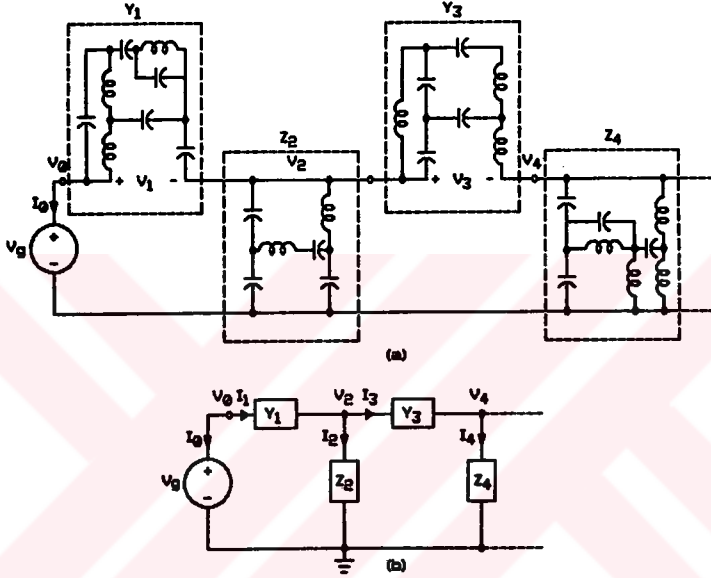
4.4.2 Karmaşık Basamaklı LC Devrelerin Simülasyonu

Basamaklı devreleri oluşturan her bir basamaktan en az bir tanesinin birden fazla eleman içermesi durumunda bu basamaklı devreler karmaşık basamaklı devre olarak tanımlanmıştır. Bu kısımda, tüm basamakları birden fazla devre elemanından oluşmuş karmaşık basamaklı bir LC devrenin CCII'lerle simülasyonu sunulmuştur. Konuya ilişkin bir örnek olarak Şekil 4.17a'da görülen girişi seri kolla başlayan ve gerilim kaynağıyla sürülen karmaşık basamaklı devrenin simülasyonu yapılmıştır. Burada yapılan işlemler akım kaynağıyla sürülen ve girişi paralel kolla başlayan karmaşık basamaklı devreler için de geçerlidir. Karmaşık basamaklı LC devrelerin simülasyonunda aşağıdaki yol tutulur.

1. Adım:

Verilen basamaklı devrede giriş seri kollarında bulunan basamakların admitansı (Y_1), paralel kollarında bulunan basamakların ise empedansı (Z_j) bulunur. Böylece devre elemanları cinsinden verilmiş olan karmaşık basamaklı devre Şekil 4.17b'deki admitans ve empedans fonksiyonları cinsinden verilmiş basamaklı devreye dönüştürülür. Girişi seri kolla başlayan basamaklı devrelerde $i=1, 3, 5, \dots (n-1)$ ve

$j=2,4,6,\dots,n$ olarak, paralel kolla başlayan devrelerde $i=2,4,6,\dots,(n-1)$ ve $j=1,3,5,\dots,n$ olarak alınır.

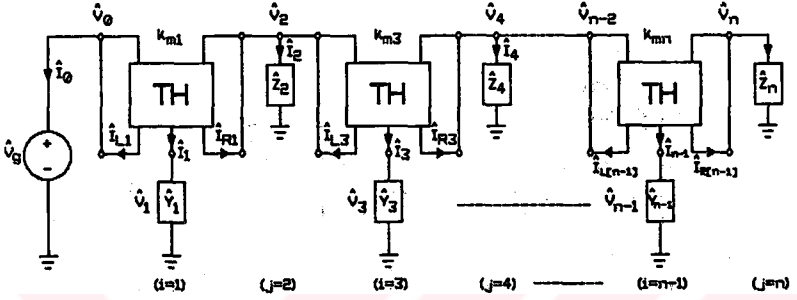


Şekil 4.17: a) Karmaşık basamaklı LC devre.
b) 1. adım sonucu elde edilen karmaşık basamaklı devre.

2. Adım:

1. adımda elde edilen devre kısa bir süre için basit basamaklı devre gibi düşünülür ve daha sonra basit basamaklı devrelerin simülasyonunda izlenen ikinci, üçüncü, dördüncü ve beşinci adımlar burada da aynen uygulanır.

Şekil 4.17'de görülen karmaşık basamaklı LC devreye yukarıdaki ilk iki adımın uygulanması sonucunda Şekil 4.18'de görülen simüle devre elde edilmiştir.



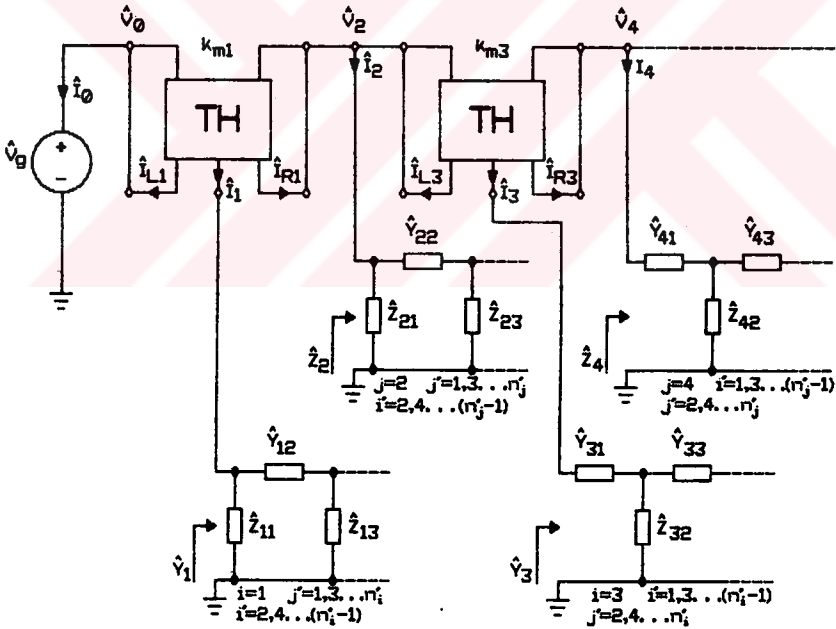
Şekil 4.18: Karmaşık basamaklı LC devrenin simülasyonunda 1. ve 2. adımlar sonucu elde edilmiş simüle devre.
 $k_{mi} = \hat{G}_{ai} \hat{G}_{bi}$, $\hat{V}_i = k_{mi} / \hat{Y}_i$, $\hat{Z}_j = Z_j$

3. Adım:

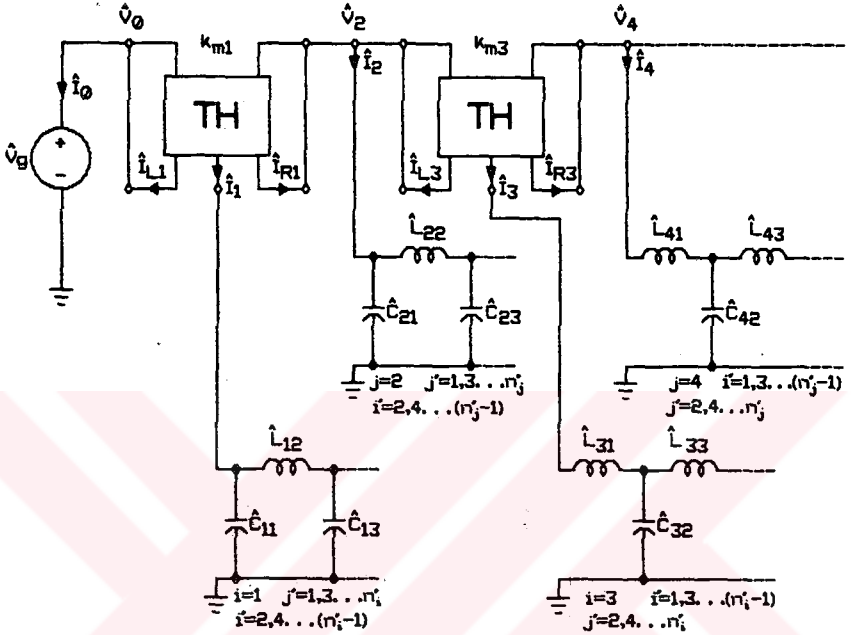
2. adım sonunda elde edilen bir ucu topraklı \hat{Y}_i ve \hat{Z}_j simüle giriş admittans ve empedans fonksiyonlarının Caer-1 yönteminden yararlanarak sentezi yapılır. Böylelikle i. ve j. uçlara bağlı olan ve eleman sayıları sırasıyla n'_i ve n'_j ile gösterilen yeni basit basamaklı devreler elde edilir. Bu yeni basamaklı devrelerden i. uca bağlı basamaklı devrelerin giriş seri kollarının admittansı \hat{Y}_{1i} olarak, giriş paralel kollarının empedansı ise \hat{Z}_{ij} olarak simgelenir. Ayrıca, j. uca bağlı olan yeni basamaklı devrelerin giriş seri kollarının admittansı \hat{Y}_{j1} olarak, paralel olan kollarının empedansı ise \hat{Z}_{jj} olarak simgelenir. Şekil 4.8a ve Şekil 4.10d'deki alt devrelerin bu indislere göre yeniden düzenlenmesi gerektiği unutulmamalıdır. (Bu düzenleme, sözü geçen şekillerde

görülen tüm i ve j indislerinin yanına i' veya j' indisleri konarak yapılır). i . uca bağlı yeni basamaklı devrenin eğer girişi seri kolla başlıyorsa $i'=1, 3, 5, \dots, (n'_i-1)$ ve $j'=2, 4, 6, \dots, n'_i$ olarak, paralel kolla başlıyorsa $i'=2, 4, 6, \dots, (n'_i-1)$ ve $j'=1, 3, 5, \dots, n'_i$ olarak alınır. j . uca bağlı yeni basamaklı devrenin eğer girişi seri kolla başlıyorsa $i'=1, 3, 5, \dots, (n'_j-1)$ ve $j'=2, 4, 6, \dots, n'_j$ olarak, paralel kolla başlıyorsa $j'=1, 3, 5, \dots, n'_j$ ve $i'=2, 4, 6, \dots, (n'_j-1)$ olarak alınır.

3. adım sonucunda Şekil 4.19'da görülen devre elde edilmiştir. Bu devrenin devre elemanları cinsinden gösterilmiş biçimi ise Şekil 4.20'de verilmiştir.



Şekil 4.19: Karmaşık basamaklı LC devrenin simülasyonunda 3. Adım sonucu elde edilmiş simüle devre.



Şekil 4.20 : Şekil 4.19'un devre elemanları cinsinden gösterilmiş biçimi.

4. Adım:

Yeni basamaklı devrelerde girişe seri olarak bulunan iki ucu serbest i_i' ve j_i' kolları simüle etmek için, Şekil 4.10c'de görülen CCII'li alt devre veya bunun Şekil 4.10d'deki sembolü uygun aralıklara yanyana çizilir. Daha sonra, her i_i' ve j_i' değeri için tüm uçlar, değişkenler ve fonksiyonlar numaralandırılır. Böylelikle iki ucu serbest i_i' ve j_i' kollar bir ucu topraklı hale dönüştürülmüş olur.

5. Adım:

Yeni basamaklı devrelerde girişe paralel olarak bulunan bir ucu topraklı i_j' ve j_j' kollar yerine Şekil 4.8a'da görülen devre, bir önceki adımda belirli aralıklarla çizilmiş TH'lerin arasına (sagina veya soluna) j' sırası

göz önüne alınacak biçimde yerleştirilir. Bu adımda son olarak her j' değeri için tüm uçlar, değişkenler ve fonksiyonlar numaralandırılır.

6. Adım:

Aynı numaralı uçlar kısa devre elemanlarıyla birleştirilerek yeni basamaklı devrenin TH'ler, bir ucu topraklı giriş admitans ($\bar{Y}_{ii'}$, $\bar{Y}_{ji'}$) ve empedans ($\bar{Z}_{ij'}$, $\bar{Z}_{jj'}$) fonksiyonları cinsinden simüle devresi elde edilir.

Dördüncü, beşinci ve altıncı adımların uygulanması durumunda Şekil 4.21'de görülen simüle devre elde edilmiştir.

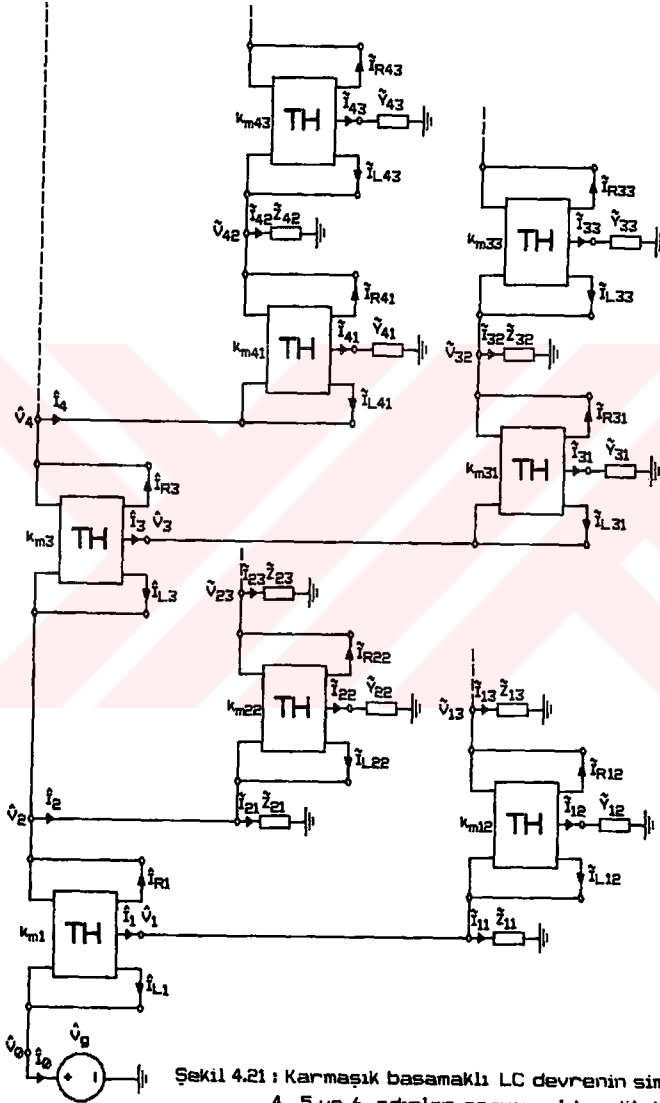
7. Adım:

TH'lerin ii' ve ji' ucunda bulunan bir ucu topraklı admitans fonksiyonları, yeni basamaklı devrelerde giriş seri ii' ve ij' koldaki devre elemanlarının admitanslarının terslerinin sırasıyla $K_{mii'}$ ve $K_{mji'}$ katı olacak biçiminde seçilir ($\bar{Y}_{ii'} = K_{mii'}/Y_{ii'}$, $\bar{Y}_{ji'} = K_{mji'}/Y_{ji'}$). Daha sonra, ij' ve jj' uçlara bağlı bulunan bir ucu topraklı elemanların empedans fonksiyonları $\bar{Z}_{ij'} = \hat{Z}_{ij'}$ ve $\bar{Z}_{jj'} = \hat{Z}_{jj'}$ olarak alınır. Yani, yeni basamaklı devrelerdeki giriş paralel kollar simüle devreye aynen aktarılır. (Burada $K_{mii'} = \hat{G}_{a11} \hat{G}_{b11}$ dür, $K_{mji'} = \hat{G}_{a11} \hat{G}_{b11}$ dür)

8. Adım:

Son olarak, yedinci adımda belirlenen admitans ($\bar{Y}_{ii'}$, $\bar{Y}_{ji'}$) ve empedans ($\bar{Z}_{ij'}$, $\bar{Z}_{jj'}$) fonksiyonlarından yararlanarak, ii' ve ji' uçlara bağlanacak olan simüle devre elemanlarının türleri ve değerleri ($\hat{C}_{11'}$, $\hat{C}_{1j'}$, $\hat{C}_{1j'}$, $\hat{C}_{jj'}$) bulunur.

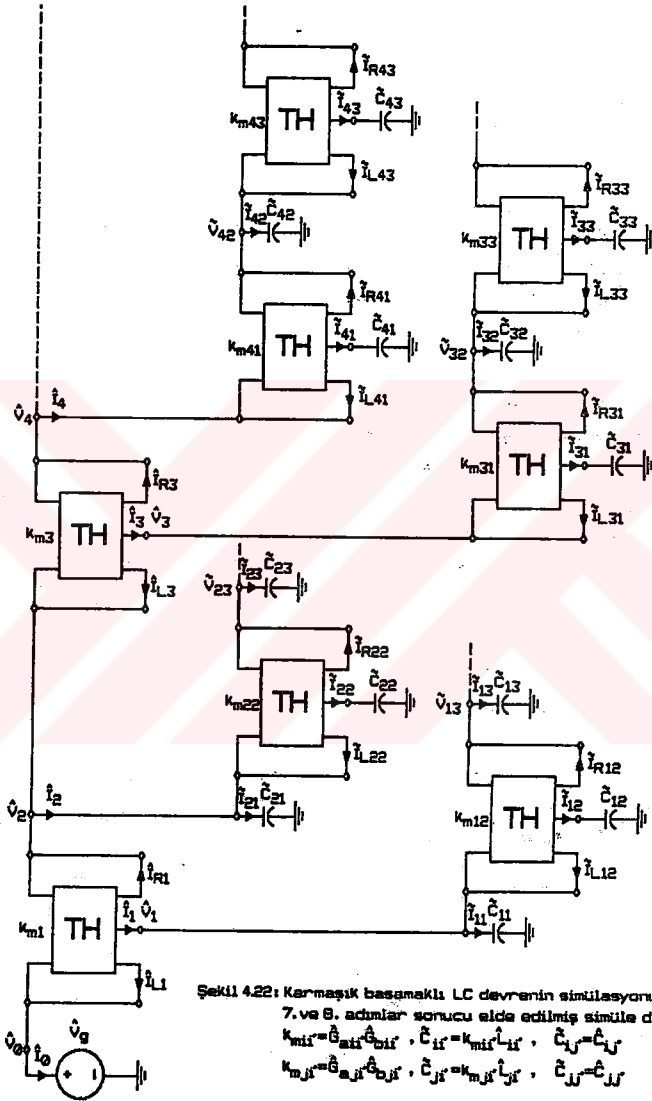
7. ve 8. adımların uygulanması durumunda Şekil 4.22'de görülen simüle devre elde edilir. Böylelikle karmaşık basamaklı LC devrenin simüle devresi CCII'ler ile bir ucu topraklı direnç ve kapasite elemanları cinsinden elde edilmiş olur.



Şekil 4.21 : Karmaşık basamaklı LC devrenin simülasyonunda 4., 5.ve 6. adımlar sonucu elde edilmiş simüle devre.

$$k_{mij} = \hat{G}_{a_{ij}} \hat{G}_{b_{ij}}, \quad \hat{Y}_{ij} = k_{mij} / \hat{V}_{ij}, \quad \hat{Z}_{ij} = \hat{Z}_{ij}$$

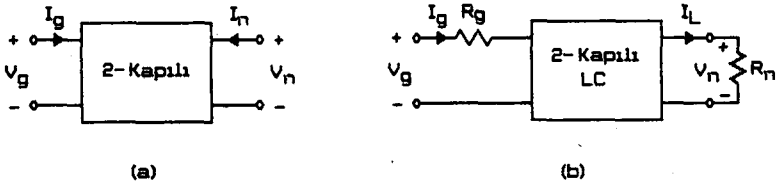
$$k_{mji} = \hat{G}_{a_{ji}} \hat{G}_{b_{ji}}, \quad \hat{Y}_{ji} = k_{mji} / \hat{V}_{ji}, \quad \hat{Z}_{ji} = \hat{Z}_{ji}$$



Şekil 4.22: Karmaşık basamaklı LC devrenin simülasyonunda 7. ve 8. adımlar sonucu elde edilmiş simüle devre.
 $k_{mi} = \hat{G}_{mi} / \hat{C}_{mi}$, $\hat{C}_{i1} = k_{mi} \hat{L}_{i1}$, $\hat{C}_{i2} = \hat{C}_{i1}$
 $k_{mj} = \hat{G}_{mj} / \hat{C}_{mj}$, $\hat{C}_{j1} = k_{mj} \hat{L}_{j1}$, $\hat{C}_{j2} = \hat{C}_{j1}$

4.5 Gerilim Transfer Fonksiyonlarının CCII'lerle Simülasyonu

Transfer fonksiyonları giriş ve çıkış büyüklükleri farklı iki kapiya ilişkin devre fonksiyonlarıdır. Gerilim transfer fonksiyonlarında giriş ve çıkış büyüklükleri gerilimdir ($G=V_n/V_g$). Şekil 4.23a'da genel bir 2-kapılı Şekil 4.23b'de ise giriş ve çıkışı dirençlerle sonlandırılmış bir 2-kapılı LC devre görülmektedir. Pasif devre sentezindeki çeşitli yöntemlerden yararlanarak gerilim transfer fonksiyonlarının sentezini giriş fonksiyonlarının sentezine dönüştürmek mümkündür [6]. Darlington, Giriş ve/veya çıkışları dirençlerle sonlandırılmış kayıpsız LC türü devrelerin gerilim transfer fonksiyonlarının sentezine ait genel bir yöntem sunmuştur [2,6]. Bu yöntemde gerilim transfer fonksiyonlarının sentezi giriş fonksiyonlarının sentezine dönüştürülmekte ve bu giriş fonksiyonlarından basit veya karmaşık basamaklı devreler elde edilebilmektedir. Kısım 4.4'den basit ve karmaşık basamaklı devrelerin CCII'lerle simülasyonu bilindiğine göre, bu yöntemlerden yararlanarak gerilim transfer fonksiyonlarının da simülasyonunu yapmak mümkün olur.



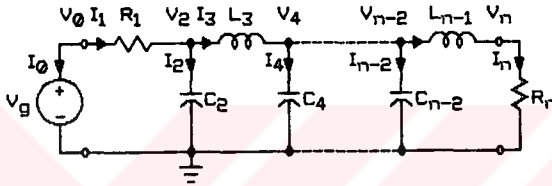
Şekil 4.23 : 2-kapılı (dört uçlu) devreler.

a) Genel bir 2-kapılı devre.

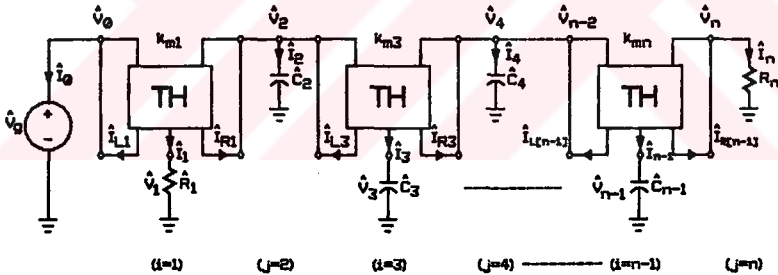
b) Dirençlerle sonlandırılmış
2-kapılı LC devresi.

4.5.1 Girişi ve Çıkışı Dirençlerle Sonlandırılmış Basit Basamaklı LC Devrenin Simülasyonu

Şekil 4.24'de girişi ve çıkışı dirençlerle sonlandırılmış basit basamaklı bir LC devresi görülmektedir. Bu devreye kısım 4.4.1'de verilen adımların uygulanması durumunda Şekil 4.25'de görülen simüle devre elde edilir.



Şekil 4.24: Girişi ve çıkışı dirençlerle sonlandırılmış basit basamaklı LC devresi.

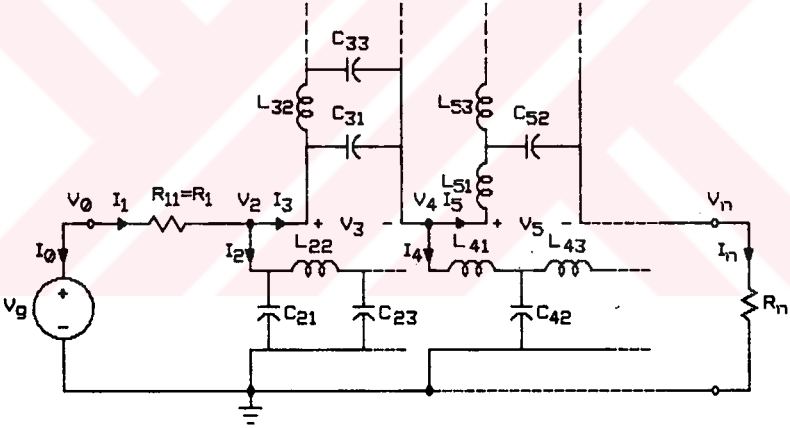


$$\begin{aligned} k_{m1} &= \hat{G}_{a1} \hat{G}_{b1} \cdot \hat{V}_g = V_g \\ \hat{R}_1 &= 1 / (k_{m1} R_1) = (\hat{R}_{a1} \hat{R}_{b1}) / R_1 \quad i=1 \text{ ise} \\ \hat{C}_1 &= k_{m1} L_1 = L_1 / (\hat{R}_{a1} \hat{R}_{b1}) \quad i=3,5 \dots (n-1) \text{ ise} \\ \hat{C}_j &= C_j \quad j=2,4 \dots (n-2) \text{ ise} \\ \hat{R}_j &= R_j \quad j=n \text{ ise} \end{aligned}$$

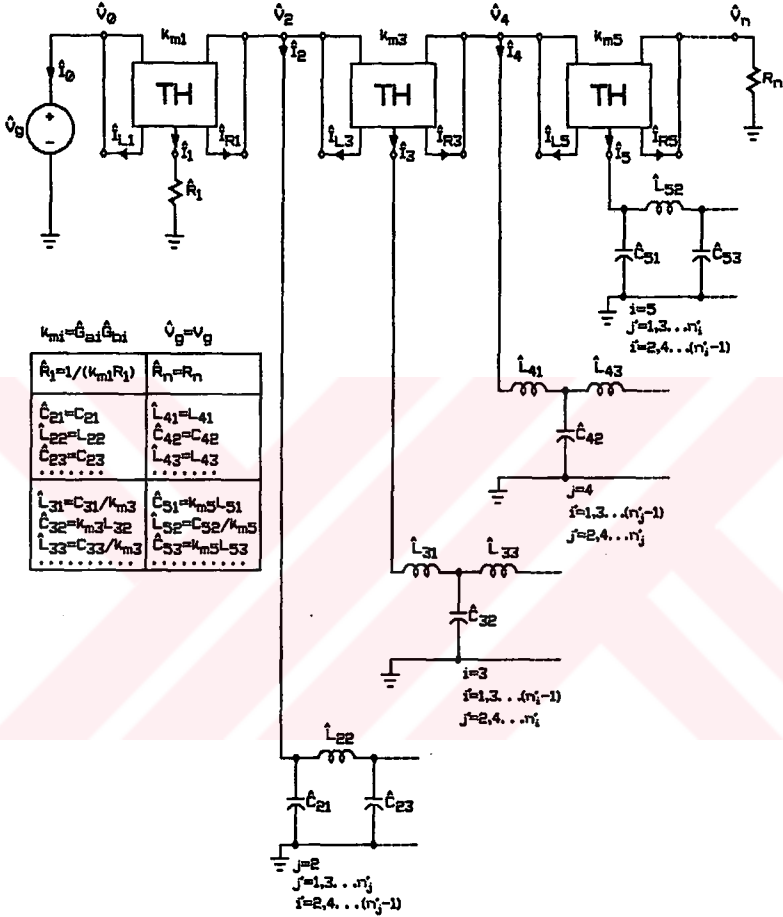
Şekil 4.25: Girişi ve çıkışı dirençlerle sonlandırılmış basit basamaklı LC devrenin simülasyonu.

4.5.2 Girişi ve Çıkışı Dirençlerle Sonlandırılmış Karmaşık Basamaklı LC Devrenin Simülasyonu

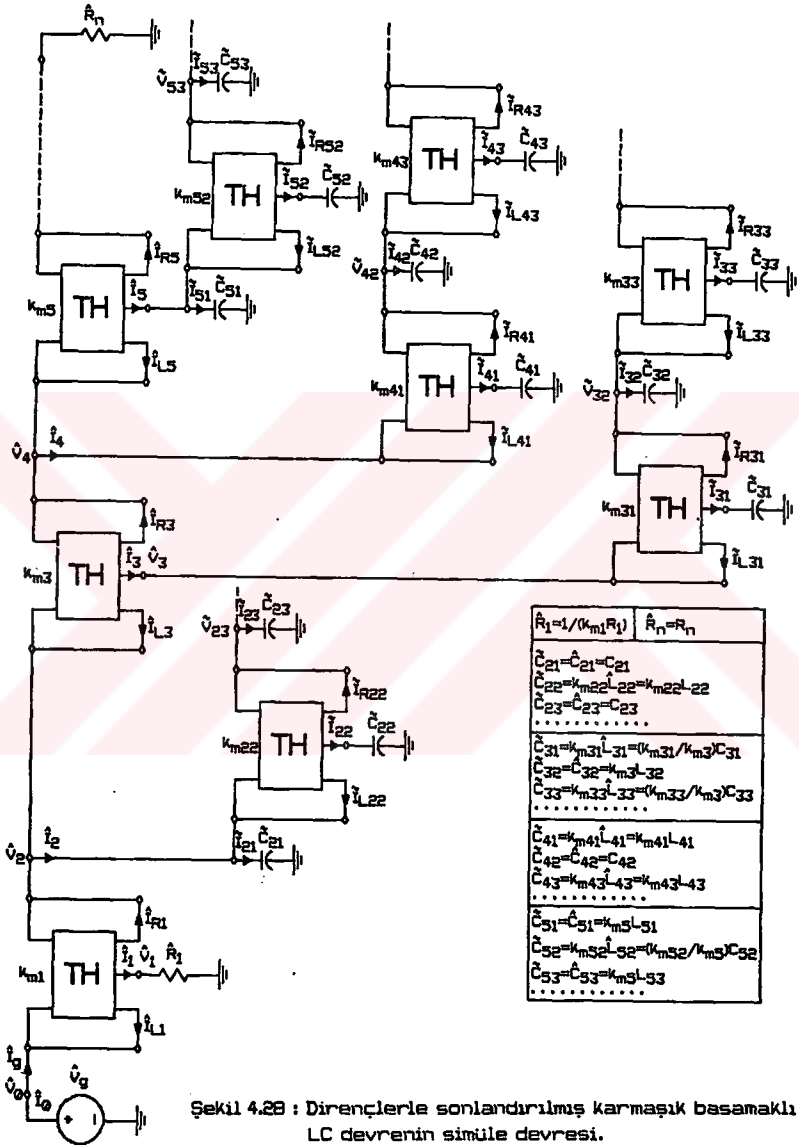
Şekil 4.26'da girişi ve çıkışı dirençlerle sonlandırılmış karmaşık basamaklı bir LC devresi görülmektedir. Bu devreye Kısım 4.4.2'de verilen birinci, ikinci ve üçüncü adımların uygulanması durumunda Şekil 4.27'de görülen devre elde edilmiştir. Daha sonra bu devreye geriye kalan diğer adımların sırasıyla uygulanması durumunda ise, Şekil 4.28'de görülen simüle devre elde edilmiştir. Böylelikle girişi ve çıkışı dirençlerle sonlandırılmış olan karmaşık basamaklı LC devrenin simülasyonu tamamlanmıştır.



Şekil 4.26: Girişi ve çıkışı dirençlerle sonlandırılmış karmaşık basamaklı LC devresi.



Şekil 4.27: Dirençlerle sonlandırılmış karmaşık basamaklı LC devrenin simülasyonunda 3. adım sonucu elde edilmiş ve yeni basamaklı devrelerden oluşmuş simüle devre.



Şekil 4.28 : Dirençlerle sonlandırılmış karmaşık basamaklı LC devrenin simüle devresi.

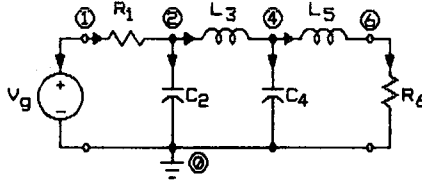
4.6 Örnekler

Yukarıda ana hatları ile açıklanan ve bu tezde ilk kez önerilen yöntemin bir uygulaması olarak, aşağıda girişi ve çıkışı dirençlerle sonlandırılmış basamaklı türden LC filtre devrelerinin simülasyonlarına ilişkin örnekler sunulmuştur. Bu filtre devreleri LPF, BPF, BSF ve HPF karakteristیکlerine sahip Butterworth filtrelerdir [6]. Başlangıçta her bir filtre devresinin PSPICE programından yararlanarak AC analizleri yapılmış ve bunların frekans karakteristیکleri (Bode diyagramları) çıkarılmıştır. Daha sonra ideal TH'lerle simülasyonu yapılan simüle filtre devrelerinin frekans karakteristیکleri çıkarılarak, bu karakteristیکlerin, basamaklı filtre devrelerinin frekans karakteristیکleriyle karşılaştırıldığı gösterilmiştir. Sonuç olarak, bu tezde sunulan yöntemin doğruluğu teorik olarak kanıtlanmıştır. PSPICE analizi ile ilgili modeller ve programlar EK-1'de sunulmuştur.

4.6.1 Alçak-Geçiren Filtre (LPF) Devresinin Simülasyonu

Şekil 4.29'da, -3 dB köşe frekansı $f_c=318.3$ KHz (2 Mrad/s) olan 4. dereceden bir alçak-geçiren filtre devresi verilmiştir. Bu basit basamaklı devreye kısım 4.4.1'de sunulan adımların uygulanması durumunda Şekil 4.30'da görülen Simüle LPF devresi elde edilmiştir. Her iki devrenin PSPICE programı ile ideal şartlarda yapılan AC analizi sonucunda (V_6/V_1) gerilim transfer fonksiyonlarına ilişkin genlik-frekans ve faz-frekans karakteristیکleri çıkarılmış ve bu karakteristیکler tamamen birbirinin aynısı olarak bulunmuştur. Bu sonuçlar Şekil 4.31'deki grafiklerde toplu olarak görülmektedir. Simüle LPF devresinde her iki tip CCII'den altışar adet olmak üzere, toplam oniki CCII, dört kapasite ve ondört direnç elemanı kullanılmıştır. TH'lerin bağımsız olarak seçilebilen K_{m1} katsayıları

belirlenirken, devrede kullanılan elemanların R_{\max}/R_{\min} ve C_{\max}/C_{\min} oranlarının 100'den küçük veya eşit olmasına dikkat edilmiştir. Tasarımlarda bu oranların ideal olarak bire eşit olması istenir. Bu devrede $R_{\max}/R_{\min}=1$, $C_{\max}/C_{\min}=2.41$ dir.



$$\begin{aligned} R_1 &= 10k, C_2 = 38.27pF, L_3 = 9.239mH \\ R_6 &= 10k, C_4 = 92.39pF, L_5 = 3.827mH \end{aligned}$$

Simüle eleman değerlerinin bulunması.

$Y_1 = 1/R_1$	$\hat{Y}_1 = k_{m1}/Y_1 = k_{m1}R_1$	$\rightarrow \hat{R}_1 = 1/(k_{m1}R_1)$
$Z_2 = 1/sC_2$	$\hat{Z}_2 = Z_2$	$\rightarrow \hat{C}_2 = C_2$
$Y_3 = 1/sL_3$	$\hat{Y}_3 = k_{m3}/Y_3 = sk_{m3}L_3$	$\rightarrow \hat{C}_3 = k_{m3}L_3$
$Z_4 = 1/sC_4$	$\hat{Z}_4 = Z_4$	$\rightarrow \hat{C}_4 = C_4$
$Y_5 = 1/sL_5$	$\hat{Y}_5 = k_{m5}/Y_5 = sk_{m5}L_5$	$\rightarrow \hat{C}_5 = k_{m5}L_5$
$Z_6 = R_6$	$\hat{Z}_6 = Z_6$	$\rightarrow \hat{R}_6 = R_6$

Şekil 4.29 : LPF devresi ($f_c = 318.3$ kHz).

Simüle elemanların değerleri.

$k_{m1}=k_{m3}=k_{m5}=10^{-8} \text{ (mho)}^2 = 10\text{n (mho)}^2$ seçilirse
 $R_{i1}=1/\sqrt{k_{m1}}=10\text{k ohm}$ bulunur

$$\hat{A}_1=1/(0k_{m1}R_1)=1/(10\text{n} \cdot 10\text{k})=10\text{k}$$

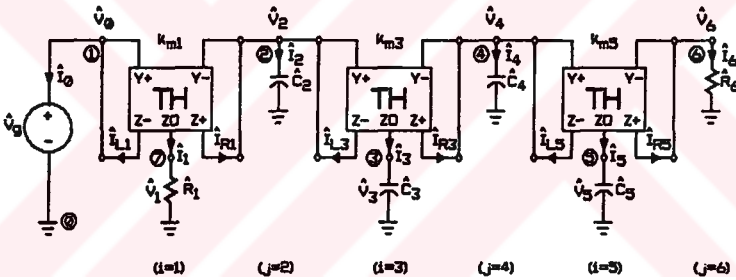
$$\hat{C}_2=C_2=38.27\text{ pF}$$

$$\hat{C}_3=k_{m3}L_3=(10\text{n} \times 9.239\text{m})=92.39\text{ pF}$$

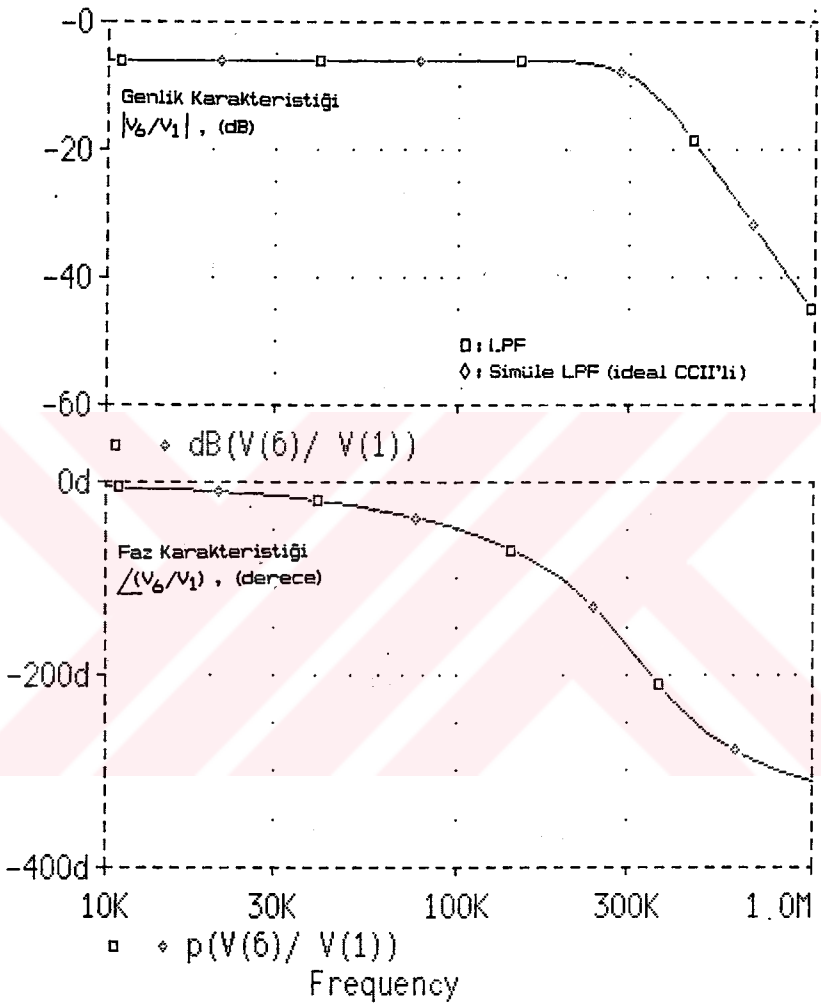
$$\hat{C}_4=C_4=92.39\text{ pF}$$

$$\hat{C}_5=k_{m5}L_5=(10\text{n} \times 3.627\text{m})=36.27\text{ pF}$$

$$\hat{A}_6=R_6=10\text{k}$$



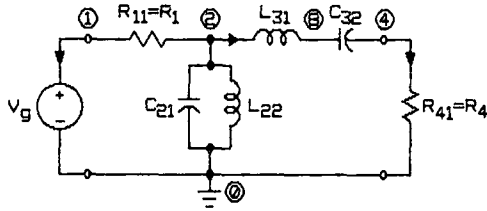
Şekil 4.30 : Simüle LPF devresi ($f_c=318.3 \text{ kHz}$).



Şekil 4.31 : LPF ve Simüle LPF devresinin genlik ve faz karakteristikleri. ($f_c=318.3$ kHz)

4.6.2 Band-Geçiren Filtre (BPF) Devresinin Simülasyonu

Şekil 4.32'de, geçirme bandında merkez frekansı $f_0=15.916$ kHz (100 Krad/s) ve bandgenişliği 3.183 kHz (20 Krad/s) olan 4. dereceden bir band-geçiren filtre devresi verilmiştir. Bu karmaşık basamaklı devreye Kısım 4.4.2'de sunulan adımların uygulanması durumunda sırasıyla Şekil 4.33'de görülen simülasyonu tamamlanmamış geçiş devresi ve son olarak Şekil 4.34'de görülen Simüle BPF devresi elde edilmiştir. Her iki devrenin PSPICE programı ile ideal şartlarda yapılan AC analizi sonucunda (V_4/V_1) gerilim transfer fonksiyonlarına ilişkin genlik-frekans ve faz-frekans karakteristekleri çıkarılmış ve bu karakteristikler tamamen birbirinin aynısı olarak bulunmuştur. Bu sonuçlar Şekil 4.35'deki grafiklerde toplu olarak görülmektedir. Bu devrede her iki tip CCII'den altışar adet olmak üzere toplam oniki adet CCII, dört kapasite ve ondört direnç elemanı kullanılmıştır. Ayrıca bu devrede: $R_{max}/R_{min}=7.1$, $C_{max}/C_{min}=1$ dir.

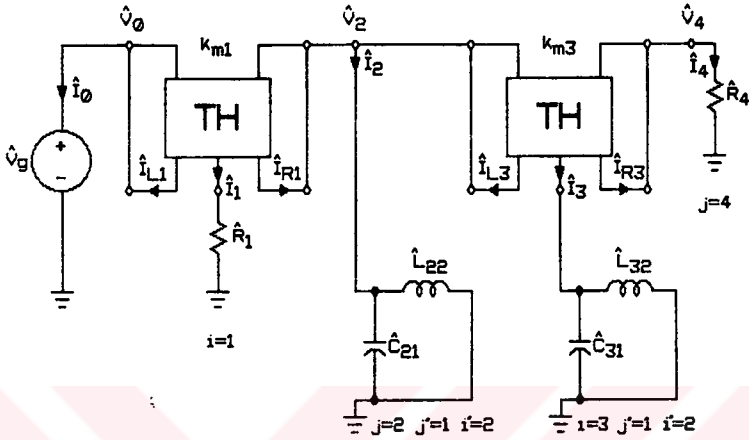


$R_{11}=10k, C_{21}=7.07nF, L_{22}=14.142mH$ $R_{41}=10k, C_{32}=141.42pF, L_{31}=707mH$

Simüle eleman değerlerinin bulunması.

$Y_1=1/R_1$	$\hat{Y}_1=k_{m1}/Y_1=k_{m1}R_1 \rightarrow \hat{R}_1=1/(k_{m1}R_1)$	
$Z_2=\frac{1}{sC_{21}+1/sL_{22}}$	$\hat{Z}_2=Z_2 \rightarrow \hat{C}_{21}=C_{21}, \hat{L}_{22}=L_{22}$	
$Y_3=\frac{1}{sL_{31}+1/sC_{32}}$	$\hat{Y}_3=k_{m3}/Y_3=s k_{m3}L_{31}+1/(sC_{32}/k_{m3})$ $\rightarrow \hat{C}_{31}=k_{m3}L_{31}, \hat{L}_{32}=C_{32}/k_{m3}$	
$Z_4=R_4$	$\hat{Z}_4=Z_4 \rightarrow \hat{R}_4=R_4$	

Şekil 4.32: BPF devresi ($f_0=15.916$ KHz).



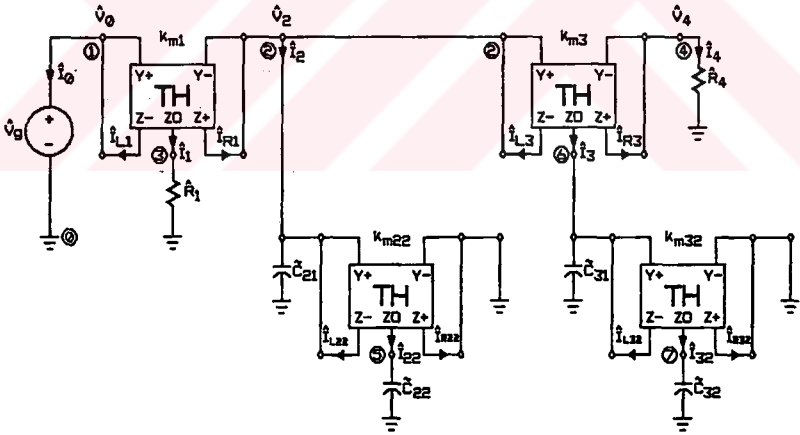
Simüle eleman değerlerinin bulunması.

$\hat{Z}_{21}=1/s\hat{C}_{21}$	$\hat{Z}_{21}=\hat{Z}_{21}$	$\rightarrow \check{C}_{21}=\hat{C}_{21}=C_{21}$
$\hat{Y}_{22}=1/s\hat{L}_{22}$	$\hat{Y}_{22}=k_{m22}/\hat{Y}_{22}=s k_{m22}\hat{L}_{22}$	$\rightarrow \check{C}_{22}=k_{m22}\hat{L}_{22}=k_{m22}L_{22}$
$\hat{Z}_{31}=1/s\hat{C}_{31}$	$\hat{Z}_{31}=\hat{Z}_{31}$	$\rightarrow \check{C}_{31}=\hat{C}_{31}=k_{m3}L_{31}$
$\hat{Y}_{32}=1/s\hat{L}_{32}$	$\hat{Y}_{32}=k_{m32}/\hat{Y}_{32}=s k_{m32}\hat{L}_{32}=s(k_{m32}/k_{m3})C_{32}$	$\rightarrow \check{C}_{32}=(k_{m32}/k_{m3})C_{32}$

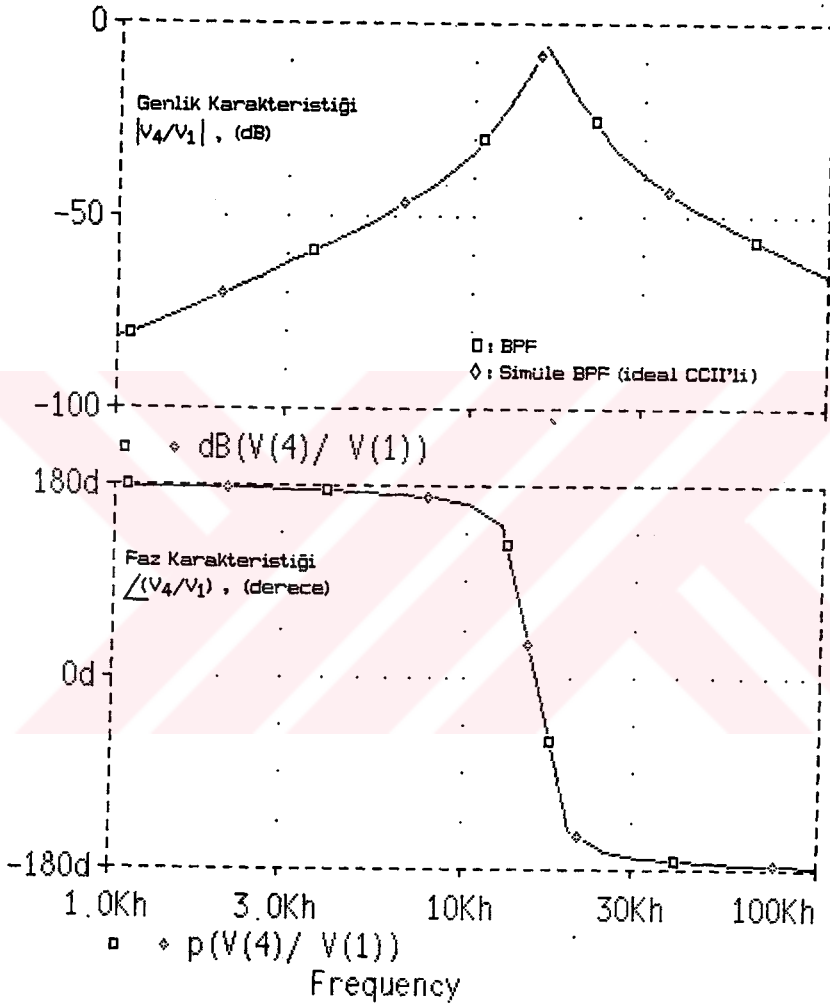
Şekil 4.33 : Simülasyonu tamamlanmamış BPF geçiş devresi.

Simüle elemanların değerleri.

$k_{m1}=k_{m3}=10n \text{ (mho)}^2$ seçilirse, $R_{d1}=1/\sqrt{k_{m1}}=10k$ bulunur. $k_{m22}=k_{m32}=500n \text{ (mho)}^2$ $R_{d1}=1/\sqrt{k_{m1}}=1.4142 k$ bulunur
$\hat{R}_1=1/(k_{m1}R_1)=1/(10n \times 10k)=10k$
$\hat{C}_{21}=C_{21}=7.07nF$
$\hat{C}_{22}=k_{m22}L_{22}=(500n \times 14.142m)=7.07 nF$
$\hat{C}_{31}=k_{m3}L_{31}=(10n \times 707m)=7.07nF$
$\hat{C}_{32}=(k_{m32}/k_{m3})C_{32}=7.07nF$
$\hat{R}_4=R_4=10k$



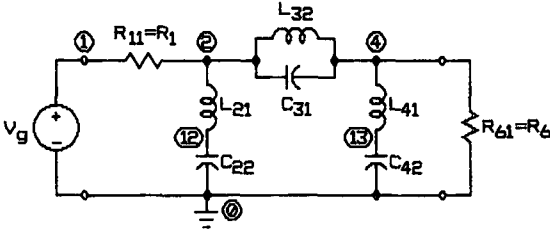
Şekil 4.34 : Simüle BPF devresi ($f_0=15.916$ kHz).



Şekil 4.35: BPF ve Simüle BPF devresinin genlik ve faz karakteristikleri. ($f_0=15.916$ kHz)

4. 6. 3 Band-Durduran Filtre (BSF) Devresinin Simülasyonu

Şekil 4. 36'da, durdurma bandında merkez frekansı $f_0=159.155$ KHz (1 Mrad/s) ve bandgenişliği 15.915 KHz (100 Krad/s) olan 6. dereceden bir band-durduran filtre devresi verilmiştir. Bu karmaşık basamaklı devreye kısım 4.4.2'de sunulan adımların uygulanması durumunda sırasıyla Şekil 4.37'deki simülasyonu tamamlanmamış geçiş devresi ve son olarak Şekil 4.38'de görülen Simüle BSF devresi elde edilmiştir. Her iki devrenin PSPICE programı ile ideal şartlarda yapılan AC analizi sonucunda (V_4/V_1) gerilim transfer fonksiyonlarına ilişkin genlik-frekans ve faz-frekans karakteristekleri çıkarılmış ve bu karakteristikler tamamen birbirinin aynısı olarak bulunmuştur. Bu sonuçlar Şekil 4.39'daki grafiklerde toplu olarak görülmektedir. Bu devrede her iki tip CCII'den onar adet olmak üzere toplam yirmi adet CCII, altı kapasite ve yirmiiki direnç elemanı kullanılmıştır. Ayrıca bu devrede $R_{max}/R_{min}=10$, $C_{max}/C_{min}=2$ dir.

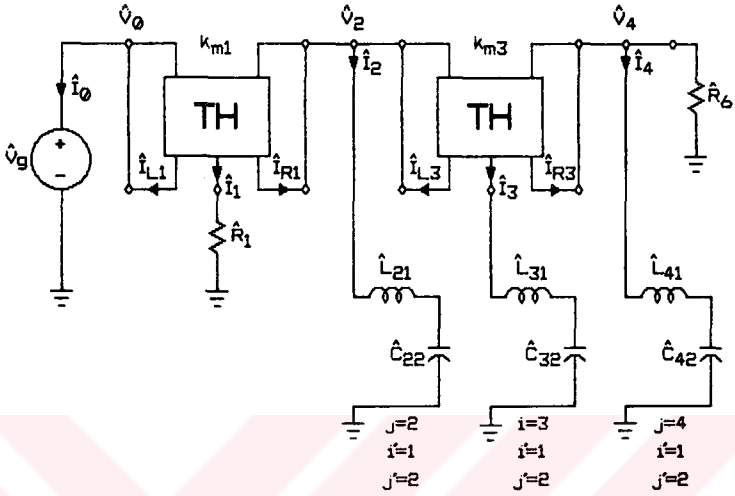


$R_{11}=1k$,	$C_{22}=100pF$	$L_{21}=10mH$
$R_{61}=1k$,	$C_{31}=5nF$	$L_{32}=0.2mH$
	$C_{42}=100pF$	$L_{41}=10mH$

Simüle eleman değerlerinin bulunması.

$Y_1=1/R_1$	$\hat{Y}_1=k_{m1}/Y_1=k_{m1}R_1 \rightarrow \hat{R}_1=1/(k_{m1}R_1)$	
$Z_2=sL_{21}+1/sC_{22}$	$\hat{Z}_2=Z_2 \rightarrow \hat{L}_{21}=L_{21}, \hat{C}_{22}=C_{22}$	
$Y_3=sC_{31}+1/sL_{32}$	$\hat{Y}_3=k_{m3}/Y_3=\frac{1}{(sC_{31}/k_{m3})+1/(sk_{m3}L_{32})}$ $\rightarrow \hat{L}_{31}=C_{31}/k_{m3}, \hat{C}_{32}=k_{m3}L_{32}$	
$Z_4=sL_{41}+1/sC_{42}$	$\hat{Z}_4=Z_4 \rightarrow \hat{L}_{41}=L_{41}, \hat{C}_{42}=C_{42}$	
$Z_6=R_6$	$\hat{Z}_6=Z_6 \rightarrow \hat{R}_6=R_6$	

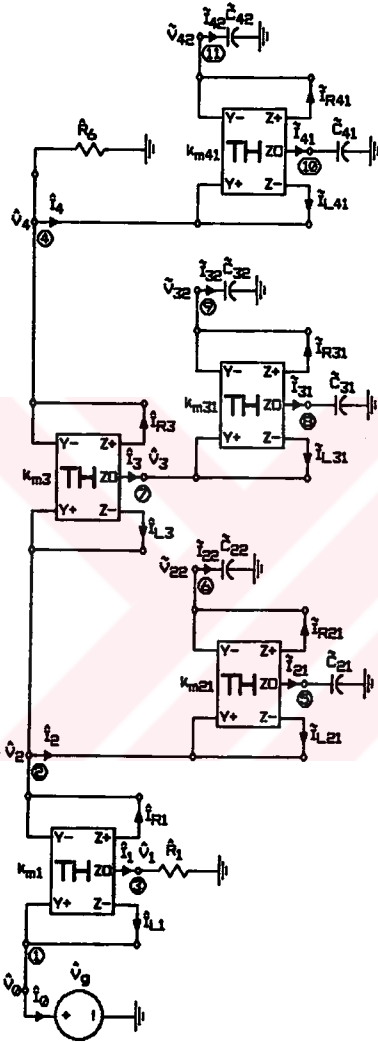
Şekil 4.36 : BSF devresi ($f_0=159.155$ kHz).



Simüle eleman değerlerinin bulunması.

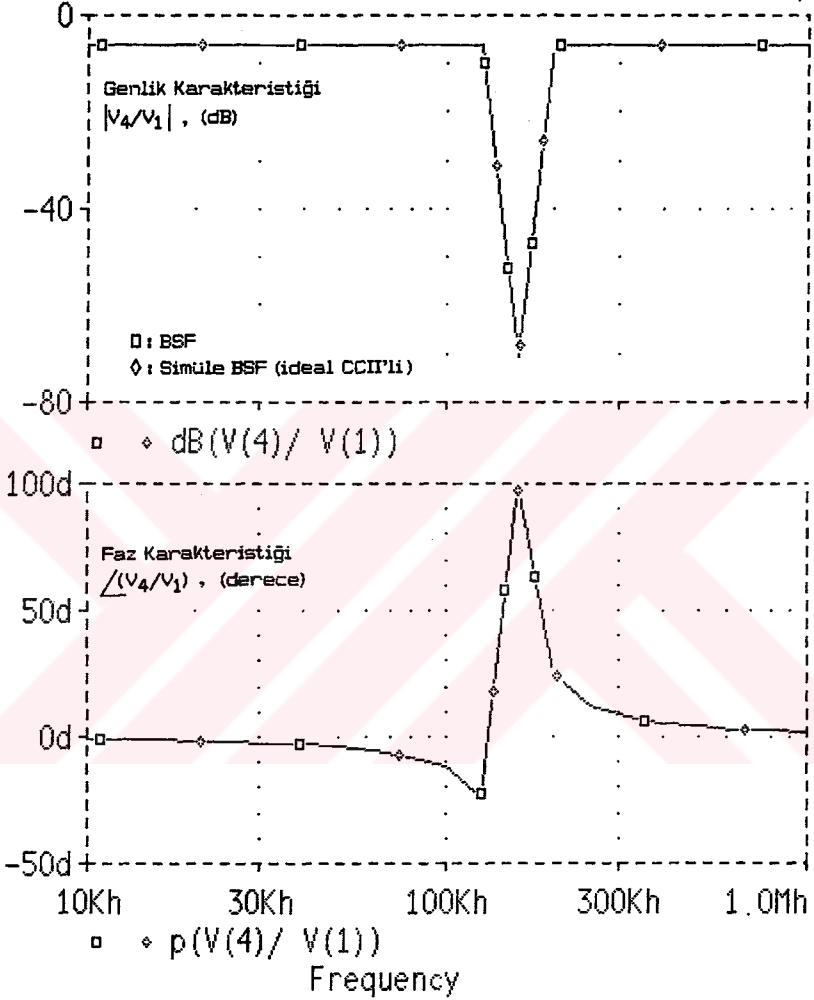
$\hat{Y}_{21}=1/s\hat{L}_{21}$	$\check{Y}_{21}=k_{m21}/\hat{Y}_{21}=sk_{m21}\hat{L}_{21}$	$\rightarrow \check{C}_{21}=k_{m21}\hat{L}_{21}=k_{m21}L_{21}$
$\hat{Z}_{22}=1/s\hat{C}_{22}$	$\check{Z}_{22}=\hat{Z}_{22}$	$\rightarrow \check{C}_{22}=\hat{C}_{22}=C_{22}$
$\hat{Y}_{31}=1/s\hat{L}_{31}$	$\check{Y}_{31}=k_{m31}/\hat{Y}_{31}=sk_{m31}\hat{L}_{31}$	$\rightarrow \check{C}_{31}=k_{m31}\hat{L}_{31}=(k_{m31}/k_{m3})C_{31}$
$\hat{Z}_{32}=1/s\hat{C}_{32}$	$\check{Z}_{32}=\hat{Z}_{32}$	$\rightarrow \check{C}_{32}=\hat{C}_{32}=k_{m3}L_{32}$
$\hat{Y}_{41}=1/s\hat{L}_{41}$	$\check{Y}_{41}=k_{m41}/\hat{Y}_{41}=sk_{m41}\hat{L}_{41}$	$\rightarrow \check{C}_{41}=k_{m41}\hat{L}_{41}=k_{m41}L_{41}$
$Z_{42}=1/sC_{42}$	$\check{Z}_{42}=\hat{Z}_{42}$	$\rightarrow \check{C}_{42}=\hat{C}_{42}=C_{42}$

Şekil 4.37: Simülasyonu tamamlanmamış BSF geçiş devresi.



$k_{m1} = k_{m3} = 1 \mu (\text{mho})^2$ $R_{x1} = 1 / \sqrt{k_{m1}} = 1 \text{ k ohm}$ $k_{m21} = k_{m41} = 10 \text{ n (mho)}^2$ $R_{x21} = 1 / \sqrt{k_{m21}} = 10 \text{ k ohm}$ $k_{m31} = 40 \text{ n (mho)}^2$ $R_{x31} = 1 / \sqrt{k_{m31}} = 5 \text{ k ohm}$	k_{mi} 'ler uygun olarak seçilir.
$\hat{R}_1 = 1 / (k_{m1} R_{x1}) = 1 / (1 \mu \cdot 1 \text{ k}) = 1 \text{ k ohm}$	
$\hat{C}_{21} = k_{m21} L_{z1} = (10 \text{ n}) (10 \text{ m}) = 100 \text{ pF}$ $\hat{C}_{22} = C_{22} = 100 \text{ pF}$	
$\hat{C}_{31} = (k_{m31} / k_{m3}) C_{31} = (40 \text{ n}) (5 \text{ n}) = 200 \text{ pF}$ $\hat{C}_{32} = k_{m3} L_{z2} = (1 \mu) (0.2 \text{ m}) = 200 \text{ pF}$	
$\hat{C}_{41} = k_{m41} L_{z1} = (10 \text{ n}) (10 \text{ m}) = 100 \text{ pF}$ $\hat{C}_{42} = C_{42} = 100 \text{ pF}$	
$\hat{R}_6 = R_6 = 1 \text{ k ohm}$	

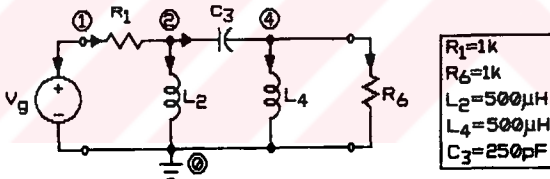
Şekil 4.38 : Simüle BSF devresi ($f_0 = 159.155 \text{ KHz}$).



Şekil 4.39: BSF ve Simüle BSF devresinin genlik ve faz karakteristikleri.
($f_0=159.155$ kHz)

4. 6. 4 Yüksek-Geçiren Filtre (HPF) Devresinin Simülasyonu

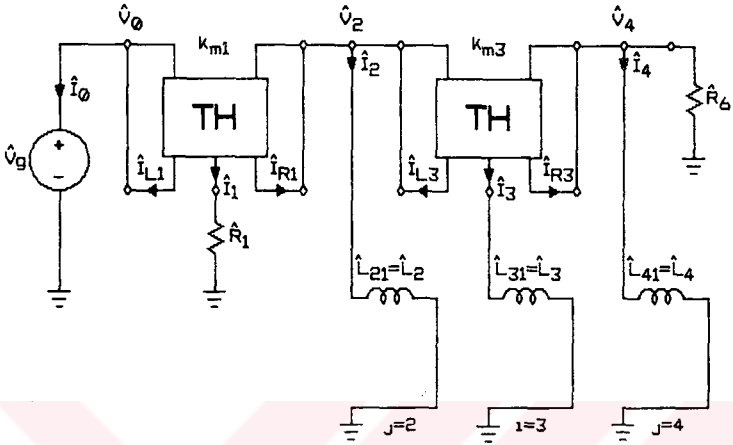
Şekil 4.40'da, -3 dB köşe frekansı $f_c=318.3$ KHz (2 Mrad/s) olan 3. dereceden bir yüksek-geçiren filtre devresi verilmiştir. Bu basit basamaklı devreye kısım 4.4.1'de sunulan adımların uygulanması durumunda sırasıyla Şekil 4.41'de görülen simülasyonu tamamlanmamış geçiş devresi ve son olarak Şekil 4.42'de görülen Simüle HPF devresi elde edilmiştir. Her iki devrenin PSPICE programı ile ideal şartlarda yapılan AC analizi sonucunda (V_4/V_1) gerilim transfer fonksiyonlarına ilişkin genlik-frekans ve faz-frekans karakteristekleri çıkarılmış ve bu karakteristikler tamamen birbirinin aynısı olarak bulunmuştur. Bu sonuçlar Şekil 4.43'deki grafiklerde toplu olarak görülmektedir. Bu devrede her iki tip CCII'den yedişer adet olmak üzere, toplam on dört CCII, üç kapasite ve onaltı direnç elemanı kullanılmıştır. Ayrıca bu devrede $R_{max}/R_{min}=1$, $C_{max}/C_{min}=2$ dir.



Simüle eleman değerlerinin bulunması.

$Y_1=1/R_1$	$\hat{Y}_1=k_{m1}/Y_1=k_{m1}R_1$	$\rightarrow \hat{R}_1=1/(k_{m1}R_1)$
$Z_2=sL_{21}$	$\hat{Z}_2=Z_2$	$\rightarrow \hat{L}_2=L_2$
$Y_3=sC_{31}$	$\hat{Y}_3=k_{m3}/Y_3=\frac{1}{s(C_3/k_{m3})}$	$\rightarrow \hat{L}_3=C_3/k_{m3}$
$Z_4=sL_{41}$	$\hat{Z}_4=Z_4$	$\rightarrow \hat{L}_4=L_4$
$Z_6=R_6$	$\hat{Z}_6=Z_6$	$\rightarrow \hat{R}_6=R_6$

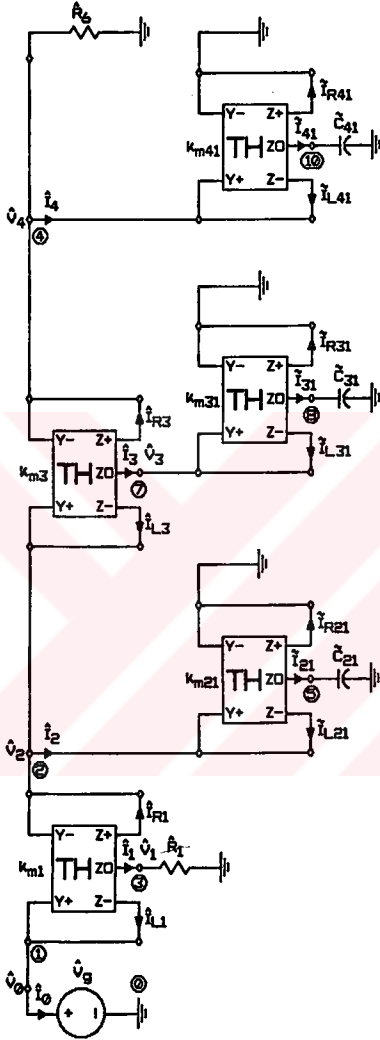
Şekil 4.40 : HPF devresi ($f_c=318.3$ KHz).



Simüle eleman değerlerinin bulunması.

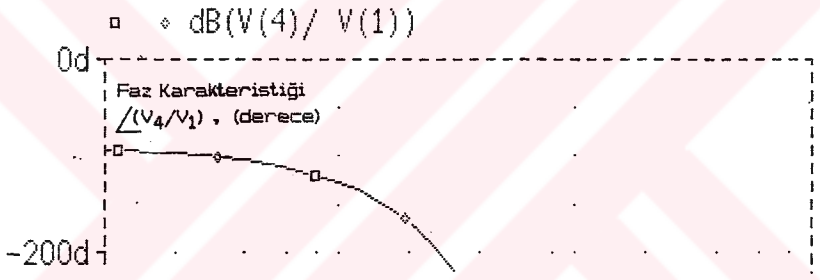
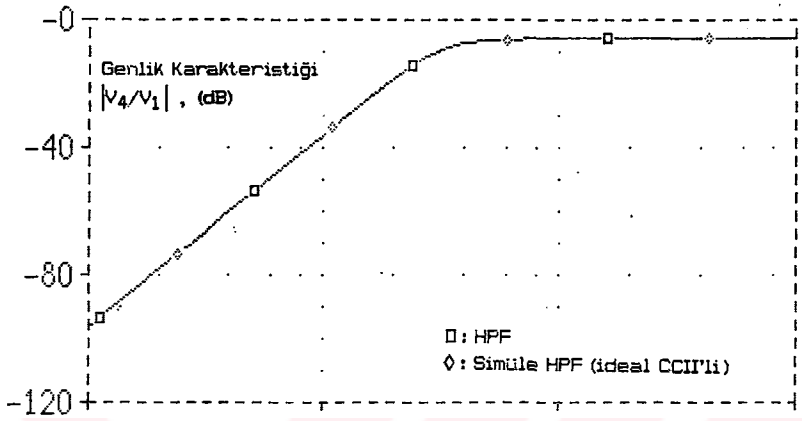
$\hat{Y}_{21} = 1/s\hat{L}_{21}$	$\hat{Y}_{21} = k_{m21}/\hat{Y}_{21} = s k_{m21} \hat{L}_{21} \rightarrow \check{C}_{21} = k_{m21} \hat{L}_{21} = k_{m21} L_2$
$\hat{Y}_{31} = 1/s\hat{L}_{31}$	$\hat{Y}_{31} = k_{m31}/\hat{Y}_{31} = s k_{m31} \hat{L}_{31} \rightarrow \check{C}_{31} = k_{m31} \hat{L}_{31} = (k_{m31}/k_{m3}) C_3$
$\hat{Y}_{41} = 1/s\hat{L}_{41}$	$\hat{Y}_{41} = k_{m41}/\hat{Y}_{41} = s k_{m41} \hat{L}_{41} \rightarrow \check{C}_{41} = k_{m41} \hat{L}_{41} = k_{m41} L_4$

Şekil 4.41 : Simülasyonu tamamlanmamış HPF geçiş devresi.



$k_{m1}=k_{m3}=k_{m21}=k_{m31}=k_{m41}=1 \mu(\text{mho})^2 \text{ ise,}$ $R_{x1}=1/\sqrt{k_{m1}}=1\text{K ohm bulunur.}$
$\hat{R}_1=1/(k_{m1}R_1)=1/(1 \mu \cdot 1\text{K})=1\text{K ohm}$
$\hat{C}_{21}=k_{m21}L_2=(1 \mu \times 300 \mu)=300\text{pF}$
$\hat{C}_{31}=(k_{m31}/k_{m3})C_3=C_3=250\text{pF}$
$\hat{C}_{41}=k_{m41}L_4=(1 \mu \times 300 \mu)=300\text{pF}$
$\hat{R}_6=R_6=1\text{K ohm}$

Şekil 4.42 : Simüle HPF devresi ($f_c=318.3 \text{ KHz}$)



V. BÖLÜM

5. IDEAL OLMAYAN CCII'LERLE GERÇEKLEŞTİRİLMİŞ SİMÜLE DEVRELERDE IDEALSIZLIK ETKİLERİ, DUYARLIK VE DİNAMİKLİĞİN İNCELENMESİ

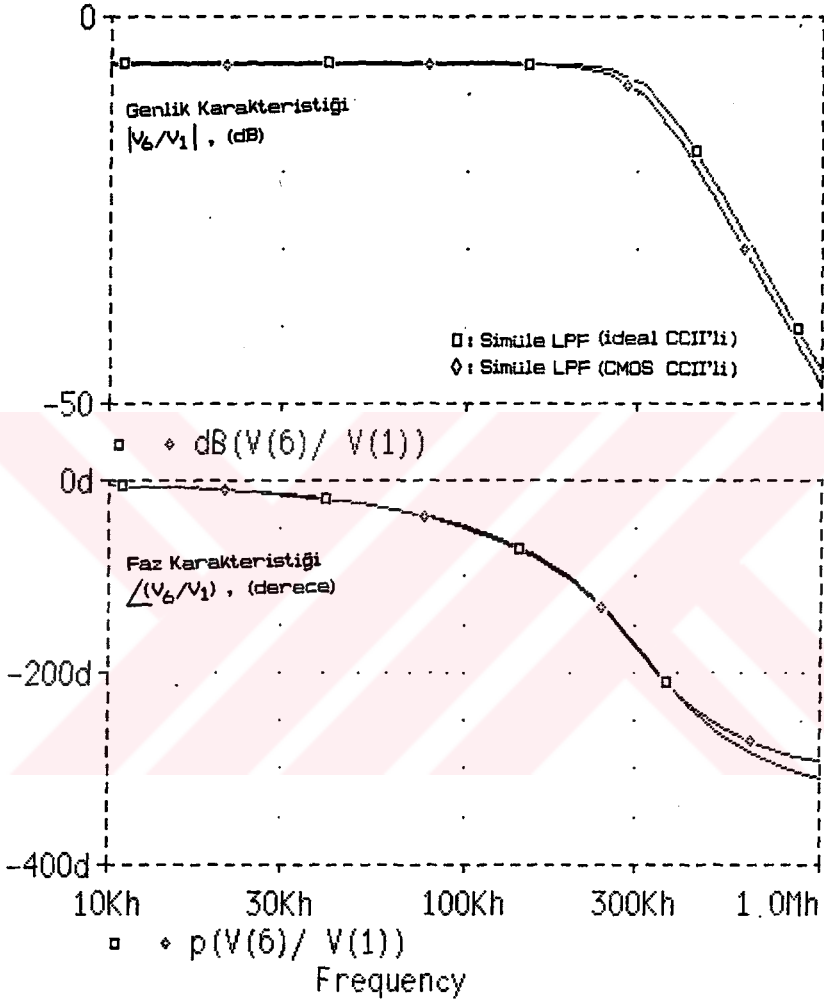
Bu bölümde, ideal olmayan akım taşıyıcıları kullanarak bazı simüle devrelerin analizleri yapılmış ve bu elemanlardan kaynaklanan idealsızlıklar ile lineer olmayan davranışların simüle devreler üzerinde yaptığı olumsuz etkiler incelenmiştir. Elde edilen sonuçlar grafikler veya tablolar halinde sunulmuştur.

5.1 CMOS CCII'lerin Idealsızlık Etkilerinin incelenmesi

Önerilen sentez yönteminde ve bu yöntemle elde edilen çeşitli simüle devrelere ilişkin örneklerde (Simüle-LPF, BPF, BSF, HPF) şimdiye kadar kullanılan CCII'lerin hep ideal oldukları kabul edilmiş ve tüm tasarımlar ile analizler bu ideal koşullara göre yapılmıştı. Ayrıca, gerek basamaklı devrelerin ve gerekse bu basamaklı devrelere ilişkin simüle devrelerin, PSPICE programından yararlanarak çıkarılan frekans karakteristiklerinin birbirleriyle karşılaştırıldığı görülmüştü. Böylelikle bu tezde önerilen sentez yönteminin doğruluğu teorik olarak kanıtlanmıştı. Bu kısımda ise, ideal olmayan akım taşıyıcılardan kaynaklanan idealsızlıkların, simüle devrelerin frekans karakteristikleri üzerinde meydana getirdiği hataların saptanması amaçlanmıştır. Bunun için, örnek olarak seçilen ve Şekil 4.30'da görülen bir simüle LPF devresine ikinci bölümde incelenen ve Şekil 2.7'de görülen CMOS akım taşıyıcılar konmuş ve bu devrenin PSPICE programından yararlanarak yeniden AC analizi yapılmıştır. Yapılan AC analiz sonucunda

V_6/V_1 gerilim transfer fonksiyonuna ilişkin genlik-frekans ve faz-frekans karakteristikleri gerek ideal CCII'ler ve gerekse CMOS CCII'ler kullanılması durumunda yeniden çıkarılmış ve bunlar Şekil 5.1'de verilmiştir. Buradan, genlik ve faz'a ilişkin ideal olmayan karakteristiklerin, filtrenin geçirme bandı bölgesinde, belirli bir hata ile ideal filtre karakteristiklerine oldukça benzediği görülmüştür. PROBE programı ile yapılan ölçümler sonucunda köşe frekansı civarında genlik fonksiyonunda oluşan maksimum bağıl hata %5, faz fonksiyonunda oluşan maksimum bağıl hata ise %0.4 olarak bulunmuştur. Bu hatalar, akım taşıyıcıların lineer bölgedeki ideallsizliklerinden yani bu elemanların giriş ve çıkış uçlarına ilişkin iç direnç ve yüksek frekanslara çıkıldıkça etkili olmaya başlayan parazitik kapasitelerinden kaynaklanmaktadır. Şekil 5.1'den de görüldüğü gibi bu ideallsizlikler filtre devresinin bandgenişliğini azaltmakta ve dolayısıyla performansını düşürmektedirler. Ancak, bir ucu topraklı kapasitelerle gerçekleştirilmiş devrelerde parazitik kapasite etkileri azaltılabilmektedir. Bu durum, CCII'lerle gerçekleştirilmiş devreler için aşağıda açıklanmıştır.

ideal olmayan bir akım taşıyıcının (CCII) lineer çalışma şartları için verilmiş modelinden, bu elemanın her bir ucuna ilişkin iç direnç ve parazitik kapasitelerin bir ucu topraklı biçimde olduğu bilinmektedir [62]. Bir ucu topraklı kapasite elemanlarıyla gerçekleştirilmiş akım taşıyıcılı devrelerde bu kapasitelerin, devredeki parazitik kapasitelere paralel gelmesi nedeniyle, CCII'lerden kaynaklanan parazitik kapasite etkilerini azaltmak mümkün olmaktadır. Örneğin, böyle bir devrenin herhangi bir j . düğümüne dışarıdan konan kapasite değeri \hat{C}_{tj} olarak ve bu düğümüne ilişkin parazitik kapasite değeri ise C_{pj} olarak gösterilsin. Bu durumda devrenin j . düğümündeki eşdeğer kapasitesi $C_{ej} = \hat{C}_{tj} + C_{pj}$ olur. Bu eşitlikten, j . düğümdeki kapasitenin parazitik kapasite nedeniyle C_{pj} kadar arttığı görülmektedir. Eger devreye konması gereken kapasitenin



Şekil 5.1 : İdeal ve ideal olmayan CCII'lerle gerçekteştirilmiş Simüle LPF devresinin genlik ve faz karakteristikleri.

değeri $\hat{C}_{tj}-C_{pj}$ olarak seçilirse, bu durumda j. düğümdeki eşdeğer kapasitenin değeri $C_{ej}=\hat{C}_{tj}$ olarak bulunur. İkinci olarak, eğer $\hat{C}_{tj} \gg 10C_{pj}$ ise bu durumda parazitik kapasiteleri ihmal etmek mümkün olur. Böylelikle $C_{ej} \approx \hat{C}_{tj}$ olarak bulunur. Sonuç olarak her iki durumda da parazitik kapasite etkileri azaltılmış olur. Bu nedenle, bu tezde önerilen yöntemle elde edilmiş simüle devreler de bir ucu topraklı kapasitelerden oluştuğundan, parazitik kapasite etkilerinden daha az etkilenirler.

5.2 Duyarlık Analizi

Basamaklı türden LC devreleri duyarlık davranışları iyi olduğu bilinen kayıpsız devrelerdir [7]. Ayrıca, imitans simülasyonu yapan devrelerin minimum duyarlıklı olmaları durumunda, bu minimum duyarlıklı imitanslarla simülasyonu yapılan filtre devrelerinin de aynı özelliği kendisinde taşıyacağı belirtilmiştir [47]. Bu nedenle bu kısımda, basamaklı devrelerin iki ucu serbest R, L, ve C elemanlarından oluşmuş kollarının simülasyonunda kullanılan ve ideal olmayan CCII'lerle gerçekleştirilmiş TH'li simüle alt devrelerin duyarlık analizi yapılarak, bu alt devrelerin aktif ve pasif parametre değişimlerine göre duyarlığı incelenmiştir. Bilindiği gibi Şekil 4.10a'da görülen TH'nin ideal akım taşıyıcılarla gerçekleştirilmesi durumunda elde edilen kısa-devre parametreleri (4.13) eşitliğiyle tanımlanır. Bu eşitlikte $\hat{Y}_{ai}=\hat{G}_{ai}=\hat{G}_{ai}$ ve $\hat{Y}_{bi}=\hat{G}_{bi}=\hat{G}_{bi}$ olarak konursa, Şekil 4.10c'deki ideal TH'nin kısa-devre parametreleri bulunur. Eğer Şekil 4.10c'deki devrenin analizi bu kez tanım bağıntısı (2.4) eşitliğiyle verilen ideal olmayan akım taşıyıcılarla yapılırsa, bu analiz sonucunda TH'nin kısa-devre parametreleri aşağıda olduğu gibi bulunur.

$$\hat{Y}_{11} = + (1 - \epsilon_{v1}) (1 - \epsilon_{i1}) (1 - \epsilon_{v2}) (1 - \epsilon_{i2}) (\hat{G}_{a1} \hat{G}_{b1} / \hat{Y}_1) \quad (5.1a)$$

$$\hat{Y}_{12} = - (1 - \epsilon_{v2}) (1 - \epsilon_{i2}) (1 - \epsilon_{v3}) (1 - \epsilon_{i3}) (\hat{G}_{a1} \hat{G}_{b1} / \hat{Y}_1) \quad (5.1b)$$

$$\hat{Y}_{21} = - (1 - \epsilon_{v1}) (1 - \epsilon_{i1}) (1 - \epsilon_{v4}) (1 - \epsilon_{i4}) (\hat{G}_{a1} \hat{G}_{b1} / \hat{Y}_1) \quad (5.1c)$$

$$\hat{Y}_{22} = + (1 - \epsilon_{v3}) (1 - \epsilon_{i3}) (1 - \epsilon_{v4}) (1 - \epsilon_{i4}) (\hat{G}_{a1} \hat{G}_{b1} / \hat{Y}_1) \quad (5.1d)$$

Yukarıdaki eşitliklerde görülen ϵ_{vp} ve ϵ_{ip} parametrelerini ($p=1, 2, 3, \dots$), Şekil 2.7'de görülen CMOS CCII'ye ilişkin gerilim ve akım izleme hataları olarak düşünmek mümkündür.

Aşağıda, iki ucu serbest R, L ve C simülasyonunda kullanılan TH'li simüle alt devrelerin aktif ve pasif parametre değişimlerine göre duyarlık analizleri yapılmıştır. Bu devreler Şekil 4.11'de görülmektedir. İki ucu serbest R-Element simülasyonunda $\hat{Y}_1 = \hat{G}_1$, L-Element simülasyonunda $\hat{Y}_1 = s\hat{C}_1$ ve C-Element simülasyonunda ise $\hat{Y}_1 = (1 - \epsilon_{v5}) (1 - \epsilon_{i5}) (1 - \epsilon_{v6}) (1 - \epsilon_{i6}) (\hat{G}_{a11} \hat{G}_{b11} / \hat{Y}_{11})$ olarak alınmıştır. Bu son eşitlik, Şekil 4.11(c2)'de görülen ikinci TH'nin giriş admitansı olup, burada $\hat{Y}_{11} = s\hat{C}_{11}$ dir. Yapılan duyarlık analizlerinde aşağıda verilen normalize duyarlık bağıntısı kullanılmıştır.

$$S_x^F = \frac{x}{F} \frac{dF}{dx} \quad (5.2)$$

Bu bağıntıda; F ilgilenilen devre fonksiyonunu, x ise devre parametresini göstermektedir (ilgilenilen devre foksiyonları \hat{Y}_{mn} 'ler, devre parametreleri ise ϵ_{ip} , ϵ_{vp} ve diğer pasif elemanlardır). Normalize duyarlık bağıntısından yararlanarak yapılan duyarlık analizi sonuçları Şekil 4.11a ve Şekil 4.11b'deki devreler için Tablo 5.1'de, Şekil 4.11(c2)'deki devre için Tablo 5.2'de toplu olarak verilmiştir. Bu sonuçlardan, TH'li simüle alt devrelerin aktif parametre değişimlerine göre duyarlığının çok düşük olduğu veya pratik olarak duyarsız olduğu anlaşılmıştır.

Tablo 5.1: Şekil 4.11a ve Şekil 4.11b'deki simüle alt devrelerin duyarlık analizi sonuçları.

$$|\epsilon_{ip}| \ll 1, |\epsilon_{vp}| \ll 1 \quad \text{AKIM VE GERİLİM İZLEME HATALARI}$$

$$\alpha_p = \frac{\epsilon_{ip}}{1 - \epsilon_{ip}} \quad \beta_p = \frac{\epsilon_{vp}}{1 - \epsilon_{vp}} \quad p=1,2,\dots,4 \quad \text{CCII SIVISI}$$

ŞEKİL 4.11G VE ŞEKİL 4.11B'VE İLİŞKİN DİĞER PARAMETRELER										ŞEKİL 4.11G	ŞEKİL 4.11B	
$F \backslash x$	ϵ_{v1}	ϵ_{v2}	ϵ_{v3}	ϵ_{v4}	ϵ_{i1}	ϵ_{i2}	ϵ_{i3}	ϵ_{i4}	\hat{G}_{a1}	\hat{G}_{b1}	\hat{R}_1	\hat{C}_1
\hat{y}_{11}	$-\beta_1$	$-\beta_2$	0	0	$-\alpha_1$	$-\alpha_2$	0	0	1	1	1	-1
\hat{y}_{12}	0	$-\beta_2$	$-\beta_3$	0	0	$-\alpha_2$	$-\alpha_3$	0	1	1	1	-1
\hat{y}_{21}	$-\beta_1$	0	0	$-\beta_4$	$-\alpha_1$	0	0	$-\alpha_4$	1	1	1	-1
\hat{y}_{22}	0	0	$-\beta_3$	$-\beta_4$	0	0	$-\alpha_3$	$-\alpha_4$	1	1	1	-1

$$|\alpha_p| \ll 1, |\beta_p| \ll 1$$

Tablo 5.2: Şekil 4.11(c2)'deki simüle alt devrenin duyarlık analizi sonuçları.

$$|\epsilon_{ip}| \ll 1, |\epsilon_{vp}| \ll 1 \quad \text{AKIM VE GERİLİM İZLEME HATALARI}$$

$$\alpha_p = \frac{\epsilon_{ip}}{1 - \epsilon_{ip}} \quad \beta_p = \frac{\epsilon_{vp}}{1 - \epsilon_{vp}} \quad p=1,2,\dots,6 \quad \text{CCII SIVISI}$$

$F \backslash x$	ϵ_{v1}	ϵ_{v2}	ϵ_{v3}	ϵ_{v4}	ϵ_{v5}	ϵ_{v6}	ϵ_{i1}	ϵ_{i2}	ϵ_{i3}	ϵ_{i4}	ϵ_{i5}	ϵ_{i6}	\hat{G}_{a1}	\hat{G}_{b1}	\hat{G}_{a11}	\hat{G}_{b11}	\hat{C}_{11}
\hat{y}_{11}	$-\beta_1$	$-\beta_2$	0	0	β_5	β_6	$-\alpha_1$	$-\alpha_2$	0	0	α_5	α_6	1	1	-1	-1	1
\hat{y}_{12}	0	$-\beta_2$	$-\beta_3$	0	β_5	β_6	0	$-\alpha_2$	$-\alpha_3$	0	α_5	α_6	1	1	-1	-1	1
\hat{y}_{21}	$-\beta_1$	0	0	$-\beta_4$	β_5	β_6	$-\alpha_1$	0	0	$-\alpha_4$	α_5	α_6	1	1	-1	-1	1
\hat{y}_{22}	0	0	$-\beta_3$	$-\beta_4$	β_5	β_6	0	0	$-\alpha_3$	$-\alpha_4$	α_5	α_6	1	1	-1	-1	1

5.3 Dinamiklik : Giriş İşaretinin Maksimum Genlik Seviyesinin Belirlenmesi

Aktif devre elemanları içeren bir devrenin (filtre, kuvvetlendirici vb.) kendisinden beklenen fonksiyonları tam olarak yerine getirebilmesi için bu devrede kullanılan her bir aktif elemanın lineer olarak çalışması gerekir. Eğer devredeki herhangi bir aktif elemanın uçlarındaki gerilim veya akımların genlikleri belirli bir genlik seviyesini aşarsa, bu elemanın lineer olarak çalışması bozulur. Bu nedenle devredeki bütün aktif elemanların uçlarındaki gerilim veya akımların (işaretlerin) genliklerinin belirli seviyeler içinde yani doyma sınırları içinde kalması gerekir. Devrede bulunan herhangi bir aktif elemanın uçlarındaki gerilim veya akımların doymaya gitmesi bu elemanın çıkışında genliği veya eğimi bozulmuş işaretlerin oluşmasına neden olur. Eğer bir aktif elemanın çıkış gerilimi doymaya giderse çıkışından kırılmış dalgalar, çıkış akımı doymaya giderse üçgen biçiminde dalgalar elde edilir. Bu söylenenler sırasıyla genlik bozulması (amplitude distortion) ve yükselme-eğimi (slew-rate) sorunları olarak bilinirler. Her iki durumda da devre normal fonksiyonlarını yerine getiremez. Bu nedenlerle, bir devrenin girişine uygulanan işaretin genlik seviyesinin uygun bir değerde seçilmesi gerekir. Aksi takdirde, bu işaretin devredeki herhangi bir aktif elemanın uçlarında oluşturduğu akım veya gerilimlerin genlikleri, o elemanın doyma bölgesine gitmesine yani lineer olarak çalışmamasına neden olur.

Aşağıda, CCII'li devrelerde genlik bozulması ve yükselme-eğimi gibi sorunları oluşturmayacak bir giriş işaretinin maksimum genlik seviyesinin saptanmasına çalışılmış ve bir genel yöntem önerilmiştir [92].

Akım taşıyıcıların lineer çalışması için uçlarındaki gerilim ve akımların sağlanması gereken koşullar (5.3) eşitlikleriyle aşağıda verilmiştir .

$$|V_{py}| \leq V_{pyd} \quad (5.3a)$$

$$|I_{px}| \leq I_{pxd} \quad p=1, 2, \dots, m \quad (5.3b)$$

$$|V_{pz}| \leq V_{pzd} \quad (5.3c)$$

Burada m toplam CCII sayısıdır. p . akım taşıyıcıya ilişkin gerilim ve akım fazörleri $\omega \in [\omega_1, \omega_2]$ aralığında $V_{py} = V_{py}(j\omega)$, $V_{pz} = V_{pz}(j\omega)$ ve $I_{px} = I_{px}(j\omega)$ olup, devreye uygulanan giriş geriliminin fazörü ise $V_g = V_g(j\omega)$ biçimindedir (Şekil 2.7'deki CMOS CCII'ler için $|I_{pz}| = |I_{px}|$, $I_{pzd} = I_{pxd}$ dir).

Devrede bulunan tüm akım taşıyıcıların doyma sınırlarının aynı olduğu kabul edilirse, bu durumda aşağıdaki eşitlikler yazılabilir.

$$V_{1yd} = V_{2yd} = \dots = V_{myd} = V_{yd} \quad (5.4a)$$

$$I_{1xd} = I_{2xd} = \dots = I_{mxd} = I_{xd} \quad (5.4b)$$

$$V_{1zd} = V_{2zd} = \dots = V_{mzd} = V_{zd} \quad (5.4c)$$

Devrede bulunan p . akım taşıyıcısının giriş ve çıkış gerilimleri ile giriş akımının her birinin, devreye uygulanan giriş gerilimine oranları (Transfer Fonksiyonları) aşağıda verilmiştir.

$$H_{py}(j\omega) = \frac{V_{py}}{V_g}, \text{ gerilim transfer fonksiyonu} \quad (5.5a)$$

$$Y_{px}(j\omega) = \frac{I_{px}}{V_g}, \text{ transfer admıtans fonksiyonu} \quad (5.5b)$$

$$H_{pz}(j\omega) = \frac{V_{pz}}{V_g}, \text{ gerilim transfer fonksiyonu} \quad (5.5c)$$

Bu transfer fonksiyonlarının modülleri bulunur ve yeniden düzenlenirse (5.6) eşitlikleri elde edilir. Burada $H_{py}(j\omega)=H_{py}$, $Y_{px}(j\omega)=Y_{px}$ ve $H_{pz}(j\omega)=H_{pz}$ olarak ifade edilmiştir.

$$|V_g| |H_{py}| = |V_{py}| \quad (5.6a)$$

$$|V_g| |Y_{px}| = |I_{px}| \quad (5.6b)$$

$$|V_g| |H_{pz}| = |V_{pz}| \quad (5.6c)$$

(5.3) eşitliklerinden yararlanarak (5.6) eşitlikleri yeniden düzenlenirse aşağıda görülen eşitsizlikler elde edilir.

$$|V_g| |H_{py}| \leq V_{pyd} = V_{yd} \quad (5.7a)$$

$$|V_g| |Y_{px}| \leq I_{pxd} = I_{xd} \quad (5.7b)$$

$$|V_g| |H_{pz}| \leq V_{pzd} = V_{zd} \quad (5.7c)$$

(5.7) eşitsizlikleri düzenlenirse,

$$|V_g| \leq \frac{V_{yd}}{|H_{py}|} \quad (5.8a)$$

$$|V_g| \leq \frac{I_{xd}}{|Y_{px}|} \quad p=1, 2, \dots, m \quad (5.8b)$$

$$|V_g| \leq \frac{V_{zd}}{|H_{pz}|} \quad (5.8c)$$

olarak bulunur. Bu eşitsizliklerin ortak çözümü ile bulunan giriş geriliminin maksimum genlik değeri ifadesi aşağıda verilmiştir.

$$|V_g|_{\max} = \min \left\{ \frac{V_{yd}}{|H_{py}|_{\max}}, \frac{I_{xd}}{|Y_{px}|_{\max}}, \frac{V_{zd}}{|H_{pz}|_{\max}}, p=1, 2, \dots, m \right\} \quad (5.9)$$

Bu eşitlikten yararlanarak, CCII'lerle gerçekleştirilmiş bir devrede, giriş geriliminin genliğine bağlı olarak oluşan kırılma ve yükselme-eğimi sorunları ortadan kaldırılmış olur. Burada $|H_{py}|_{\max}$, $|Y_{px}|_{\max}$ ve $|H_{pz}|_{\max}$ değerleri tasarımcının tanımladığı $\omega \in [\omega_1, \omega_2]$ aralığındaki bir frekans bandında, transfer fonksiyonlarının modüllerinin aldığı maksimum değerdir [92].

(5.9) eşitliği daha basit bir biçime dönüştürülebilir. Bunun için aşağıdaki eşitlikler tanımlanmıştır.

$$H_{oy} = \max \{ |H_{1y}|_{\max}, |H_{2y}|_{\max}, \dots, |H_{my}|_{\max} \} \quad (5.10a)$$

$$Y_{ox} = \max \{ |Y_{1x}|_{\max}, |Y_{2x}|_{\max}, \dots, |Y_{mx}|_{\max} \} \quad (5.10b)$$

$$H_{oz} = \max \{ |H_{1z}|_{\max}, |H_{2z}|_{\max}, \dots, |H_{mz}|_{\max} \} \quad (5.10c)$$

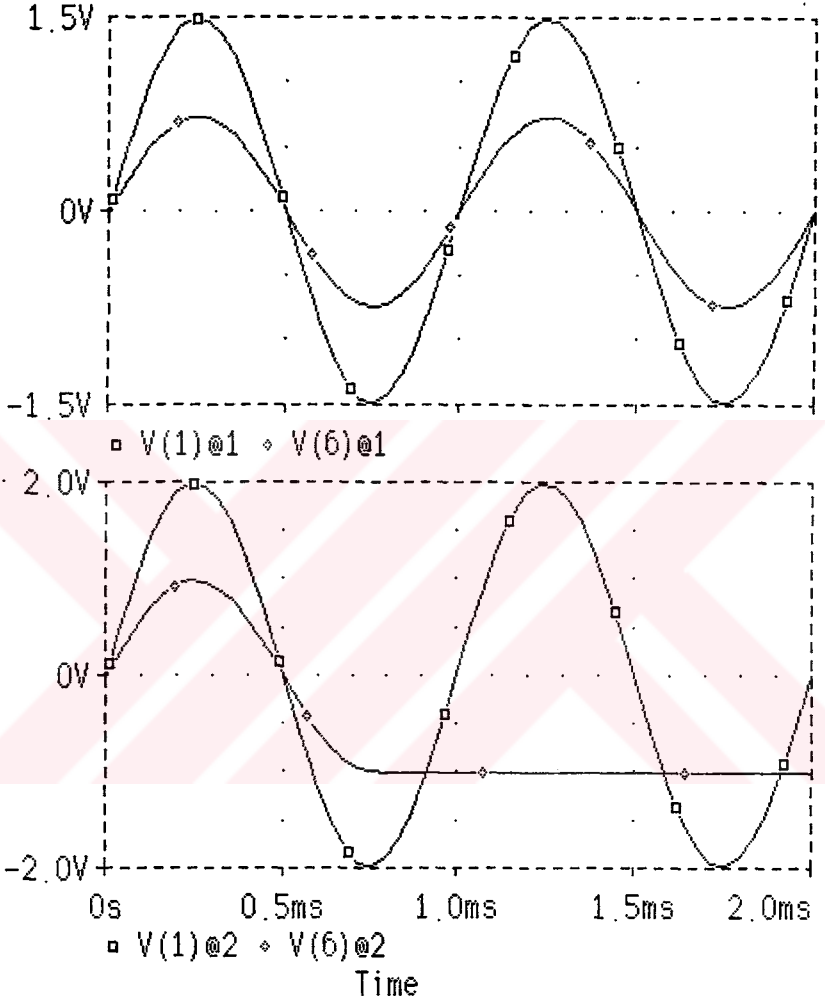
Bu eşitliklerden yararlanarak, (5.9) eşitliği aşağıda görüldüğü gibi elde edilir.

$$|V_g|_{\max} = \min \left\{ \frac{V_{yd}}{H_{oy}}, \frac{I_{xd}}{Y_{ox}}, \frac{V_{zd}}{H_{oz}} \right\} \quad (5.11)$$

Konuya ilişkin bir örnek olarak, Şekil 4.30'da görülen Simüle LPF devresinin Şekil 2.7'de görülen CMOS CCII'lerle ve PSPICE programından yararlanarak AC analizi yapılmıştır. Bu devredeki toplam akım taşıyıcı sayısı $m=12$ olup $p=1, 2, \dots, 12$ değerlerini alır. Şekil 4.30'daki devrenin yapılan AC analizi sonucunda (5.5) eşitliklerinde verilen transfer fonksiyonlarının modüllerinin maksimum genlik değerleri, devrenin tanımlanan çalışma frekansı bandı içinde değişik p değerleri için bulunmuş ve aşağıda verilmiştir. Bu devre için tanımlanan çalışma frekansı bandı $\omega \in [0, 320 \text{ kHz}]$ dir.

$ H_{1y} _{\max}=1$	$ Y_{1x} _{\max}=100 \mu\text{ho}$	$ H_{1z} _{\max}=0.5$
$ H_{2y} _{\max}=0.8$	$ Y_{2x} _{\max}=90 \mu\text{ho}$	$ H_{2z} _{\max}=0.5$
$ H_{3y} _{\max}=0.5$	$ Y_{3x} _{\max}=51 \mu\text{ho}$	$ H_{3z} _{\max}=1$
$ H_{4y} _{\max}=0.5$	$ Y_{4x} _{\max}=51 \mu\text{ho}$	$ H_{4z} _{\max}=0.8$
$ H_{5y} _{\max}=0.8$	$ Y_{5x} _{\max}=85 \mu\text{ho}$	$ H_{5z} _{\max}=0.7$
$ H_{6y} _{\max}=0.6$	$ Y_{6x} _{\max}=55 \mu\text{ho}$	$ H_{6z} _{\max}=0.7$
$ H_{7y} _{\max}=0.7$	$ Y_{7x} _{\max}=69 \mu\text{ho}$	$ H_{7z} _{\max}=0.8$
$ H_{8y} _{\max}=0.7$	$ Y_{8x} _{\max}=69 \mu\text{ho}$	$ H_{8z} _{\max}=0.6$
$ H_{9y} _{\max}=0.6$	$ Y_{9x} _{\max}=55 \mu\text{ho}$	$ H_{9z} _{\max}=0.5$
$ H_{10y} _{\max}=0.5$	$ Y_{10x} _{\max}=50 \mu\text{ho}$	$ H_{10z} _{\max}=0.5$
$ H_{11y} _{\max}=0.5$	$ Y_{11x} _{\max}=50 \mu\text{ho}$	$ H_{11z} _{\max}=0.6$
$ H_{12y} _{\max}=0.5$	$ Y_{12x} _{\max}=50 \mu\text{ho}$	$ H_{12z} _{\max}=0.5$

(5.10) eşitliklerinden yararlanarak, yukarıdaki transfer fonksiyonlarına ilişkin kümeden $H_{0y}=1$, $Y_{0x}=100\mu\text{ho}$, $H_{0z}=1$ olarak bulunur. Ayrıca (2.3) eşitliklerinden CMOS CCII'ler için $V_{yd}=2.6\text{V}$, $I_{xd}=195\mu\text{A}$, $V_{zd}=4.2\text{V}$ olarak bilinmektedir. O halde bu bilinenler (5.11) eşitliğinden yerine konursa $|V_g|_{\max} = \min\{2.6, 1.95, 4.2\}$ V olup buradan giriş işaretinin genlik seviyesinin maksimum değeri $|V_g|_{\max}=1.95$ V olarak bulunur. Sonuç olarak bu devrenin girişine uygulanacak maksimum genlikteki bir sinüsoidal işaretin denklemi, $v_g(t)=1.95\sin(2\pi ft)$ V biçiminde olup frekansı ise $f=320\text{kHz}$ aralığındadır. Yapılan bu işlemlerin doğruluğunu kanıtlamak için Şekil 4.30'daki devrenin girişine frekansı 1 kHz olan ve genliği sırasıyla 1.5V ile 2V olan iki ayrı sinüsoidal işaret uygulanmış ve her iki durumda da zaman düzleminde analizi yapılmıştır. Bu analiz sonucunda giriş geriliminin 1.95V'dan büyük genlik değeri için devrenin çıkış geriliminde kırılma olduğu görülmüştür. Analiz sonucu çıkarılan karakteristikler Şekil 5.2'de görülmektedir. Sonuç olarak, yukarıda verilen örneğin sağlaması yapılmış ve sunulan yöntemin geçerliliği kanıtlanmıştır.



Şekil 5.2 : CMOS CCII'lerle gerçekleştirilmiş simüle LPF devresinin farklı genlikte giriş işaretlerine göre zaman düzleminde analizi (a1: \square giriş 1.5V, a2: \square giriş 2V).

VI. BÖLÜM

6. SONUÇLAR

Bu tezde, ikinci kuşak akım taşıyıcıları kullanarak aktif devre sentezinde yeni olanaklar araştırılmıştır. Bu araştırmaların sonucunda, giriş ve gerilim transfer fonksiyonlarının pasif elemanlarla senteziyle elde edilmiş olan, sırasıyla, basamaklı türden LC devreleri ile girişi ve çıkışı dirençlerle sonlandırılmış basamaklı türden LC devrelerinin enduktans elemanı kullanmaksızın simülasyonuna ilişkin yeni bir sentez yöntemi önerilmiştir. Önerilen bu yöntem genel olup, yukarıda sözü geçen basamaklı devrelerden farklı yapıdaki basamaklı devrelere de uygulanabilmektedir. Bu yöntem sayesinde, basamaklı türden LC devreleri akım taşıyıcılar (CCII) ile birlikte tamamen bir ucu topraklı direnç ve kapasite elemanları ile gerçekleştirilebilmektedir. Önerilen yöntem, TH adı verilen hücreler yardımı ile basamaklı devrelerde karşılaşılan iki ucu serbest elemanların, bir ucu topraklı elemanlara dönüştürülmesi ve böylece elde edilen bir ucu topraklı elemanların yine TH'leri kullanarak akım taşıyıcılar, dirençler ve kapasitelerle gerçekleştirilmesi esasına dayanmaktadır. Bu sentez yönteminin temel yapı taşı olan ve Şekil 4.10c'de görülen TH, işaret-akış diyagramlarından yararlanarak elde edilmiş olup, aktif parametre değişimlerine karşı duyarlılığı çok düşüktür. Temel hücreye sokulan K_m parametreleri sentez yöntemine esneklik kazandırmaktadır. K_m 'leri uygun seçmek suretiyle parametre dağılımını fiziksel gerçekleştirmeye uygun bir biçime sokmak mümkündür.

Bu tezde ayrıca, simüle edilen basamaklı devrenin PSPICE programı yardımı ile frekans karakteristiklerini çıkararak ve sentez yönteminde ideal varsayılan akım

taşıyıcılar yerine PSPICE programında ideal olmayan akım taşıyıcıların modellerini kullanarak, frekans karakteris-tiklerinin yeniden belirlenebileceği ve bunlar aralarında karşılaştırılarak, aktif elemandaki idealsızlıkların meydana getireceği hataların saptanabileceği ve parazitik kapasite etkilerinin azaltılabileceği örneklerle gösterilmiştir.

Son olarak, simüle devrede kullanılan aktif eleman-ların lineer çalışması ve dolayısıyla simüle devrenin kendisinden beklenen fonksiyonları tam olarak yerine getirebilmesi için bu devrenin girişine uygulanacak işaretin genliğinin maksimum değerini saptayan genel bir yöntem sunulmuş ve (5.11) eşitliğinde görülen basit formül elde edilmiştir. Bu formül, CCII'li devreler için ilk kez bu tezde önerilmiştir. Ayrıca, bu formülden yararlanarak, bir simüle devrenin girişine uygulanan işaretin maksimum genliğinin saptanabileceği ve böylelikle bu devrede genlik-bozulması ve yükselme-egimi gibi sorunların önlenebileceği, yapılan bir örnek ile gösterilmiştir.

Bu tezde önerilen yöntemle elde edilen simüle filtre devreleri; akım taşıyıcıları içermeleri nedeniyle, diğer aktif devre elemanlarıyla (Op-Amp, OTA, CDA) gerçekleştirilen devrelere göre daha geniş bir frekans bandında çalışabilirler, bir ucu topraklı kapasiteler ve dirençler içermeleri nedeniyle tümleştirmeye ve anahtarlı-kapasite (SC) filtre devrelerine dönüştürmeye uygundur.

VII. BÖLÜM

7. KAYNAKLAR

- [1]: **ANDAY F.**, " Aktif Devre Sentezi", TUBİTAK yayınları No: 495, Seri NO: 61, 1981
- [2]: **M. E. Van VALKENBURG**, " Modern Devre Sentezi " Bursa Üniversitesi Yayınları, Çeviren Yük. Müh. H. ATALAY, Cilt-1, 1980
- [3]: **LEBLEBİCİ D.**, " Tranzistorun 25 Yılı ", İTÜ Elektrik Fakültesi Konferansları, 4. Konferans, 1973-1974
- [4]: **HODGES D. A.**, **JACKSON H. G.** " Analysis And Design of Digital Integrated Circuits", McGRAW-HILL Series in electrical engineering, 1983, ISBN 0-07-029153-5
- [5]: **ACAR C.**, " Duyarlık Analizinde Yeni Olanaklar", Doçentlik tezi (İTÜ), 1977
- [6]: **LAH H.** "Analog And Digital Filters: Design And Realization",
- [7]: **ORCHARD H. J.**, "Inductorless Filters", Electronics Letters, Vol. 2, pp. 224-225, September 1966
- [8]: **SMITH K. C. and SEDRA A.**, " The Current Conveyor- A New Circuit Building Block ", Proc. IEEE (Letters), Vol. 56 pp. 1368-1369, August 1968.
- [9]: **SEDRA A., SMITH K. C.**, " A Second Generation Current Conveyor And Its Applications ", IEEE Transactions on Circuits Theory", Vol. CT-17, pp. 132-134, February 1970.
- [10]: **SMITH K. C., SEDRA A.**, "Realization Of The Chua Family Of New Nonlinear Network Elements Using The Current Conveyor.", IEEE Tran. On Circuit Theory, Vol. CT-17, pp. 137-139 Feb 1970.
- [11]: **BLACK G., FRIEDMANN R., SEDRA A.**, "Gyrator Implementation With Integrable Current Conveyors ", IEEE Journal Of Solid-State Circuits", Vol. SC-6, No. 6,

Dec. 1971

- [12]: **SOLIMAN A. M.**, " Inductorless Realization Of An All-Pass Transfer Function Using The Current Conveyor", IEEE Transaction On Circuit Theory, Vol. CT-20, pp. 80-81, Jan. 1973
- [13]: **ARONHIME F.**, "Transfer Function Synthesis Using A Current Conveyor", IEEE Trans. On Circuits And Sytems, Vol. CAS-21, pp. 312-313, March 1974
- [14]: **RATHORE T. S. And DASGUPTA S. M.**, "Current-Conveyor Realisation Of Transfer Function" IEE Proc. G., Vol. 122, pp. 1119-1120, 1975
- [15]: **SOLIMAN A. M.**, "Two Novel Active RC Canonic Band-pass Networks Using The Current Conveyor", Int. J. Electronics, Vol. 42, No. 1, pp. 49-54, 1977
- [16]: **NANDI**, Proc. IEE, V. 65, pp. 1206..., 1977
- [17]: **NANDI R.**, " Equal Valued Earthed- Capacitor Realisation Of A Third Order Low-Pass Butterworth Characteristic Using Current Conveyors", Electronics Letters, Vol. 14, No. 22, pp. 699-700, 1978
- [18]: **SALAWU R. I.**, " Realisation Of An All-Pass Transfer Function Using The Second Generation Current Conveyor", Proc. IEEE, Vol. 68, pp. 183-184, 1980
- [19]: **SOLIMAN A. M.**, "Comments On Realisation Of An All-Pass Transfer Function Using The Second Generation Current Conveyor", Proc. IEEE, Vol. 68, pp. 1035..., 1980
- [20]: **SALAWU R. I.**, "Reply To Comments By A. M. Soliman On Realisation Of An All-Pass Transfer Function Using The Second Generation Current Conveyor", Proc. IEEE, Vol. 69, pp. 395..., 1981
- [21]: **PAL K.**, "Novel Floating Inductance Using Current Conveyor", Electronics Letters, Vol. 17, p. 638, 1981
- [22]: **PAL K.**, "New Inductance And Capacitor Floatation Schemes Using Current Conveyors", Electronics Letters, Vol. 17, No. 21, pp. 807-808, October 1981
- [23]: **SINGH V.**, "Active RC Single-Resistance-Controlled

- Lossless Floating Inductance Simulation Using Single Grounded Capacitor", Electronics Letters, Vol.17, No.21, pp.920-921, November 1981
- [24]: PAL K., "Realisation Of Current Conveyor All-Pass Networks", Int. J. Electronics, Vol.50, pp.165-168, 1981
- [25]: PAL K. SINGH R., "Inductorless Current Conveyor Allpass Filter Using Grounded Capacitors", Electronics Letters, Vol.18, No.1, pp.47, 1982
- [26]: BHUSAN M., NEWCOMB R.W., "Grounding Of Capacitors In Integrated Circuits", Electronics Lett. Vol.3, pp.143-149, 1967
- [27]: NANDI R., "Novel Grounded-Capacitor Ideal FDNR And Oscillator Using Current Conveyors", Electronics Letters, Vol.18, No.3, pp.145-146, February 1982
- [28]: JENANI R., "Novel Lossless Synthetic Floating Inductor Employing A grounded Capacitor", Electronics Letters, Vol.18, No.10, pp.413-414, May 1982
- [29]: RATHORE T.S., "Comments On Realisation Of Current Conveyor All-Pass networks". Int. J. Electronics, Vol.55, No.3, p.501, 1983
- [30]: PAL K., "Reply To Comments On Realisation Of Current Conveyor All-Pass Networks", Int. J. Electronics, Vol.55, p.502, 1983
- [31]: JAGSHJENDI S.F.H., SHARMA R.S., "High Input Impedance Current Conveyor Filters", International Journal Electronics, Vol.55, No.3, pp.499-500, 1983
- [32]: NANDI R., NANDI S., "New Insensitive Active Ideal Inductance With Single Resistor Control Using Current Conveyors", Microelectronics Journal Vol.14, No.2, pp.73-74, 1983
- [33]: PAUL A.E., DEY A.E., PATRANABIS D., " A Floating NIC Without Constraint And Its Application", IEEE Trans. On Circuits And Systems", Vol.CAS-30, No.3, March 1983

- [34]: **NANDI S., JANA P., NANDI R.**, "Floating Ideal FDNR Using Current Conveyors", Electronics Letters, Vol.19, No.7, March 1983
- [35]: **SENANI R.**, "Floting Ideal FDNR Using Only Two Current Conveyors", Electronics Letters, Vol.20, No.5, March 1984
- [36]: **PATRANABIS D., GHOSH D.K.**, "Integrator And Differentiators With Current Conveyors", IEEE Trans. On Circuits And Systems, Vol.CAS-31, No.6, June 1984
- [37]: **WILSON B.**, "High- Performance Current Conveyor Implementation", Electronics Letters, Vol.20, No.24, pp.990-991, November 1984
- [38]: **WILSON B.**, "Low Distortion Feedback Voltage-Current Conversion Technique", Electronics Letters, Vol.17, pp.157-159, 1981
- [39]: **WILSON B.**, "A Low Distortion Bipolar Feedback Current Amplifier Technique", Proc.IEEE, Vol.69, pp.1514-1515, 1981
- [40]: **FABRE A.**, "Dual Translinear Voltage Current Converter", Electronics Letters, Vol.19, pp.1030-1031, 1983
- [41]: **FABRE A.**, "Wideband Translinear Current Converter", ibid, V.20, pp.244-242, 1984
- [42]: **SHARIF-BAKHTIAR M., ARONHIME P.**, "A Current Conveyor Realization Using Operational Amplifiers", Int. J. Electronics, Vol.45, pp.283-288, 1978
- [43]: **SENANI R.**, "Novel Circuit Implementation Of Current Conveyors Using An OA and OTA", Electronics Letters, Vol.16, pp.2-3, 1980
- [44]: **HUERTAS J.L.**, "Circuit Implementation Of Current Conveyor", Electronics Letters, Vol.16, pp.225-226, 1980
- [45]: **TOUMAZO C., LIDGEY F.J.**, "Floating-Impedance Converter Using Current Conveyors", Electronics Letters, Vol.21, No.15, pp.640-642, july 1985
- [46]: **WILSON B.**, "Floating FDNR Employing New CCII-Conveyor Implementation", Electronics Letters,

- Vol. 21, No. 21, pp. 996-997, October 1985
- [47]: **SENANI R.**, "Novel Higher-Order Active Filter Design Using Current Conveyors", Electronics Letters, Vol. 21, No. 22, pp. 1055-1056, October 1985
- [48]: **SENANI R.**, "On The Realization Of Floating Active Elements", IEEE Transactions On Circuits And Systems, Vol. CAS-33, No. 3, March 1986
- [49]: **WILSON B.**, "Using Current Conveyors", Electronics And Wireless World, pp. 28-32, April 1986
- [50]: **TOUMAZOU C.**, **LIDGEY F. J.**, " Universal Active Filter Using Current Conveyors", Electronics Letters, Vol. 22, No. 12, pp. 662-664, June 1986
- [51]: **HIGASHIMURA M.**, "Novel Lossless Tunable Floating FDNR Simulation Using Two Current Conveyors And A Buffer", Electronics Letters, Vol. 22, No. 18, pp. 938-939, August 1986
- [52]: **CHONG C. P.**, **SMITH K. C.**, "Biquadratic Filter Sections Employing A Single Current Conveyor", Electronics Letters, Vol. 22, No. 22, pp. 1162-1164, October 1986
- [53]: **HIGASHIMURA M.**, **FUKUI Y.**, "Novel Method For Realising Lossless Floating Immitance Using Current Conveyors", Electronics Letters, Vol. 23, No. 10, pp. 498-499, May 1987
- [54]: **HIGASHIMURA M.**, **FUKUI Y.**, " New Lossless Tunable Floating FDNR Simulation Using Two Current Conveyors And An INIC", Electronics Letters, Vol. 23, No. 10, pp. 529-531, May 1987
- [55]: **NANDI R.**, " Precise Realisation Of An Insensitive Floating Negative Admittance Converter", Electronics Letters, Vol. 23, No. 15, pp. 775-777, July 1987
- [56]: **SENANI R.**, " Floating Immitance Realisation: Nullor Approach ", Electronics Letters, Vol. 24, No. 7, pp. 403-405, March 1988
- [57]: **HIGASHIMURA M.**, **FUKUI Y.**, "Type 1 Mutator Using Current Conveyor And Its Application To Immitance Simulation", Int. J. Electronics, Vol. 64., No. 3,

- pp. 377-383, 1988
- [58]: **HIGASHIMURA M., FUKUI Y.**, "Realization Of Impedance Function Using Current Conveyors", Int. J. Electronics, Vol. 65, No. 2, pp. 223-231, 1988
- [59]: **HIGASHIMURA M., FUKUI Y.**, "Realization Of All-Pass And Notch Filters Using A Single Current Conveyor", Int. J. Electronics, Vol. 65, No. 4, pp. 823-828, 1988
- [60]: **WILSON B.** " Constant Bandwith Voltage Amplification Using Current Conveyors", Int. J. Electronics, Vol. 65, No. 5, pp. 983-988, May 1988
- [61]: **WILSON B.**, " Universal Conveyor Instrumentation Amplifier", Electronics Letters, Vol. 25, No. 7, pp. 470-471, March 1989
- [62]: **WILSON B.**, " Performance Analysis Of Current Conveyors", Electronics Letters, Vol. 25, No. 23, pp. 1596-1598, November 1989
- [63]: **ROBERTS W., SEDRA A. S.**, "All current Mode Frequency Selective Circuits", Electronics Letters, Vol. 25, No. 12, pp. 759-761, June 1989
- [64]: **HIGASHIMURA M., FUKUI Y.**, " Similation Of Lossless Floating Inductance Using Two Current Conveyors And An Operational Transconductance Amplifier", Int. J. Electronics, Vol. 66, No. 4, pp. 633-638, 1989
- [65]: **SVOBODA J. A.**, " Analysing Networks Containing Current Conveyors", Int. J. Electronics, Vol. 67., No. 6, pp. 899-906, 1989
- [66]: **SINGH V.**, "An Implementation Of CCII- Current Conveyor, With Application", IEEE Trans. On Circuits And Systems, Vol. 36, No. 9, pp. 1250-1251, Sep. 1989
- [67]: **TEK H., ANDAY F.**, "Voltage Transfer Function Synthesis Using Current Conveyors", Electronics Letters, Vol. 25, No. 23, November 1989
- [68]: **SVOBODA J. A.**, " Current Conveyors, Operational Amplifiers And Nullors", IEE Proceedings, Vol. 136, No. 6, pp. 317-322, December 1989
- [69]: **KUMAR U., SHUKLA S.K.**, " The Implementation And

Applications Of Current Conveyors", Microelectronics Journal, Vol.20, No.5, pp.25-46, 1989

- [70]: HIMURA A., FUKUI Y., ISHIDA H., HIGASHIMURA M., "Series Impedance Simulators Using One CCII", Electronics Letters, Vol.26, No.4, pp.269-270, February 1990
- [71]: SEDRA A., ROBERTS G.W., GOHH F., "The Current Conveyor:History, Progress and New Results", IEE Proceedings, Vol.137, Pt.G, No.2, pp.78-87, April 1990
- [72]: LIU S.I., TSAO H.W., WU J., LIN T.K., "Mosfet Capacitor Filters Using Unity Gain CMOS Current Conveyors", Electronics Letters, Vol.26, No.18, pp.1430-1431, August 1990
- [73]: ARONHIME P., NELSON D., ADAMS C., "Applications Of A First-Generation Current Conveyor In Current-Mode Circuits", Electronics Letters, Vol.26, No.18, August 1990
- [74]: FABRE A., MARTIN F., HANAFI M., "Current Mode Allpass/Notch And Bandpass Filters With Reduced Sensitivities", Electronics Letters, Vol.26, No.18, pp.1495-1496, August 1990
- [75]: SINGH V.K., SENANI R., "New Multifunction Active Filter Configuration Employing Current Conveyors", Electronics Letters, Vol.26, No.21, pp.1814-1816, October 1990
- [76]: SVOBODA J.A., MCGORY L., WEBB S., "Applications Of A Commercially Available Current Conveyor", Int.J. Electronics, Vol.70, No.1, pp.159-164, 1991
- [77]: LIU S.I., TSAO H.W., "New Configurations For Single CCII Biquads", Int.J. Electronics, Vol.70, No.3, pp.609-622, 1991
- [78]: ALAMI M., FABRE A., "Insensitive Current-Mode Bandpass Filter Implemented From Two Current Conveyors", Electronics Letters, Vol.27, No.11, pp.897-898, May 1991
- [79]: CHANG C.M., "Universal Active Current Filters Using

Single Second-Generation Current Conveyor",
Electronics Letters, Vol. 27, No. 18, pp. 1614-1617,
August 1991

- [80]: **CHANG C. M.**, "Current Mode Allpass/Notch And Bandpass Filter Using Single CCII", Electronics Letters, Vol. 27, No. 20, pp. 1812-1813, September 1991
- [81]: **LIU S. -I.**, **TSAO H. -W.**, **WU J.**, " CCII-Based Continuous-Time Filters With Reduced Gain-Bandwidth Sensitivity", IEE Proceedings-G, Vol. 138, No. 2, pp. 210-216, April 1991
- [82]: **HOU C. -L.**, **WU Y. -P.**, **LIU S. -I.**, "New Configuration For Single-CCII First-Order And Biquadratic Current-Mode Filters", Int. J. Electronics, Vol. 71, No. 4, pp. 637-644, 1991
- [83]: **LIU S. -I.**, **KUO J. -H.**, **TSAO H. -W.**, **WU J.**, **TSAY J. -H.** "New CCII-Based Differentiator And Its Applications", Int. J. Electronics, Vol. 71, No. 4, pp. 645-652, 1991
- [84]: **SURAKAMPONTORN W.**, **RIEWRUJA V.**, **CHEEVASUVIT F.**, "Integrable CMOS-Base Realization Of Current Conveyors", Int. J. Electronics, Vol. 71, No. 5, pp. 793-798, 1991
- [85]: **CHANG C. -M.**, **CHEN P. -C.**, "Universal Active Current Filter With Three Inputs And One Output Using Current Conveyors", Int. J. Electronics, Vol. 71, No. 5, pp. 817-819, 1991
- [86]: **SENANI R.**, **SINGH V. K.**, "Single-Element-Controlled Sinusoidal Oscillator Employing Single Current Conveyor IC", Electronics Letters, Vol. 28, No. 4, pp. 414-415, February 1992
- [87]: **CELMA S.**, **MARTINEZ P. A.**, **CARLOSENA A.**, "Minimal Realisation For Single Resistor Controlled Sinusoidal Oscillator Using Single CCII", Electronics Letters, Vol. 28, No. 5, pp. 443-444, February 1992

- [88]: **WADSWORTH D.C. BEng, PENG,** " Accurate Current Conveyor Topology and Monolithic Implementation", IEE Proceedings, Vol. 137, Pt. G, No. 2, pp. 88-94, April 1990
- [89]: **KUMAR U., IEIE, SHUKLA S.,** "Recent Developments In Current Conveyors And Their Applications", Microelectronics Journal, Vol. 16, No. 1, pp. 47-52, Jan. 1985
- [90]: **WILSON B.,** "Recent Developments In Current Conveyors And Current-Mode Circuits", IEE Proceedings Vol. 137, Pt. G, No. 2, pp. 63-77, April 1990
- [91]: **ANTOGNETTI P., MASSORRIO G.** "Semiconductor Device Modelling With SPICE", McGRAW-HILL, 1988, ISBN 0-07-002107-4
- [92]: **ACAR C., ANDAY F., KUNTHAN H.** " On The Realization Of OTA-C Filters" International Journal Of Circuit Theory And Applications", Vol. 21, 1993 (Basımı kabul edilmiş fakat henüz yayınlanmamıştır.)

VIII. BÖLÜM

8. EKLER

EK-1

İdeal Akım Taşıyıcılarla PSPICE Analizi

LFF

* LFF DEVRESİNİN TANIMLANMASI *

* (Şekil 4. 29) fc=318. 3KHz *

VG 1 0 AC 100MV

R1 1 2 10K

C2 2 0 38. 27PF

L3 2 4 9. 239MH

C4 4 0 92. 39PF

L5 4 6 3. 827MH

R6 6 0 10K

* ANALİZ TURUNUN TANIMLANMASI *

. AC DEC 10 0. 1 100MEGhz

. PRINT AC VDB(6) V(6) VP(6)

. PROBE

. END

SİMÜLE LFF

* SİMÜLE LFF DEVRESİNİN TANIMLANMASI *

* (Şekil 4. 30) *

VG 1 0 AC 100MV

XTH1 1 2 1 2 7 TH1

XTH3 2 4 2 4 3 TH1 ;TH3=TH1

XTH5 4 6 4 6 5 TH1 ;TH5=TH1
R1^ 7 0 10K
C2^ 2 0 38.27PF
C3^ 3 0 92.39PF
C4^ 4 0 92.39PF
C5^ 5 0 38.27PF
R6^ 6 0 10K

* TEMEL HÜCRE ALT-PROGRAMI (TH1) *
* $Km1=km3=km5=10n$ (mho)² *
* $Rx1=1/\sqrt{Km1}=10k$ ohm *

.SUBCKT TH1 1 2 3 4 5
*.....Y+ Y- Z- Z+ ZO
X1CC2P 1 6 5 CC2P
X2CC2N 2 7 5 CC2N
X3CC2N 5 8 3 CC2N
X4CC2P 5 9 4 CC2P
RA1^ 6 0 10K
RA2^ 7 0 10K
RB1^ 8 0 10K
RB2^ 9 0 10K
.ENDS TH1

* CCII+ TİPİ AKIM TAŞIYICI ALT-PROGRAMI *

.SUBCKT CC2P 1 2 3
*.....Y X Z
VK 2 4 0V
RI 1 0 1E12
E1 4 0 1 0 1
F1 3 0 VK 1
RO 3 0 1E12
.ENDS CC2P

```
*****
* CCII- TİPİ AKIM TAŞIYICI ALT-PROGRAMI *
*****
.SUBCKT CC2N 1 2 3
*. . . . . Y X Z
VK 2 4 0V
RI 1 0 1E12
E1 4 0 1 0 1
F1 0 3 VK 1
RO 3 0 1E12
.ENDS CC2N
```

```
*****
* ANALİZ TURUNUN TANIMLANMASI *
*****
.AC DEC 10 0.1 100MEGHZ
.PRINT AC VDB(6) V(6) VP(6)
.PROBE
.END
```

BPF

```
*****
* BPF DEVRESİNİN TANIMLANMASI *
* (Şekil 4.32) fc=15.916KHz *
*****
VG 1 0 AC 100MV
R1 1 2 10K
C21 2 0 7.07NF
L22 2 0 14.142MH
L31 2 8 707MH
C32 8 4 141.42PF
R4 4 0 10K
```

```
*****
* ANALİZ TURUNUN TANIMLANMASI *
*****
.AC DEC 10 0.1 100MEGHZ
```

. PRINT AC VDB(4) V(4) VP(4)

. PROBE

. END

SIMULE BPF

* SIMULE BPF DEVRESİNİN TANIMLANMASI *

* (Şekil 4.34) *

VG 1 0 AC 100MV

XTH1 1 2 1 2 3 TH1

XTH22 2 0 2 0 5 TH22

XTH3 2 4 2 4 6 TH1 ;TH3=TH1

XTH32 6 0 6 0 7 TH22 ;TH32=TH22

R1^ 3 0 10K

C21^ 2 0 7.07NF

C22^ 5 0 7.07NF

C31^ 6 0 7.07NF

C32^ 7 0 7.07NF

R4^ 4 0 10K

* TEMEL HUCRE ALT-PROGRAMI (TH1) *

* $Km1=Km3=10n$ (mho) ² *

* $Rx1=1/\sqrt{Km1}=10K$ ohm *

. SUBCKT TH1 1 2 3 4 5

*.....Y+ Y- Z- Z+ ZO

X1CC2P 1 6 5 CC2P

X2CC2N 2 7 5 CC2N

X3CC2N 5 8 3 CC2N

X4CC2P 5 9 4 CC2P

RA1^ 6 0 10K

RA2^ 7 0 10K

RB1^ 8 0 10K

RB2^ 9 0 10K

. ENDS TH1

```
*****
* TEMEL HUCRE ALT-PROGRAMI (TH22) *
* Km22=Km32=500n (mho)2 *
* Rx22=1/√Km1=1.4142K ohm *
*****
.SUBCKT TH1 1 2 3 4 5
*. . . . . Y+ Y- Z- Z+ ZO
X1CC2P 1 6 5 CC2P
X2CC2N 2 7 5 CC2N
X3CC2N 5 8 3 CC2N
X4CC2P 5 9 4 CC2P
RA1^ 6 0 1.4142K
RA2^ 7 0 1.4142K
RB1^ 8 0 1.4142K
RB2^ 9 0 1.4142K
.ENDS TH1
```

```
*****
* CCII+ TIPI AKIM TASIYICI ALT-PROGRAMI *
*****
.SUBCKT CC2P 1 2 3
*. . . . . Y X Z
VK 2 4 OV
RI 1 0 1E12
E1 4 0 1 0 1
F1 3 0 VK 1
RO 3 0 1E12
.ENDS CC2P
```

```
*****
* CCII- TIPI AKIM TASIYICI ALT-PROGRAMI *
*****
.SUBCKT CC2N 1 2 3
*. . . . . Y X Z
VK 2 4 OV
RI 1 0 1E12
E1 4 0 1 0 1
```

```
F1 0 3 VK 1
RO 3 0 1E12
.ENDS CC2N
*****
* ANALIZ TURUNUN TANIMLANMASI *
*****
.AC DEC 10 0.1 100MEGHZ
.PRINT AC VDB(4) V(4) VP(4)
.PROBE
.END
```

```
BSF
*****
* BSF DEVRESİNİN TANIMLANMASI *
* (Şekil 4. 36)   fc-159.155k Hz *
*****
VG  1  0  AC 100MV
R1  1  2  1K
L21 2 12 10MH
C22 12  0 100PF
L32  2  4  0.2MH
C31  2  4  5NF
L41  4 13 10MH
C42 13  0 100PF
R6   4  0  1K
*****
* ANALIZ TURUNUN TANIMLANMASI *
*****
.AC DEC 10 0.1 100MEGHZ
.PRINT AC VDB(4) V(4) VP(4)
.PROBE
.END
```

SIMOLE BSF

* SIMOLE BSF DEVRESİNİN TANIMLANMASI *
* (Şekil 4.38) *

VG 1 0 AC 100MV
XTH1 1 2 1 2 3 TH1
XTH21 2 6 2 6 5 TH21
XTH3 2 4 2 4 7 TH1 ;TH3=TH1
XTH31 7 9 7 9 8 TH31
XTH41 4 11 4 11 10 TH21 ;TH41=TH21
R1^ 3 0 1K
C21~ 5 0 100PF
C22~ 6 0 100PF
C31~ 8 0 200PF
C32~ 9 0 200PF
C41~ 10 0 100PF
C42~ 11 0 100PF
R6^ 4 0 1K

* TEMEL HUCRE ALT-PROGRAMI (TH1) *
* $Km1=Km3=1u$ (mho)² *
* $Rx1=1/\sqrt{Km1}=1k$ ohm *

.SUBCKT TH1 1 2 3 4 5
*.....Y+ Y- Z- Z+ ZO
X1CC2P 1 6 5 CC2P
X2CC2N 2 7 5 CC2N
X3CC2N 5 8 3 CC2N
X4CC2P 5 9 4 CC2P
RA1^ 6 0 1K
RA2^ 7 0 1K
RB1^ 8 0 1K
RB2^ 9 0 1K
.ENDS TH1


```
*****
* TEMEL HÜCRE ALT-PROGRAMI (TH21) *
* Km21=km41=10n (mho)2 *
* Rx21=1/√Km21=10K ohm *
*****
```

```
.SUBCKT TH21 1 2 3 4 5
*.....Y+ Y- Z- Z+ ZO
X1CC2P 1 6 5 CC2P
X2CC2N 2 7 5 CC2N
X3CC2N 5 8 3 CC2N
X4CC2P 5 9 4 CC2P
RA1^ 6 0 10K
RA2^ 7 0 10K
RB1^ 8 0 10K
RB2^ 9 0 10K
```

.ENDS TH21

```
*****
* TEMEL HÜCRE ALT-PROGRAMI (TH31) *
* Km31=40n (mho)2 *
* 1/√Km31=5k ohm *
*****
```

```
.SUBCKT TH31 1 2 3 4 5
*.....Y+ Y- Z- Z+ ZO
X1CC2P 1 6 5 CC2P
X2CC2N 2 7 5 CC2N
X3CC2N 5 8 3 CC2N
X4CC2P 5 9 4 CC2P
RA1^ 6 0 5K
RA2^ 7 0 5K
RB1^ 8 0 5K
RB2^ 9 0 5K
```

.ENDS TH31

```
*****
* CCII+ TİPİ AKIM TAŞIYICI ALT-PROGRAMI *
*****
```

```
.SUBCKT CC2P 1 2 3
```

*.....Y X Z
VK 2 4 OV
RI 1 0 1E12
E1 4 0 1 0 t
F1 3 0 VK 1
RO 3 0 1E12
. ENDS CC2P

* CCII- TIPI AKIM TASIYICI ALT-PROGRAMI *

. SUBCKT CC2N 1 2 3

*..... Y X Z
VK 2 4 OV
RI 1 0 1E12
E1 4 0 1 0 t
F1 0 3 VK 1
RO 3 0 1E12
. ENDS CC2N

* ANALIZ TURUNUK TANIMLANMASI *

. AC DEC 10 0. t 100MEGHZ
. PRINT AC VDB(4) V(4) VP(4)
. PROBE
. END

HFP

* HFP DEVRESININ TANIMLANMASI *
* (Şekil 4. 40) fc=318. 31k Hz *

VG 1 0 AC 100MV
R1 1 2 1K
L2 2 0 500UH
C3 2 4 250PF

L4 4 0 500UH

R6 4 0 1K

* ANALIZ TURUNUN TANIMLANMASI *

. AC DEC 10 0.1 100MEGHZ

. PRINT AC VDB(4) V(4) VP(4)

. PROBE

. END

SIMULE HPF

* SIMULE HPF DEVRESİNİN TANIMLANMASI *

* (Şekil 4.42) *

VG 1 0 AC 100MV

XTH1 1 2 1 2 3 TH1

XTH21 2 0 2 0 5 TH1 ;TH21=TH1

XTH3 2 4 2 4 7 TH1 ;TH3=TH1

XTH31 7 0 7 0 8 TH1 ;TH31=TH1

XTH41 4 0 4 0 10 TH1 ;TH41=TH1

R1^ 3 0 1K

C21~ 5 0 500PF

C31~ 8 0 250PF

C41~ 10 0 500PF

R6^ 4 0 1K

* TEMEL HÜCRE ALT-PROGRAMI (TH1) *

* $Km1=Km3=Km21=Km31=Km41=1u$ (mho) ² *

* $Rx1=1/\sqrt{Km1}=1K$ ohm *

. SUBCKT TH1 1 2 3 4 5

*.....Y+ Y- Z- Z+ ZO

X1CC2P 1 6 5 CC2P

X2CC2N 2 7 5 CC2N

X3CC2N 5 8 3 CC2N

X4CC2P 5 9 4 CC2P

RA1^ 6 0 1K
RA2^ 7 0 1K
RB1^ 8 0 1K
RB2^ 9 0 1K

. ENDS TH1

* CCII+ TİPİ AKIM TAŞIYICI ALT-PROGRAMI *

. SUBCKT CC2P 1 2 3

*.....Y X Z

VK 2 4 OV

RI 1 0 1E12

E1 4 0 1 0 1

F1 3 0 VK 1

RO 3 0 1E12

. ENDS CC2P

* CCII- TİPİ AKIM TAŞIYICI ALT-PROGRAMI *

. SUBCKT CC2N 1 2 3

*..... Y X Z

VK 2 4 OV

RI 1 0 1E12

E1 4 0 1 0 1

F1 0 3 VK 1

RO 3 0 1E12

. ENDS CC2N

* ANALİZ TURUNUN TANIMLANMASI *

. AC DEC 10 0.1 100MEGHZ

. PRINT AC VDB(4) V(4) VP(4)

. PROBE

. END

ideal Olmayan Akım Taşıyıcılarla PSPICE Analizi

SIMULE LPF

```
*****
* SIMULE LPF DEVRESININ TANIMLANMASI      *
* (Şekil 4. 30)                          *
*****
VG      1 0 DC OV AC 100MV
XTH1    1 2 1 2 7 TH1
XTH3    2 4 2 4 3 TH1 ;TH3-TH1
XTH5    4 6 4 6 5 TH1 ;TH5-TH1
R1^     7 0 10K
C2^     2 0 38.27P
C3^     3 0 92.39P
C4^     4 0 92.39P
C5^     5 0 38.27P
R6^     6 0 10K
*****
* IDEAL OLMAYAN CMOS CCII'LERDEN OLUSMUS *
* TEMEL HUCRE ALT-PROGRAMI (TH1)         *
* Km1=Km3=Km5=10n (mho)2                *
* Rx1=1/√Km1=10K ohm                     *
*****
.SUBCKT TH1 1 2 3 4 5
*.....Y+ Y- Z- Z+ ZO
VDD     10 0 DC 5V
VSS     0 11 DC 5V
X1CC2P  1 6 5 10 11 CC2P
X2CC2N  2 7 5 10 11 CC2N
X3CC2N  5 8 3 10 11 CC2N
X4CC2P  5 9 4 10 11 CC2P
RA1^    6 0 10K
RA2^    7 0 10K
RB1^    8 0 10K
RB2^    9 0 10K
.ENDS TH1
```

```

*****
* CCII+ TIPI AKIM TASIYICI ALT-PROGRAMI *
* INT. J. ELECTRONICS, VOL. 71, NO. 5, 793-797 *
* 1991 (Şekil 2. 7a) *
*****

```

```

.SUBCKT CC2P 1 2 3 4 5
*           Y X Z VDD VSS
M1 6 7 1 1 NQMOS
M2 7 7 2 2 NQMOS
M3 6 6 4 4 PQMOS
M4 7 6 4 4 PQMOS
M5 8 6 4 4 PQMOS
M6 3 6 4 4 PQMOS
M7 1 8 5 5 NQMOS
M8 8 8 5 5 NQMOS
I1 2 5 DC 200UA
I2 3 5 DC 200UA
.ENDS CC2P

```

```

*****
* CCII- TIPI AKIM TASIYICI ALT PROGRAMI *
* INT. J. ELECTRONICS, VOL. 71, NO. 5, 793-797 *
* 1991 (Şekil 2. 7b) *
*****

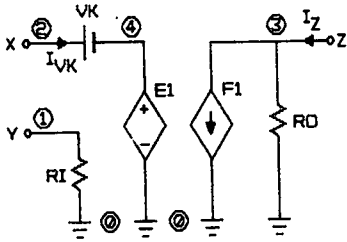
```

```

.SUBCKT CC2N 1 2 3 4 5
*           Y X Z VDD VSS
M1 6 7 1 1 NQMOS
M2 7 7 2 2 NQMOS
M3 6 6 4 4 PQMOS
M4 7 6 4 4 PQMOS
M5 8 6 4 4 PQMOS
M6 9 6 4 4 PQMOS
M7 1 8 5 5 NQMOS
M8 8 8 5 5 NQMOS
M9 9 9 5 5 NQMOS
M10 3 9 5 5 NQMOS
I1 2 5 DC 200UA

```

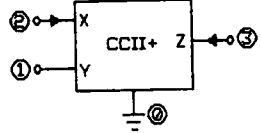
```
I2 4 3 DC 200UA
.ENDS CC2N
.MODEL PQMOS PMOS (LEVEL=3 VTO=-1.2 KP=33.78U GAMMA=0.35
+ PHI=0.65 TOX=100N NSUB=1E15 NSS=1E10 NFS=1E10 NEFF=5
+ XJ=1E-6 LD=0.8E-6 TPG=1 UO=700 UCRIT=1E4 UEXP=0.1
+ UTRA=0.5 VMAX=1E6 XGC=0.4 DELTA=1.0 ETA=0.0 THETA=0.05
+ AF=1.2 KF=1E-26 IS=1E-15 JS=1E-8 PB=0.75 CJ=2E-4 MJ=0.5
+ CJSW=1E-9 MJSW=0.33 FC=0.5 CGBO=400P CGDO=280P CGSO=280P
+ CBD=0.9P CBS=5F RD=10 RS=10 RSH=30)
.MODEL NQMOS NMOS (LEVEL=3 VTO=1.2 KP=33.78U GAMMA=0.35
+ PHI=0.65 TOX=100N NSUB=1E15 NSS=1E10 NFS=1E10 NEFF=5
+ XJ=1E-6 LD=0.8E-6 TPG=1 UO=700 UCRIT=1E4 UEXP=0.1
+ UTRA=0.5 VMAX=1E6 XGC=0.4 DELTA=1.0 ETA=0.0 THETA=0.05
+ AF=1.2 KF=1E-26 IS=1E-15 JS=1E-8 PB=0.75 CJ=2E-4 MJ=0.5
+ CJSW=1E-9 MJSW=0.33 FC=0.5 CGBO=400P CGDO=280P CGSO=280P
+ CBD=0.9P CBS=5F RD=10 RS=10 RSH=30)
*****
* ANALIZ TURUNUN TANIMLANMASI *
*****
.OPTIONS NOPAGE NOMOD DEFW=100U DEFL=5U ; W/L=20
.NODESET V(2)=0 V(3)=0 V(4)=0 V(5)=0 V(6)=0 V(7)=0
.AC DEC 10 0.1 100MEGHZ
.PRINT AC VDB(6) V(6) VP(6)
.PROBE
.OP
.END
```



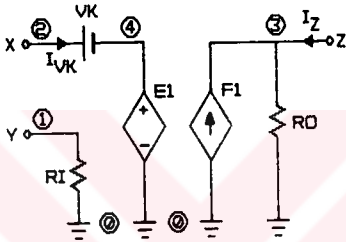
İDEAL MODEL

$$\begin{aligned} V_K &= 0 \quad I_{VK} = I_X \\ E1 &= V_{10} = V_Y \\ F1 &= I_{VK} = I_Z \\ R_I &= R_O = 10^{12} \end{aligned}$$

(a)



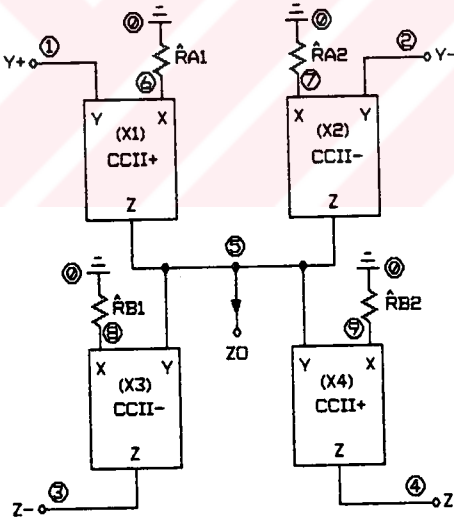
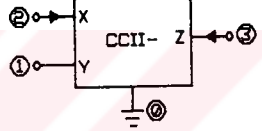
CMOS CCII+de
④ : V_{DD}
⑤ : V_{SS}



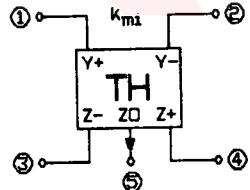
İDEAL MODEL

$$\begin{aligned} V_K &= 0 \quad I_{VK} = I_X \\ E1 &= V_{10} = V_Y \\ F1 &= I_{VK} = -I_Z \\ R_I &= R_O = 10^{12} \end{aligned}$$

(b)



$\hat{R}_{A1} = \hat{R}_{A2} = \hat{R}_{B1} = \hat{R}_{B2}$
seçilmiştir.
 $k_{mi} = (\hat{G}_{i,i})^2$
 $\hat{R}_{i,i} = 1/\sqrt{k_{mi}}$



CMOS TH'de
⑩ : V_{DD}
⑪ : V_{SS}

(c)

Şekil E.1 : CCII'ler ve TH'nin PSPICE programına tanımlanmış modelleri.

ÖZGEÇMİŞ :

Adı Soyadı Herman SEDEF
Doğum Tarihi 06 Şubat 1959
Doğum yeri İstanbul
Eğitim Lise, Bakırköy Lisesi, 1977-1978.
Lisans, Yıldız Üniversitesi Elektronik ve Haberleşme Müh. Bölümü, 1983-1984.
Yüksek Lisans, Yıldız Üniversitesi Elektronik ve Hab. Müh. Bölümü, 1986-1987.
Doktora, Yıldız Teknik Üniversitesi Elektronik ve Hab. Müh. Bölümü, 1993-1994.
Yabancı Dil İngilizce
İş Deneyimi Yücel Elektronik A. Ş., Elektronik Müh. 1984-1985
Yıldız Teknik Üniversitesi, Elektronik ve Hab. Müh. Böl. Devreler ve Sistemler Anabilim Dalı Araştırma Görevliliği, 1986-...

