

**T.C.
YILDIZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

**TEPE AKIM KONTROLÜ YÖNTEMİYLE SÜREKLİ İLETİM
MODUNDA ÇALIŞAN ZETA TİPİ DA-DA DÖNÜŞTÜRÜCÜNÜN
MODELLENMESİ VE KARARLILIK ANALİZİ**

ABDURRAHMAN YILMAZ

**YÜKSEK LİSANS TEZİ
MEKATRONİK MÜHENDİSLİĞİ ANABİLİM DALI
MEKATRONİK MÜHENDİSLİĞİ PROGRAMI**

**DANIŞMAN
YRD. DOÇ. DR. MUHAMMET GARİP**

İSTANBUL, 2017

T.C.
YILDIZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

**TEPE AKIM KONTROLÜ YÖNTEMİYLE SÜREKLİ İLETİM
MODUNDA ÇALIŞAN ZETA TİPİ DA-DA DÖNÜŞTÜRÜCÜNÜN
MODELLENMESİ VE KARARLILIK ANALİZİ**

Abdurrahman YILMAZ tarafından hazırlanan tez çalışması 08.06.2017 tarihinde aşağıdaki jüri tarafından Yıldız Teknik Üniversitesi Fen Bilimleri Enstitüsü Mekatronik Mühendisliği Anabilim Dalı'nda **YÜKSEK LİSANS TEZİ** olarak kabul edilmiştir.

Tez Danışmanı

Yrd. Doç. Dr. Muhammet GARİP
Yıldız Teknik Üniversitesi

Jüri Üyeleri

Yrd. Doç. Dr. Muhammet GARİP
Yıldız Teknik Üniversitesi

Prof. Dr. Yaşar BİRBİR
Marmara Üniversitesi

Yrd. Doç. Dr. Kadir ERKAN
Yıldız Teknik Üniversitesi

ÖNSÖZ

Yenilenebilir enerji kaynakları, batarya içeren sistemler, doğru akım elektrik enerjisinin kullanıldığı çoğu endüstriyel uygulama DA-DA dönüştürücü sistemlerini içermektedir. Bu dönüştürücülerden birisi olan Zeta DA-DA dönüştürücünün modellenmesi bu tezde ele alınmıştır. Devre topolojisine ait matematiksel modelin sembolik formda elde edilmesi ile farklı uygulamalarda yapılacak tasarımlar için bu modelin kullanılmasına imkân sağlanması ve dolayısı ile bilime ve teknolojik gelişmelere uluslararası düzeyde katkı sağlanması hedeflenmiştir.

Tez çalışmalarım sırasında değerli zamanını esirgmeden her türlü ortam ve imkânı sağlayan kıymetli hocam Sayın Yrd. Doç. Dr. Muhammet GARİP'e saygı ve şükranlarımı sunuyorum. Engin deneyimi ve uzman görüşleri ile her zaman yanımda olan değerli Dr. Ekrem ÇENGELCİ hocama da teşekkürü bir borç bilirim.

Gerek öğrenim hayatım gerekse eğitimim için maddi ve manevi her türlü imkânını seferber eden üzüntülerimle kederlenip, mutluluklarımla sevinen, asla haklarını ödeyemeyeceğim pek kıymetli annem Huriye YILMAZ, babam Kadir YILMAZ'a ve sevgili kardeşim Abdüsselam YILMAZ'a en kalbi muhabbetlerimi sunarım.

Ayrıca çalışmalarım sırasında her türlü fedakârlık ve sabrı gösteren, tüm zorlukların üstesinden gelebilmem için elimi hiç bırakmayan, kıymetini ve kalbimdeki değerini kelimelerle ifade edemeyeceğim can yoldaşım, sevgili eşim Dr. Şeyma Nur GÜNEŞ YILMAZ'a bu çalışmayı ithaf ediyor ve kendisinin pek kıymetli ailesine de yürekten teşekkür ediyorum.

Verdiği tüm nimetler için Rabbime hamd ederim.

Mayıs, 2017

Abdurrahman YILMAZ

İÇİNDEKİLER

	Sayfa
SİMGE LİSTESİ.....	vi
KISALTMA LİSTESİ	ix
ŞEKİL LİSTESİ.....	x
ÇİZELGE LİSTESİ	xi
ÖZET	xii
ABSTRACT.....	xiv
BÖLÜM 1	
GİRİŞ	1
1.1 Literatür Özeti.....	1
1.2 Tezin Amacı.....	4
1.3 Hipotez.....	5
BÖLÜM 2	
ZETA TİPİ DÖNÜŞTÜRÜCÜLER	6
2.1 Zeta Dönüştürücü Sürekli İletim Modu (SİM)	7
2.1.1 Zeta Tipi Dönüştürücü SİM Çalışma için Sürekli Hal Analizi	8
BÖLÜM 3	
AKIM MODU KONTROLÜ.....	19
3.1 Akım Modu Kontrolün Temelleri ve Tekâmülü.....	19
3.1.1 Gerilim ve Akım Modu Kontrolün Karşılaştırmalı İncelenmesi.....	20
3.1.2 Akım Modu Kontrolde Kompanzasyon Rampası	21
3.2 Akım Modu Kontrolün Avantajları ve Zayıf Yönleri.....	25
3.2.1 Avantajları	25
3.2.2 Zayıf Yönleri (Zorluklar)	26
3.3 Tepe Akım Modu Kontrol	27
3.3.1 Altharmonik Osilasyon ve Kompanzasyon Rampası Etkisi.....	28
3.3.2 Tepe Akım Modu Kontrolde Akım Algılama Devresi.....	30

3.3.3	Tepe Akım Modu Kontrolde PWM Anahtarlama Modeli	31
BÖLÜM 4		
ZETA DA-DA DÖNÜŞTÜRÜCÜ KÜÇÜK İŞARET ANALİZİ..... 38		
4.1	Doğru Akım Devre Analizi.....	39
4.2	Alternatif Akım (Küçük İşaret) Analizi.....	40
BÖLÜM 5		
BENZETİM ÇALIŞMALARI..... 47		
5.1	Gerilim Yükseltici Modda Çalışan Zeta DA-DA Dönüştürücü.....	47
BÖLÜM 6		
SONUÇ VE ÖNERİLER..... 54		
KAYNAKLAR 56		
EK-A		
YÜKSEK MERTEBEDEN POLİNOMLAR İÇİN YAKLAŞIK KÖK HESABI 59		
ÖZGEÇMİŞ 61		

SİMGE LİSTESİ

a	PWM anahtarı aktif ucu
c	PWM anahtarı ortak ucu
C_l	Topoloji kapasitesi
C	Çıkış kapasitesi
C_f	Alçak geçiren filtre kapasitesi
C_r	Rampa işareti üretme devresi kapasitesi
C_s	Akım çevrimi altharmonik kararsızlığı öngören kapasite
D	Darbe doluluk oranı
D_l	Diyot anahtar
D_r	Rampa işareti üretme devresi diyotu
D_z	Zener diyot
ΔdT_s	İndüktör akımı bozulması kaynaklı anahtar iletim süresindeki değişim
ΔI_{L_1}	L_1 indüktörü akımındaki dalgalanma genliği
ΔI_{L_2}	L_2 indüktörü akımındaki dalgalanma genliği
ΔV_{C_1}	C_1 kapasitesi gerilimindeki dalgalanma genliği
ΔV_{out}	Çıkış gerilimindeki dalgalanma genliği
f_s	Anahtarlama frekansı
i_a	PWM anahtarı aktif ucu akımı
\hat{i}_a	PWM anahtarı aktif ucu küçük işaret akımı
I_a	PWM anahtarı aktif ucu ortalama akımı
$i_{anahtar}$	Anahtar akımı
i_c	PWM anahtarı ortak ucu akımı
\hat{i}_c	PWM anahtarı ortak ucu küçük işaret akımı
I_c	PWM anahtarı ortak ucu ortalama akımı
I_{in}	Giriş akımı
I_{out}	Çıkış akımı
i_C	C kapasitesi akımı
i_{C_1}	C_1 kapasitesi akımı
\hat{i}_{C_1}	C_1 kapasitesi küçük işaret akımı
$I_{C_{ef}}$	C kapasitesi efektif akımı
$I_{C_1_{ef}}$	C_1 kapasitesi efektif akımı

i_{D_1}	D ₁ anahtarı akımı
I_{D_1}	D ₁ anahtarı ortalama akımı
$I_{D_1\max}$	D ₁ anahtarı maximum akımı
i_{L_1}	L ₁ indüktör akımı
i_{L_2}	L ₂ indüktör akımı
I_{L_1}	L ₁ indüktörü ortalama akımı
\hat{i}_{L1}	L ₁ indüktörü küçük işaret akımı
I_{L_2}	L ₂ indüktörü ortalama akımı
\hat{i}_{L2}	L ₂ indüktörü küçük işaret akımı
$I_{L1\min}$	L ₁ indüktörü minimum akımı
$I_{L1\max}$	L ₁ indüktörü maximum akımı
$I_{L2\min}$	L ₂ indüktörü minimum akımı
$I_{L2\max}$	L ₂ indüktörü maximum akımı
i_p	PWM anahtarı pasif ucu akımı
i_{S_1}	S ₁ anahtarı akımı
I_{S_1}	S ₁ anahtarı ortalama akımı
$I_{S1\text{ef}}$	S ₁ anahtarı efektif akımı
$I_{S1\max}$	S ₁ anahtarı maximum akımı
K	Transfer fonksiyonu doğru akım kazancı
L_1	Giriş indüktörü
L_2	Çıkış indüktörü
$L_{eş}$	Eşdeğer indüktör
p	PWM anahtarı pasif ucu
Q_{p1}	Orta frekans bölgesi kutup çifti kalite faktörü
Q_{p2}	Yüksek frekans bölgesi kutup çifti kalite faktörü
Q_z	Orta frekans bölgesi sıfır çifti kalite faktörü
R	Omik yük
$R_{algıla}$	Akım algılama direnci
r_c	C kapasitesi iç direnci (esr)
r_{esr}	Çıkış kapasitesi esr direnci
R_f	Alçak geçiren filtre direnci
R_{I-V}	Akım algılama devresi akım gerilim dönüşüm oranı
R_r	Rampa işareti üretme devresi direnci
S_l	Anahtar
S_e	Kompanzasyon rampası eğimi
S_f	İndüktör akımının azalış eğimi
S_n	İndüktör akımının artış eğimi
T_s	Anahtarlama periyodu
t	Zaman
$V_{akım}$	Akım algılama devresi çıkış gerilimi

V_{ap}	PWM anahtarı a-p uçları arası gerilimi
\hat{v}_{ap}	PWM anahtarı a-p uçları arası küçük işaret gerilimi
V_{ac}	PWM anahtarı a-c uçları arası gerilimi
V_{cp}	PWM anahtarı c-p uçları arası gerilimi
\hat{v}_{cp}	PWM anahtarı c-p uçları arası küçük işaret gerilimi
V_{in}	Giriş gerilimi
$v_{kontrol}$	Kontrol gerilimi
v_c	Kontrol gerilimi
\hat{v}_c	Küçük işaret kontrol gerilimi
V_{max}	Rampa işareti maksimum değeri
V_{out}	Çıkış gerilimi
\hat{v}_{out}	Küçük işaret çıkış gerilimi
V_{rampa}	Testere dişi tipinde üçgen dalga
V_{ref}	Referans DA gerilimi
V_{C_1}	C_1 kapasitesi ortalama gerilimi
$V_{C_1_{max}}$	C_1 kapasitesi maximum gerilimi
$V_{C_1_{min}}$	C_1 kapasitesi minimum gerilimi
v_{C_1}	C_1 kapasitesi gerilimi
V_{D_1}	D_1 anahtarı ortalama gerilimi
V_{GS}	PWM işareti
v_{L_1}	L_1 indüktör gerilimi
v_{L_2}	L_2 indüktör gerilimi
V_{S_1}	S_1 anahtarı ortalama gerilimi
$\omega_{o,p1}$	Orta frekans bölgesi kutup çifti açısıl frekansı
$\omega_{o,p2}$	Yüksek frekans bölgesi kutup çifti açısıl frekansı
$\omega_{o,z}$	Orta frekans bölgesi sıfır çifti açısıl frekansı
ω_p	Reel kutup açısıl frekansı
ω_z	Reel sıfır açısıl frekansı
Z_1	Geri besleme kazanç devresi empedansı
Z_2	Geri besleme kazanç devresi empedansı
\hat{z}_{out}	Küçük işaret çıkış empedansı

KISALTMA LİSTESİ

AA	Alternatif Akım
DA	Dođru Akım
esr	Eşdeđer Seri Direnç (Equivalent Serial Resistor)
KCL	Kirchhoff Akım Yasası
KİM	Kesintili İletim Modu (Discontinuous Conduction Mode)
KVL	Kirchhoff Gerilim Yasası
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
PID	Oransal-Integral-Türev (Proportional-Integral-Derivative)
PWM	Darbe Genişlik Modülasyonu (Pulse Width Modulation)
SEPIC	Single-Ended Primary-Inductor Converter
SİM	Sürekli İletim Modu (Continuous Conduction Mode)

ŞEKİL LİSTESİ

	Sayfa
Şekil 1. 1 Güç işlemcisi	1
Şekil 2. 1 Zeta tipi DA-DA dönüştürücü	6
Şekil 2. 2 SİM modu Zeta dönüştürücü, anahtarın iletimde olduğu durum.....	7
Şekil 2. 3 SİM modu Zeta dönüştürücü, anahtarın kesimde olduğu durum	7
Şekil 2. 4 Zeta DA-DA dönüştürücü için sürekli hal dalga formları	15
Şekil 3. 1 Örnek bir DA-DA dönüştürücü (Buck) için kontrol şemaları	20
Şekil 3. 2 Akım modu kontrole kompanzasyon rampası ekleme	22
Şekil 3. 3 Kompanzasyon rampalı akım modu kontrolün yapısı ve dalga formları	24
Şekil 3. 4 Tepe akım modu kontrol şeması ve dalga formları	27
Şekil 3. 5 Altharmonik osilasyon ve kompanzasyon rampası etkisi	29
Şekil 3. 6 Kompanzasyon rampalı akım algılama devresi örneği	30
Şekil 3. 7 PWM anahtarı.....	32
Şekil 3. 8 Akım kontrollü PWM anahtar	33
Şekil 3. 9 Akım kontrollü PWM anahtarı büyük işaret ortalama modeli	34
Şekil 3. 10 Akım kontrollü PWM anahtarı küçük işaret eşdeğer modeli	35
Şekil 3. 11 Tepe akım kontrollü buck-boost DA-DA dönüştürücü	36
Şekil 4. 1 PWM anahtarı modeline göre modifiye edilmiş Zeta dönüştürücü	38
Şekil 4. 2 Zeta dönüştürücü doğru akım eşdeğer modeli	39
Şekil 4. 3 PWM anahtarı modeli kullanılan Zeta dönüştürücü için küçük işaret eşdeğer devresi	41
Şekil 5. 1 Benzetimi yapılan boost modu Zeta DA-DA dönüştürücü PSIM modeli	49
Şekil 5. 2 PSIM simülasyon dalga formları	49
Şekil 5. 3 PSIM simülasyonu ve (5.1)'deki matematiksel hesaplama için $\hat{v}_{out} / \hat{v}_c$ transfer fonksiyonuna ait Bode grafiklerinin karşılaştırılması	51

ÇİZELGE LİSTESİ

	Sayfa
Çizelge 4. 1 Eşitlik (4.16)'daki transfer fonksiyonu (\hat{v}_{out}/\hat{v}_c) için katsayılar.....	43
Çizelge 5. 1 Boost modu Zeta DA-DA dönüştürücü parametre değerleri	48
Çizelge 5. 2 Zeta dönüştürücü çizelge 5.1 örnek devresi kutup ve kalite faktörleri.....	52

TEPE AKIM KONTROLÜ YÖNTEMİYLE SÜREKLİ İLETİM MODUNDA ÇALIŞAN ZETA TİPİ DA-DA DÖNÜŞTÜRÜCÜNÜN MODELLENMESİ VE KARARLILIK ANALİZİ

Abdurrahman YILMAZ

Mekatronik Mühendisliği Anabilim Dalı

Yüksek Lisans Tezi

Tez Danışmanı: Yrd. Doç. Dr. Muhammet GARİP

DA-DA dönüştürücüler girişlerindeki DA işaretin gerilim seviyesini anahtarlama elemanına ulaştırılan kontrol işaretinin doluluk oranına bağlı olarak bir seviyeden başka bir seviyeye dönüştüren ve çıkışına ileten devrelerdir. Bu dönüştürücüler genellikle regüle edilmiş anahtarlama güç kaynaklarında, motor sürme uygulamalarında kullanılmaktadır. Giriş gerilimi seviyesini düşürerek çıkışa ileten ve/veya yükselterek çıkışa ileten olmak üzere çeşitli DA-DA dönüştürücü topolojileri mevcuttur.

Bu tezde Zeta DA-DA dönüştürücü ele alınmıştır. Bu dönüştürücü giriş gerilimini hem yükselten hem de düşüren modlarda çalışabilir. Ayrıca aynı işlevi gören Cuk veya tek indüktörlü diğer dönüştürücülerin aksine giriş ve çıkış gerilimlerinin polariteleri birbiriyle aynıdır. Bu özelliği sayesinde dağıtım güç şebekelerinde kullanıma daha uygun olduğu söylenebilir. Sepic topolojisi için giriş çıkış gerilim polariteleri her ne kadar aynı olsa da çıkış gerilimi üzerindeki dalgalanmalar göreceli olarak daha fazla olduğundan Zeta dönüştürücünün daha üstün olduğu söylenebilir.

DA-DA dönüştürücüler akım ya da gerilim modu kontrol yöntemlerinin kullanılması için uygundur. Ancak gerek kompanzasyonu kolaylaştırması ve gerekse çıkışların paralellenmesini kolaylaştırması nedeniyle akım modu kontrol daha avantajlıdır. Belirtilen nedenlerle bu tezde tepe akım-modu kontrollü Zeta dönüştürücünün küçük işaret analizi çıkış kapasitesi esr'si de dikkate alınarak yapılmış ve modeli elde edilmiştir. Elde edilen modele ait transfer fonksiyonu sembolik formda türetilmiştir. Türetilen modelin doğruluğu PSIM ortamında yapılan benzetim çalışmaları ile gösterilmiştir.

Tezin ilk bölümünde, yapılan literatür taramasına ait kısa bir özet, tezin amacı ve hipotez verilmiştir.

İkinci bölümde, Zeta tipi dönüştürücülerin çalışma prensibi, sürekli iletim modunda çalışma için sürekli hal analizleri ve bu konulardaki teorik bilgiler verilmiştir.

Üçüncü bölümde, akım modu kontrol ile gerilim modu kontrol karşılaştırmalı olarak incelenmiş, akım modu kontrolde görülen altharmonik osilasyon ve önlenmesi için gerekli kompanzasyon rampası konuları işlenmiştir. Bununla birlikte tepe akım modu özelinde akım algılama devreleri ve PWM anahtarlama modeli ele alınmıştır.

Dördüncü bölümde, tepe akım modu kontrollü sürekli iletim modunda çalışan Zeta dönüştürücü için doğru akım ve küçük işaret (alternatif akım) analizleri yapılmış ve matematiksel model sembolik formda elde edilmiştir.

Beşinci bölümde ise önceki bölümde elde edilen modelin doğruluğunu göstermek amacıyla yapılan benzetim çalışmalarına yer verilmiştir.

Altıncı ve son bölümde, yapılan çalışma değerlendirilmiş ve gelecek çalışmalar tartışılmıştır.

Anahtar Kelimeler: Zeta dönüştürücü, pwm anahtarlama modeli, tepe akım-modu kontrol, sürekli iletim modu

MODELING AND STABILITY ANALYSIS OF PEAK CURRENT MODE CONTROLLED ZETA DC-DC CONVERTER OPERATED IN CONTINUOUS CONDUCTION MODE

Abdurrahman YILMAZ

Department of Mechatronics Engineering

MSc. Thesis

Adviser: Asst. Prof. Dr. Muhammet GARİP

The DC-DC converters are special circuits that convert the input DC voltage from one level to another by using the duty rate of the switching element. These converters are frequently used in regulated switched-mode power supplies and motor drive applications. There are various DC-DC converter topologies, which can operate with input voltage higher or lower than the output voltage.

In this thesis, Zeta DC-DC converter is considered. The Zeta converter can operate in both buck and boost modes. Moreover, unlike Cuk and other single inductor buck/boost DC-DC converters, the polarities of the input and output voltages are the same for Zeta converters. It can be said that it is more convenient to use in distributed power supplies with this feature. Although the input and output voltage polarities are the same for the Sepic topology, it can be stated that the Zeta converter is superior since the ripples at the output voltage are relatively less.

DC-DC converters are suitable for operating with current or voltage mode control methods. However, the current mode control is more advantageous since it makes compensation and the parallelization of the outputs easier. For the reasons stated above, the small signal analysis of the peak current-mode controlled Zeta converter was made including the ESR of the output capacitor. The transfer function of the achieved model is derived in symbolic form. The derived model of example Zeta converter circuits are compared with PSIM simulations of the example Zeta converter circuits to examine the accuracy of the model.

A brief summary of the literature review, thesis purpose and hypothesis are given in the first chapter of the thesis.

Second chapter covers the working principle of Zeta type converters, steady state analysis for continuous conduction mode operation and relevant theoretical information on the subjects.

In the third chapter, the current mode and the voltage mode control methods are examined comparatively, the subharmonic oscillation in the current mode control and necessary compensation ramp to eliminate it are discussed. Additionally, current sensing circuits and PWM switch model especially for the peak current mode control are studied.

In the fourth chapter, the dc analysis and the small signal analysis of peak current-mode controlled, non-isolated Zeta converter is presented. The PWM-switch model in CCM is utilized in the analysis and the mathematical model is derived in symbolic form.

The fifth chapter includes the simulation studies to show the accuracy of the previously achieved model.

In the sixth and last chapter, the study is evaluated in terms of its advantages and drawbacks, and possible future works are discussed.

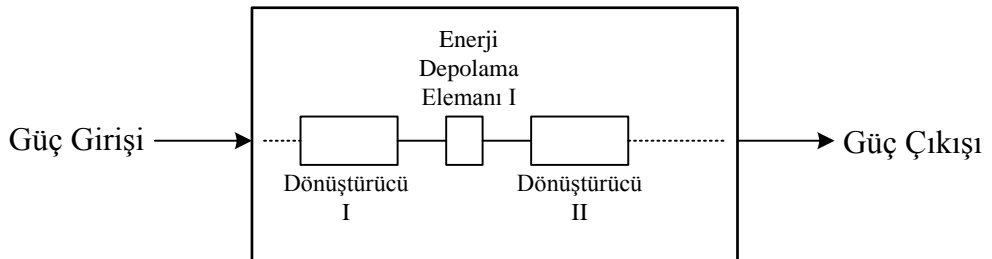
Keywords: Zeta converter, pwm-switch model, peak current-mode control, continuous conduction mode

1.1 Literatür Özeti

Güç elektroniğinin ilgi alanı, elektronik donanımları kullanarak elektrik enerjisinin işlenmesidir [1]. Şekil 1.1’de blok diyagramı görülen güç işlemcisi, bu amacı yerine getirmek için güç girişini çeşitli dönüştürme işlemlerine tabi tutan ve güç çıkışını üreten süreçtir [2]. Güç işlemcisi içerisinde, enerjinin depolanması amacıyla ise kapasite ve indüktör gibi elemanlar kullanılır [2]. Güç işlemcilerinin en temel aşaması olan dönüştürme işlemi, giriş ve çıkış işaretlerinin formları açısından 4 ana başlığa ayrılır. Bunlar [2];

- Alternatif akım – alternatif akım (AA-AA)
- Doğru akım – alternatif akım (DA-AA)
- Alternatif akım – doğru akım (AA-DA)
- Doğru akım – doğru akım (DA-DA)

olarak sıralanabilir.



Şekil 1. 1 Güç işlemcisi [2]

DA-DA dönüştürücüler kendi içerisinde de gerilim düşürücü ya da gerilim yükseltici olmak üzere sınıflandırılabilir [2]. Ancak bazı DA-DA dönüştürücü devreler gerilimi

düşürme ya da yükseltme işlevlerinin ikisini de yerine getirebilmektedir. 20. asrın son çeyreğinde ortaya atılan [3] ve gerilim düşürme/yükseltme işlevlerinin her ikisini de yerine getirebilen DA-DA dönüştürücü topolojilerinden birisi olan [4], [5], [6], [7] Zeta DA-DA dönüştürücü bu tezde ele alınmıştır.

Literatürde Zeta dönüştürücü hakkında çeşitli konu başlıklarında çalışmalar mevcuttur. Zeta dönüştürücünün literatüre kazandırılmasının ardından ilk uygulama çalışmaları 1993 yılında yayımlanan iki çalışma ile yapılmıştır [8], [9]. Bu çalışmalar yazarların tez çalışmasından üretilmiştir. Sürekli iletim modunda (SİM) çalışan Zeta dönüştürücü sürekli halde incelenmiş, akım ve gerilim parametreleri için matematiksel ifadeler elde edilmiştir. Matematiksel ifadelerin doğrulanması amacıyla benzetim çalışması ve laboratuvar prototipi üzerinde incelemeler yapılarak raporlanmıştır. İlk uygulamalı çalışmalar olması münasebetiyle bu konferans yayınları değerlidir.

Zeta dönüştürücünün biliniyor hale gelmesinin ardından bazı çalışmalarda Zeta dönüştürücü, diğer gerilim düşürme/yükseltme özelliği olan dönüştürücüler (SEPIC, Cuk, buck-boost) ile kıyaslanmıştır. Niculescu ve diğerleri tarafından yapılan çalışmada [10] Cuk, SEPIC (single-ended primary-inductor converter) ve Zeta PWM dönüştürücüleri MATLAB© ortamında analiz edilmiş ve analizin farklı koşullar için (sürekli-kesintili iletim modları, ayırık-akuple indüktör) nasıl yapılacağı adım adım verilmiştir.

Woransuttikul ve diğerlerinin çalışmasında [11] SEPIC ve Zeta dönüştürücüler performans açısından karşılaştırılmıştır. Bu amaçla verimleri ve çıkış işaretleri ele alınmış, elde edilen sonuçlar bir prototip devre üzerinde doğrulanmıştır. Sonuçlar verim açısından SEPIC ve Zeta dönüştürücüler arasında kayda değer farkların olmadığını göstermektedir. Ancak çıkış işareti üzerindeki gerilim dalgalanması açısından incelendiğinde özellikle düşük anahtar iletim açılarında Zeta dönüştürücünün çok daha iyi performans gösterdiği gösterilmiştir. Çıkışında yer alan LC filtresi sayesinde Zeta dönüştürücü, SEPIC dönüştürücü aksine daha düşük çıkış dalgalanmasına sahiptir.

Zeta dönüştürücünün Cuk dönüştürücüye olan üstünlüğü ise [3]'te giriş ve çıkış gerilimlerinin polariteleri incelenerek verilmiştir. Cuk dönüştürücüde giriş işareti ile çıkış işareti ters polariteye sahipken, Zeta dönüştürücüde giriş ve çıkış dalga formları aynı polariteye sahiptir. Bu da Zeta dönüştürücüyü dağıtılmış güç sistemlerinde (distributed power systems) kullanılmaya daha uygun hale getirmektedir.

Zeta dönüştürücünün modellenmesi amacıyla kaleme alınmış çalışmalarda ise kontrol moduna (gerilim-akım) ve iletim türüne (sürekli-kesintili) göre sınıflandırmalar yapılmış ve modeller elde edilmiştir. Bunlar şöyle sıralanabilir.

Kesintili iletim modunda (KİM) çalışma için yapılan çalışmalardan [12]'de gerilim modu kontrole ait matematiksel model sembolik formda türetilmiştir ancak yüksek frekanslardaki dinamikler ihmal edildiği için sadece Zeta dönüştürücünün düşük frekanslardaki davranışını sergilemektedir. KİM çalışma için yapılmış bir diğer çalışmada Zeta dönüştürücünün düşük toplam harmonik bozulmaya sahip olduğunu göstermek için yine düşük frekanslardaki dinamiklerini dikkate alacak şekilde bir model gerilim modu kontrol için izole edilmiş devreye uygun olarak elde edilmiş ve bu model prototip devre üzerinde doğrulanmıştır [13]. [14], [15] çalışmalarında ise KİM'de çalışan Zeta dönüştürücü için küçük işaret analizi genelleştirilmiş anahtar ortalama tekniği ile gerilim modu kontrol için düşük frekanslar için yapılmış ve yapılan analiz basit bir kontrol algoritması üzerinden deneysel çalışma ile test edilmiştir. Aynı çalışmanın devamı mahiyetinde yapılan çalışmada ise elde edilen modeldeki belirsizlik ve basitleştirmeler nedeniyle ortaya çıkabilecek farklılıkların göz ardı edilebileceği ve doğru sonuçların elde edileceği bir araç tasarımı MATLAB ortamında yapılmış ve dönüştürücünün dinamik davranışı efektif olarak temsil edilebilmiştir [16].

[17], [18], [19] çalışmalarında araştırmacılar tarafından SİM'de çalışan Zeta dönüştürücü için durum uzayı ortalama modeli kullanılarak gerilim modu kontrol için küçük işaret analizi yapılmıştır. Literatürde yapılmış ilk ve en detaylı çalışmalar bunlardır. Aynı zamanda elde edilen model benzetim çalışmaları ile doğrulanmıştır. [19]'da model ortalama anahtar modeli ve PWM anahtarı modeli de kullanılarak tekrarlanmış ve sonuçların benzerliği Bode eğrileri üzerinde gösterilerek doğrulanmıştır. SİM'de çalışan Zeta dönüştürücü için benzetim ve performans analizi yapmak amacıyla yapılan bir diğer çalışmada ise öncekilere benzer şekilde durum uzayı ortalama tekniği tabanlı gerilim modu kontrol modeli elde edilmiş ve sürekli hal davranışı için oransal-integral-türev (PID) denetleyici performansı incelenmiştir [20].

[21] çalışmasında ise Zeta dönüştürücünün de yer aldığı farklı DA-DA dönüştürücü topolojilerinin, temel gerilim yükseltici (boost) ve düşürücü (buck) dönüştürücüler cinsinden ifade edilmesi ve durum uzayı ortalama tekniği ile elde edilmiş temel bileşen

modellerinin doğrudan kullanılması ile bu karşılıkların küçük işaret analizinin yapılması yoluna gidilmiştir.

[22] çalışmasında SİM ya da KİM’de çalışan birleşik ya da ayrı indüktör barındıran Zeta dönüştürücü için basitleştirilmiş gerilim kontrol modu modeli elde edilmiştir. Modele ait parametreler elde edilirken akım ve gerilim dalga formlarına ait ifadelerden faydalanılmış ve bununla birlikte kapasitelerin gerilimleri üzerindeki dalgalanmalar ihmal edilmiştir.

Bu çalışmada ise tepe akım modu kontrollü, izole edilmemiş Zeta dönüştürücü topolojisi için SİM çalışmada küçük işaret analizi yapılmıştır. Analizde PWM anahtarı modeli kullanılmış ve ardından kontrolden çıkışa olan transfer fonksiyonu sembolik formda elde edilmiştir. Sabit frekansta gerilim modu kontrollü Zeta dönüştürücü dördüncü dereceden bir transfer fonksiyonuna sahiptir [18] ancak gerilim modu yerine akım modu kullanılmasının avantajı sayesinde bir kutup elimine edilmektedir ve transfer fonksiyonunun üçüncü mertebeden olması beklenir [23]. Ancak modelleme esnasında PWM anahtarı modeli kullanıldığından anahtarlama frekansının yarısı civarında bir kutup çifti modele eklenir ve beşinci mertebeden bir transfer fonksiyonuna ulaşılır [23]. PWM anahtarı modeli her ne kadar sistemin mertebesini artırsa da matris işlemleri yerine lineer devre analizi yöntemlerini kullanmaya imkân verdiği için durum uzayı tabanlı yöntemlere göre daha üstündür [23]. Çalışma sonucunda elde edilen matematiksel modelin doğruluğunun gösterilmesi amacıyla gerilim yükseltme modunda çalışan bir Zeta dönüştürücü devre örneği üzerinden PSIM benzetim sonuçları ve matematiksel model sonuçları karşılaştırılmıştır. Bode eğrileri üzerinden yapılan bu karşılaştırma modelin geçerliliğini ortaya koymaktadır.

1.2 Tezin Amacı

Zeta DA-DA dönüştürücü için küçük işaret analizinin yapılması bu tezin ana amacıdır. Literatürde bir önceki kısımda bahsedildiği üzere Zeta dönüştürücü için dinamik modelin elde edilmesi amacıyla çeşitli çalışmalar yapılmıştır ancak tepe akım-modunda çalışan Zeta dönüştürücü için küçük işaret analizi daha önce yapılmamıştır. Nümerik örnekler üzerinden bu analiz daha kolay bir şekilde yapılabilir ancak bu çalışmada Zeta dönüştürücü küçük işaret analizine ait matematiksel modelin, Zeta dönüştürücünün çıkışında yer alan kapasitenin seri eşdeğer direnci (esr) de dikkate alınarak sembolik

formda elde edilmesi amaçlanmıştır. Son olarak da sembolik formda elde edilen modelin geçerliliğın ispatlanması hedeflenmiştir.

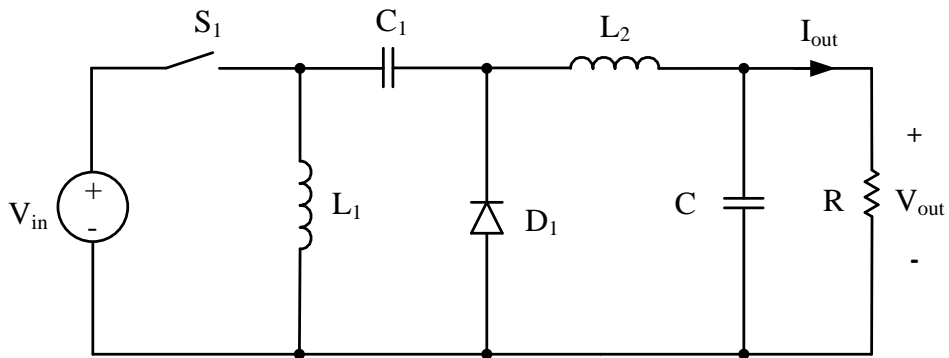
1.3 Hipotez

Literatürde iki kapasite ve iki indüktörden oluşan gerilim modu kontrollü Zeta DA-DA dönüştürücünün dördüncü mertebeden olduđu söylenmektedir [18]. Bu çalışmada Zeta DA-DA dönüştürücünün akım-modu kontrolü ele alınmaktadır. Akım-modu kontrolün avantajları [24] sayesinde Zeta dönüştürücünün üçüncü mertebeden bir dönüştürücü haline geleceğini söylemek mümkündür. Ancak bu çalışmada anahtarlama elemanı modeli için PWM anahtarı modeli kullanılacaktır. PWM anahtarı modelinin kullanılması kontrol işaretinden çıkış gerilimine olan transfer fonksiyonun mertebesinde artışa sebep olabilir. Sonuçta tepe akım-modu kontrolü yöntemiyle sürekli iletim modunda çalışan Zeta tipi DA-DA dönüştürücünün küçük işaret modeli beklenenin aksine daha yüksek mertebeden bir transfer fonksiyonuna sahip olabilir. Bu tezde konuya açıklık getirecek olan küçük işaret analizi yapılarak sembolik formda transfer fonksiyonu elde edilmiş ve bu modelin doğruluđu örnek devre üzerinde benzetim ortamında test edilmiştir.

ZETA TİPİ DÖNÜŞTÜRÜCÜLER

1980’li yılların sonunda Jóźwik ve Kazimierczuk tarafından “SEPIC dönüştürücünün duali” ismi ile sunulan DA-DA dönüştürücüye [3], literatürde Zeta DA-DA dönüştürücü denilmektedir. Bu yeni dönüştürücü topolojisine “Zeta” ismi verilmesinde bu dönüştürücünün literatüre giren altıncı DA-DA dönüştürücü olması yatmaktadır. Zeta Yunan alfabesindeki altıncı harf olduğu için bu dönüştürücüye Zeta ismi verilmiştir [25].

Bu çalışmada Şekil 2.1 de görülmekte olan izolasyon devresi eklenmemiş hali ile Zeta dönüştürücü incelenecektir. Sert anahtarlama dönüştürücülerden birisi olan Zeta dönüştürücü, aslında yükselten/düşüren (buck-boost) ve düşüren(buck) dönüştürücülerin kaskat bağlanmış halinden yola çıkılarak elde edilmektedir. Kaskat yapıda bazı anahtarlama elemanlarının kullanımına gerek kalmadığından onların kaldırılması ile Zeta topolojisi elde edilmiştir. Devre voltaj beslemeli girişe karşılık akım basan çıkış karakteristiği göstermektedir. Bu sayede Zeta tipi dönüştürücüler çıkışına girişteki gerilimi yükselterek ya da düşürerek iletebilir. Bu da batarya şarj etme gibi uygulamalar için Zeta dönüştürücüyü kullanışlı hale getirir.

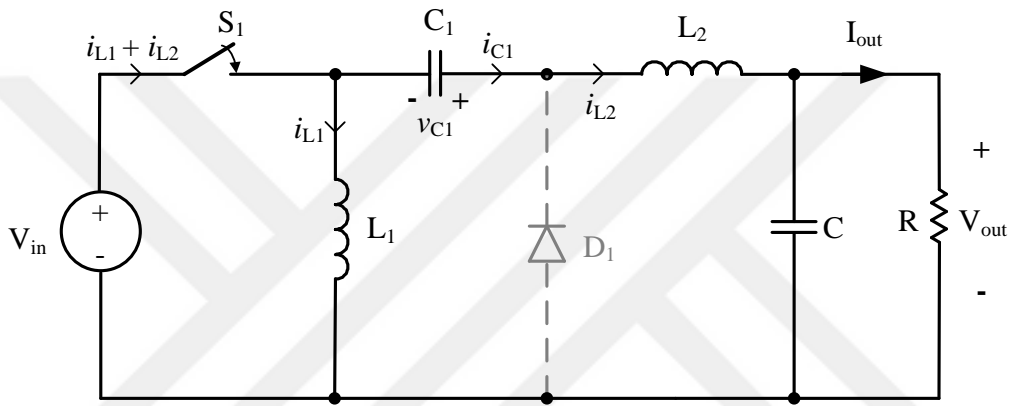


Şekil 2. 1 Zeta tipi DA-DA dönüştürücü [23]

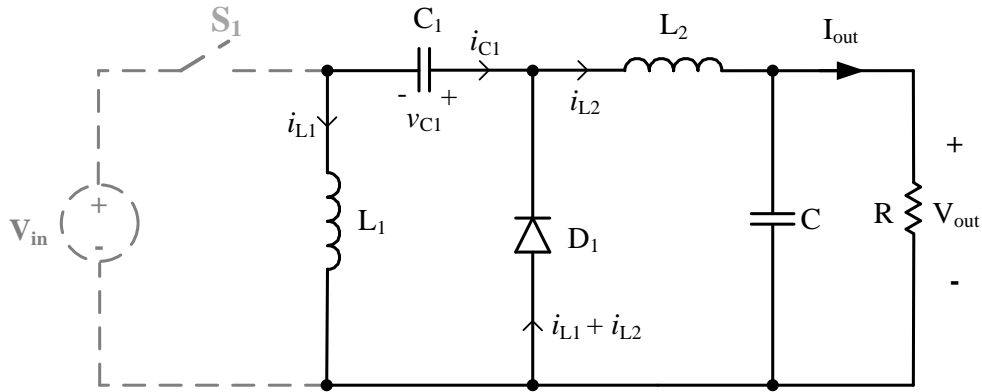
Şekil 2.1'deki devre incelendiğinde anahtarlama elemanının buck dönüştürücü kısmında yer aldığı görülmektedir. Ayrıca anahtarlama amacıyla kullanılacak olan MOSFET'in geçit ya da kaynağının toprağa bağlanarak referanslanmadığı da aşikârdır. Bu durum devrenin sürülebilmesi için harici bir sürücü devreye ihtiyaç olacağını göstermektedir.

2.1 Zeta Dönüştürücü Sürekli İletim Modu (SİM)

Tüm dönüştürücü topolojilerinde olduğu gibi, Zeta dönüştürücü için de üzerindeki anahtarın iletimde olup olmasına göre Sürekli İletim Modu (SİM) karakteristiği incelenebilir.



Şekil 2. 2 SİM modu Zeta dönüştürücü, anahtarın iletimde olduğu durum



Şekil 2. 3 SİM modu Zeta dönüştürücü, anahtarın kesimde olduğu durum

Şekil 2.2'de S_1 anahtarının iletimde olması durumu göz önüne alınmıştır. Şekil 2.3'te ise anahtarın açık olduğu durumda devrenin çalışma mantığı gösterilmektedir. Anahtar iletime geçtiğinde devrenin girişindeki kaynağın enerjisi devreye taşınır ve L_1 bobini şarj olur. Bobinin şarj olacağı kesindir ancak C_1 kapasitesinin polaritesi hakkında bir şey söylenemeyeceği için bu konuda fikir sahibi olmayı sağlamak adına anahtarın

açıldığı andan itibaren devreyi değerlendirmek (Şekil 2.3) daha yerinde olacaktır. Anahtarın açık olduğu zaman diliminde, daha önce yüklenmiş olan L_1 bobini enerji kaybetmeye başlayacaktır. Akım aynı yönde akmaya devam edeceğinden kendisine en az direnç gösterecek yol olan diyot (D_1) üzerinden akmayı tercih edecektir. Bu nedenle anahtarın açık olduğu zaman diliminde diyot iletimde olacaktır. L_1 bobini ve D_1 diyotu üzerinden yoluna devam eden akımın çevrimi tamamlanmak istenirse bu çevrimi tamamlayan devre elemanının C_1 olduğu açıkça görülür. Bu çevrim üzerinde aynı anda her iki reaktif elemanın da (L_1 ve C_1) enerji kaybediyor olması mümkün olmayacağından C_1 , L_1 üzerinde depolanmış olan manyetik enerji ile beslenerek bu zaman diliminde şarj olmaktadır. Böylece C_1 kapasitesinin polaritesi Şekil 2.3'teki gibi elde edilmiş olur. Elbette C_1 kapasitesi için Şekil 2.3'te gösterilen akım yönü terstir ancak başlangıçta akım yönü bilinmediği için yönleri rastgele seçilmiştir. Ayrıca akımın yönü topolojiden topolojiye de değişebilir. O nedenle akımın yönünün ters seçilmesi sadece eşitliği $i_{C_1}(t) = -i_{L_1}(t)$ haline getirir. C_1 kapasitesinin polaritesinin belirlendiği için anahtarın iletimde olduğu duruma geri dönecek olursa C_1 ve L_1 elemanlarının polariteleri nedeni ile D_1 diyotunun kesime gireceği görülür. Bu durumda C_1 kapasitesi üzerinde biriken yük L_2 üzerinden akmaya başlar ve $i_{C_1}(t) = i_{L_2}(t)$ eşitliği elde edilmiş olur. Sonuç olarak besleme kaynağı ve C_1 kapasitesi üzerinde biriken enerji L_2 bobinine transfer edilir. Buradan da C çıkış kapasitesine paralel bağlı durumda olan yük enerjilenir ki devrenin bu kısmı tipik bir buck çalışmadır. Bobinleri besleyen akımların toplamı aynı zamanda anahtarın üzerinden akmaktadır ve dolayısıyla S_1 anahtarı üzerindeki akımın ifadesi $i_{S_1}(t) = i_{L_1}(t) + i_{L_2}(t)$ olarak elde edilir. Anahtarın iletimde olduğu kısım için devrenin çalışma ayrıntıları incelenmiştir. Bu aşamada anahtarın açık olduğu zaman dilimindeki incelemeye devam edilebilir. Anahtarın açık olduğu zaman diliminde L_2 bobini de enerji kaybetmeye başlar. D_1 diyodu iletimde olduğundan L_2 bobini üzerinden akan akım da diyot üzerinden geçer. Sonuç olarak her iki bobinin de akımı diyot üzerinden aktığından diyodun akım ifadesi $i_{D_1}(t) = i_{L_1}(t) + i_{L_2}(t)$ olur.

2.1.1 Zeta Tipi Dönüştürücü SİM Çalışma için Sürekli Hal Analizi

Dönüştürücüdeki DA parazitik dirençlerin olmadığı varsayımı altında Kirchhoff Gerilim Yasası (KVL) kullanılarak Şekil 2.2 ve 2.3'teki anahtarın kapalı ve açık olduğu zaman dilimleri için gerilim eşitlikleri çıkarılabilir. L_1 bobini için anahtarın iletimde

olduğu zaman dilimi için $v_{L_1}(t) = V_{in}$ eşitliği ve anahtarın açık olduğu zaman dilimi için ise $v_{L_1}(t) = -v_{C_1}(t)$ eşitliği yazılabilir. Ayrıca L_2 bobini için ise anahtarın iletimde olduğu zaman dilimi için $v_{L_2}(t) = V_{in} + v_{C_1}(t) - V_{out}$ eşitliği ve anahtarın açık olduğu zaman dilimi için ise $v_{L_2}(t) = -V_{out}$ eşitliği yazılabilir. Buradan yola çıkarak (2.1) ve (2.2) denklemleri elde edilir.

$$V_{in} = v_{L_1}(t); \quad V_{in} = -v_{C_1}(t) + v_{L_2}(t) + V_{out}, \quad 0 \leq t < DT_s \quad (2.1)$$

$$v_{L_1}(t) + v_{C_1}(t) = 0; \quad v_{L_2}(t) + V_{out} = 0, \quad DT_s \leq t < T_s \quad (2.2)$$

(2.1) ve (2.2)'de $v_{L_1}(t)$, $v_{L_2}(t)$, $v_{C_1}(t)$ sırasıyla L_1 , L_2 bobinleri ve C_1 kapasitesi üzerindeki gerilimin zamana bağlı değişimini; V_{in} ve V_{out} ise sırasıyla giriş ve çıkış gerilimini ifade etmektedir. S_1 'in anahtarlama periyodu ve darbe doluluk oranı sırası ile T_s ve D ile gösterilmiştir.

Anahtarın iletimde ve kesimde olduğu zaman dilimlerinin birisinde bobinler şarj olurken diğesinde deşarj olmaktadır. Dolayısıyla bir periyot boyunca incelendiğinde sürekli halde bobinler için $\int_0^{T_s} v_{L_1}(t) dt = 0$ ve $\int_0^{T_s} v_{L_2}(t) dt = 0$ eşitlikleri yazılabilir. C_1

kapasitesi üzerindeki ortalama gerilim ifadesi de bir periyot boyunca gerilim değişimi incelenerek $V_{C_1} = \frac{1}{T_s} \int_0^{T_s} v_{C_1}(t) dt$ eşitliği ile hesaplanabilir.

(2.1) ve (2.2)'de elde edilen eşitlikler, $\int_0^{T_s} v_{L_1}(t) dt = 0$ ve $\int_0^{T_s} v_{L_2}(t) dt = 0$ eşitliklerinde

yerine konduğunda (2.3) ve (2.4) eşitlikleri elde edilir.

$$\int_0^{DT_s} V_{in} dt - \int_{DT_s}^{T_s} v_{C_1}(t) dt = V_{in} DT_s - V_{C_1} (1-D) T_s = 0 \quad (2.3)$$

$$\int_0^{DT_s} (V_{in} + v_{C_1}(t) - V_{out}) dt - \int_{DT_s}^{T_s} V_{out} dt = (V_{in} + V_{C_1} - V_{out}) DT_s - V_{out} (1-D) T_s = 0 \quad (2.4)$$

(2.3) ve (2.4) denklemleri çözüldüğü takdirde sırasıyla (2.5) ve (2.6) elde edilir. Bu sonuç ideal durumda C_1 kapasitesi üzerindeki ortalama gerilimin çıkış gerilimine eşit olduğunu söylemektedir.

$$V_{C_1} = \frac{D}{1-D} V_{in} \quad (2.5)$$

$$V_{out} = \frac{D}{1-D} V_{in} \quad (2.6)$$

Elde edilen sonuç anahtarın iletimde olduğu zaman dilimi için $v_{L_1}(t) = V_{in}$ ve $v_{L_2}(t) = V_{in} + V_{C_1} - V_{out} = V_{in}$ eşitliklerine, anahtarın kesimde olduğu zaman dilimi için ise $v_{L_1}(t) = -V_{C_1} = -V_{out}$ ve $v_{L_2}(t) = -V_{out}$ eşitliklerine ulaştırır. Anahtarın açık olduğu zaman diliminde S_1 'in dayanması gereken gerilim mutlak değerce hesaplanmak istenirse KVL kullanılarak (2.7) yazılabilir. Burada kullanılan anahtar MOSFET olarak düşünülürse V_{S_1} olarak ifade edilen gerilim MOSFET'in savak-kaynak (V_{DS}) gerilimine karşılık gelmektedir.

$$V_{S_1} = V_{D_1} = V_{in} + V_{out} = \frac{1}{1-D} V_{in} = \frac{V_{out}}{D} \quad (2.7)$$

Elde edilen bu sonuçlara göre giriş ve çıkış gerilimleri arasındaki oran ilişkisi olan (2.6) SEPIC tipi dönüştürücüye ait ilişki ile aynıdır. Ayrıca SEPIC tipi dönüştürücüde olduğu gibi Zeta tipi dönüştürücü de evirmeyen güç kaynağıdır. Yukarıdaki eşitlikler kullanılarak indüktör akımlarının da hesaplanması mümkündür. Anahtarın iletimde olduğu zaman dilimi için (2.8), kesimde olduğu zaman dilimi için ise (2.9) eşitliği L_1 indüktörü akım ifadesi olarak elde edilir.

$$V_{in} = v_{L_1}(t) = L_1 \frac{di_{L_1}}{dt} \quad 0 \leq t < DT_s$$

$$i_{L_1}(t) = I_{L_1_{min}} + \frac{V_{in}}{L_1} t \rightarrow I_{L_1_{max}} = I_{L_1_{min}} + \frac{V_{in}}{L_1} DT_s \quad (2.8)$$

$$-V_{out} = v_{L_1}(t) = L_1 \frac{di_{L_1}}{dt} \quad DT_s \leq t < T_s$$

$$i_{L_1}(t) = I_{L_1_{max}} - \frac{V_{out}}{L_1} (t - DT_s) \rightarrow I_{L_1_{min}} = I_{L_1_{max}} - \frac{V_{out}}{L_1} (T_s - DT_s) \quad (2.9)$$

(2.8) ve (2.9) eşitliklerinden yola çıkarak L_1 indüktörü üzerindeki akım dalgalanmasının genliğini hesaplamak da mümkündür.

$$\Delta I_{L_1} = I_{L_1 \max} - I_{L_1 \min} = \frac{V_{in} D}{L_1} DT_s = \frac{V_{in} D}{L_1 f_s} = \frac{V_{out}(1-D)}{L_1 f_s} \quad (2.10)$$

(2.10) eşitliğinden yola çıkarak seçilecek indüktörün değerinin hesaplanabilmesi için gerekli eşitlik olan (2.11) elde edilmiş olur.

$$L_1 = \frac{V_{in} D}{\Delta I_{L_1} f_s} = \frac{V_{out}(1-D)}{\Delta I_{L_1} f_s} \quad (2.11)$$

(2.8), (2.9) ve (2.10) eşitliklerinden yola çıkarak aynı zamanda L_1 indüktörü üzerindeki ortalama akım ifadesi (giriş indüktörü akımı) yazılabilir.

$$I_{L_1} = I_{L_1 \min} + \frac{\Delta I_{L_1}}{2} = I_{L_1 \min} + \frac{V_{in} D}{2L_1 f_s} = I_{L_1 \min} + \frac{V_{out}(1-D)}{2L_1 f_s} \quad (2.12)$$

Giriş indüktöründe olduğu gibi anahtarın iletimde olduğu zaman dilimi için (2.13), kesimde olduğu zaman dilimi için ise (2.14) eşitliği L_2 indüktörü akım ifadesi olarak elde edilebilir.

$$V_{in} = v_{L_2}(t) = L_2 \frac{di_{L_2}}{dt} \quad 0 \leq t < DT_s$$

$$i_{L_2}(t) = I_{L_2 \min} + \frac{V_{in}}{L_2} t \rightarrow I_{L_2 \max} = I_{L_2 \min} + \frac{V_{in}}{L_2} DT_s \quad (2.13)$$

$$-V_{out} = v_{L_2}(t) = L_2 \frac{di_{L_2}}{dt} \quad DT_s \leq t < T_s$$

$$i_{L_2}(t) = I_{L_2 \max} - \frac{V_{out}}{L_2} (t - DT_s) \rightarrow I_{L_2 \min} = I_{L_2 \max} - \frac{V_{out}}{L_2} (1-D)T_s \quad (2.14)$$

(2.13) ve (2.14) eşitliklerinden yola çıkarak L_2 çıkış indüktörü üzerindeki akım dalgalanmasının genliğini hesaplamak da mümkündür.

$$\Delta I_{L_2} = I_{L_2 \max} - I_{L_2 \min} = \frac{V_{in}}{L_2} DT_s = \frac{V_{in} D}{L_2 f_s} = \frac{V_{out}(1-D)}{L_2 f_s} \quad (2.15)$$

(2.15) eşitliğinden yola çıkarak seçilecek indüktörün değerinin hesaplanabilmesi için gerekli eşitlik olan (2.16) sabit akım dalgalanması varsayımı altında elde edilmiş olur.

$$L_2 = \frac{V_{in}D}{\Delta I_{L_2} f_s} = \frac{V_{out}(1-D)}{\Delta I_{L_2} f_s} \quad (2.16)$$

(2.13), (2.14) ve (2.15) eşitliklerinden yola çıkarak aynı zamanda L_2 indüktörü üzerindeki ortalama akım ifadesi (çıkış indüktörü akımı) yazılabilir.

$$I_{L_2} = I_{L_2_{\min}} + \frac{\Delta I_{L_2}}{2} = I_{L_2_{\min}} + \frac{V_{in}D}{2L_2 f_s} = I_{L_2_{\min}} + \frac{V_{out}(1-D)}{2L_2 f_s} \quad (2.17)$$

S_1 anahtarının iletimde olduğu zaman dilimi için üzerindeki akımın ifadesi ise indüktör akımlarının toplamından yola çıkarak elde edilir.

$$i_{S_1}(t) = i_{L_1}(t) + i_{L_2}(t) = I_{L_1_{\min}} + \frac{V_{in}}{L_1}t + I_{L_2_{\min}} + \frac{V_{in}}{L_2}t$$

$$i_{S_1}(t) = I_{L_1_{\min}} + I_{L_2_{\min}} + V_{in} \left(\frac{1}{L_1} + \frac{1}{L_2} \right) t \quad 0 \leq t < DT_s \quad (2.18)$$

Eğer (2.18) eşitliğinde yer alan $\frac{1}{L_1} + \frac{1}{L_2}$ ifadesi eşdeğer indüktör manasında $\frac{1}{L_{eş}}$ ile gösterilecek olursa ifadenin sadeleşmiş hali (2.19) elde edilir. S_1 anahtarı akım değeri maksimuma DT_s anında ulaşır. O halde (2.20) ifadesi maksimum anahtar akımını verir.

$$i_{S_1}(t) = I_{L_1_{\min}} + I_{L_2_{\min}} + V_{in} \frac{1}{L_{eş}} t \quad 0 \leq t < DT_s \quad (2.19)$$

$$I_{S_1_{\max}} = I_{L_1_{\min}} + I_{L_2_{\min}} + V_{in} \frac{1}{L_{eş}} DT_s = I_{L_1_{\max}} + I_{L_2_{\max}} \quad t = DT_s \quad (2.20)$$

S_1 anahtarının iletimde olmadığı zaman diliminde ise indüktör akımlarının toplamı D_1 diyotu üzerinden akan akımın ifadesini vermektedir. O halde;

$$i_{D_1}(t) = i_{L_1}(t) + i_{L_2}(t) = I_{L_1_{\max}} - \frac{V_{out}}{L_1}(t - DT_s) + I_{L_2_{\max}} - \frac{V_{out}}{L_2}(t - DT_s)$$

$$i_{D_1}(t) = I_{L_1_{\max}} + I_{L_2_{\max}} - V_{out} \left(\frac{1}{L_1} + \frac{1}{L_2} \right) (t - DT_s) \quad DT_s \leq t < T_s \quad (2.21)$$

(2.19) eşitliğinde olduğu gibi (2.21) eşitliğinin sadeleşmiş hali (2.22) olarak elde edilebilir. D_1 diyotu akım değeri maksimuma DT_s anında (anahtarın iletimde olmadığı zaman diliminin başında) ulaşır. O halde (2.23) ifadesi maksimum diyot akımını verir.

$$i_{D_1}(t) = I_{L1_{\max}} + I_{L2_{\max}} - V_{out} \frac{1}{L_{e\varnothing}} (t - DT_s) \quad DT_s \leq t < T_s \quad (2.22)$$

$$I_{D1_{\max}} = I_{L1_{\max}} + I_{L2_{\max}} \quad t = DT_s \quad (2.23)$$

Şekil 2.4'te SİM'de çalışan Zeta DA-DA dönüştürücü üzerindeki tüm devre elemanlarının dalga formları sürekli hal için görülmektedir. Ekseriyetle devre üzerindeki anahtarlama ve indüktör elemanlarının akım dalga formları Şekil 2.4a'da görülürken, Şekil 2.4b'de C_1 kapasitesi akım dalga formu hariç tüm devre elemanlarının gerilim dalga formları ve kapasitelerin akım dalga formları görülmektedir.

Şekil 2.2 ve 2.3'teki gösterim incelendiğinde C_1 kapasitesi üzerinden akan akımın anahtar iletimde iken $i_{L_2}(t)$ akımına, anahtar kesimde iken ise $-i_{L_1}(t)$ akımına eşit olduğu görülür. O halde buradan yola çıkarak C_1 kapasitesinin akım ifadeleri (2.24) ve (2.25) eşitliklerindeki gibi elde edilebilir.

$$i_{C_1}(t) = i_{L_2}(t) = I_{L2_{\min}} + \frac{V_{in}}{L_2} t \quad 0 \leq t < DT_s \quad (2.24)$$

$$i_{C_1}(t) = -i_{L_1}(t) = -\left[I_{L1_{\max}} - \frac{V_{out}}{L_1} (t - DT_s) \right] = -\left[I_{L1_{\min}} + \frac{V_{in}}{L_1} DT_s - \frac{V_{out}}{L_1} (t - DT_s) \right]$$

$$i_{C_1}(t) = -I_{L1_{\min}} - \frac{V_{in}}{L_1} DT_s + \frac{D}{1-D} \frac{V_{in}}{L_1} (t - DT_s) \quad DT_s \leq t < T_s$$

$$i_{C_1}(t) = -I_{L1_{\min}} - \frac{V_{in}}{L_1} \left[DT_s - \frac{D(t - DT_s)}{1-D} \right] \quad DT_s \leq t < T_s \quad (2.25)$$

C_1 kapasitesi akım bağıntılarına binaen çizilmiş olan $i_{C_1}(t)$ akım dalga formu Şekil 2.4a'da görülmektedir. Sürekli halde çalışan bir DA-DA dönüştürücü üzerindeki herhangi bir kapasite için bir anahtarlama periyodu boyunca net akım sıfıra eşit olmak zorundadır [1]. Buna kapasite akım-saniye denge prensibi (current-second balance principle) ya da kapasite yük dengesi prensibi (charge balance principle) ismi verilmektedir. O halde buradan yola çıkarak C_1 kapasitesi üzerindeki akım ifadesi

$$\frac{1}{T_s} \int_0^{T_s} i_{C_1}(t) dt = 0 \quad \text{şeklinde yazılır. Anahtarın iletimde ve kesimde olduğu zaman dilimleri}$$

için C_1 kapasitesi akım değerleri yerine konacak olursa (2.26) eşitliği elde edilir.

$$\frac{1}{T_s} \int_0^{T_s} i_{C_1}(t) dt = \frac{1}{T_s} \left[\int_0^{DT_s} i_{L_2}(t) dt - \int_{DT_s}^{T_s} i_{L_1}(t) dt \right] = 0 \rightarrow \int_0^{DT_s} i_{L_2}(t) dt = \int_{DT_s}^{T_s} i_{L_1}(t) dt$$

$$\int_0^{DT_s} \left(I_{L_2_{\min}} + \frac{V_{in}}{L_2} t \right) dt = \int_{DT_s}^{T_s} \left(I_{L_1_{\min}} + \frac{V_{in}}{L_1} \left[DT_s - \frac{D(t-DT_s)}{1-D} \right] \right) dt$$

$$I_{L_2_{\min}} DT_s + \frac{V_{in} (DT_s)^2}{2L_2} = I_{L_1_{\min}} (1-D)T_s + \frac{V_{in}(1-D)DT_s^2}{2L_1} \quad (2.26)$$

(2.12) ve (2.17) eşitliklerinde bulunmuş olan ortalama indüktör akımı ifadeleri kullanılarak (2.26) eşitliği güncellenirse (2.27) eşitliği elde edilir. Bu eşitlik Zeta DA-DA dönüştürücü üzerindeki indüktörlerin ortalama akımlarının oranını verir.

$$I_{L_2} DT_s = I_{L_1} (1-D)T_s \rightarrow I_{L_2} D = I_{L_1} (1-D) \rightarrow \frac{I_{L_1}}{I_{L_2}} = \frac{D}{(1-D)} \quad (2.27)$$

Sonuç olarak verimin %100 olduğu varsayımı altında giriş çıkış akım ve gerilimleri ile ortalama indüktör gerilimleri arasındaki ilişki (2.28) eşitliğindeki gibi elde edilmiş olur.

$$\frac{V_{out}}{V_{in}} = \frac{I_{in}}{I_{out}} = \frac{I_{L_1}}{I_{L_2}} = \frac{D}{(1-D)} \quad (2.28)$$

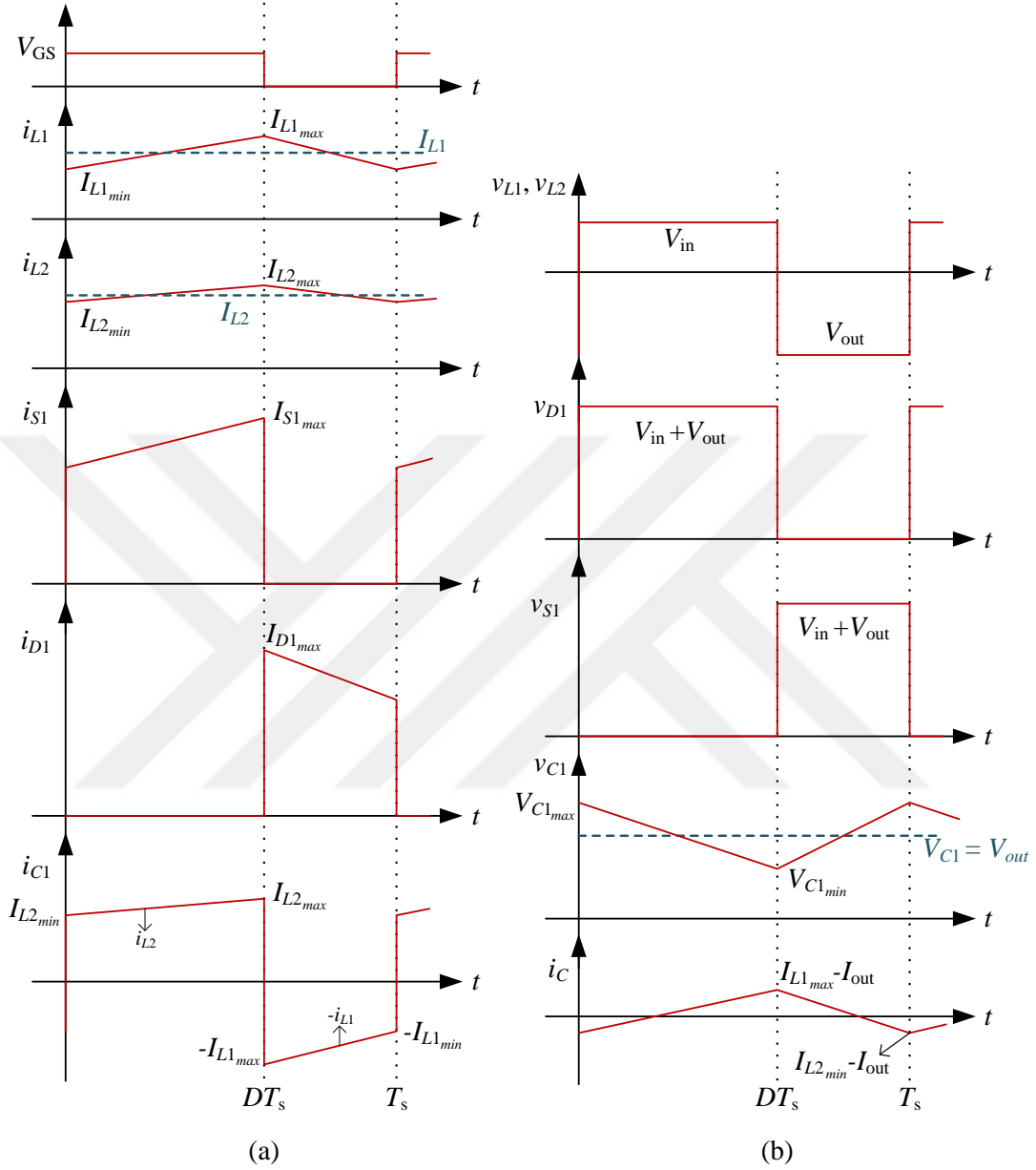
C çıkış kapasitesi üzerindeki ortalama akımın kapasite yük dengesi prensibi gereği sıfır olması nedeni ile Zeta dönüştürücü için çıkış ortalama akımı: I_{out} , ve L_2 indüktörü ortalama akımı: I_{L_2} 'ye eşittir. Bu da (2.28) bağıntısı gereği giriş ortalama akımının (I_{in}) giriş indüktörü ortalama akımına (I_{L_1}) eşit olduğunu gösterir. Elde edilen bu sonuçlar (2.12) ve (2.17) eşitliklerinden yola çıkarak maksimum ve minimum indüktör akım değerlerini çıkış akımı ve çıkış gerilimi cinsinden yazmaya olanak sağlar.

$$I_{L_1_{\min}} = I_{L_1} - \frac{\Delta I_{L_1}}{2} = I_{in} - \frac{V_{out}(1-D)}{2L_1 f_s} = \frac{D}{(1-D)} I_{out} - \frac{V_{out}(1-D)}{2L_1 f_s} \quad (2.29)$$

$$I_{L_1_{\max}} = I_{L_1} + \frac{\Delta I_{L_1}}{2} = I_{in} + \frac{V_{out}(1-D)}{2L_1 f_s} = \frac{D}{(1-D)} I_{out} + \frac{V_{out}(1-D)}{2L_1 f_s} \quad (2.30)$$

$$I_{L_2_{\min}} = I_{L_2} - \frac{\Delta I_{L_2}}{2} = I_{out} - \frac{V_{out}(1-D)}{2L_2 f_s} \quad (2.31)$$

$$I_{L2_{max}} = I_{L2} + \frac{\Delta I_{L2}}{2} = I_{out} + \frac{V_{out}(1-D)}{2L_2 f_s} \quad (2.32)$$



Şekil 2. 4 Zeta DA-DA dönüştürücü için sürekli hal dalga formları [25]

(2.30) ve (2.32) eşitliklerini yardımıyla (2.20) ve (2.23) eşitliklerinde yazılmış olan anahtarlama elemanlarının maksimum akım eşitlikleri de yeniden yazılabilir.

$$I_{D1_{max}} = I_{S1_{max}} = I_{L1_{max}} + I_{L2_{max}} = \frac{D}{(1-D)} I_{out} + \frac{V_{out}(1-D)}{2L_1 f_s} + I_{out} + \frac{V_{out}(1-D)}{2L_2 f_s}$$

$$I_{D1_{max}} = I_{S1_{max}} = \frac{1}{(1-D)} I_{out} + \frac{V_{out}(1-D)}{2L_{eş} f_s} \quad (2.33)$$

Ortalama akım incelemesine D_1 diyotu üzerinden devam edilecek olursa bir periyot boyunca D_1 diyotu üzerindeki akımı integre etmek yeterli olacaktır. O halde $i_{D_1}(t) = i_{L_1}(t) + i_{L_2}(t)$ eşitliğinden yola çıkarak ortalama diyot akımı I_{D_1} :

$$\begin{aligned} \frac{1}{T_s} \int_0^{T_s} (i_{L_1}(t) + i_{L_2}(t)) dt &= \frac{1}{T_s} \int_0^{T_s} \left(I_{L1_{\max}} - \frac{V_{out}(t-DT_s)}{L_1} + I_{L2_{\max}} - \frac{V_{out}(t-DT_s)}{L_2} \right) dt \\ I_{D_1} &= \frac{1}{T_s} \int_0^{T_s} \left(\frac{1}{(1-D)} I_{out} + \frac{V_{out}(1-D)}{2L_{e\check{s}}f_s} - \frac{V_{out}(t-DT_s)}{L_{e\check{s}}} \right) dt \\ I_{D_1} &= \left(\frac{1}{(1-D)} I_{out} + \frac{V_{out}(1-D)}{2L_{e\check{s}}f_s} \right) (1-D) - \frac{V_{out}(1-D)^2}{2L_{e\check{s}}f_s} = I_{out} \end{aligned} \quad (2.34)$$

olarak elde edilir. Bu sonuç $I_{D_1} = I_{out} = I_{L_2}$ eşitliğine ulaşmayı sağlar. Anahtarlama elemanı olan S_1 için de ortalama akım ifadesi elde edilmek istenirse, giriş akımı ile anahtarlama elemanı üzerinden akan akım aynı olduğundan $I_{S_1} = I_{in} = I_{L_1}$ yazmak mümkündür.

Anahtarlama elemanı S_1 için efektif akım hesaplanmak istenirse, efektif akımın ifadesi (2.35) eşitliğindeki gibi elde edilir.

$$\begin{aligned} I_{S1_{ef}} &= \sqrt{\frac{1}{T_s} \int_0^{T_s} i_{S_1}^2(t) dt} = \sqrt{\frac{1}{T_s} \int_0^{DT_s} \left[I_{L1_{\min}} + I_{L2_{\min}} + V_{in} \frac{1}{L_{e\check{s}}} t \right]^2 dt} \\ I_{S1_{ef}} &= \sqrt{\frac{1}{T_s} \int_0^{DT_s} \left[I_{L1_{\min}}^2 + I_{L2_{\min}}^2 + 2I_{L1_{\min}} I_{L2_{\min}} + \frac{2V_{in}(I_{L1_{\min}} + I_{L2_{\min}})}{L_{e\check{s}}} t + \frac{V_{in}^2}{L_{e\check{s}}^2} t^2 \right] dt} \\ I_{S1_{ef}} &= \sqrt{\frac{1}{T_s} \left[(I_{L1_{\min}} + I_{L2_{\min}})^2 DT_s + \frac{V_{in}(I_{L1_{\min}} + I_{L2_{\min}})}{L_{e\check{s}}} (DT_s)^2 + \frac{V_{in}^2}{3L_{e\check{s}}^2} (DT_s)^3 \right]} \\ I_{S1_{ef}} &= \sqrt{\left(I_{L1_{\min}} + I_{L2_{\min}} \right)^2 D + \frac{V_{in}(I_{L1_{\min}} + I_{L2_{\min}})}{L_{e\check{s}}} D^2 T_s + \frac{V_{in}^2}{3L_{e\check{s}}^2} D^3 T_s^2} \end{aligned} \quad (2.35)$$

(2.35)'de elde edilen sonuçların sadece çıkış akım ve gerilimi cinsinden yazılması istenirse, (2.28), (2.29) ve (2.31) eşitlikleri yerine konulabilir. Sonuç olarak $I_{S1_{ef}}$ efektif

akımı (2.36) eşitliği elde edilir. Elde edilen sonuç SEPIC DA-DA dönüştürücü için de birbirinin duali olduklarından aynıdır.

$$\begin{aligned}
I_{S1_{ef}} &= \sqrt{D \left[\left(\frac{I_{out}}{(1-D)} - \frac{V_{out}(1-D)}{2L_{eş}f_s} \right)^2 + \frac{(1-D)V_{out}}{L_{eş}f_s} \left(\frac{I_{out}}{(1-D)} - \frac{V_{out}(1-D)}{2L_{eş}f_s} \right) + \frac{((1-D)V_{out})^2}{3L_{eş}^2 f_s^2} \right]} \\
I_{S1_{ef}} &= \sqrt{D \left[\left(\frac{I_{out}}{(1-D)} - \frac{V_{out}(1-D)}{2L_{eş}f_s} + \frac{(1-D)V_{out}}{2L_{eş}f_s} \right)^2 + \frac{((1-D)V_{out})^2}{12L_{eş}^2 f_s^2} \right]} \\
I_{S1_{ef}} &= \sqrt{D \left[\left(\frac{I_{out}}{(1-D)} \right)^2 + \frac{((1-D)V_{out})^2}{12L_{eş}^2 f_s^2} \right]} \tag{2.36}
\end{aligned}$$

Diyot ve anahtarlama elemanı için efektif ve maksimum değerler bakımından hesaplanmış olan akım ve gerilim eşitlikleri kullanılarak tasarım yapılır. Uygun anahtarlama elemanları; darbe doluluk oranı, çıkış akım ve gerilimi, anahtarlama frekansı gibi parametrelerin belirlenmesinin ardından seçilir.

Enerji aktarım kapasitesi olarak adlandırılan C_1 kapasitesi [25] seçimi için ise Şekil 2.4(a)'da görülen akım ve Şekil 2.4(b)'de görülen gerilim dalga formları incelenmelidir. Efektif akım hesaplanmak istenirse (2.37) eşitliği yaklaşık olarak elde edilir. L_1 ve L_2 indüktörleri üzerindeki akım dalgalanmaları görece küçük olduğundan ihmal edilerek doğrudan ortalama akım değerleri üzerinden C_1 kapasitesi efektif akımı hesabına gidilmiştir. (2.37) eşitliğinin son halini alabilmesi için (2.28) eşitliğinden faydalanılmıştır.

$$\begin{aligned}
I_{C1_{ef}} &= \sqrt{\frac{1}{T_s} \int_0^{T_s} i_{C1}^2(t) dt} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{DT_s} i_{L_2}^2(t) dt + \int_{DT_s}^{T_s} (-i_{L_1}(t))^2 dt \right\}} \\
I_{C1_{ef}} &\approx \sqrt{\frac{1}{T_s} \left\{ \int_0^{DT_s} I_{L_2}^2 dt + \int_{DT_s}^{T_s} I_{L_1}^2 dt \right\}} = I_{out} \sqrt{\frac{D}{(1-D)}} \tag{2.37}
\end{aligned}$$

C_1 kapasitesi üzerindeki gerilim dalgalanması incelenecek olursa $\Delta V_{C_1} = V_{C1_{max}} - V_{C1_{min}}$ eşitliği dikkate alınmalıdır. Bu hesap için anahtarın iletimde olduğu zaman dilimini ya da kesimde olduğu zaman dilimini göze almak mümkündür. Eğer anahtarın kesimde olduğu zaman dilimi göz önüne alınacak olursa bu zaman diliminde L_1 indüktörü ile

kapasitenin dolmakta olduğu görülür. Eğer bu zaman diliminde işlem kolaylığı için indüktör akımı sabit ve efektif akımına eşit olarak alınırsa gerilim dalgalanması C_1 kapasitesi için (2.28) bağıntısı ışığında (2.38) eşitliğindeki gibi elde edilir.

$$\Delta V_{C_1} = \frac{1}{C_1} \int_{DT_s}^{T_s} I_{L_1} dt = \frac{1}{C_1} \int_{DT_s}^{T_s} I_{in} dt = \frac{I_{in}(1-D)T_s}{C_1} = \frac{I_{out}(1-D)T_s V_{out}}{V_{in} C_1} = \frac{DV_{out}}{RC_1 f_s} \quad (2.38)$$

Benzer analizler C çıkış kapasitesi için de yapılmak istenirse, L_2 indüktör akımı üzerindeki tüm AA dalgalanma bileşenleri C çıkış kapasitesi üzerinden geçmektedir varsayımı yapılabilir. Buradan hareketle C kapasitesi akımı doğrudan L_2 indüktör akımından aynı akımın ortalama değerinin çıkarılması ile elde edilebilir. Bu da (2.28) eşitliği yardımı ile (2.39) eşitliğinin son haline ulaşmayı sağlar.

$$i_C(t) = i_{L_2}(t) - I_{L_2} = i_{L_2}(t) - I_{out} \quad (2.39)$$

Zeta DA-DA dönüştürücü için buck ve buck-boost tipindeki dönüştürücülerin kaskat bağlanması sonucunda elde edildiği daha önce vurgulanmıştır. Burada da belirtildiği üzere çıkış katı aslında buck tipi bir DA-DA dönüştürücü ile birebir aynıdır. Bu noktadan hareketle buck dönüştürücü bağıntıları olarak literatürde yer alan [25] eşitliklerden faydalanarak çıkış gerilimi dalgalanması ve çıkış kapasitesi akımı efektif değeri eşitlikleri doğrudan aşağıya eklenmiştir.

$$\Delta V_{out} = \frac{(1-D)V_{out}}{8L_2 C f_s^2} + r_C \frac{(1-D)V_{out}}{L_2 f_s} \quad (2.40)$$

(2.40) numaralı eşitlikte gösterilen r_C , C kapasitesinin iç direncini temsil etmektedir. Bu direncin ihmal edilmesi halinde eşitliğin ilk kısmı çıkış gerilimindeki dalgalanmanın ifadesini verir. (2.41) eşitliği ile çıkış kapasitesi akımının efektif değeri verilmektedir. (2.40) ve (2.41) eşitlikleri maksimum değerlerine D darbe doluluk oranı en düşük değerinde (D_{min}) olduğunda ulaşmaktadır. Bu maksimum değerler göz önünde bulundurularak C kapasitesinin seçimi yapılmalıdır. Ayrıca parametrik olarak eşitliklerin elde edilmesi ile tasarlanan devrenin isterlerine uygun olarak eleman değerlerinin ne seçilmesi gerektiği de kolaylıkla bulunmuş olur.

$$I_{C_{ef}} = \frac{(1-D)V_{out}}{\sqrt{12}L_2 f_s} \quad (2.41)$$

AKIM MODU KONTROLÜ

DA-DA dönüştürücülerde sadece çıkış geriliminin geri besleme ile alınması ve PWM anahtarlama işaretinin buna bağlı olarak üretilmesi gerilim modu kontrol olarak adlandırılır. Gerilim modu kontrolün alternatifi olan akım modu kontrol bu çalışmada ele alınmıştır. Akım modu kontrolde PWM anahtarlama işaretinin üretilmesinde indüktör akımlarının bilgisi de kullanılır. Dolayısıyla akım modu kontrolde çıkış geriliminin yanısıra indüktör akımları da kapalı çevrimde ele alınmış olur. Özellikle modern DA-DA dönüştürücüler gerilim modu kontrol yerine akım modu kontrol tercih edilmektedir [26].

Akım modu kontrol gerek akım algılama yöntemi gerekse de algılanmış akımın kullanım metodu değiştirilerek çok farklı şekillerde gerçekleştirilebilir. Bu yöntemler arasından en popüler olanı ise indüktör akımlarının maksimum değerini bir kontrol değişkeni olarak ele alan tepe akım modu kontroldür [26], [27].

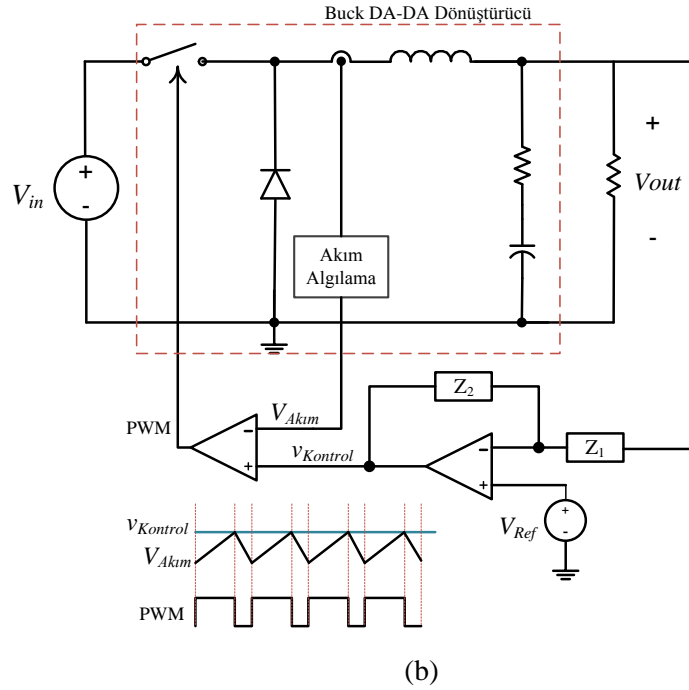
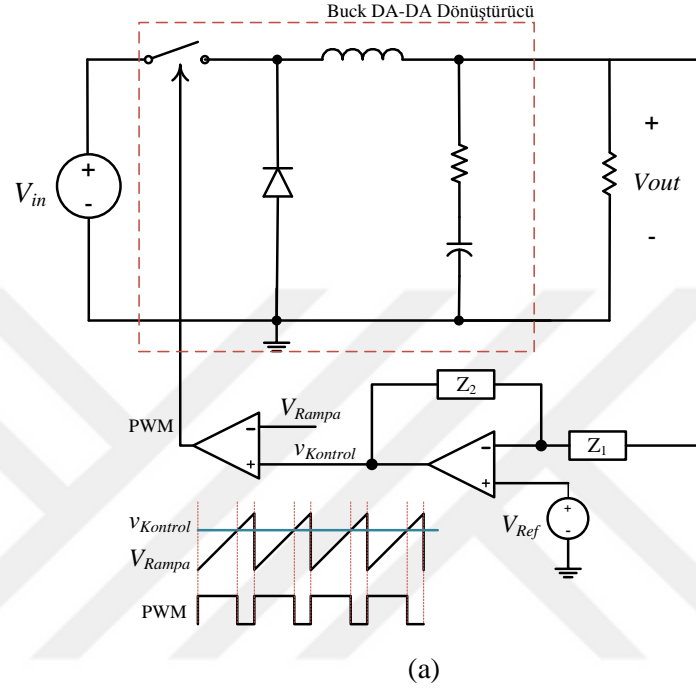
Genel manada akım modu kontrol oldukça kolay ve düz mantık olarak görülebilir, ancak dinamik karakteristiği ele alınmak istendiğinde ilginç ve karmaşık bir yapı ortaya çıkar. 1980'li yılların sonundan 1990'lı yılların başına kadar akım modu kontrolün dinamik analizi zorlu bir çalışma alanı kabul edilmiş ve aktif olarak tercih edilmiştir [26]. Bu bölümde öncelikle akım modu kontrolü hakkında genel bilgiler verilecektir. Ardından akım modu kontrolün gerçekleştirilmesi ve dinamik analizi ele alınacaktır.

3.1 Akım Modu Kontrolün Temelleri ve Tekâmülü

Bu kısımda akım modu kontrolün temel yapısı ve ilerleme adımları, gerilim modu kontrolden onu ayıran noktalar ele alınacaktır. Örnek devreler ile akım modu kontrolün nasıl gerçekleştirilebileceği tartışılacaktır.

3.1.1 Gerilim ve Akım Modu Kontrolün Karşılaştırmalı İncelenmesi

Akım modu kontrolü gerilim modu kontrolden ayıran çizginin daha net anlaşılması adına şekil 3.1 ele alınacak olursa; şekil 3.1(a) ile gerilim modu kontrol, şekil 3.1(b) ile de akım modu kontrol gösterilebilir. Sadece bir örnek olması için akım kontrol modu ile gerilim kontrol modu Buck türü bir DA-DA dönüştürücü üzerinde betimlenmiştir.



Şekil 3. 1 Örnek bir DA-DA dönüştürücü (Buck) için kontrol şemaları (a) Gerilim (b) Akım modu kontrolü [26]

Gerilim modu kontrolde çıkış gerilimden yola çıkarak üretilen kontrol işareti ($v_{Kontrol}$) ve testere dişi şeklindeki rampa işareti (V_{Rampa}) karşılaştırılarak anahtarlama elemanını süren PWM işareti üretilir. PWM işaretinin doluluk oranı doğrudan $v_{Kontrol}$ ve V_{Rampa} işaretlerinin karşılaştırılması ile belirlenir. V_{Rampa} ve $v_{Kontrol}$ işaretlerinin birbiriyle kesiştiği anlar anahtarın ilettime ya da kesime girdiği anları belirlemektedir. V_{Ref} ile gösterilen referans gerilimi ile çıkış geriliminin istenen değeri belirlenmiş olmaktadır. Bu durum gerilim geri beslemesinde yer alan Z_1 ve Z_2 empedanslarının aşağıda verilen özel durumu ile sağlanır.

$$K_{DC} = \frac{|Z_2(j0)|}{|Z_1(j0)|} = \infty \quad (3.1)$$

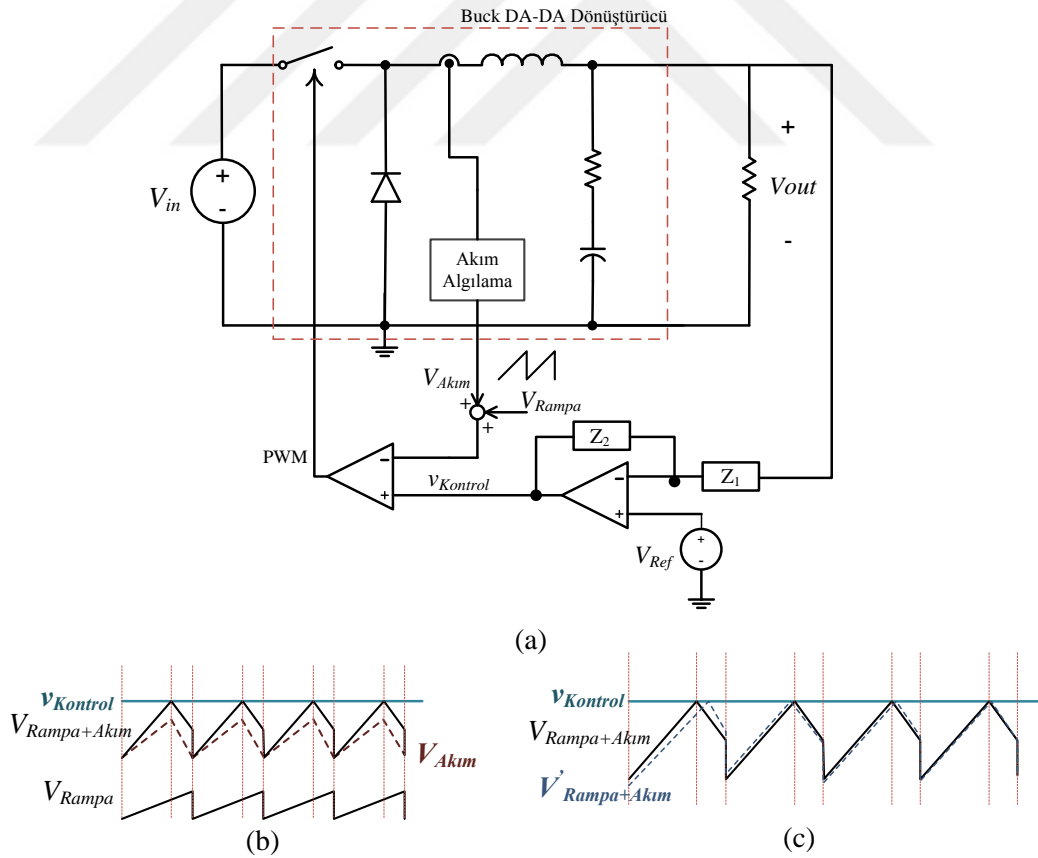
Anahtarlama işlemini sağlayacak olan PWM işaretinin üretilmesi için parçalı, zamanla değişen ve lineer bir dalga formu gerekir [26]. Gerilim modu kontrolde şekil 3.1(a)'da görüldüğü üzere bir rampa işareti kullanılmaktadır. Bu rampa, sürücü devrenin içerisinde üretilmektedir. Ancak aslında PWM üretimi için standart bir üçgen dalga formunu da kullanmak mümkündür [26]. Tüm PWM tabanlı dönüştürücülerde indüktör akımları anahtar iletimde iken lineer olarak artarken, anahtar kesime girdiğinde azalmaktadır [26] ve bahsi geçen işaret standart bir üçgen dalga formuna işaret eder. Akım modu kontrol ile bu indüktör akımları fonksiyonel olarak rampa işaretinin yerini alır ve PWM işaretini üretmek mümkün hale gelir [26]. Şekil 3.1(b)'de görüldüğü üzere sürücü içerisinde ayrıca bir işaret üretmeye gerek kalmamaktadır. İndüktör akımları algılanarak gerilim işaretine ($V_{Akım}$) dönüştürülmekte ve ardından çıkış geriliminden yola çıkarak üretilen $v_{Kontrol}$ işareti ile karşılaştırılarak PWM işareti üretilmektedir. Çıkış gerilimi $V_{Ref} = V_{out}$ eşitliğini, (2.41) eşitliği sağlandığı müddetçe korur.

3.1.2 Akım Modu Kontrolde Kompanzasyon Rampası

Şekil 3.1 üzerinden detaylı bir şekilde açıklanan akım modu kontrolün asıl hedefinin gerilim modu kontrolde var olan rampa işaretini ortadan kaldırıp, devre üzerinde var olan indüktör akımı dalga formunu doğrudan kullanmak olduğu belirtilmiştir. Özellikle akım modu kontrolün keşfedildiği zamanlarda rampa formunda bir işareti üretmek zor olduğundan bu yenilik epey ilgi görmüş ve yapılan kontrolü kolaylaştırmıştı. Ancak,

kısa zaman sonra akım modu kontrolün kararlılık açısından büyük bir problemi olduğu tespit edilmiştir. İdeal durumda herhangi bir sorun yaşanmazken bozucu etkiler göz önüne alındığında anahtarlama elemanına gönderilen darbenin doluluk oranının 0.5'ten büyük olduğu durumlarda söz konusu olan bir kararsızlık gözlemlenmiştir.

Şekil 3.1(b)'de görülen indüktör akımının gerilim işaretine dönüştürülmesi için tasarlanan "Akım Algılama" bloğu başta olmak üzere çeşitli etkilerle meydana gelen bozucu etki ile $V_{Akım}$ işaretinde bozulmalar meydana geleceği aşikardır. Bu bozulmalar kapalı çevrim içerisinde anahtarlama elemanına gönderilen darbenin doluluk oranının 0.5'ten küçük olduğu durumlarda elimine edilebilmekte ve etkileri ortadan kaldırılabilmektedir. Ancak darbe doluluk oranı 0.5'ten büyük ise kapalı çevrim sistem kararsız olduğundan her bir çevrimde $V_{Akım}$ işareti ideal işaretten uzaklaşmakta ve dengesiz davranışlar görülmektedir. Bu kararsız çalışma altharmonik osilasyon olarak adlandırılır ve anahtarlama frekansının yarısı civarında bir frekansa sahip olan, lineer olmayan bir osilasyona neden olur [26].



Şekil 3. 2 Akım modu kontrole kompanzasyon rampası ekleme (a) Kontrol devre şeması (b) Kontrol işaret dalgaları (c) Geribeslemedeki bozucu etkisi [26]

Altharmonik osilasyonun engellemenin yolu ise akım modu kontrolün asıl amacı olan ve kaldırılan V_{Rampa} sinyalinin yeniden devreye dâhil edilmesidir. V_{Rampa} ve $V_{Akım}$ işaretlerinin toplamından elde edilen işaret, $v_{Kontrol}$ işaretiyle karşılaştırılmak amacıyla kullanılırsa bu kararsızlık ortadan kaldırılmış olur. Şekil 3.2’de kararsızlığı ortadan kaldırmak için önerilen yöntem ve sonucunda elde edilen dalga formları verilmiştir. Kararsızlığı önleyen mekanizma sonrası oluşan akım modu kontrol yapısı şekil 3.2(a)’da görülmektedir. Buradaki kontrol devresi kullanıldığında akım modu kontrole ait dalga formları şekil 3.2(b)’deki gibi olacaktır. Şekil 3.2(c) ise V_{Rampa} işareti dâhil edildikten sonra bozucu altında performansı göstermektedir. Bozucu genliği başlangıçta büyük olmasına rağmen her çevrimde azalmakta ve ideal forma kapalı çevrimde yakınsamaktadır. Böylece sadece darbe doluluk oranının 0.5’in altında olduğu durumlarda kararlı olan akım modu kontrolü, tüm darbe doluluk oranları için ($0 < D < 1$) kararlı hale getirilmiştir. Eklenen bu rampa işaretine akım modu kontrolde kompanzasyon rampası ismi verilir [26].

Sonuç olarak başlangıç hedefi olan rampa işaretinden kurtulma akım modu kontrol ile sağlanamamıştır. Rampa işaretine bağlılık ortadan kaldırıldığında kontrol devresi kararsız hale gelmektedir. Bu noktaya kadar bahsedilen bilgiler ışığında akım modu kontrolün gerilim modu kontrole olan avantajı ortadan kalkmıştır. Ancak, kompanzasyon rampasına halen ihtiyaç duyuluyor olmasına rağmen kronolojik ilerlemede akım modu kontrolün kayda değer avantajları olduğu tespit edilmiştir [26].

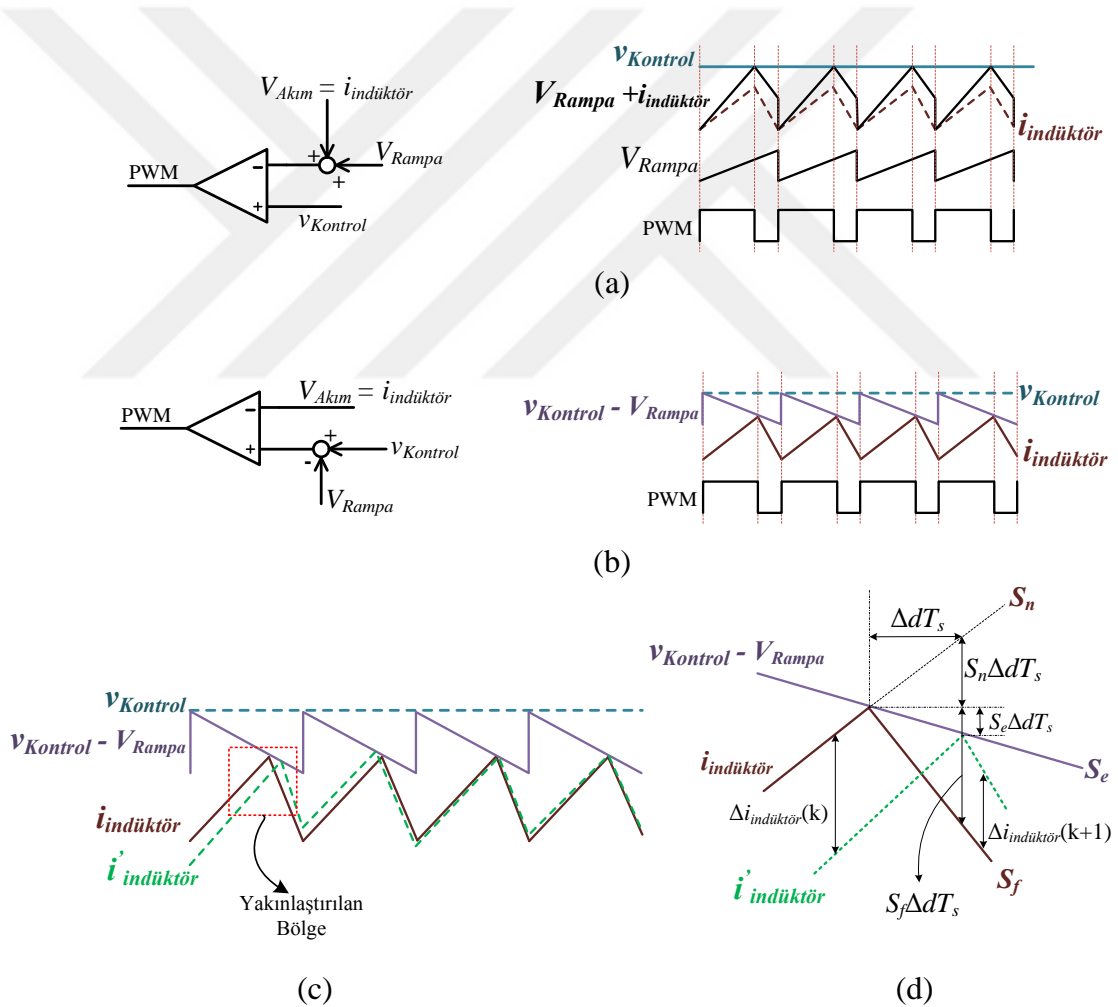
Kompanzasyon rampasının eklenmesi ile kapalı çevrim akım modu kontrolün nasıl kararlı hale geldiği incelenmek istenirse şekil 3.3 göz önüne alınabilir. Şekil 3.3(a)’da akım modu kontrolün indüktör akımını birim çevirici ile gerilime çevirdiği durum için dalga formları verilmiştir. Bu devrenin eşdeğer hali olan şekil 3.3(b) ise kararlılık analizi daha anlaşılır kılmaktadır. Devrenin eşdeğer formuna ait dalga formları üzerinden indüktör akımında meydana gelebilecek bozucu etkilere devrenin cevabının görüldüğü dalga formları ise şekil 3.3(c)’de verilmiştir. Şekil 3.3(c)’deki ideal ve bozucu etkimiş indüktör akımı dalga formlarının işaretli bölgesine yaklaşıldığında ise şekil 3.3(d) elde edilir. Buradaki tanımlanan terimler açıklanacak olursa; S_n indüktör akımının artış eğimini, S_f indüktör akımının azalış eğimini, S_e ise kompanzasyon rampasının eğimini ifade etmektedir [26]. ΔdT_s gösterimi ise indüktör akımındaki

bozulma sebebi ile anahtarın iletimde olduğu zaman dilimindeki değişimi anahtarlama periyodu cinsinden vermektedir [26]. İdeal durumda olması gereken indüktör akımı ile bozucu etkimiş indüktör akımı arasındaki farkın zamanla azalabilmesi için gerekli koşul bulunmak istenirse bu amaçla $\Delta i_{indüktör}(k)$ ve $\Delta i_{indüktör}(k+1)$ ele alınabilir.

Kapalı çevrim sayesinde bozucu etkisi zamanla ortadan kalkmaktadır denebilmesi için “k” anındaki fark “k+1” esnasındakinden az olması gerekir. O halde (3.2) ve (3.3) eşitliklerinden yola çıkarak sağlanması gereken eşitsizlik (3.4)’teki gibi yazılabilir.

$$\Delta i_{indüktör}(k) = \left| i_{indüktör}(k) - i'_{indüktör}(k) \right| = (S_n + S_e) \Delta dT_s \quad (3.2)$$

$$\Delta i_{indüktör}(k+1) = \left| i_{indüktör}(k+1) - i'_{indüktör}(k+1) \right| = (S_f - S_e) \Delta dT_s \quad (3.3)$$



Şekil 3. 3 Kompanzasyon rampalı akım modu kontrolün yapısı ve dalga formları (a) Birim akım algılayıcılı akım modu kontrol (b) Eşdeğer gösterimi (c) Bozucu altında performansı (d) Bozucu altında performansı yakından gösterimi [26]

$$\frac{\Delta i_{\text{indüktör}}(k+1)}{\Delta i_{\text{indüktör}}(k)} = \frac{S_f - S_e}{S_n + S_e} < 1 \rightarrow S_e > \frac{S_f - S_n}{2} \quad (3.4)$$

(3.4) eşitsizliği çok önemli çıkarımlara ulaşmayı sağlar. Bunlar [26]:

- Eğer kompanzasyon rampası akım modu kontrolde kullanılmaz ise ($S_e = 0$); indüktör akımı artış eğimi (S_n), indüktör akımı azalış eğiminden (S_f) büyük olmak zorundadır. Bu da ancak ve ancak anahtarlama amacıyla kullanılan darbenin doluluğunun 0.5'in altında olduğu şartta sağlanır. Standart akım modu kontrolün sadece $D < 0.5$ şartları altında kararlı olmasının sebebi böylece açıklanmış olur.
- Kompanzasyon rampasının eklenmesi devreyi her şartta kararlı yapmak için yeterli değildir. Kompanzasyon rampasının eğimi (S_e) darbe doluluk oranının tüm koşullarında (3.4) eşitsizliğini sağlayacak şekilde seçilmelidir.

3.2 Akım Modu Kontrolün Avantajları ve Zayıf Yönleri

Akım modu kontrolün asıl amacının gerilim modu kontrolde var olan ekstra rampa işaretini ortadan kaldırılarak, dalga formu rampa işarete benzediği için indüktör akımını kullanmak olduğu daha evvel söylenmişti. Ancak kararlılık şartları nedeni ile rampa işareti kullanma zorunluluğunun ortadan kaldırılamamasına rağmen akım modu kontrolün ve özellikle tepe akım modu kontrolün kullanılmaya devam etmesinin başlıca nedenleri avantajları kısmında ele alınacaktır.

3.2.1 Avantajları

- Akım modu kontrol ile DA-DA PWM dönüştürücülerinin dinamik performansları artar. Özellikle buck veya buck/boost türü sağ yarı düzlem sıfırı bulunan DA-DA dönüştürücülerde (Zeta DA-DA dönüştürücü de bir tür buck/boost dönüştürücüdür ve sağ yarı düzlem sıfırı vardır) bu performans artışı daha aşikârdır. Bu dönüştürücü türleri için akım modu kontrol kararlılık ve performans için kaçınılmazdır. [26]
- Akım modu kontrol kullanıldığı dönüştürücünün performansını çalışma koşullarına duyarlılığını azaltarak da artırır. Gerilim modu kontrol ile karşılaştırıldığında, kaynak empedansı varlığında [28], [29] veya sürekli iletim modu ile kesintili

iletim modu arasında geçişlerde [30] akım modu kontrollü dönüştürücülerin dinamik performansı daha az değişim sergiler.

- Akım modu kontrol ile gerilim geribesleme kompanzasyonu yapısı ve tasarımı da kolaylaşır. En temel üç PWM dönüştürücü olan buck, boost ve buck/boost dönüştürücüler için gerilim modu kontrolde 3 kutup ve 2 sıfır kompanzasyonu gerekirken, akım modu kontrolde 2 kutup ve 1 sıfır kompanzasyonu yeterli olur. Bunlara ek olarak akım modu kontrolde gerilim kompanzasyonunu standardize ederek tüm DA-DA PWM dönüştürücülerine uygulamak mümkündür. [26]
- Akım modu kontrolün gerilim modu kontrole tercih edilmesinin bir diğer nedeni kontrolden indüktör akımına herhangi bir faz gecikmesi olmamasıdır. DA-DA dönüştürücülerinin çıkışında yer alan LC filtresinin iki kutup yerine tek kutuplu olmasını sağlayarak kompanzasyonu kolaylaştırır. [24]
- Kullanıldığı dönüştürücüyü doğasında olan akım sınırlandırıcı sayesinde aşırı yükten korur ve dönüştürücü çıkışlarının paralellenmesini kolaylaştırabilir [24].
- Giriş gerilimindeki statik ve dinamik değişimlerde karşı tabiatı gereği duyarsızdır [24].
- Geçici yük değişimlerinde çok hızlı bir düzeltme yöntemi elde etmeyi sağlamak ve çıkış geriliminde meydana gelebilecek sapmaları en aza indirmek için çıkış akımının ileri beslemeli kullanılması uygulamasını kolaylaştırır [24].

Akım modu kontrol bahsedildiği üzere özellikle dinamik performansı artırma, dönüştürücünün çalışma koşullarından daha bağımsız hale getirme ve kompanzasyon devresi tasarımını kolaylaştırma gibi imkânlar sağlasa da özellikle küçük işaret analizini ve kontrolör tasarımını zorlaştırır, dönüştürücü dinamiklerini daha çetrefilli hale getirir. Aşağıda detayları verilen bu zorluklar nedeni ile daha önce tepe akım modu kontrolle sürekli iletim modunda çalışan bir Zeta DA-DA dönüştürücünün küçük işaret analizi yapılmamıştır. Bu eksiği tamamlamak adına bu tezde uzun uğraşlar sonunda küçük işaret analizi sonuçlarına başarıyla ulaşılmıştır.

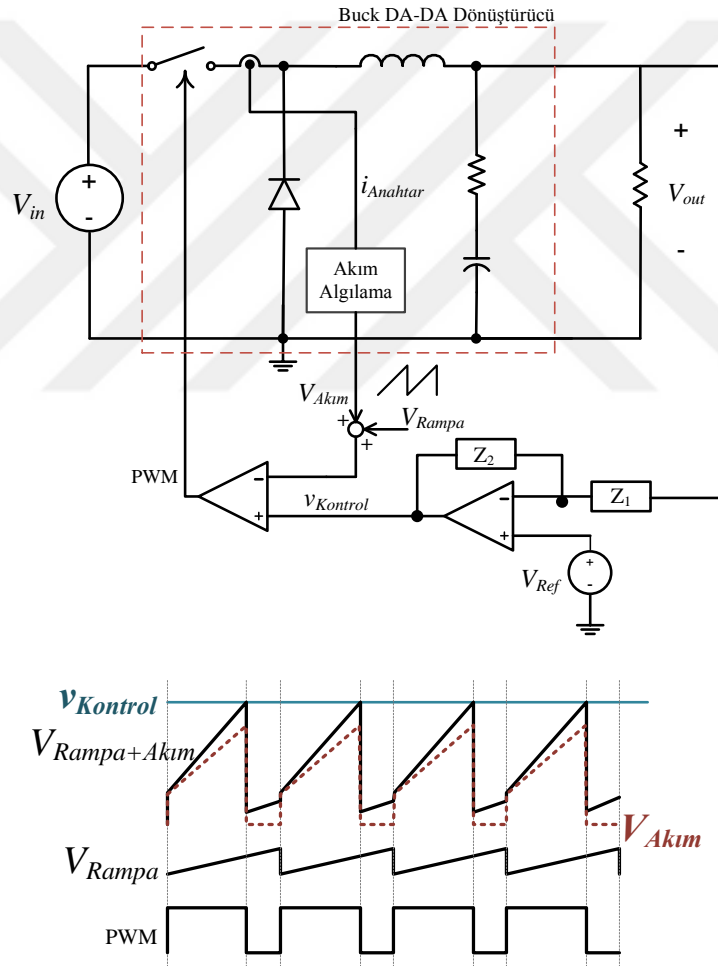
3.2.2 Zayıf Yönleri (Zorluklar) [26]

- Çıkış geriliminden alınan geri beslemeye ek olarak akım geri beslemesi yapıldığı için akım modu kontrole çok çevrimli kontrol, akım modu kontrol uygulanan

PWM dönüştürücülere ise çok çevrimli kontrol sistemi adı verilmektedir. Klasik gerilim modu kontrollü dönüştürücülerdeki eşitliklerin modifiye edilerek çok çevrimli kontrol sistemlerine uygun hale getirilmesi için genişletilmesi gerekmektedir.

- Özellikle tepe akım modu kontrolünde kontrol işlemi akımın maksimuma ulaştığı anlarda uygulandığından aslında periyodik olarak yapılmaktadır. Bu periyodik aksiyon ayrık zamanlı ve örneklenmiş verili sistem karakteristiği gösterir. Bu örnekleme etkisi göz ardı edilemez ve buna uygun analizin yapılması gerekir.

3.3 Tepe Akım Modu Kontrol



Şekil 3. 4 Tepe akım modu kontrol şeması ve dalga formları [26]

Tepe akım modu kontrolde şekil 3.4'te görüldüğü üzere anahtarlama elemanı üzerindeki akım bilgisi kullanılmaktadır. Anahtarlama elemanı üzerindeki akımın maksimum olduğu nokta (aslında indüktör üzerindeki akımın da maksimum olduğu noktadır)

anahtarın kesime gireceği anın belirlenmesinde kullanılır¹. Anahtarın kesime gireceği an akımın maksimum olduğu noktaya göre belirlendiğinden bu kontrol yapısına tepe akım modu kontrol ismi verilmiştir [26].

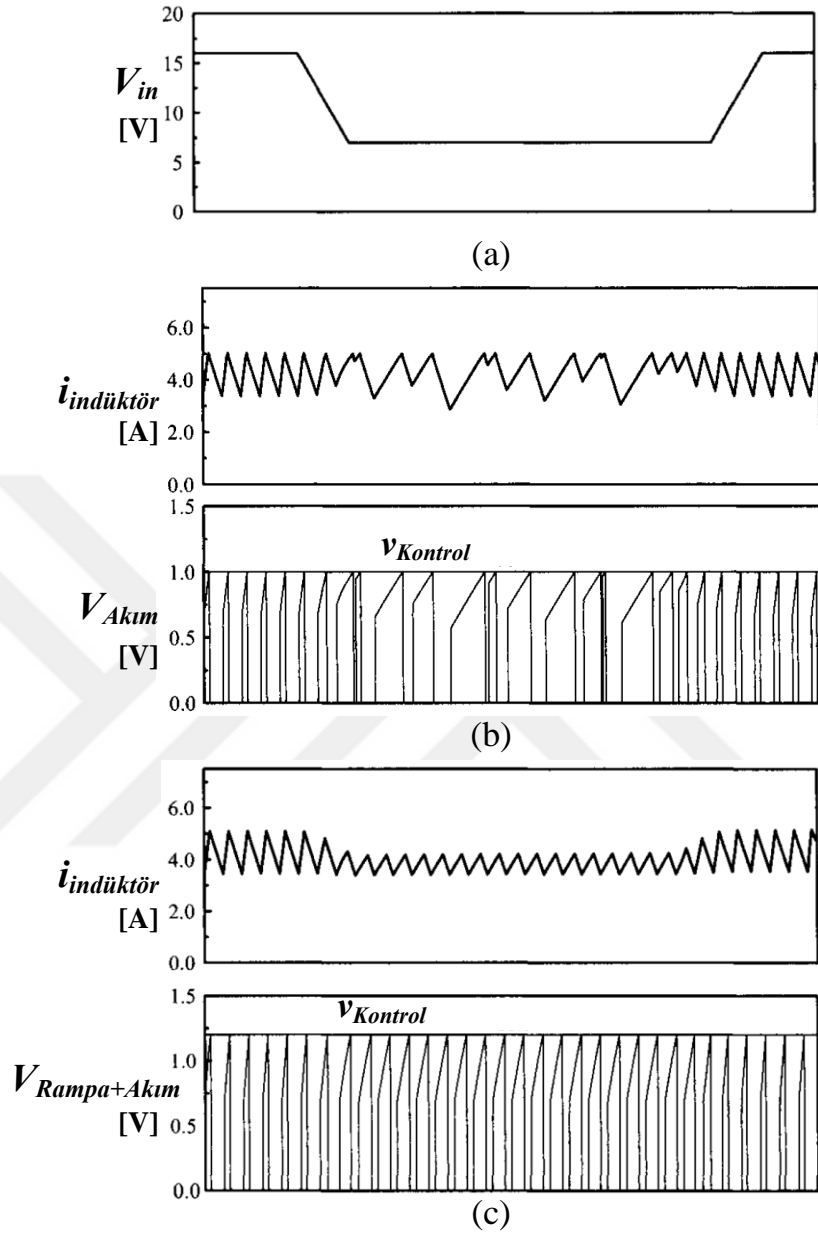
İndüktör akımının ölçülmesi yerine anahtarlama elemanının akımının ölçülmesi ile bazı avantajlar elde edilir. Örneğin anahtarlama elemanı için akım algılayıcı devre tasarımı indüktör için tasarlanacak devreye göre daha basittir [26]. Ayrıca anahtarlama elemanı üzerindeki akımın ölçülüyor olması aşırı akım akması gibi durumlarda anahtarlama elemanını koruma işlevini de yerine getirmiş olmayı sağlayacaktır [26]. Sonuç olarak PWM tabanlı modern DA-DA dönüştürücülerde tepe akım modu kontrolün genellikle kullanılıyor olmasının altında yatan sebeplerden bazıları bunlardır.

3.3.1 Altharmonik Osilasyon ve Kompanzasyon Rampası Etkisi [26]

Bu kısımda altharmonik osilasyon oluşumu ve kompanzasyon rampasının önleyici etkisinin gösterilmesi amacıyla tepe akım modu kontrollü bir buck DA-DA dönüştürücü ele alınacaktır. Örnek devre çıkış gerilimi 4V'a ayarlanırken giriş gerilimi 7 ile 16V arasında değerler alabilmektedir. Dönüştürücü devresi üzerindeki elemanların değerleri ise $L = 40 \mu\text{H}$, $C = 400 \mu\text{F}$, $r_c = 0.01\Omega$, $R = 1\Omega$ ve $f_s = 50\text{kHz}$ olarak verilmiştir. Burada incelenen devre şekil 3.4'te verilen devre ile eşdeğerdir. L indüktör elemanını, C kapasite elemanını, r_c kapasite iç direncini, R yükü ve f_s anahtarlama frekansını vermektedir. Bu durum için öncelikle giriş gerilimi 16V'tan lineer olarak 7V'a indirilmiştir. Ardından da 7V'tan 16V'a lineer olarak artırılmıştır (şekil 3.5(a)). Kompanzasyon rampası kullanıldığında ve kullanılmadığında devrenin dalga formları incelenerek etkisi gözlemlenmiştir. Şekil 3.5(b)'de tepe akım modu kontrolün kompanzasyon rampası olmaksızın dalga formları, şekil 3.5(c)'de ise tepe akım modu kontrolün kompanzasyon rampası ile birlikte kullanıldığında meydana gelen dalga formları verilmiştir. Kompanzasyon rampası kullanılmadığında darbe doluluk oranının 0.5'in üzerine çıktığında altharmonik osilasyonların meydana geldiği görülürken, eşitlik (3.4)'ü sağlayan uygun bir kompanzasyon rampası kullanıldığında ise sistem

¹ Aslında anahtarlama elemanı kesime girdiği andan itibaren indüktör akımı düşmeye başlar dolayısı ile tepe akım modu kontrol indüktör akımının maksimum olduğu değeri kullanmaktan daha çok bu değeri belirlemiş olur.

kararlılığını korumuştur. Bu da kompanzasyon rampasının dengeleyici etkisini ortaya koyar.



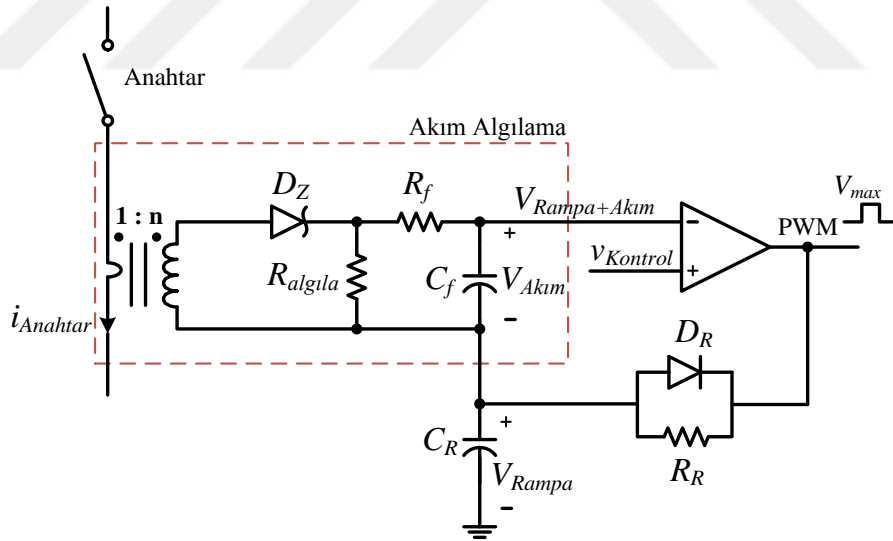
Şekil 3. 5 Altharmonik osilasyon ve kompanzasyon rampası etkisi (a) Giriş gerilimi profili (b) Altharmonik osilasyon (c) Kompanzasyon rampası etkisi [26]

Buck DA-DA dönüştürücü için darbe doluluk oranı D eşitlik (3.5)'teki gibi hesaplanır. Bu durumda kompanzasyon rampasının kullanılmadığı durum için devrenin kararsızlığa başladığı an giriş geriliminin 8V'un altına indiği andır. Şekil 3.5(b)'de görülen altharmonik osilasyonlar şekil 3.5(a)'da görülen giriş geriliminin 8V'un altına düştüğü zaman diliminde ortaya çıkmıştır. Ancak aynı durum kompanzasyon rampası eklendiğinde görülmemektedir ve sistem kararlı çalışmasına devam etmektedir.

$$D = \frac{V_{out}}{V_{in}} \rightarrow 0.5 \leq \frac{4[V]}{V_{in}} \rightarrow V_{in} \leq \frac{4[V]}{0.5} = 8[V] \quad (3.5)$$

3.3.2 Tepe Akım Modu Kontrolde Akım Algılama Devresi [26]

Bu kısımda kompanzasyon rampası ile kararsızlık problemi giderilmiş bir akım modu kontrollü dönüştürücüde akım algılama devresinin nasıl olabileceği ele alınacaktır. Örnek devre şekil 3.6'da verilmektedir. Burada tepe akım modunda geri beslenen anahtar akımından PWM işaretinin üretimine kadar nasıl bir yapının kullanılabileceği gösterilmiştir. Öncelikle anahtar akımı ($i_{Anahtar}$) 1:n çevirme oranı olan bir akım transformatörü ile algılanmakta ardından $R_{algıla}$ direnci ile akım bilgisi gerilim bilgisine dönüştürülmektedir. D_Z Zener diyodu ile anahtar iletme geçtiğinde akımın akacağı bir yol oluşurken, anahtar kesime girdiğinde akım algılayıcı transformatörün sıfırlanmasını sağlar. R_f ve C_f elemanları ile bir RC alçak geçiren filtresi devreye eklenmiş olur. Bu filtre ile anahtarlama gürültüleri ortadan kaldırılarak bozulmamış bir $V_{Akım}$ işareti elde edilmiş olur.



Şekil 3. 6 Kompanzasyon rampalı akım algılama devresi örneği [26]

Akım gerilim dönüşümü esnasında dönüşüm oranını ayarlayabilmek ya da dönüşüm oranının farkında olarak devrenin diğer kısmını tasarlayabilmek için eşitlik (3.6)'da akım gerilim dönüşüm oranının (R_{I-V}) devre elemanları cinsinden ilişkisi verilmiştir.

$$R_{I-V} = \frac{V_{Akım}}{i_{Anahtar}} = \frac{1}{n} R_{algıla} \quad (3.6)$$

Rampa kelimesinin ilk harfi ile ifade edilen devre elemanları ise kompanzasyon rampasının üretilmesi amacıyla kullanılmıştır. Anahtar iletimde iken PWM işareti V_{\max} değerine eşittir ve R_R direnci üzerinden C_R kapasitesi şarj olur. Anahtar kesime girdiğinde ise PWM işareti sıfıra düşmüştür ve D_R diyotu üzerinden C_R kapasitesi aniden boşalır. Kapasitenin şarj olduğu zaman diliminde üretilen rampa gerilimi ifadesi (3.7) eşitliğinde verilmiştir.

$$V_{Rampa}(t) = V_{\max} \left(1 - e^{-\frac{t}{R_R C_R}} \right) \quad (3.7)$$

Elde edilen (3.7) eşitliği lineer olmayan bir eşitliktir ve eksponansiyel kısmın lineer yaklaşıklığı yerine yazılacak olursa ifadenin lineerleştirilmiş yaklaşıklığı ve dolayısıyla lineer rampa işaretinin ifadesine ulaşılmış olur.

$$V_{Rampa}(t) \approx V_{\max} \left[1 - \left(1 - \frac{t}{R_R C_R} \right) \right] = V_{\max} \frac{t}{R_R C_R} \quad (3.8)$$

Anahtarlama frekansı RC devresinin zaman sabitine göre çok daha hızlı olduğundan (3.8) eşitliği yazılabilir. O halde kompanzasyon rampasının eğimi S_e için (3.8) eşitliğinden faydalanarak (3.9) eşitliği yazılabilir.

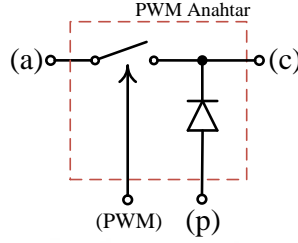
$$S_e = \frac{V_{\max}}{R_R C_R} \quad (3.9)$$

Üretilen kompanzasyon rampası işareti algılanan $V_{Akım}$ işareti ile toplanarak $v_{Kontrol}$ işareti ile şekil 3.6'daki gibi karşılaştırılır ve PWM işareti üretilmiş olur.

3.3.3 Tepe Akım Modu Kontrolde PWM Anahtarlama Modeli

Şu ana kadar akım modu kontrolün nasıl yapılacağı üzerinde durulmuş ve devre üzerindeki anahtarlama elemanının PWM ile açılıp kapatıldığı söylenmiştir. Bu kısımda tepe akım modu kontrol özelinde PWM anahtarlamanın detayları ele alınacaktır. Şekil 3.7'de PWM anahtarlama elemanı sembolize edilmiştir. Burada literatürde yer aldığı haliyle PWM anahtarlama elemanı tanıtılmaktadır. PWM anahtarlama elemanları şekil 3.7'de gösterildiği üzere üç uçludur ve bu uçlar "a", "p" ve "c" ile gösterilir [31]. "a" İngilizce "active" kelimesinden yola çıkarak aktif ucu, "p" İngilizce "passive"

kelimesinden yola çıkarak pasif ucu ve “c” İngilizce “common” kelimesinden yola çıkarak ortak ucu temsil eder. Aktif anahtar genellikle bir MOSFET ya da BJT ile, pasif anahtar bir serbest geçiş diyodu ile gerçekleştirilir [31]. Aktif anahtar iletimde iken pasif anahtar kesimdedir ve hangi anahtar iletimde ise o anahtar ortak uca (“c”) bağlanır [31]. Sonuç olarak PWM anahtarının aktif ve ortak uçlarındaki akımlar anahtarın iletimde olduğu zaman diliminde aynıdır.



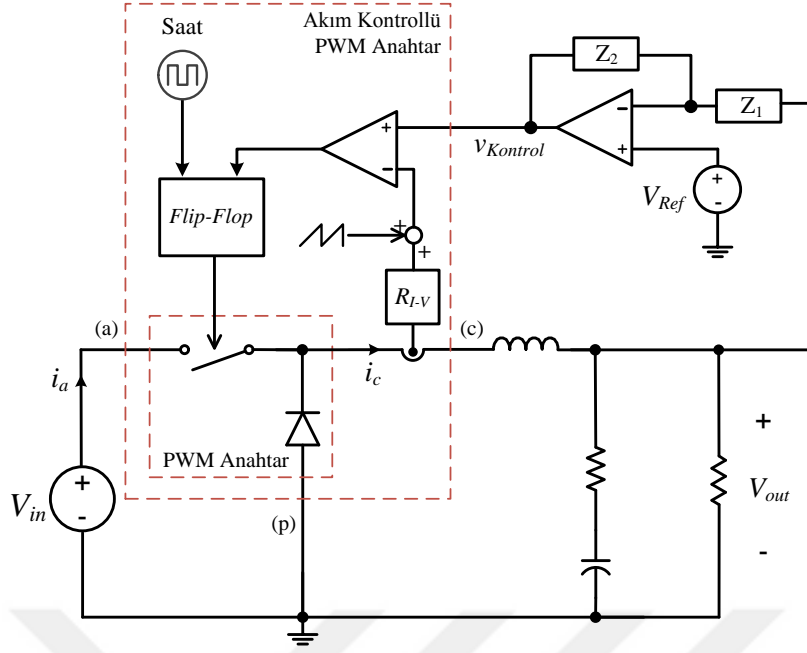
Şekil 3. 7 PWM anahtarı

Şekil 3.8’de PWM anahtarlama elemanının tepe akım modu kontrol içerisinde yerleştirilmiş hali görülmektedir. Elde edilen devrede akım geri beslemesi ile anahtarı sürecekle işaret üretildiğinden bu blok yapıya akım kontrollü PWM anahtar [32] ismi verilmiştir. Tepe akım değeri $v_{Kontrol}$ değerine ulaştığında karşılaştırmalı flip-flopu reset etmektedir ve böylece anahtar kesime girer. Saat işareti ile de flip-flop set edilir ve anahtar iletime geçirilir [33]. Akım kontrollü PWM anahtarın en basit haliyle çalışma döngüsü bu şekildedir. Şekil 3.8’de görüldüğü üzere akım kontrollü PWM anahtar üzerinde bulunduğu dönüştürücünden bağımsızdır ve dolayısıyla bu anahtara ait modelin devrenin diğer kısmından bağımsız olarak elde edilmesi mümkündür [33].

Devreden bağımsız terimler ile tepe akım modu kontrolün ifade edilebilmesi için yapılması gereken, kısım 3.1.2’de bahsedilen geri besleme akımı S_n ve S_f eğimlerinin PWM anahtarı uç nicelikleri cinsinden ifade edilmesidir [33]. Anahtar iletimde iken akım aktif uçtan ortak uca, kesimde iken pasif uçtan ortak uca doğru aktığından S_n ve S_f eğimleri sırasıyla (3.10) ve (3.11) eşitliklerindeki [33] gibi ifade edilebilir.

$$S_n = \frac{V_{ac}}{L_{eş}} R_{I-V} = \frac{V_{ap}(1-D)}{L_{eş}} R_{I-V} \quad (3.10)$$

$$S_f = \frac{V_{cp}}{L_{eş}} R_{I-V} \quad (3.11)$$



Şekil 3. 8 Akım kontrollü PWM anahtar [33]

(3.10) ve (3.11) eşitliklerinde R_{I-V} direnci şekil 3.8’de görülen akımı gerilime dönüştürme esnasında dönüşüm oranını, L_{es} indüktörü ise akım kontrollü PWM anahtarın kullanıldığı dönüştürücü cinsine göre devre üzerindeki eşdeğer indüktörü ki bu Zeta dönüştürücü için Bölüm 2’de $L_1 \parallel L_2$ olarak hesaplanmıştır. Bunlara ek olarak akımın maksimum olduğu ve anahtarın iletimden kesime geçtiği andaki gerilim ifadesi yazılmak istenirse (3.12) eşitliği elde edilir.

$$v_{kontrol} = V_{Rampa} + V_{Akım} \rightarrow v_{kontrol} = V_{Rampa} + i_c R_{I-V} \quad (3.12)$$

Şekil 3.3’teki eğim tanımlarına ek olarak PWM anahtarı ortak ucu geri beslenen akımının ortalama değeri I_c olarak tanımlanırsa (3.12) eşitliği aşağıdaki şekilde güncellenebilir.

$$v_{kontrol} = S_e D T_s + \left\{ I_c R_{I-V} + \frac{S_f (1-D) T_s}{2} \right\} \quad (3.13)$$

(3.13) [33] eşitliğindeki ifadedeki parametreler özellikle darbe doluluk oranı zamanla değiştiği için anlık olarak değişkendir, dolayısıyla bu parametrelerin anlık değerleri ile değiştirilmesi gerekir [33]. Örnekleme etkisi şimdilik ihmal edilecek olursa (3.13) eşitliğindeki tüm parametreler kendilerinin ortalama değerleri ile yer değiştirilebilir ve kontrol kuralının üzerlerindeki etkisi incelenebilir.

$$i_c = \frac{v_{kontrol}}{R_{I-V}} - S_e \frac{dT_s}{R_{I-V}} - \frac{S_f(1-d)T_s}{2R_{I-V}} \quad (3.14)$$

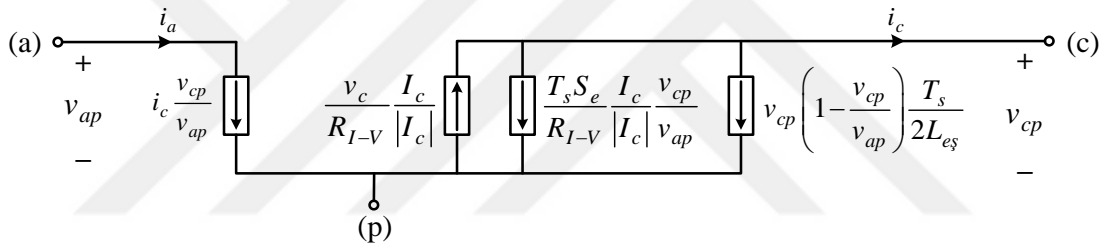
$$i_a = d \cdot i_c \quad (3.15)$$

$$v_{cp} = d \cdot v_{ap} \quad (3.16)$$

(3.11) ve (3.16)'den faydalanarak (3.14) ve (3.15) eşitlikleri yeniden yazılırsa (3.17) ve (3.18) eşitlikleri [33] elde edilir. Elde edilen bu eşitlikler şekil 3.9'da da görülen akım kontrollü PWM anahtarı büyük işaret ortalama modeline [33] karşılık gelmektedir.

$$i_c = \frac{v_{kontrol}}{R_{I-V}} - \frac{v_{cp}}{v_{ap}} \frac{S_e T_s}{R_{I-V}} - v_{cp} \left(1 - \frac{v_{cp}}{v_{ap}}\right) \frac{T_s}{2L_{eş}} \quad (3.17)$$

$$i_a = i_c \frac{v_{cp}}{v_{ap}} \quad (3.18)$$



Şekil 3. 9 Akım kontrollü PWM anahtarı büyük işaret ortalama modeli [33]

(3.17) ve (3.18) eşitlikleri yazılırken i_c akımının dışarı yönde aktığı varsayımı yapılmıştır [33]. Akımın ters yönde akması halinde kompanzasyon rampası ve kontrol yönü de tersine dönmelidir. Aslında akımın içeri doğru akması mümkün olmamasına rağmen, teorik olarak akımın zıt yönde akması halinde bahsi geçen işaretlerin tersine dönmesi amacıyla $\frac{I_c}{|I_c|}$ çarpanı akım kaynaklarının ifadelerine şekil 3.9'daki gibi eklenmiştir. Özellikle benzetim amaçlı tanımlamalarda kullanışlıdır [33].

Akım kontrollü PWM anahtarı büyük işaret ortalama modeli eşitliklerinden yola çıkarak küçük işaret eşdeğer devresi modeline ait eşitlikler de yazılabilir. Bu amaçla;

$$k_o = \frac{1}{R_{I-V}} \frac{I_c}{|I_c|} \quad (3.19)$$

$$g_o = \frac{T_s}{L_{e\varphi}} \left[(1-D) \frac{S_e}{S_n} + \frac{1}{2} - D \right] \quad (3.20)$$

$$g_f = D g_o - \frac{D(1-D)T_s}{2L_{e\varphi}} \quad (3.21)$$

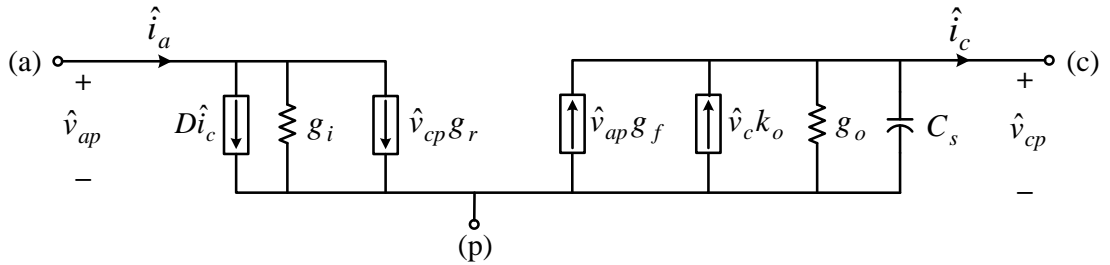
$$g_i = -\frac{I_a}{V_{ap}} \quad (3.22)$$

$$g_r = \frac{I_c}{V_{ap}} \quad (3.23)$$

tanımlamaları [33] yapılacak olursa küçük işaret eşdeğer devresi modeline ait eşitlikler olan (3.24) ve (3.25)'e [33] ulaşılır. Bu eşitliklerin karşılığı olan eşdeğer devre Şekil 3.10'da görülmektedir. Ancak açıktır ki (3.19-23) eşitliklerin tanımlamalarına göre küçük işaret parametreleri çok farklı şekillerde ifade edilebilir. Şekil 3.10'da görülen C_s ise akım çevrimindeki altharmonik kararsızlığın öngörülmesi için eklenmiştir [33]. Anahtarlama frekansının yarısı civarında akım modu kontrolün dinamiği incelenerek bu kapasite tanımlanabilir [33].

$$\hat{i}_c = \hat{v}_c k_o + \hat{v}_{ap} g_f - \hat{v}_{cp} g_o \quad (3.24)$$

$$\hat{i}_a = D \hat{i}_c + \hat{v}_{ap} g_i + \hat{v}_{cp} g_r \quad (3.25)$$



Şekil 3. 10 Akım kontrollü PWM anahtarı küçük işaret eşdeğer modeli [33]

Akım modu kontrolde ortaya çıkan altharmonik osilasyon, akım modu kontrolün bir karakteristiği olduğu için uygulandığı devre topolojisinden bağımsızdır [33]. Bunun ispatlanması için şekil 3.10'da görülen eşdeğer model örnek bir topoloji üzerinde kullanılacaktır. Bu amaçla şekil 3.11(a)'da görülen buck-boost dönüştürücü ele alınacak olursa, burada giriş gerilimi ve kontrol geriliminin sabit tutulması durumunda ve anahtarlama frekansının yarısı civarında çıkış gerilimi aslında devrenin toprağıyla

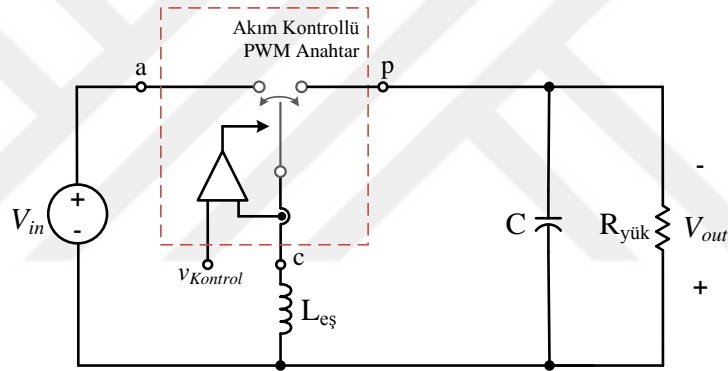
eşdeğerdir bilgisi ışığında, sadece incelenen buck-boost devre için değil tepe akım modu kontrollü tüm topolojiler için devre, paralel rezonans devresine dönüşür [33]. Bu eşdeğer devre şekil 3.11(b)'de görülmektedir.

Buck-boost DA-DA dönüştürücü özelinde şekil 3.11(a) devresi üzerinden incelenmeye başlandığında (3.26) ve (3.27) çıkarımları yapılabilir [33].

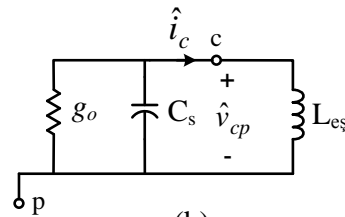
$$V_c \rightarrow \text{sabit} \Rightarrow \hat{v}_c = 0 \quad (3.26)$$

$$V_{out} \rightarrow \text{sabit} \Rightarrow V_{ap} \rightarrow \text{sabit} \Rightarrow \hat{v}_{ap} = 0 \quad (3.27)$$

(3.26) ve (3.27) çıkarımlarını kullanarak şekil 3.11(b) devresine ulaşılabilir. Bu devre karakteristik eşitliğe anahtarlama frekansının yarısı civarında bir ikinci dereceden çarpan ekler ve bu çarpan $S_e = 0$ için darbe doluluk oranının (D) 0.5'in üzerine çıkması durumunda kararsız hale gelir [33].



(a)



(b)

Şekil 3. 11 Tepe akım kontrollü buck-boost DA-DA dönüştürücü (a) Buck-boost DA-DA dönüştürücü (b) Anahtarlama frekansının yarısı civarında eşdeğeri olan paralel rezonans devresi [33]

Şekil 3.11(b)'de görülen paralel rezonans devresi için karakteristik denklemi yazılmak istenirse (3.28) [33] eşitliği elde edilir. Rezonans devresinin anahtarlama frekansının yarısında rezonansa girdiği bilindiğine göre C_s kapasitesi (3.29) eşitliğinde elde edilen değerde olmalıdır [33].

$$P_c(s) = \frac{1}{L_{e\varphi} C_s} s^2 + L_{e\varphi} g_o s + 1 \quad (3.28)$$

$$\frac{\omega_s}{2} = \frac{1}{\sqrt{L_{e\varphi} C_s}} \Rightarrow C_s = \frac{4}{L_{e\varphi} \left(\frac{2\pi}{T_s} \right)^2} \quad (3.29)$$

Son olarak bu altharmonik osilasyonun nedeni g_o üzerinden incelenirse kompanzasyon rampasının devrede olmadığı durumda ($S_e = 0$) eşitlik (3.20) eşitlik (3.30)'a dönüşür. Burada önemli olan nokta darbe doluluk oranı D 'nin 0.5'in üzerine çıkması durumunda g_o 'ın negatif değer alıyor olmasıdır. (3.28) karakteristik eşitliğinde g_o negatif değer aldığı anda paralel rezonans devresi altharmonik osilasyonlara neden olan osilasyona girer. Kompanzasyon rampasının eklenmesi darbe doluluk oranının 0.5'in üzerine çıkması halinde dahi g_o 'ı pozitif değerli tutacağından akım çevrimini kararlı hale getirmiş olur.

$$g_o \Big|_{S_e=0} = \frac{T_s}{L_{e\varphi}} \left[\frac{1}{2} - D \right] \quad (3.30)$$

(3.28) eşitliği tepe akım modu kontrollü ve SİM modunda çalışan tüm PWM DA-DA dönüştürücülerinin küçük işaret dinamiğinin paydalarında ortaktır [33]. Literatürde ikinci mertebeden karakteristik eşitlik (3.31) eşitliğindeki gibi ifade edildiğinden ω_n ve Q_n parametrelerinin (3.28) eşitliğindeki karşılıkları (3.32) [33] eşitliğindeki gibidir.

$$P_c(s) = \frac{s^2}{\omega_n^2} + \frac{s}{\omega_n Q_n} + 1 \quad (3.31)$$

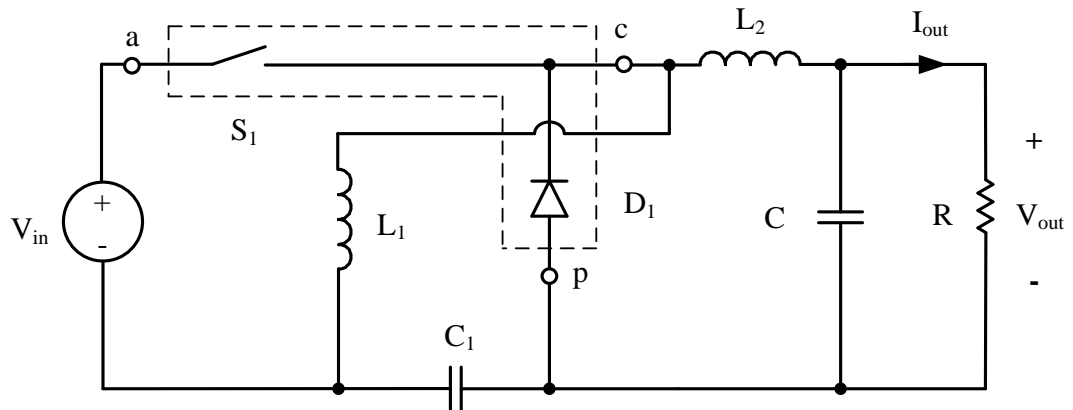
$$Q_n = \frac{1}{\pi \left[(1-D) \frac{S_e}{S_n} + \frac{1}{2} - D \right]} \text{ veya } Q_n = \frac{1}{\pi \left[D \left(\frac{S_e}{S_f} - 1 \right) + \frac{1}{2} \right]} \quad (3.32)$$

$$\omega_n = \frac{\omega_s}{2}$$

Bu aşamaya kadar literatürde var olan bilgiler derlenerek tezde yapılan çalışmanın anlatılabilmesi için ön hazırlık yapılmıştır. Gelecek bölümden itibaren tez çalışması esnasında elde edilen sonuçlar ele alınacaktır.

ZETA DA-DA DÖNÜŞTÜRÜCÜ KÜÇÜK İŞARET ANALİZİ

Literatürde sabit frekanslı gerilim modu kontrollü Zeta DA-DA dönüştürücü için küçük işaret analizi [18] var olmasına rağmen tepe akım modu kontrollü Zeta DA-DA dönüştürücü için küçük işaret analizi daha önce ele alınmamıştır. Bu nedenle tezde SİM modunda çalışan tepe akım modu kontrollü bir Zeta DA-DA dönüştürücü için küçük işaret analizi ele alınmıştır. Anahtarlama elemanının modellenmesi için bölüm 3'te ele alınan PWM anahtarı modeli kullanılmıştır. PWM anahtarı modelinin şekil 2.1'de verilen Zeta DA-DA devre modeli üzerinde kullanılabilmesi için S_1 ve D_1 elemanlarının birbirine bağlı olması gerekmektedir. Dolayısıyla devre topolojisini değiştirmemek kaydıyla küçük manipülasyonlar ile istenen yapının elde edilmesi yoluna gidilecektir. Bu amaçla C_1 kapasitesi şekil 4.1'de görüldüğü üzere yukarıdan aşağıya alınmıştır. Bu değişiklik sonrasında PWM anahtarı modeli kullanılarak analiz etmeye uygun izolesiz Zeta DA-DA dönüştürücü devresi elde edilmiş olur [23].

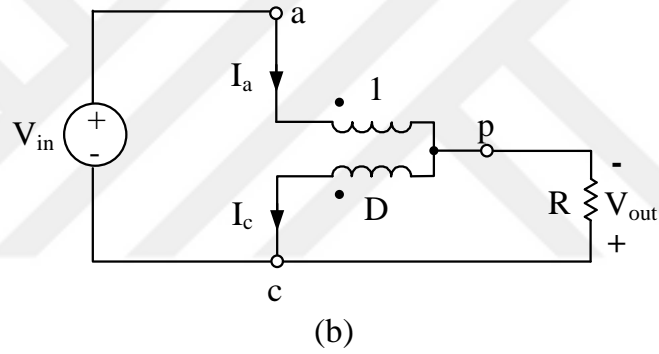
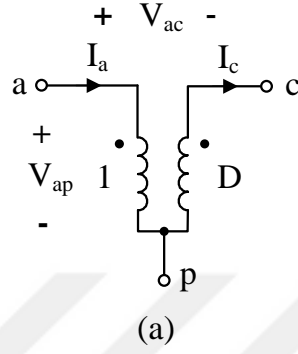


Şekil 4. 1 PWM anahtarı modeline göre modifiye edilmiş Zeta dönüştürücü [23]

Bu aşamadan sonra öncelikle küçük işaret analizinin yapılabilmesi için ilk adım olan doğru akım devre analizi yapılacaktır.

4.1 Doğru Akım Devre Analizi

Şekil 3.7’de görülen PWM anahtarının doğru akım analizindeki karşılığı olarak şekil 4.2(a) devresi, şekil 4.1’de yerine konduktan sonra kapasitelerin (C_1 ve C) açık devre, indüktörlerin (L_1 ve L_2) kısa devre yapılması sonucunda Zeta DA-DA dönüştürücü için doğru akım eşdeğer devresi şekil 4.2(b)’deki gibi elde edilir.



Şekil 4. 2 Zeta dönüştürücü doğru akım eşdeğer modeli (a) PWM anahtarı doğru akım eşdeğeri [23] (b) Şekil 4.1’deki Zeta dönüştürücü için doğru akım eşdeğer devresi

Şekil 4.2(b)’de görülen eşdeğer devre için KCL ve KVL eşitlikleri yazılacak olursa (4.1-6) [23] elde edilir.

$$\frac{V_{out}}{V_{in}} = \frac{D}{1-D} \rightarrow D = \frac{V_{out}}{V_{out} + V_{in}} \quad (4.1)$$

$$V_{ap} = \frac{V_{out}}{D} \quad (4.2)$$

$$I_c = \frac{V_{out}}{R(1-D)} \quad (4.3)$$

$$I_a = \frac{V_{out}}{R} \frac{D}{(1-D)} \quad (4.4)$$

$$V_{ac} = V_{in} \quad (4.5)$$

$$V_{cp} = V_{out} \quad (4.6)$$

(4.1-6) eşitlikleri kullanılarak (3.10), (3.22) ve (3.23) eşitliklerini yeniden yazmak ve sırasıyla (4.7), (4.8) ve (4.9) eşitliklerini [23] elde etmek mümkündür.

$$S_n = \frac{V_{ac}}{L_{eş}} R_{I-V} = \frac{V_{in}}{L_{eş}} R_{I-V} = V_{out} \frac{R_{I-V}}{\left(\frac{L_1 \cdot L_2}{L_1 + L_2} \right)} \frac{(1-D)}{D} \quad (4.7)$$

$$g_i = -\frac{I_a}{V_{ap}} = -\frac{I_a \cdot D}{V_{cp}} = -\frac{\left(\frac{V_{out}}{R} \frac{D}{(1-D)} \right) \cdot D}{V_{out}} = -\frac{D^2}{(1-D) \cdot R} \quad (4.8)$$

$$g_r = \frac{I_c}{V_{ap}} = \frac{I_c}{\frac{V_{out}}{D}} = \frac{\frac{V_{out}}{R \cdot (1-D)} \cdot D}{V_{out}} = \frac{D}{R \cdot (1-D)} \quad (4.9)$$

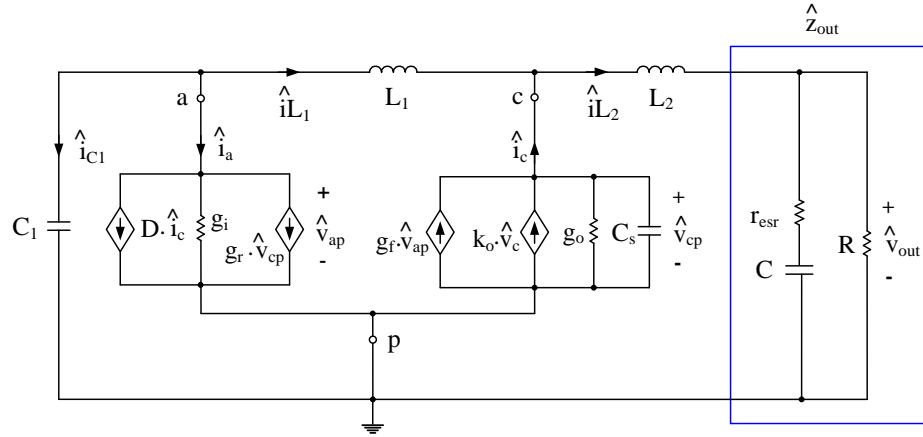
Doğru akım devre analizinin tamamlanmasıyla alternatif akım küçük işaret analizine geçmek için ön hazırlık yapılmış olur.

4.2 Alternatif Akım (Küçük İşaret) Analizi

Alternatif akım analizi yaparken doğru akım analizinde yapılanların aksine bağımsız gerilim kaynakları kısa devre ve bağımsız akım kaynakları açık devre edilir. Bu bağlamda şekil 4.1'de V_{in} giriş gerilimi kısa devre edilir ve şekil 3.10'da verilen akım kontrollü PWM anahtarı küçük işaret eşdeğer modeli yerine konursa, Zeta DA-DA dönüştürücünün küçük işaret eşdeğer devresi şekil 4.3'teki gibi elde edilir [23]. Küçük işaret analizinin yapılaş amacı kontrol işaretinden çıkış gerilimine olan \hat{v}_{out}/\hat{v}_c transfer fonksiyonunun çıkış kapasitesi seri eşdeğer direnci (esr) de dikkate alınarak elde edilebilmesidir. Böylece ulaşılan transfer fonksiyonunun doğruluğu artacaktır.

Şekil 4.3'te elde edilen devrenin KCL ve KVL denklemleri yazılarak istenen transfer fonksiyonun bulunması yolunda ilk adım atılabilir. Bu amaçla devre incelendiğinde (4.10-14) eşitliklerine [23] ulaşmak mümkündür. Elde edilen eşitliklerden (4.11)'de \hat{v}_c ve (4.14)'te \hat{v}_{out} parametreleri yer almaktadır. Dolayısıyla eşitliklerde yer alan ortak

terimlerden yola çıkarak eşitliklerin eş zamanlı çözülmesi ile ortaya çıkacak olan transfer fonksiyonunu (\hat{v}_{out}/\hat{v}_c) elde etmek mümkündür.



Şekil 4. 3 PWM anahtarı modeli kullanılan Zeta dönüştürücü için küçük işaret eşdeğer devresi [23]

$$\hat{i}_a = D \cdot \hat{i}_c + \hat{v}_{ap} \cdot g_i + g_r \cdot \hat{v}_{cp} \quad (4.10)$$

$$\hat{i}_c = \hat{v}_{ap} \cdot g_f + k_o \cdot \hat{v}_c - \hat{v}_{cp} \cdot (g_o + s \cdot C_s) \quad (4.11)$$

$$\hat{i}_{L2} = \hat{i}_{L1} + \hat{i}_c$$

$$\hat{v}_{cp} = \hat{i}_{L2} \cdot (s \cdot L_2 + \hat{z}_{out}) \rightarrow \hat{v}_{cp} = (\hat{i}_{L1} + \hat{i}_c) \cdot (s \cdot L_2 + \hat{z}_{out}) \quad (4.12)$$

$$\hat{i}_{C1} = \hat{v}_{ap} \cdot s \cdot C_1$$

$$\hat{i}_{L1} + \hat{i}_a + \hat{i}_{C1} = 0 \rightarrow \hat{i}_{L1} = - \left(\hat{i}_a + \frac{\hat{v}_{ap}}{s \cdot C_1} \right)$$

$$\hat{v}_{ap} = \hat{v}_{cp} + \hat{i}_{L1} \cdot s \cdot L_1 \rightarrow \hat{v}_{ap} = \hat{v}_{cp} - \left(\hat{i}_a + \frac{\hat{v}_{ap}}{s \cdot C_1} \right) \cdot (s \cdot L_1) \quad (4.13)$$

$$\hat{v}_{out} = \hat{i}_{L2} \cdot \hat{z}_{out} \rightarrow \hat{v}_{out} = (\hat{i}_{L1} + \hat{i}_c) \cdot \hat{z}_{out} \quad (4.14)$$

(4.12) ve (4.14) eşitliklerinde şekil 4.3'teki tanımlama üzerine doğrudan \hat{z}_{out} terimi kullanılmıştır. Transfer fonksiyonunda \hat{z}_{out} teriminin karşılığının kullanılabilmesi için (4.15) eşitliği yazılabilir.

$$\hat{z}_{out} = R \parallel \left(r_{esr} + \frac{1}{s \cdot C} \right) = \frac{R \cdot \left(r_{esr} + \frac{1}{s \cdot C} \right)}{R + r_{esr} + \frac{1}{s \cdot C}} \rightarrow \hat{z}_{out} = \frac{R \cdot (1 + s \cdot r_{esr} \cdot C)}{1 + s \cdot C \cdot (R + r_{esr})} \quad (4.15)$$

Transfer fonksiyonunu (\hat{v}_{out}/\hat{v}_c) elde etmek amacıyla (4.10-15) eşitlikleri eş zamanlı olarak MathCad (versiyon 13) ve Mathematica (versiyon 5.2) adlı modern sembolik matematiksel çözücüler yardımıyla ayrı ayrı çözülmüş ve elde edilen sonuçlar hataya mahal vermemek için karşılaştırılmıştır. Her iki çözücünden de elde edilen eş sonuçlara binaen eşitlik (4.16)'da görülen biçimde transfer fonksiyonu elde edilmiştir [23].

$$\frac{\hat{v}_{out}}{\hat{v}_c} = k_o \cdot R \cdot \frac{a_0 + a_1 \cdot s + a_2 \cdot s^2 + a_3 \cdot s^3}{b_0 + b_1 \cdot s + b_2 \cdot s^2 + b_3 \cdot s^3 + b_4 \cdot s^4 + b_5 \cdot s^5} \quad (4.16)$$

(4.16) eşitliğinde ifade edilen transfer fonksiyonunun pay ve paydasında yer alan katsayıların karşılıkları Çizelge 4.1'de verilmiştir. Transfer fonksiyonunda yer alan k_o , g_o , g_f , g_i , g_r ve C_s parametrelerinin karşılıkları (3.19-21), (3.29), (4.8) ve (4.9) eşitliklerinde verilmiştir. (4.16) eşitliğinde verilen transfer fonksiyonun pay ve paydası düzenlenerek (4.17) formunda yazılabilir [23]. (4.17)'de verilen transfer fonksiyonunun DA kazancı (K), transfer fonksiyonunda “ s ” sıfıra götürülerek bulunabilir. DA kazancı olarak elde edilen (4.18)'de k_o , g_o , g_f , g_i ve g_r karşılıkları yerine yazılarak gerekli sadeleştirmeler yapılırsa (4.19) eşitliğine ulaşılır [23].

$$\frac{\hat{v}_{out}}{\hat{v}_c} = K \cdot \frac{\left(1 + \frac{s}{\omega_z} \right) \cdot \left(1 + \frac{s}{\omega_{o,z} \cdot Q_z} + \frac{s^2}{\omega_{o,z}^2} \right)}{\left(1 + \frac{s}{\omega_p} \right) \cdot \left(1 + \frac{s}{\omega_{o,p1} \cdot Q_{p1}} + \frac{s^2}{\omega_{o,p1}^2} \right) \cdot \left(1 + \frac{s}{\omega_{o,p2} \cdot Q_{p2}} + \frac{s^2}{\omega_{o,p2}^2} \right)} \quad (4.17)$$

$$K = \frac{\hat{v}_{out}}{\hat{v}_c} \Big|_{s=0} = \left(k_o \cdot R \cdot \frac{a_0 + a_1 \cdot s + a_2 \cdot s^2 + a_3 \cdot s^3}{b_0 + b_1 \cdot s + b_2 \cdot s^2 + b_3 \cdot s^3 + b_4 \cdot s^4 + b_5 \cdot s^5} \right) \Big|_{s=0} \Rightarrow$$

$$K = k_o \cdot R \cdot \frac{a_0}{b_0} = \frac{k_o \cdot R \cdot (1-D)}{1 + R \cdot [g_i + g_r + (1-D) \cdot (g_o - g_f)]} \quad (4.18)$$

$$K = \frac{R}{R_{I-V}} \cdot \frac{2 \cdot S_n \cdot L \cdot (1-D)}{(1-D)^3 \cdot (2 \cdot S_e + S_n) \cdot R \cdot T_s + 2 \cdot L \cdot S_n \cdot (1+D)} \quad (4.19)$$

Çizelge 4. 1 Eşitlik (4.16)'daki transfer fonksiyonu (\hat{v}_{out}/\hat{v}_c) için katsayılar [23]

Pay Katsayıları	
$a_0 = 1 - D$	$a_1 = C \cdot r_{esr} \cdot (1 - D) + g_i \cdot L_1$
$a_2 = L_1 \cdot (C \cdot g_i \cdot r_{esr} + C_1)$	$a_3 = C_1 \cdot C \cdot L_1 \cdot r_{esr}$
Payda Katsayıları	
$b_0 = 1 + g_i \cdot R - g_f \cdot R + g_f \cdot D \cdot R - g_o \cdot D \cdot R + g_r \cdot R + g_o \cdot R$	
$b_1 = g_i \cdot L_1 + C_s \cdot R + C \cdot R + g_f \cdot D \cdot C \cdot R \cdot r_{esr} + g_o \cdot L_2 - g_f \cdot L_2 + g_i \cdot C \cdot R \cdot r_{esr} - D \cdot C_s \cdot R + g_r \cdot g_f \cdot L_1 \cdot R + g_r \cdot C \cdot R \cdot r_{esr} - g_f \cdot C \cdot R \cdot r_{esr} + g_i \cdot L_2 + g_r \cdot L_2 + g_f \cdot D \cdot L_2 - g_o \cdot D \cdot L_2 + g_o \cdot g_i \cdot L_1 \cdot R + C_1 \cdot R + g_f \cdot D \cdot L_1 + g_o \cdot C \cdot R \cdot r_{esr} - g_o \cdot D \cdot C \cdot R \cdot r_{esr} + C \cdot r_{esr}$	
$b_2 = C_1 \cdot L_2 + C_1 \cdot C \cdot R \cdot r_{esr} + g_o \cdot C \cdot L_2 \cdot r_{esr} + g_o \cdot g_i \cdot L_1 \cdot L_2 + g_i \cdot C_s \cdot L_1 \cdot R + g_o \cdot C_1 \cdot L_1 \cdot R + g_i \cdot C \cdot L_1 \cdot r_{esr} - g_f \cdot C \cdot L_2 \cdot r_{esr} + g_r \cdot g_f \cdot L_1 \cdot L_2 + C_s \cdot L_2 - g_f \cdot C \cdot L_2 \cdot R + g_f \cdot D \cdot C \cdot L_1 \cdot R + g_r \cdot C \cdot L_2 \cdot R + g_r \cdot C \cdot L_2 \cdot r_{esr} + g_i \cdot C \cdot L_1 \cdot R + g_i \cdot C \cdot L_2 \cdot R + g_i \cdot C \cdot L_2 \cdot r_{esr} - D \cdot C_s \cdot C \cdot R \cdot r_{esr} - g_o \cdot D \cdot C \cdot L_2 \cdot r_{esr} + C_s \cdot C \cdot R \cdot r_{esr} + g_r \cdot g_f \cdot C \cdot L_1 \cdot R \cdot r_{esr} - g_o \cdot D \cdot C \cdot L_2 \cdot R + g_o \cdot C \cdot L_2 \cdot R + g_f \cdot D \cdot C \cdot L_2 \cdot R + g_f \cdot D \cdot C \cdot L_2 \cdot r_{esr} + g_f \cdot D \cdot C \cdot L_1 \cdot r_{esr} - D \cdot C_s \cdot L_2 + g_o \cdot g_i \cdot C \cdot L_1 \cdot R \cdot r_{esr} + C_1 \cdot L_1$	
$b_3 = g_r \cdot g_f \cdot C \cdot L_1 \cdot L_2 \cdot r_{esr} + C_1 \cdot C \cdot L_2 \cdot R + g_o \cdot C_1 \cdot L_1 \cdot L_2 + g_i \cdot C_s \cdot L_1 \cdot L_2 + g_r \cdot g_f \cdot C \cdot L_1 \cdot L_2 \cdot R + C_s \cdot C_1 \cdot L_1 \cdot R + C_s \cdot C \cdot L_2 \cdot R + g_o \cdot C_1 \cdot C \cdot L_1 \cdot R \cdot r_{esr} + C_1 \cdot C \cdot L_2 \cdot r_{esr} + g_o \cdot g_i \cdot C \cdot L_1 \cdot L_2 \cdot R + g_o \cdot g_i \cdot C \cdot L_1 \cdot L_2 \cdot r_{esr} + C_1 \cdot C \cdot L_1 \cdot R + C_1 \cdot C \cdot L_1 \cdot r_{esr} + C_s \cdot C \cdot L_2 \cdot r_{esr} - D \cdot C_s \cdot C \cdot L_2 \cdot R - D \cdot C_s \cdot C \cdot L_2 \cdot r_{esr} + g_i \cdot C_s \cdot C \cdot L_1 \cdot R \cdot r_{esr}$	
$b_4 = g_o \cdot C_1 \cdot C \cdot L_1 \cdot L_2 \cdot r_{esr} + g_o \cdot C_1 \cdot C \cdot L_1 \cdot L_2 \cdot R + g_i \cdot C_s \cdot C \cdot L_1 \cdot L_2 \cdot r_{esr} + C_s \cdot C_1 \cdot C \cdot L_1 \cdot R \cdot r_{esr} + C_s \cdot C_1 \cdot L_1 \cdot L_2 + g_i \cdot C_s \cdot C \cdot L_1 \cdot L_2 \cdot R$	
$b_5 = C_s \cdot C_1 \cdot C \cdot L_1 \cdot L_2 \cdot (R + r_{esr})$	

Çizelge 4.1'de verilen a_0 , a_1 , a_2 ve a_3 katsayıları kullanılarak (4.17)'deki transfer fonksiyonu payı bulunacak olursa (4.20) eşitliği elde edilir. (4.20) eşitliğinde bir adet sıfır çiftine ek olarak, C çıkış kapasitesindeki esr kaynaklı bir adet sıfır daha yer aldığı görülmektedir. Eşitliğin her iki tarafı denkleştirilerek çözüldüğünde ω_z , $\omega_{o,z}$ ve Q_z parametrelerinin karşılıkları sırası ile (4.21-23)'teki gibi elde edilir [23].

$$\left(1 + \frac{s}{\omega_z}\right) \cdot \left(1 + \frac{s}{\omega_{o,z} \cdot Q_z} + \frac{s^2}{\omega_{o,z}^2}\right) = (C \cdot r_{esr} \cdot s + 1) \cdot (C_1 \cdot L_1 \cdot s^2 + L_1 \cdot g_i \cdot s + 1 - D) \quad (4.20)$$

$$\omega_z = \frac{1}{C \cdot r_{esr}} \quad (4.21)$$

$$\omega_{o,z} = \sqrt{\frac{1-D}{C_1 \cdot L_1}} \quad (4.22)$$

$$Q_z = \frac{1}{g_i} \sqrt{\frac{C_1}{L_1} \cdot (1-D)} = -\frac{R}{D^2} \sqrt{\frac{C_1}{L_1} \cdot (1-D)^3} \quad (4.23)$$

(4.23) eşitliğinde elde edilen sonuç değerlendirildiğinde Q_z 'in her durumda negatif değerli olduğu görülür. Bu sonuç transfer fonksiyonunda yer alan sıfır çiftinin sağ yarı düzlemde olduğu anlamına gelmektedir. Ayrıca bu sıfır çiftinde yer alan sıfırlar $|Q_z| > 0.5$ şartı sağlandığı müddetçe birbirinin karmaşık eşleniğidir [23].

(4.17)'de verilen transfer fonksiyonunun DA kazancı ve sıfırlarının incelenmesinin ardından kutuplarını incelemeye geçilirse paydanın beşinci mertebeden olduğu görülür. Matematiksel olarak beşinci mertebeden bir polinomun köklerinin herhangi bir kabul veya varsayım yapmaksızın sembolik olarak çözülmesi mümkün olmayacağı için kutupların doğrudan bulunması söz konusu değildir. $\omega_{o,p2}$ açısız frekansı PWM anahtarı modelinde yer alan C_s kapasitesi tarafından belirlenmektedir ve dolayısıyla açısız olarak anahtarlama frekansının yarısı civarında bir değere sahiptir. Buradan hareketle $\omega_{o,p1} \ll \omega_{o,p2}$ varsayımını yapmak pratik tasarımlar açısından makuldür. Ayrıca $\omega_p \ll \omega_{o,p1}$ varsayımı da yapılırsa yaklaşık olarak sembolik çözümü elde etmek mümkün hale gelir. (4.24-26) paydanın köklerinin sembolik olarak yaklaşık karşılıklarını vermektedir [23]. Bu yaklaşıklık EK-A kısmında ele alınan yüksek mertebeden polinomlar için yaklaşık kök hesabı bulma yöntemi¹ ile elde edilmiştir.

$$\left(1 + \frac{s}{\omega_p}\right) \cong \left(1 + s \cdot \frac{b_1}{b_0}\right) \quad (4.24)$$

¹ Konu hakkında daha detaylı bilgi [1]'in 8.1.8 kısmında verilmektedir.

$$\left(1 + \frac{s}{\omega_{o,p1} \cdot Q_{p1}} + \frac{s^2}{\omega_{o,p1}^2}\right) \cong \left(1 + \frac{b_2}{b_1} \cdot s + \frac{b_3}{b_1} \cdot s^2\right) \quad (4.25)$$

$$\left(1 + \frac{s}{\omega_{o,p2} \cdot Q_{p2}} + \frac{s^2}{\omega_{o,p2}^2}\right) \cong \left(1 + \frac{b_4}{b_3} \cdot s + \frac{b_5}{b_3} \cdot s^2\right) \quad (4.26)$$

(4.24-26) eşitliklerinde eşitliğin her iki tarafı eşleştirildiğinde ω_p , $\omega_{o,p1}$, $\omega_{o,p2}$, Q_{p1} ve Q_{p2} parametrelerine ait sembolik çözümler elde edilebilir. (4.27)'elde edilen sonuçlarda b_i katsayıları yerine Çizelge 4.1'deki karşılıkları yerleştirilir ve gerekli sadeleştirmeler yapılırsa ω_p , $\omega_{o,p1}$, $\omega_{o,p2}$, Q_{p1} ve Q_{p2} parametrelerinin sembolik karşılıkları (4.28-32) eşitliklerindeki gibi elde edilir [23]. (4.28-30) eşitlikleri elde edilirken kolaylık olması için $r_{esr} = 0$ ve $C_s = 0$ olarak varsayılmıştır. C_s 'in amacı, $\omega_{o,p2}$ 'nin anahtarlama açısız frekansının yarısı civarında olmasını sağlamak olduğundan (4.31) ve (4.32) eşitliklerinde ise sadece $r_{esr} = 0$ olarak varsayılmıştır [23].

$$\omega_p = \frac{b_0}{b_1} ; \omega_{o,p1} = \sqrt{\frac{b_1}{b_3}} ; Q_{p1} = \frac{\sqrt{b_1 \cdot b_3}}{b_2} ; \omega_{o,p2} = \sqrt{\frac{b_3}{b_5}} ; Q_{p2} = \frac{\sqrt{b_3 \cdot b_5}}{b_4} \quad (4.27)$$

$$\omega_p = \frac{1+R \cdot [g_i+g_r+(1-D) \cdot (g_o-g_f)]}{\left(\frac{R \cdot (C+C_1)+L_2 \cdot [g_i+g_r+(1-D) \cdot (g_o-g_f)]+}{L_1 \cdot [g_i+R \cdot (g_f \cdot g_r+g_i \cdot g_o)+D \cdot g_f]} \right)} \quad (4.28)$$

$$\omega_{o,p1} = \sqrt{\frac{\left(\frac{R \cdot (C+C_1)+L_2 \cdot [g_i+g_r+(1-D) \cdot (g_o-g_f)]+}{L_1 \cdot [g_i+R \cdot (g_f \cdot g_r+g_i \cdot g_o)+D \cdot g_f]} \right)}{\left(\frac{L_1 \cdot \{L_2 \cdot [C_1 \cdot g_o+C \cdot R \cdot (g_f \cdot g_r+g_i \cdot g_o)]+C \cdot C_1 \cdot R\}+}{C \cdot C_1 \cdot L_2 \cdot R} \right)}} \quad (4.29)$$

$$Q_{p1} = \frac{\sqrt{\left(\frac{\left[\frac{R \cdot (C+C_1)+L_2 \cdot [g_i+g_r+(1-D) \cdot (g_o-g_f)]+}{L_1 \cdot [g_i+R \cdot (g_f \cdot g_r+g_i \cdot g_o)+D \cdot g_f]} \right]}{\left[\frac{L_1 \cdot \{L_2 \cdot [C_1 \cdot g_o+C \cdot R \cdot (g_f \cdot g_r+g_i \cdot g_o)]+C \cdot C_1 \cdot R\}+}{C \cdot C_1 \cdot L_2 \cdot R} \right]} \right)}}{\left(\frac{L_1 \cdot \{C_1+R \cdot [C_1 \cdot g_o+C \cdot (g_f \cdot D+g_i)]\}+}{L_2 \cdot \{C_1+C \cdot R \cdot [g_i+g_r+(1-D) \cdot (g_o-g_f)]+L_1 \cdot (g_f \cdot g_r+g_i \cdot g_o)\}} \right)} \quad (4.30)$$

$$\omega_{o,p2} = \sqrt{\frac{\left(C_s \cdot [(1-D) \cdot C \cdot R \cdot L_2 + L_1 \cdot (g_i \cdot L_2 + C_1 \cdot R)] + C_1 \cdot C \cdot R \cdot L_2 + \right.}{L_1 \cdot \left\{ C_1 \cdot C \cdot R + L_2 \cdot [C_1 \cdot g_o + C \cdot R \cdot (g_f \cdot g_r + g_i \cdot g_o)] \right\}}{C \cdot C_1 \cdot R \cdot L_2 \cdot L_1 \cdot C_s}} \quad (4.31)$$

$$Q_{p2} = \frac{\sqrt{\left[\frac{C_s \cdot [(1-D) \cdot C \cdot R \cdot L_2 + L_1 \cdot (g_i \cdot L_2 + C_1 \cdot R)] + C_1 \cdot C \cdot R \cdot L_2 +}{L_1 \cdot [C_1 \cdot C \cdot R + L_2 \cdot [C_1 \cdot g_o + C \cdot R \cdot (g_f \cdot g_r + g_i \cdot g_o)]]} \right]}{(C_1 \cdot C_s \cdot C \cdot R \cdot L_2 \cdot L_1)}}{L_2 \cdot L_1 \cdot [C_1 \cdot C_s + C \cdot R \cdot (C_1 \cdot g_o + C_s \cdot g_i)]} \quad (4.32)$$

Özetle (4.17)'deki transfer fonksiyonu bir adet sifıra (ω_z), bir adet sağ yarı düzlem sifir çiftine ($\omega_{o,z}$), bir adet alçak frekans bölgesinde yer alan reel kutba (ω_p), bir adet orta frekans bölgesinde yer alan kutup çiftine ($\omega_{o,p1}$) ve bir adet de anahtarlama frekansının yarısı civarında yer alan kutup çiftine ($\omega_{o,p2}$) sahiptir [23].

Uzun matematiksel işlem yükünün ardından (4.31) eşitliğinde $\omega_{o,p2}$ parametresine ait modelin sembolik karşılığı verilmiştir ancak aslında buna gerek olmaksızın $\omega_{o,p2} \cong \pi \cdot f_s$ yaklaşıklığını, C_s (3.29)'da gösterildiği üzere anahtarlama frekansının yarısı civarında bir rezonans frekansına sahip olduğu için doğrudan kullanmak mümkündür [23].

BENZETİM ÇALIŞMALARI

Bölüm 4’te teorik yaklaşımla ele alınan tepe akım modu kontrollü Zeta DA-DA dönüştürücü için küçük işaret analizinin geçerliliğinin gösterilmesi amacıyla yapılan benzetim çalışmaları bu bölümde ele alınacaktır. Bölüm 4’te elde edilen genelleştirilmiş ifadeler sembolik ifadeler olduğu için doğrudan benzetim yolu ile bu sembolik sonuçların doğruluğunun test edilmesi mümkün değildir. O nedenle bu bölümde tepe akım modu kontrollü Zeta DA-DA dönüştürücü örnek devreleri ele alınacaktır. İncelenecek örnek devrelerin bilgisayar ortamında benzetimleri yapılacaktır. Elde edilen benzetim çalışmaları ile teorik sonuçların karşılaştırılması için Bode diyagramı kullanılacaktır.

5.1 Gerilim Yükseltici Modda Çalışan Zeta DA-DA Dönüştürücü

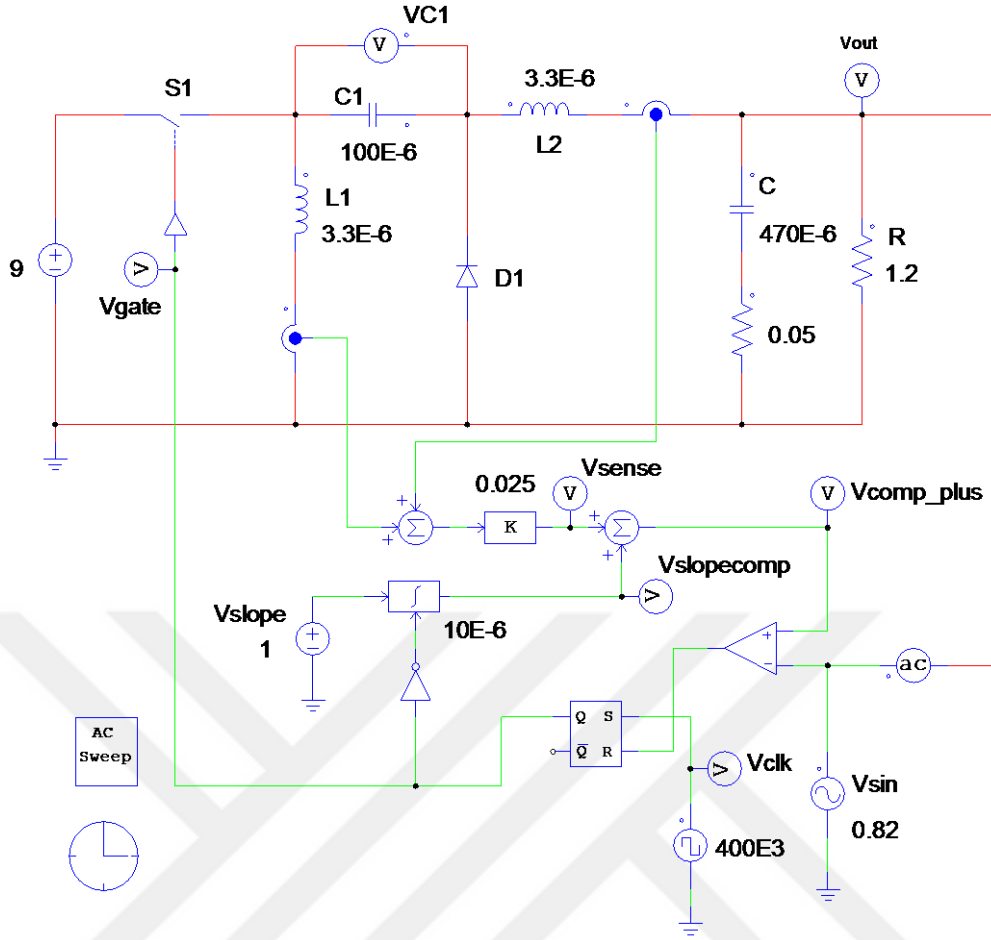
Çizelge 5.1’de gerilim yükseltme (boost) modunda çalışan bir DA-DA Zeta dönüştürücünün parametrelerin sayısal değerleri verilmiştir. Verilen Zeta DA-DA dönüştürücü devresi tepe akım modu kontrol devresi eklenerek benzetimin yapılacağı PSIM programında şekil 5.1’deki gibi kurulmuştur. L1 ve L2 indüktörleri üzerindeki akımlar toplanarak 0.025Ω değerindeki akım algılama direnci (R_{I-V}) üzerinden gerilim değerine dönüştürülmüştür. Boost modunda çalışan Zeta dönüştürücüde darbe doluluk oranı (D) 0.5’ten büyük değerli olduğundan akım modu kontrolde kararsızlık meydana gelecektir ve önlenmesi amacıyla kompanzasyon rampasına ihtiyaç vardır. Şekil 5.1’de yer alan integral bloğu sadece anahtarın iletimde olduğu zaman diliminde çalışmaktadır ve akım algılama direnci ile elde edilen V_{sense} gerilimine eklenecek kompanzasyon rampasını üretmektedir. 0.82V değerinde DA gerilimi ve üzerine eklenmiş birkaç mV genlikli sinüzoidal AA geriliminden oluşan işaret, devrenin sağ alt kısmında yer alan karşılaştırıcının negatif girişine bağlanmıştır. Devre üzerinde “ac” şeklinde etiketlenmiş

ve devre çıkışı ile karşılaştırıcının negatif ucu arasına bağlanmış eleman Bode eğrisini çizdirmek amacıyla yapılacak olan simülasyonda kullanılmak üzere yerleştirilmiş olan AA tarama (sweep) analizi bloğudur. 400 kHz frekanslı kare dalga üretici ise flip-flop S set etme ucuna bağlanarak dönüştürücü anahtarlama frekansını 400 kHz'e ayarlamıştır.

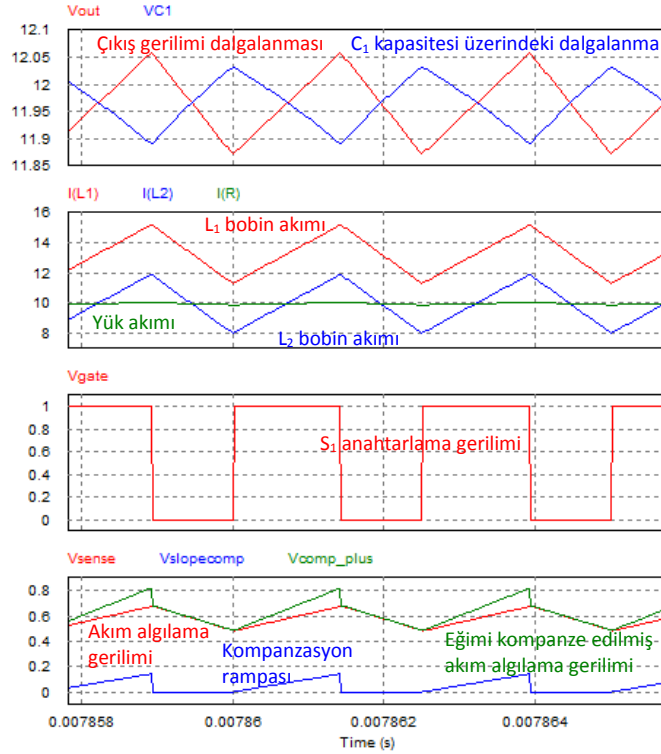
Çizelge 5. 1 Boost modu Zeta DA-DA dönüştürücü parametre değerleri

Parametre	Değeri	Birimi
V_{in}	9	V
V_{out}	12	V
I_{out}	10	A
R	1.2	Ω
f_s	400	kHz
ω_s	2513	krad/s
R_{I-V}	25	m Ω
C	470	μ F
r_{esr}	50	m Ω
C_1	100	μ F
L_1	3.3	μ H
L_2	3.3	μ H
S_e	100	kV/s

Şekil 5.2 zaman tanım bölgesinde simülasyon sonuçlarını göstermektedir. C_1 ve C kapasiteleri üzerindeki gerilim aynı seviyede olup gerilim üzerindeki dalgalanmaları arasında 180°'lik bir faz farkı vardır. Devre analizinde ortalama değer teoremi ele alındığında çıkış akımı (10A) ve L_2 bobini üzerinden akan ortalama akım değeri birbirine eşitken, L_1 bobini üzerinden akan akımın ortalama değeri ise giriş akımının ortalama değerine (13.3A) eşittir. C_1 ve C kapasite gerilimleri aksine, L_1 ve L_2 bobin akımları eş fazlıdır. L_1 ve L_2 bobin akımları sürekli olarak sıfırdan büyük değerlerde olduğundan devre analizine başlarken yapılmış olan SİM'de çalışma varsayımının geçerli olduğu görülmektedir.



Şekil 5. 1 Benzetimi yapılan boost modu Zeta DA-DA dönüştürücü PSIM modeli



Şekil 5. 2 PSIM simülasyon dalga formları

Şekil 5.2'nin alt kısmında görülen kırmızı renkli dalga akım algılama gerilimini göstermektedir. Bu gerilim her iki bobin üzerindeki akımların toplamının akım algılama direnci (R_{I-V}) ile çarpımına eşittir. Mavi renkli dalga ise anahtarın iletimde olduğu zaman diliminde rampa şeklinde, kesimde olduğu zaman diliminde ise sıfır olan kompanzasyon rampası gerilimini göstermektedir. Yeşil renkli dalga ise kırmızı ve mavi renkli dalgaların toplamıyla elde edilmiş olan eğimi kompanze edilmiş akım algılama gerilimini göstermektedir. Kompanzasyon rampasının amacı alt harmonik osilasyonları önlemek olduğundan, eğimi alt harmonik osilasyonları yok edecek şekilde bir miktarda güvenlik payı konularak seçilmiştir [1], [34].

Çizelge 5.1'deki parametreler için (4.16) eşitliğinde verilen sembolik formdaki Zeta dönüştürücü transfer fonksiyonu $\hat{v}_{out} / \hat{v}_c$ 'nin sayısal karşılığı

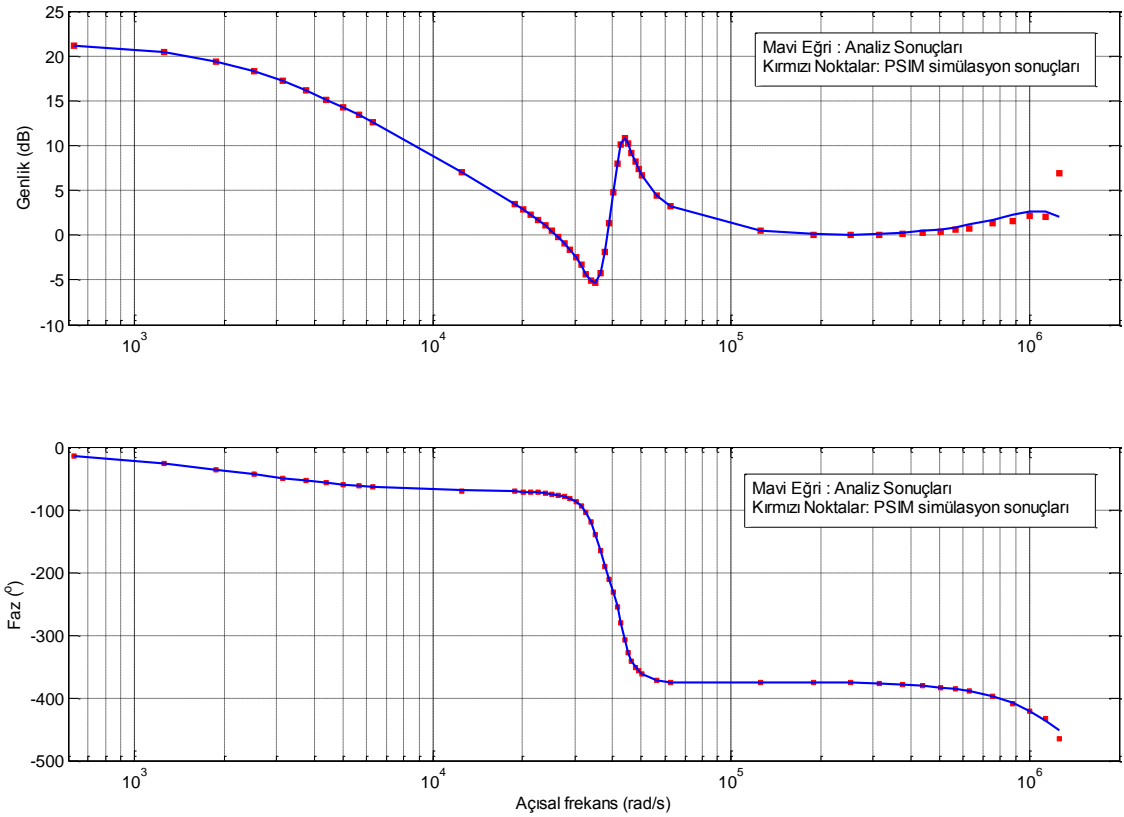
$$\frac{\hat{v}_{out}}{\hat{v}_c} = 48 \cdot \frac{0.429 + 7.976 \cdot 10^{-6} \cdot s + 280.76 \cdot 10^{-12} \cdot s^2 + 7.755 \cdot 10^{-15} \cdot s^3}{\left(\begin{array}{l} 1.748 + 724.5 \cdot 10^{-6} \cdot s + 3.613 \cdot 10^{-9} \cdot s^2 + 390.7 \cdot 10^{-15} \cdot s^3 + \\ 237.85 \cdot 10^{-21} \cdot s^4 + 245.54 \cdot 10^{-27} \cdot s^5 \end{array} \right)} \quad (5.1)$$

olarak elde edilir. Bu hesaplama yapılırken çizelge 4.1'deki katsayılar kullanılmıştır. Matematiksel analizin geçerliliği göstermek amacıyla şekil 5.1'de görülen PSIM ortamında simüle edilmiş Zeta dönüştürücünün Bode grafikleri ile (5.1)'de elde edilen transfer fonksiyonunun MATLAB ortamında çizdirilen Bode grafikleri aynı şekil üzerine çizdirilmiştir. Şekil 5.3'te gerilim yükseltme modunda çalışan örnek Zeta dönüştürücü devre için PSIM simülasyon sonuçları ile analiz sonuçlarında elde edilen transfer fonksiyonuna ait Bode grafiklerini göstermektedir. Anahtarlama frekansının yarısına kadar olan genlik eğrisi üst grafikte görülürken faz eğrisi alt grafikte görülmektedir. Simülasyon sonuçları ile analiz sonuçları hem genlik hem de faz eğrisinde görüldüğü üzere üst üste oturmaktadır.

Simülasyon ve analiz sonuçlarının aynı çıkması modellemede yapılan yaklaşımların tutarlılığını ortaya koymaktadır. Bu noktadan sonra, sembolik çözümlerin kabul edilebilir olup olmadığı özellikle payda fonksiyonuna ait kutupların bulunması esnasında yapılan varsayımlar değerlendirilerek tartışılacaktır.

(3.19-21), (3.29), (4.7-9) eşitlikleri kullanılarak çizelge 5.1'de nümerik değerleri verilmiş olan Zeta dönüştürücü örnek devresinin bazı parametreleri $D = 0.571$, $k_o = 40 \Omega^{-1}$, $g_o = 0.368 \Omega^{-1}$, $g_f = 0.02473 \Omega^{-1}$, $g_i = -0.635 \Omega^{-1}$, $g_r = 1.111 \Omega^{-1}$ ve

$C_s = 383.8 \text{ nF}$ şeklinde hesaplanır. Transfer fonksiyonunun DA kazancı ve pay kısmına ait parametreleri ise (4.18), (4.21-23) eşitlikleri kullanılarak $\omega_z = 42553.2 \text{ rad/s}$, $\omega_{o,z} = 36037.5 \text{ rad/s}$, $K = 11.77$ ve $Q_z = -5.67$ olarak hesaplanır. Transfer fonksiyonu paydası beşinci mertebeden bir polinom olduğundan daha önce de bahsedildiği üzere kutuplara ait sembolik ifadeler kutupların birbirinden yeterince uzakta olduğu varsayımı yapılarak elde edilmiştir. Bu yaklaşım elbette belli seviyede de olsa bir hataya neden olacaktır. Bu hatanın seviyesi ise kutupların ne kadar iyi ayrılmış olduğuna bağlıdır. Nümerik örnek üzerinde inceleme yapıldığı için kutupların tam değerlerinin örnek Zeta dönüştürücü için bulunması mümkündür. Hatanın seviyesinin görülebilmesi için kutuplar ve kalite faktörleri hem (5.1)'de elde edilen transfer fonksiyonu hem de sembolik formda bulunmuş (4.28-32) yaklaşık eşitlikler kullanılarak hesaplanmıştır. Çizelge 5.2'de her iki çözüme dair sonuçlar görülmektedir. “Gerçek çözüm” sütunu (5.1) transfer fonksiyonu nümerik değeri aracılığı ile hesaplanmış sonuçları gösterirken, “Yaklaşık çözüm” sütunu (4.28-32) sembolik eşitlikleri aracılığıyla bulunan sonuçları sunmaktadır.



Şekil 5. 3 PSIM simülasyonu ve (5.1)'deki matematiksel hesaplama için $\hat{v}_{out} / \hat{v}_c$ transfer fonksiyonuna ait Bode grafiklerinin karşılaştırılması

“Gerçek çözüm” sütununda elde edilen değerler hesaplanırken herhangi bir yaklaşıklık yapılmadığı gibi C_s ve r_{esr} üzerinde herhangi bir varsayım da yapılmamıştır. Ancak açık bir şekilde görülmektedir ki yapılan varsayım ve yaklaşıklıklara rağmen gerçek ve yaklaşık çözüm değerleri Q_{p1} hariç birbirine çok yakındır. Q_{p1} ’in gerçek çözüm ile yaklaşık çözüm değerleri arasındaki fark (4.30) eşitliği elde edilirken $r_{esr} = 0$ ve $C_s = 0$ varsayımlarının yapılmış olması ve (4.25)’deki yaklaşıklığın yapılmış olmasıdır.

Çizelge 5. 2 Zeta dönüştürücü çizelge 5.1 örnek devresi kutup ve kalite faktörleri

Parametre	Gerçek Çözüm	Yaklaşık Çözüm
$\omega_p \left[\frac{krad}{s} \right]$	2.434	2.558
$\omega_{o,p1} \left[\frac{krad}{s} \right]$	43	42.89
Q_{p1}	7.5	19.7
$\omega_{o,p2} \left[\frac{krad}{s} \right]$	1258	1256
Q_{p2}	1.309	1.316

Şekil 5.3’te görülen PSIM benzetim sonuçları ile teorik analiz sonuçlarına ait Bode eğrileri üzerinde devre özelliklerinin görüldüğünü belirtmek amacıyla şu açıklamaları yapmak yerinde olacaktır. (5.1)’de verilen transfer fonksiyonu frekans sıfıra giderken yaklaşık 21.4 dB genlik ve yaklaşık 0° faza sahiptir. Düşük frekans bölgesinde etkin olan ω_p kutbu nedeniyle genlik 20 dB/dekad hızla azalırken, faz da azalarak frekansın 30 krad/s olduğu civarda -90° dereceye ulaşır. Daha önce hesaplandığı üzere Q_z negatif değerli olduğundan ($Q_z = -5.67$) rezonans frekansı $\omega_{o,z} = 36.0375 \text{ krad/s}$ olan sıfır çifti karmaşık eksen takımında sağ yarı düzlemde yer almaktadır. $\omega_{o,z}$ sıfır çifti etkisiyle Bode genlik eğrisi 36 krad/s civarında yükselmeye başlarken faz eğrisi eğimi daha da artarak düşmeye devam eder. Faz eğrisindeki bu düşüş sıfırların sağ yarı düzlemde yer almasından kaynaklanmaktadır. 43 krad/s civarında yer alan orta frekans kutup çifti ile 42.55 krad/s civarında yer alan sıfırın konumları birbirine çok yakın olduğundan Bode eğrisi üzerindeki etkileri bir arada görülmektedir. Anahtarlama

frekansının yarısı civarında (1258 krad/s) yer alan $\omega_{o,p2}$ kutup çifti ise diğer kutup ve sıfırlardan oldukça uzak bölgededir. Bu nedenle $\omega_{o,p1}$ ve $\omega_{o,p2}$ kutupları arasında genlik yatay bir hal alırken, faz -360° değerine yerleşmiştir.

Elde edilen simülasyon sonuçları ışığında tepe akım-modu kontrollü Zeta DA-DA dönüştürücü matematiksel modelinin tutarlı olduğunu söylemek mümkündür. Ayrıca kutup ve sıfırların elde edilmesi amacıyla yapılan varsayımlar ve yaklaşıklıklar sonuçları kayda değer şekilde değiştirmemiştir.



SONUÇ VE ÖNERİLER

Bu tezde izole edilmemiş Zeta dönüştürücü topolojisinin dinamik analizi ve benzetim çalışmaları ile doğrulaması yapılmıştır. Analiz için sürekli iletim modunda çalışan ve PWM anahtarı modelinin kullanıldığı tepe akım modu kontrollü devre ele alınmıştır. Kontrol işaretinden çıkış gerilimine olan transfer fonksiyonu sembolik formda çıkış kondansatörünün esr'si de dikkate alınmak üzere türetilmiştir. Elde edilen transfer fonksiyonun kutup ve sıfırları analiz edilmiş, devrenin bir reel sıfıra, sağ yarı düzlemde bir sıfır çiftine, düşük frekans bölgesinde bir reel kutba, orta frekans bölgesinde bir kutup çiftine ve anahtarlama frekansının yarısı civarında (yüksek frekans bölgesinde) 180° lik faz çevirici etki yapan bir kutup çiftine sahip olduğu görülmüştür. Sembolik formda elde edilen transfer fonksiyonunun payda derecesi beş olduğundan, sembolik formda kutupların tam ifadelerin çözülmesi mümkün değildir. Bu nedenle kutupların ve kalite faktörlerinin sembolik denklemleri EK-A'da verilen yüksek mertebeden polinomlar için yaklaşık kök hesabı yöntemi ile kutuplarından birbirinden yeterince uzak olduğu varsayımı altında hesaplanmıştır. Bu varsayımların geçerliliğinin test edilmesi için örnek bir Zeta devresi alınmış ve yaklaşık kök analizi ile elde edilen sonuçlar ile gerçek sonuçların birbirine çok yakın olduğu ve dolayısı ile analizin kabul edilebilirliği gösterilmiştir. Ayrıca ele alınan örnek devre PSIM ortamında DA ve AA analizine tabi tutulmuş ve SİM'de çalıştığı ve bu çalışma koşulu altından farklı frekanslardaki davranışının matematiksel modele eşdeğer olduğu gösterilmiştir [23].

Bu tezde sunulan analizin çıkış kondansatörü esr'sini hesaba katmaktadır, ancak transfer diğer reaktif bileşenlere ait parazitik etkiler gözardı edilmiştir. Bunların göz ardı edilmesi gerçek uygulamalarda olmadıklarını göstermeyeceği için deneysel çalışmalarda bu etkilerin ihmal edimesi transfer fonksiyonunda bazı frekanslar için sapmalara neden olabilir [23].

Deneysel çalışmada meydana gelebilecek bir diğer farklılık ise gürültü etkisidir. Deneysel çalışma esnasında dönüştürücünün sürekli hal çalışma noktasını etkilememek için çok düşük genlikli sinüzoidal işaret sisteme entegre edilmelidir. Bu kadar küçük genlikler gürültü ile karışabileceğinden ölçüm düzeneğini çok iyi tasarlamak ya da ölçüm aletinin duyarlılığını istenen seviyelerde seçmek yerinde olacaktır. Gürültü etkisini azaltmak için ayrıca alınması gereken önlemler kullanılan kablo ve problemlerin ekranlanması, deney düzeneği ve ölçüm aleti topraklarının aynı noktaya bağlanması olarak listelenebilir. Bununla birlikte devre üzerindeki elemanların kart üzerine yerleşimi de ölçümdeki gürültü seviyesini etkileyen önemli bir faktördür. Bu nedenle, güç elektroniği devre çizim kuralları dikkate alınarak devre tasarımı yapılmalıdır [23].

Deneysel çalışma esnasında tepe akım modu kontrol için teorik olarak hesaplanan transfer fonksiyonunun elde edilebilmesi için devredeki indüktör elemanlarının akımlarının toplamına ihtiyaç olacaktır. Bu da Şekil 4.1'deki S1 ve D1 anahtarlarının veya L1 ve L2 indüktörlerin akımlarının toplanmasını gerektirir. Devre tasarımı yapılırken bu algılamayı sağlayacak bir yol izlenmesi gerekliliği de ortaya çıkabilecek en temel zorluklardan birisidir [23].

KAYNAKLAR

- [1] Erickson, R. W. ve Maksimovic, D., (2004). Fundamentals of power electronics, Second Edition, Kluwer Academic Publishers.
- [2] Mohan, N., Undeland, T. M. ve Robbins, W. P., (1995). Power electronics: converters, applications, and design, Second Edition, John Wiley & Sons.
- [3] Jozwik, J. J. ve Kazimierczuk, M. K., (1989). "Dual SEPIC PWM switching-mode DC/DC power converter", IEEE Transactions on Industrial Electronics, 36(1): 64-70.
- [4] de Britto, J. R., Junior, A. E. D., de Freitas, L. C., Farias, V. J., Coelho, E. A. A. ve Vieira, J. B., (2007). "Zeta DC/DC Converter used as led lamp drive", European Conference on Power Electronics and Applications, 2-5 September 2007, Aalborg, 1-7.
- [5] Khaleghi, H., Varjani, A. Y. ve Mohamadian, M., (2014). "A new bidirectional Zeta DC/DC converter", The International Power Electronics, Drive Systems and Technologies Conference, 5-6 February 2014, Tehran, 131-136.
- [6] Andrade, A. M. S. S., Dreher, J. R. ve Martins, M. L. da S., (2013). "High step-up integrated DC-DC converters: methodology of synthesis and analysis", Brazilian Power Electronics Conference, 27-31 October 2013, Gramado, 50-57.
- [7] Trejos, A., Ramos-Paja, C. A. ve Serna, S., (2012). "Compensation of DC-link voltage oscillations in grid-connected PV systems based on high order DC/DC converters", International Symposium on Alternative Energies and Energy Quality, 25-26 October 2012, Barranquilla, 1-6.
- [8] Martins, D. C. ve De Abreu, G. N., (1993). "Application of the ZETA converter in switch-mode power supplies", Applied Power Electronics Conference and Exposition, 7-11 March 1993, San Diego, 214-220.
- [9] Martins, D. C. ve De Abreu, G. N., (1993). "Application of the ZETA converter in switch-mode power supplies", Power Conversion Conference, 19-21 April 1993, Yokohama, 147-152.
- [10] Niculescu, E., Iancu, E. P., Niculescu, M. C. ve Purcaru, D. M., (2006). "Analysis of PWM converters using MATLAB", International Conference on Simulation, Modelling and Optimization, 22-24 September 2006, Lisbon, 507-512.

- [11] Woranetsuttikul, K., Pinsuntia, K., Jumpasri, N., Nilsakorn, T. ve Khan-ngern, W., (2014). "Comparison on performance between synchronous single-ended primary-inductor converter (SEPIC) and synchronous ZETA converter", International Electrical Engineering Congress, 19-21 March 2014, Chonburi, 1-4.
- [12] Niculescu, E., Niculescu, M. C. ve Purcaru, D. M., (2008). "Modelling the PWM Zeta converter in discontinuous conduction mode", IEEE Mediterranean Electrotechnical Conference, 5-7 May 2008, Ajaccio, 651-657.
- [13] Lin, J. L., Yang, S. P. ve Lin, P. W., (2005). "Small-signal analysis and controller design for an isolated zeta converter with high power factor correction", Electric Power Systems Research, 76(1): 67-76.
- [14] Viero, R. C., Lopez, H. F., Zollmann, C. ve Dos Reis, F. S., (2010). "Dynamic computer simulation model for a ZETA converter in DCM", Congresso Brasileiro de Automática, 12-16 September 2010, São Paulo, 3649-3654.
- [15] Viero, R. C. ve dos Reis, F. S., (2011). "Dynamic modeling of a ZETA converter in DCM applied to low power renewable sources", Energy Conversion Congress and Exposition, 17-22 September 2011, Phoenix, 685-691.
- [16] Viero, R. C., dos Reis, F. B. ve dos Reis, F. S., (2012). "Computational model of the dynamic behavior of the ZETA converter in discontinuous conduction mode", Annual Conference on IEEE Industrial Electronics Society, 25-28 October 2012, Montreal, 299-303.
- [17] Vuthchhay, E. ve Bunlaksananusorn, C., (2008). "Dynamic modeling of a Zeta converter with State-Space averaging technique", International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology, 14-17 May 2008, Krabi, 969-972.
- [18] Vuthchhay, E., Bunlaksananusorn, C. ve Hirata, H., (2008). "Dynamic modeling and control of a zeta converter", International Symposium on Communications and Information Technologies, 21-23 October 2008, Vientiane, 498-503.
- [19] Vuthchhay, E. ve Bunlaksananusorn, C., (2010). "Modeling and control of a Zeta converter", International Power Electronics Conference, 21-24 June 2010, Sapporo, 612-619.
- [20] Babu, P. R., Prasath, S. R. ve Kiruthika, R., (2015). "Simulation and performance analysis of CCM Zeta converter with PID controller", International Conference on Circuit, Power and Computing Technologies, 19-20 March 2015, Nagercoil, 1-7.
- [21] Wu, T. F. ve Chen, Y. K., (1998). "Modeling PWM DC/DC converters out of basic converter units", IEEE transactions on Power Electronics, 13(5): 870-881.
- [22] Niculescu, E., Mioara-Purcaru, D., Niculescu, M. C., Purcaru, I. ve Maria, M., (2009). "A simplified steady-state analysis of the PWM Zeta converter", International Conference on Circuits, 22-24 July 2009, Rodos, 108-113.

- [23] Yılmaz, A. ve Garip, M., (2017). “Tepe akım modu kontrollü Zeta dönüştürücünün küçük işaret analizi”, Sakarya Üniversitesi Fen Bilimleri Enstitüsü Dergisi, 21(2): 270-277.
- [24] Redl, R. ve Sokal, N. O., (1985). “Current-mode control, five different types, used with the three basic classes of power converters: small-signal ac and large-signal dc characterization, stability requirements, and implementation of practical circuits”, Power Electronics Specialists Conference, 24-28 June 1985, Toulouse, 771-785.
- [25] Ioinovici, A., (2013). Power electronics and energy conversion systems, fundamentals and hard-switching converters, I, John Wiley & Sons.
- [26] Choi, B., (2013). Pulsewidth modulated dc-to-dc power conversion: circuits, dynamics, and control designs, John Wiley & Sons.
- [27] Deisch, C. W., (1978). “Simple switching control method changes power converter into a current source”, Power Electronics Specialists Conference, 13-15 June 1978, Syracuse, 300-306.
- [28] Choi, B., Kim, D., Lee, D., Choi, S. ve Jian, S., (2007). “Analysis of input filter interactions in switching power converters”, IEEE Transactions on power electronics, 22(2): 452-460.
- [29] Kim, D., Choi, B., Lee, D. ve Sun, J., (2005). “Dynamics of current-mode-controlled DC-to-DC converters with input filter stage”, Power Electronics Specialists Conference, 12-16 June 2005, Recife, 2648-2656.
- [30] Sable, D. M. ve Ridley, R. B., (1992). “Comparison of performance of single-loop and current-injection control for PWM converters that operate in both continuous and discontinuous modes of operation”, IEEE Transactions on Power Electronics, 7(1): 136-142.
- [31] Van Dijk, E., Spruijt, J. N., O'sullivan, D. M. ve Klaassens, J. B., (1995). “PWM-switch modeling of DC-DC converters”, IEEE Transactions on Power Electronics, 10(6): 659-665.
- [32] Vorpérian, V., (1990). “Analysis of current-mode controlled PWM converters using the model of the current-controlled PWM switch”, Power Conversion and Intelligent Motion, 21-26 October 1990, Philadelphia.
- [33] Vorpérian, V., (2002). Fast analytical techniques for electrical and electronic circuits, Cambridge University Press.
- [34] Ridley, R. B., (1990). A new small-signal model for current-mode control Doctoral dissertation, Virginia Polytechnic Institute and State University, Blacksburg.

YÜKSEK MERTEBEDEN POLİNOMLAR İÇİN YAKLAŞIK KÖK HESABI

(A.1) eşitliğinde genel formu verilmiş olan n . mertebeden bir polinomun köklerinin yaklaşık analitik ifadelerinin bulunması amacıyla düşük- Q yaklaşımı genelleştirilebilir [1]. İdealde hedeflenen $P(s)$ polinomunun (A.2) eşitliğindeki gibi faktörize edilmesidir. Devrelerde a_i katsayıları herhangi bir reel sayı iken, faktörize edilmiş eşitlikteki zaman sabitleri reel ya da karmaşık olabilir [1].

$$P(s) = 1 + a_1s + a_2s^2 + \dots + a_ns^n \quad (\text{A.1})$$

$$P(s) = (1 + \tau_1s)(1 + \tau_2s) \dots (1 + \tau_ns) \quad (\text{A.2})$$

(A.2) eşitliği açık şekilde yazılacak olursa a_i katsayıları ile τ_i katsayıları arasındaki ilişki (A.3) eşitliğindeki [1] gibi bulunabilir. (A.3) eşitliğindeki ifadeye ulaşmak sembolik ve yüksek mertebeli polinomlar için mümkün değildir. Ancak (A.3) eşitliği köklerin yaklaşık olarak bulunabilmesi için bir kapı aralamaktadır.

$$\begin{aligned} a_1 &= \tau_1 + \tau_2 + \dots + \tau_n \\ a_2 &= \tau_1 \cdot (\tau_2 + \dots + \tau_n) + \tau_2 \cdot (\tau_3 + \dots + \tau_n) + \dots \\ a_3 &= \tau_1 \cdot \tau_2 \cdot (\tau_3 + \dots + \tau_n) + \tau_2 \cdot \tau_3 \cdot (\tau_4 + \dots + \tau_n) + \dots \\ &\vdots \\ a_n &= \tau_1 \tau_2 \dots \tau_n \end{aligned} \quad (\text{A.3})$$

Tüm zaman sabitlerinin (τ_i) iyi ayrılmış ve reel olduğu varsayımına ek olarak zaman sabitlerinin (A.4) ifadesindeki gibi genlikçe azalan sırada olduğu farzedilirse, (A.3) eşitliğinin yaklaşık eşdeğeri olan (A.5) elde edilir [1].

$$|\tau_1| \gg |\tau_2| \gg \dots \gg |\tau_n| \quad (\text{A.4})$$

$$\begin{aligned}
a_1 &\approx \tau_1 \\
a_2 &\approx \tau_1 \cdot \tau_2 \\
a_3 &\approx \tau_1 \cdot \tau_2 \cdot \tau_3 \\
&\vdots \\
a_n &\approx \tau_1 \tau_2 \cdots \tau_n
\end{aligned} \tag{A.5}$$

(A.5) yaklaşık çözümlerinden yola çıkarak zaman sabitlerinin polinom katsayıları cinsinden elde edilmesi artık mümkündür. Sonuç olarak P(s) polinomunun yaklaşık olarak kökleri (A.7)'deki gibi bulunmuş olur. Bu yaklaşıklığın yapılabileceği verilen polinomun katsayılarının (A.4)'ün bir sonucu olan (A.8)'de verilen şartı sağlayıp sağlamadığını incelemek ortaya koyacaktır [1].

$$\begin{aligned}
\tau_1 &\approx a_1 \\
\tau_2 &\approx \frac{a_2}{a_1} \\
\tau_3 &\approx \frac{a_3}{a_2} \\
&\vdots \\
\tau_n &\approx \frac{a_n}{a_{n-1}}
\end{aligned} \tag{A.6}$$

$$P(s) \approx (1 + a_1 s) \left(1 + \frac{a_2}{a_1} s \right) \left(1 + \frac{a_3}{a_2} s \right) \cdots \left(1 + \frac{a_n}{a_{n-1}} s \right) \tag{A.7}$$

$$|a_1| \gg \left| \frac{a_2}{a_1} \right| \gg \cdots \gg \left| \frac{a_n}{a_{n-1}} \right| \tag{A.8}$$

(A.9)'daki gibi tüm kökler iyi ayrılmış değilse ve örneğin kompleks eşlenik bir kutup çifti mevcutsa, bu durumda yaklaşık faktörizasyon işlemi sonucunda (A.10) [1] elde edilir.

$$|a_1| \gg \left| \frac{a_2}{a_1} \right| \gg \cdots \gg \left| \frac{a_n}{a_{n-1}} \right| \tag{A.9}$$

$$P(s) \approx \left(1 + a_1 s + a_2 s^2 \right) \left(1 + \frac{a_3}{a_2} s \right) \cdots \left(1 + \frac{a_n}{a_{n-1}} s \right) \tag{A.10}$$

ÖZGEÇMİŞ

KİŞİSEL BİLGİLER

Adı Soyadı :Abdurrahman YILMAZ
Doğum Tarihi ve Yeri : 05.10.1991/Muğla
Yabancı Dili : İngilizce
E-posta : abyilmaz@yildiz.edu.tr

ÖĞRENİM DURUMU

Derece	Alan	Okul/Üniversite	Mezuniyet Yılı
Lisans	Elektronik Mühendisliği	İstanbul Teknik Üniversitesi	2014
Lise	Fen	Niğde Fen Lisesi	2009

İŞ TECRÜBESİ

Yıl	Firma/Kurum	Görevi
2014-2014	ASELSAN A.Ş.	Test Donanımı Tasarım Mühendisi
2014-devam	YILDIZ TEKNİK ÜNİVERSİTESİ MEKATRONİK MÜHENDİSLİĞİ BÖLÜMÜ	Araştırma Görevlisi

YAYINLARI

Makale

1. **Yılmaz, A.**, Garip, M (2017); *Tepe akım modu kontrollü Zeta dönüştürücünün küçük işaret analizi (Small signal analysis of peak current mode controlled Zeta converter)*, Sakarya Üniversitesi Fen Bilimleri Enstitüsü Dergisi, 21(2), 270-277, ULAKBİM.
2. Yılmaz, C., İşcan, M., **Yılmaz, A.** (2017); *A Fully Automatic Novel Method to Determine QT Interval Based on Continuous Wavelet Transform*, Istanbul University - Journal of Electrical & Electronics Engineering, 17(1), 3093-3099, ULAKBİM.

Bildiri

1. Korkmaz, F., **Yılmaz, A.**, Akdoğan, E., Aktan, M. E. ve Atlıhan, M. (2015, Mayıs); *Estimation of Impedance Control Parameters with Artificial Neural Networks for Variable Robotic Resistive Therapy*, 6th International Conference on Modeling, Simulation, and Applied Optimization (İstanbul/Türkiye). IEEE.
2. Aktan, M. E., Akkuş, N., **Yılmaz, A.** ve Akdoğan, E. (2016, Ocak); *Design and Implementation of 3 Axis CNC Router for Computer Aided Manufacturing Courses*, 3rd International Conference on Mechanical, Electronics and Computer Engineering (New York City/USA). MATEC.
3. **Yılmaz, A.**, İscan, M. ve Yılmaz, C. (2016, Ekim); *A Fully Automatic Novel Method to Determine QT Interval Based on Continuous Wavelet Transform*, Tıp Teknolojileri Kongresi (Antalya/Türkiye) TIPTEKNO'16. Biyomedikal ve Klinik Mühendisliği Derneği. IEEE.
4. İscan, M., **Yılmaz, A.** ve Yılmaz, C. (2016, Aralık); *QT Zaman Aralığı Analizi İçin Sürekli Dalgacık Dönüşümü ve Philips Metodu Tabanlı Özgün Bir Algoritma*, Elektrik, Elektronik ve Biyomedikal Mühendisliği Konferansı (Bursa/Türkiye). IEEE.
5. İşcan, M., Sarıözkan, Ş., **Yılmaz, A.**, Yılmaz, C. (2017, Nisan); *Multilead QT Interval Analysis Algorithm Based on Continuous Wavelet Transform*, 4th International Conference on Electrical and Electronics Engineering (Ankara/Turkey). ICEEE'17. IEEE.

6. Elmas, F., **Yılmaz, A.**, Garip, M. (2017, Nisan); *Annenin Bebek Uyum Hareketinin Modellenmesi ve Bu Hareketi Tekrarlayan Prototip Beşik Tasarımı (Rocking Motion of the Baby Sleeping on the Mother's Lap: Modeling and Prototype Automatic Swing Cradle Design)*, Elektrik-Elektronik, Bilgisayar, Biyomedikal Mühendislikleri Bilimsel Toplantısı (Istanbul/Turkey). EBBT'17. IEEE.

