



T.C.
İSTANBUL ÜNİVERSİTESİ-CERRAHPAŞA
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ



YÜKSEK LİSANS TEZİ

**ALANDA PROGRAMLANABİLİR ANALOG DİZİLER İLE
ANALOG DEVRE YAPILARININ GERÇEKLEŞTİRİLMESİ**

Umut Cem ORUÇOĞLU

**DANIŞMAN
Prof. Dr. Fırat KAÇAR**

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Elektrik-Elektronik Mühendisliği Programı

İSTANBUL-2019

Bu çalışma, 15.05.2019 tarihinde aşağıdaki jüri tarafından Elektrik-Elektronik Mühendisliği Anabilim Dalı, Elektrik-Elektronik Mühendisliği Programında Yüksek Lisans tezi olarak kabul edilmiştir.

Tez Jürisi



Prof. Dr. Fırat KAÇAR (Danışman)
İstanbul Üniversitesi-Cerrahpaşa
Mühendislik Fakültesi



Prof. Dr. Mehmet Oruç BİLGİÇ
İstanbul Kültür Üniversitesi
Mühendislik Fakültesi



Doç. Dr. Yasin ÖZÇELEP
İstanbul Üniversitesi-Cerrahpaşa
Mühendislik Fakültesi



20.04.2016 tarihli Resmi Gazete’de yayımlanan Lisansüstü Eğitim ve Öğretim Yönetmeliğinin 9/2 ve 22/2 maddeleri gereğince; Bu Lisansüstü teze, İstanbul Üniversitesi-Cerrahpaşa’nın aboneli olduğu intihal yazılım programı kullanılarak Lisansüstü Eğitim Enstitüsü’nün belirlemiş olduğu ölçütlere uygun rapor alınmıştır.

ÖNSÖZ

Günümüzde haberleşme ve biyomedikal sistemlerin tasarımında analog yapılar önemli bir yer işgal etmektedir. Bu sistem içinde yer alan kuvvetlendiriciler, filtreler, çarpma, toplama devrelerinin tasarımında simülasyon, oldukça önemlidir. Ancak son zamanlarda simülasyonlar tek başlarına eksik kalmaktadır. Bu sistemlerin tasarımında deneysel sonuçlarında olması gerektiği kaçınılmaz bir hal almıştır.

Elektronik tümdevrelerin üretilmesi teknolojik olarak zor ve maliyet gerektirir. Son zamanlarda geliştirilen FPAA ile esnek tasarıma uygun bloklar üretilmiştir. Bu tez kapsamında tasarlanacak analog blokların FPAA ile gerçekleştirilmesi hedeflenmektedir.

Çalışma içerisinde filtre yapıları (kaskat bağlı ve n. dereceden filtreler), filtre yaklaşım metodları ve çeşitli analog devre yapıları (karşılaştırma, çarpma, bölme, toplama, türev, integral devreleri gibi) incelenip devre üzerinde uygulamaları yapılacaktır. Analog tümdevrelerin, AnadigmDesigner2 benzetim programı üzerinden sonuçları incelenecektir.

Yapılan çalışmanın hayata geçirilmesi ve Yüksek Lisans eğitimim süresince gösterdiği her türlü destek ve yardımlarından dolayı çok değerli hocam ve danışmanım Prof. Dr. Fırat Kaçar'a teşekkürü bir borç bilirim.

Son olarak, hayatımın her anında olduğu gibi Yüksek Lisans eğitimim süresince de desteğini bir an olsun eksik etmeyen ve her daim yanımda duran sevgili aileme çok teşekkür ederim.

Nisan 2019

Umut Cem ORUÇOĞLU

İÇİNDEKİLER

	Sayfa No
ÖNSÖZ	iv
İÇİNDEKİLER.....	v
ŞEKİL LİSTESİ	vii
TABLO LİSTESİ.....	x
SİMGE VE KISALTMA LİSTESİ	xi
ÖZET	xiii
SUMMARY	xv
1. GİRİŞ	1
2. GENEL KISIMLAR	2
2.1. FPAA KISA TARİHÇE.....	2
2.2. PROGRAMLANABİLİR ANALOG DEVRELER	2
2.3. PROGRAMLANABİLİR ANALOG DİZİLER.....	3
2.4. FPAA YAPISI VE ÇALIŞMA ŞEKLİ.....	5
2.4.1. Yapılandırılabilir Analog Modüller (CAMs)	7
2.4.2. Yapılandırılabilir Analog Blok (CAB)	11
2.4.3. I / O Analog Arayüz Yöntemleri	12
2.4.3.1. OPAMP Devreleri	12
2.4.3.2. Fark Yükselticiler (Diferansiyel Yükselteç).....	13
2.4.3.3. Kıtıcı Devresi.....	14
2.4.3.4. Rauch Filtre Kullanılarak Sinyal Girişi.....	14
2.5. ANADIGMAPEX.....	15
2.5.1. Giriş/Çıkış Modu (I/O)	15
2.5.1.1. Giriş Modu (Input Mode)	15
2.5.1.2. Çıkış Modu (Output Mode)	16
2.5.2. AnadigmApex – Look-Up Table (LUT)	17
2.5.3. AnadigmApex Geliştirme Donanımı.....	18
2.5.3.1. AN231K04-DVLP3 Devre Kartı Ana Özellikleri	18
2.5.3.2. AN231K04-DVLP3 Yerleşim Planı	19
2.5.3.3. Çoklu Çip Tasarımları - Papatya Zinciri.....	19

2.6.	ANADIGM DESIGNER®2 GELİŞTİRME YAZILIMI	20
2.6.1.	AnadigmDesigner2 Kullanıcı Arayüzü	21
2.6.2.	Saat Frekansı Ayarı	22
2.6.3.	Fonksiyonel Simülatör.....	22
3.	FPAА DEVRE UYGULAMALARI.....	24
3.1.	TRANSFER FONKSİYONU UYGULAMA ÖRNEKLERİ.....	24
3.1.1.	Opamp Karşılaştırıcı Devresi	25
3.1.2.	Türev Alıcı Opamp Devresi.....	26
3.2.	FPAА FİLTRE UYGULAMALARI	27
3.2.1.	Birinci Dereceden (Bilinear) Filtre Tasarımları	27
3.2.1.1.	<i>Alçak Geçiren Bilinear Filtre.....</i>	27
3.2.1.2.	<i>Yüksek Geçiren Bilinear Filtre.....</i>	29
3.2.2.	İkinci Dereceden (Biquadratic) Alçak Geçiren Filtre.....	31
4.	ANADIGM ARAÇLARI (ANADIGMFILTER VE ANADIGMPID).....	33
4.1.	ANADIGMFILTER.....	33
4.1.1.	N'inci Derceden Transfer Fonksiyonu	34
4.2.	AKTİF FİLTRE ÇEŞİTLERİ	35
4.2.1.	Dördüncü Dereceden Alçak Geçiren Filtre Karşılaştırmaları	35
4.2.1.1.	<i>Dördüncü Dereceden Bessel Alçak Geçiren Filtre.....</i>	36
4.2.1.2.	<i>Dördüncü Dereceden Butterworth Alçak Geçiren Filtre.....</i>	38
4.2.1.3.	<i>Dördüncü Dereceden Chbyshev Alçak Geçiren Filtre.....</i>	40
4.2.1.4.	<i>Dördüncü Dereceden Elliptic Alçak Geçiren Filtre</i>	42
4.3.	SÜPERHETERODİN ALICI DEVRESİ.....	44
4.3.1.	I. Kısım Devre Yapısı	45
4.3.2.	II. Kısım Devre Yapısı	46
4.3.2.1.	<i>II. Kısım Devre – Alçak Geçiren Filtre Yapısı İle.....</i>	46
4.3.2.2.	<i>II. Kısım Devre Yapısı - Bant Geçiren Filtre Yapısı İle.....</i>	47
4.3.2.3.	<i>II. Kısım Devre Yapısı – Yüksek Geçiren Filtre Yapısı İle.....</i>	48
4.4.	EKG SİNYALLERİNDE GÜRÜLTÜ GİDERME	49
4.4.1.	BIOPAC MP35.....	49
4.4.2.	Biopac BSL & AnadigmDesigner2 Karşılaştırması.....	51
5.	TARTIŞMA VE SONUÇ	53
6.	KAYNAKLAR	55
7.	ÖZGEÇMİŞ	57

ŞEKİL LİSTESİ

	Sayfa No
Şekil 2.1 Dijital olarak programlanabilir enstrümantasyon kuvvetlendirici.	3
Şekil 2.2 Pin-programlanabilir aktif filtre ve bant geçiren filtreler.....	3
Şekil 2.3 OTA tabanlı FPAA devre şeması [2].	4
Şekil 2.4 Op-Amp tabanlı FPAA devre şeması.....	4
Şekil 2.5 Anadigm parça numaraları.	6
Şekil 2.6 Anahtarlı kapasitör devresi.	7
Şekil 2.7 Op-amp integratör.	7
Şekil 2.8 CAM tarayıcı seçimi.	8
Şekil 2.9 CAM'lerle devre tasarımı örneği.	8
Şekil 2.10 Çarpma devresi blok diyagramı.	9
Şekil 2.11 CAM iletişim kutusu penceresi.	9
Şekil 2.12 Dört CAB'li FPAA blok diyagramı.	11
Şekil 2.13 CAB iç yapısı.	12
Şekil 2.14 Girişte seviye kayması.	12
Şekil 2.15 Seviye kayması ve girişin çıkışta tek uçlu sinyale dönüştürülmesi.	13
Şekil 2.16 Tek uçtan diferansiyel dönüşümü.	13
Şekil 2.17 Kıyıcı devresi.	14
Şekil 2.18 Rauch giriş filtresi.	14
Şekil 2.19 AnadigmApex - giriş/çıkış (I/O) pini.	15
Şekil 2.20 Giriş modu (input mode) arayüzü.	15
Şekil 2.21 Giriş modu (input mode) yapısı.	16
Şekil 2.22 Çıkış modu (output mode) arayüzü.....	16
Şekil 2.23 Çıkış modu (output mode) yapısı.....	16
Şekil 2.24 AnadigmApex – LUT.	17
Şekil 2.25 Sinüs transfer fonksiyonu etkisi.	17
Şekil 2.26 Transfer fonksiyonu blok diyagramı.	17
Şekil 2.27 FPAA devre tahtası panel yerleşimi.....	19
Şekil 2.28 İki geliştirme karti ile papatya zinciri yapılandırması.....	20

Şekil 2.29	AnadigmDesigner2 arayüzü.....	21
Şekil 2.30	Kısayol tuşları ve simgeleri.....	21
Şekil 2.31	Saat frekansı ayarları.....	22
Şekil 2.32	Simülatör kurulum penceresi.	23
Şekil 2.33	Bir simülasyon örneğini gösteren osiloskop ekranı.	23
Şekil 3.1	Op-Amp karşılaştırıcı devresi.	25
Şekil 3.2	Devre tasarımı ve yapılandırması.	25
Şekil 3.3	Karşılaştırıcı zaman alanı cevabı.	25
Şekil 3.4	Karşılaştırıcı osiloskop görüntüsü.....	25
Şekil 3.5	Türev alıcı devre.	26
Şekil 3.6	Devre tasarımı ve yapılandırması.	26
Şekil 3.7	Türev alıcı zaman alanı cevabı.....	26
Şekil 3.8	Türev alıcı osiloskop görüntüsü.....	26
Şekil 3.9	dpASP'de uygulanan bilineer LPF donanım devresi.....	28
Şekil 3.10	Bilineer LPF devre tasarımı ve yapılandırması.....	28
Şekil 3.11	Bilineer LPF filtre zaman alanı cevabı.....	29
Şekil 3.12	Bilineer LPF filtre zaman alanı cevabı osiloskop görüntüsü.	29
Şekil 3.13	dpASP'de uygulanan bilineer HPF donanım devresi.	30
Şekil 3.14	Bilineer HPF devre tasarımı ve yapılandırması.	30
Şekil 3.15	Bilineer HPF filtre zaman alanı cevabı.	30
Şekil 3.16	Bilineer HPF filtre osiloskop görüntüsü.	31
Şekil 3.17	Biquadratic filtre tasarımı ve konfigürasyon ayarları.	31
Şekil 3.18	dpASP'de uygulanan biquadratic donanım devresi.....	32
Şekil 3.19	Biquadratic filtre zaman alanı sistem yanıtı.....	32
Şekil 3.20	Biquadratic filtre sistem yanıtı osiloskop görüntüsü.....	32
Şekil 4.1	AnadigmFilter tasarım penceresi.	34
Şekil 4.2	Beşinci dereceden filtre tasarımı.....	34
Şekil 4.3	Beşinci dereceden filtre simülatör adım cevabı.	35
Şekil 4.4	Beşinci dereceden filtre sistem yanıtı osiloskop görüntüsü.	35
Şekil 4.5	Bessel iv. dereceden filtre devre tasarımı ve yapılandırması.....	36
Şekil 4.6	Bessel filtre zaman alanı cevabı osiloskop görüntüsü - kesim frekansı.....	36
Şekil 4.7	Bessel filtre devre tasarımı ve yapılandırması.	37
Şekil 4.8	Bessel filtre zaman alanı cevabı osiloskop görüntüsü.....	37
Şekil 4.9	Butterworth iv. dereceden filtre devre tasarımı ve yapılandırması.....	38

Şekil 4.10 Butterworth filtre zaman alanı cevabı osiloskop görüntüsü - kesim frekansı.....	38
Şekil 4.11 Butterworth filtre devre tasarımı ve yapılandırması.	39
Şekil 4.12 Butterworth filtre zaman alanı cevabı osiloskop görüntüsü.....	39
Şekil 4.13 Chbyshev iv. dereceden filtre devre tasarımı ve yapılandırması.	40
Şekil 4.14 Chbyshev filtre zaman alanı cevabı osiloskop görüntüsü - kesim frekansı.	40
Şekil 4.15 Chbyshev filtre devre tasarımı ve yapılandırması.....	41
Şekil 4.16 Chbyshev filtre zaman alanı cevabı osiloskop görüntüsü.	41
Şekil 4.17 Elliptic iv. dereceden filtre devre tasarımı ve yapılandırması.....	42
Şekil 4.18 Elliptic filtre zaman alanı cevabı osiloskop görüntüsü - kesim frekansı.	42
Şekil 4.19 Elliptic filtre devre tasarımı ve yapılandırması.....	43
Şekil 4.20 Elliptic filtre zaman alanı cevabı osiloskop görüntüsü.	43
Şekil 4.21 Süperheterodin alıcı blok şeması.	44
Şekil 4.22 Süperheterodin I. kısım devre yapısı.....	45
Şekil 4.23 Süperheterodin II. kısım devre yapısı – LPF ile.	46
Şekil 4.24 II. kısım devre zaman alanı cevabı – LPF ile.....	46
Şekil 4.25 Süperheterodin II. kısım devre yapısı – BPF ile.	47
Şekil 4.26 II. kısım devre zaman alanı cevabı – BPF ile.	47
Şekil 4.27 Süperheterodin II. kısım devre yapısı – IV. dereceden BPF ile.....	48
Şekil 4.28 Süperheterodin II. kısım devre yapısı – IV. dereceden HPF ile.....	48
Şekil 4.29 EKG sinyali örneği.....	49
Şekil 4.30 BSL MP 35 bipolar leads kullanarak EKG kaydetme.	50
Şekil 4.31 Biopac BSL tarafından ölçülen ham ekg sinyali görüntüsü.....	50
Şekil 4.32 AnadigmDesigner kullanarak filtre ve amplifikasyon bloklarının tasarlanması. ...	51
Şekil 4.33 BIOPAC tarafından gürültüden arındırılan EKG sinyali.	51
Şekil 4.34 EKG sinyali zaman alanı cevabı.	52

TABLO LİSTESİ

	Sayfa No
Tablo 2.1 Üretilen FPAA çeşitleri.	5
Tablo 2.2 CAM devre kütüphanesi.	10



SİMGE VE KISALTMA LİSTESİ

Kısaltmalar	Açıklama
μm	: Mikrosaniye
AC	: Alternating Current
ADC	: Analog to Digital Converter
CAB	: Configurable Analog Block
CAM	: Configurable Analog Module
CMOS	: Complementary Metal Oxide Semiconductor
DC	: Direct Current
dpASP	: Dynamically Programmed Analog Signal Processors
EDA	: Electronic Design Automation
EEPROM	: Electrically Erasable Programmable Read Only Memory
FPAA	: Field Programmable Analog Array
FPGA	: Field Programmable Gate Array
GHz	: Gigahertz
HPF	: High Pass Filter
I/O	: Input/Output
LPF	: Low Pass Filter
LUT	: Look-Up Table

MHz	: Megahertz
MOSFET	: Metal Oxide Semiconductor Field Effect Transistor
ns	: Nanosaniye
OP-AMP	: Operational Amplifier
OTA	: Operational Transconductance Amplifier
RF	: Radio Frequency
SAR	: Successive Approximation Register
SC	: Switch Capacitor
SNR	: Signal-to-Noise Ratio
SPI	: Serial Peripheral Interface
SPI	: Serial Peripheral Interface
SRAM	: Static Random Access Memory

ÖZET

ALANDA PROGRAMLANABİLİR ANALOG DİZİLER İLE ANALOG DEVRE YAPILARININ GERÇEKLEŞTİRİLMESİ

YÜKSEK LİSANS TEZİ

Umut Cem ORUÇOĞLU

İstanbul Üniversitesi-Cerrahpaşa

Lisansüstü Eğitim Enstitüsü

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Danışman : Prof. Dr. Prof. Dr. Fırat KAÇAR

II. Danışman : Unvan Ad SOYAD

FPAA (Field Programmable Analog Array-Alanda Programlanabilir Analog Diziler) tabanlı sistemler esnek tasarımlı oluşu, dışarıdan herhangi bir bağlantıya ihtiyaç duyulmayarak devre karmaşasını ortadan kaldırmaları, mikrokontrolör ile çalışmaya elverişli olmaları, birçok transfer fonksiyonunu gerçekleştirebilmeleri ve en önemlisi yeniden programlanabilir olmaları gibi özelliklerinden dolayı, analog devre tasarımlarının gerçekleştirilmesi için uygun yapılardır.

Bu çalışmanın ilk bölümünde FPAA'lere kısa bir giriş yapılmış olup bu teknolojiye neden ihtiyaç duyulduğu anlatılmıştır.

İkinci bölümde, FPAA genel mimarisinden, tarihsel gelişiminden bahsedilmiştir. Tez çalışmasında kullanılan Anadigm™ tarafından üretilen AnadigmApex AN231E04 entegre devre kartı ve FPAA ile yapılan uygulamalar hakkında detaylı bilgi verilmiştir.

Filtre yapıları (kaskat bağı ve n. dereceden filtreler), filtre yaklaşım metodları, transfer fonksiyonu tanımlama ve çeşitli analog devre yapıları (karşılaştırma, çarpma, bölme, toplama, türev, integral devreleri gibi) incelenip devre üzerinde uygulamaları yapılmıştır. Analog tümdevrelerin AnadigmDesigner2 benzetim programı ve osiloskop görüntüleri üzerinden sonuçları karşılaştırılmıştır.

Son bölümde, tez çalışması kapsamında tasarımı yapılan FPAA tabanlı analog devrelerin donanımsal olarak incelemesi yapılmış olup. elde edilen sonuçlar tartışılmış ve değerlendirilmiştir.

Nisan 2019, 73 sayfa.

Anahtar kelimeler: FPPA, AN231E04, AnadigmDesigner2, BIOPAC, EKG



SUMMARY

REALIZATION OF ANALOG CIRCUIT CONSTRUCTIONS WITH FIELD PROGRAMMABLE ANALOG ARRAY

Ph.D. THESIS

Umut Cem ORUÇOĞLU

Istanbul University-Cerrahpasa

Institute of Graduate Studies

Department of Electrical and Electronic Engineering

Supervisor : Prof. Dr. Fırat KAÇAR

Co-Supervisor : Academic Title Name SURNAME

FPAA (Field Programmable Analog Array) based systems are designed to be flexible design, eliminating circuit complexity without any external connection, being able to work with microcontroller, performing many transfer functions and most importantly, reprogrammability of the board are suitable for the design of analog circuit designs.

In the first part of this study, a brief introduction was made to FPAA and it was explained why this technology was needed.

In the second chapter, the historical development of FPAA general architecture was mentioned. Detailed information about AnadigmApex AN231E04 integrated circuit board, which is produced by Anadigm™ and also applications made with FPAA was given.

Filter structures (cascaded and n^{th} order filters), filter approach methods, transfer function characterization and various analog circuit structures (comparator, multiplier, divider, adder, differentiator, integrator circuits etc.) were examined and applications were made on the circuit.

Analog ICs outputs are observed with AnadigmDesigner2 simulation program and the results of these circuits were compared over oscilloscope images.

In the last chapter, a hardware analysis of FPAA based analog circuits has been made. The results were discussed and evaluated.

April 2019, 73 pages.

Keywords: FPPA, AN231E04, AnadigmDesigner2, BIOPAC, ECG

1. GİRİŞ

Yeniden yapılandırılabilir donanımlar uzun bir süredir devre tasarımcılarının ve mühendislerin ilgi alanı olmuştur. FPAA' lerin (Field Programmable Analog Array-Alanda Programlanabilir Analog Diziler) ortaya çıkması 1980' lerin sonlarını bulmuştur ve FPAA' ler 1996 yılına kadar ticari ürün haline gelememiştir.

Tasarım süreçleri uzun olan analog devrelerin tasarımını hızlandırmak için bilgisayar destekli yöntemler ve tekrar yapılandırılabilen yüksek performanslı devreler gerekmektedir. FPAA üzerine yapılan çalışmalarda tasarım sürecinin kısaltılması hedeflenmektedir. analog ve hibrid (analog-dijital) devreler için doğruluk, düşük fiyat, hızlı bir şekilde devre modelleme konuları ele alınmıştır.

Bir analog tümdevrenin tasarımı, fabrikasyonu ve test işlemi belirli bir uzmanlık gerektirir ve çoğu zaman bu süreç pahalı ve uzundur. Bununla birlikte, tasarım aşamasında FPAA kullanımı fabrikasyon gibi tekrarlanan süreçleri ortadan kaldırır böylece test sürecine ve simülasyona odaklanılmasına olanak sağlayarak önemli ölçüde tasarım döngüsü zamanından tasarruf sağlar. Böylece birçok tasarım gün içerisinde tekrar test edilebilir ve yeniden tasarlanabilir.

FPAA yapıları, FPGA' lere benzemekte olup karışık sinyal ve işaret işleme, fourier analizi, yüksek kalite faktörlü filtreleme, geniş aralıkta yükselteç kazancı ve programlanabilen analog bloklar sağlayarak RF okuyucular, robotik, kablosuz bulut uygulamaları, uzaktan kontrol, hava tahmin uygulamaları, akıllı sensörler, motor sürme, kaotik osilatörler, yapay sinir ağları, işaret işleme, eğitim uygulamaları, PID kontrol uygulamaları ve çeşitli alanlardaki uygulamalarda günümüzde kendine yer bulmaya başlamıştır.

2. GENEL KISIMLAR

2.1. FPAK KISA TARİHÇE

FPAK terimi ilk olarak 1991 yılında Lee ve Gulak tarafından kullanılmıştır [1]. İlk olarak, bir yönlendirme ağı üzerinden bağlanmış ve dijital olarak yapılandırılmış olan CAB kavramını literatüre kazandırıp, sonrasında 1992 ve 1995'te op-amp'ların, kapasitörlerin ve dirençlerin dahil edilmesiyle konsepti daha da geliştirmişlerdir. İlk orijinal çip, 1.2 μm CMOS teknolojisi kullanılarak üretilmiş olup, 20kHz çalışma frekansına sahiptir. Bu çip 80 mW güç harcayacak şekilde tasarlanmıştır [1].

Pierzchala ve arkadaşları, elektronik olarak programlanabilir analog devre (EPAC) olarak adlandırılan benzer bir konsept ortaya koymuşlardır. Bu tasarım sadece tek bir integral devresine sahip olup, bant genişliği sınırlamalarını önlemek için yerel bir ara bağlantı mimarisi önermişlerdir [1].

Yeniden yapılandırılabilir analog sinyal işlemcisi (RASP) ve ikinci bir versiyonu 2002 yılında Hall ve arkadaşları tarafından tanıtılmıştır. CAB'ler ikinci dereceden bant geçiren filtre ve 4x4 vektör matrisi çarpma devresi gibi işlemleri yapabilen yüksek seviyeli elemanlar içermekte olup, mimarisi nedeniyle bant genişliği yaklaşık 100 kHz ile sınırlı kalmıştır.

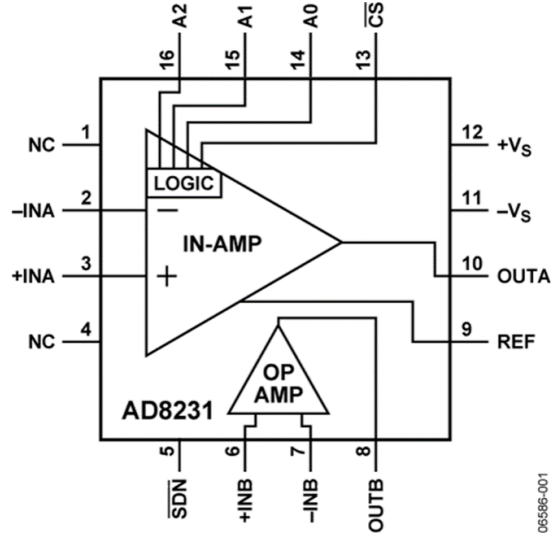
2005 yılında Fabian Henrici, FPAK bant genişliğini ikiye katlayan değiştirilebilir ve ters çevrilebilir bir OTA geliştirmek için Joachim Becker ile birlikte çalıştı. Bu işbirliği sonucunda FPAK tasarımı ilk kez 0.13 μm CMOS teknolojisi ile üretilmiş oldu [1].

2.2. PROGRAMLANABİLİR ANALOG DEVRELER

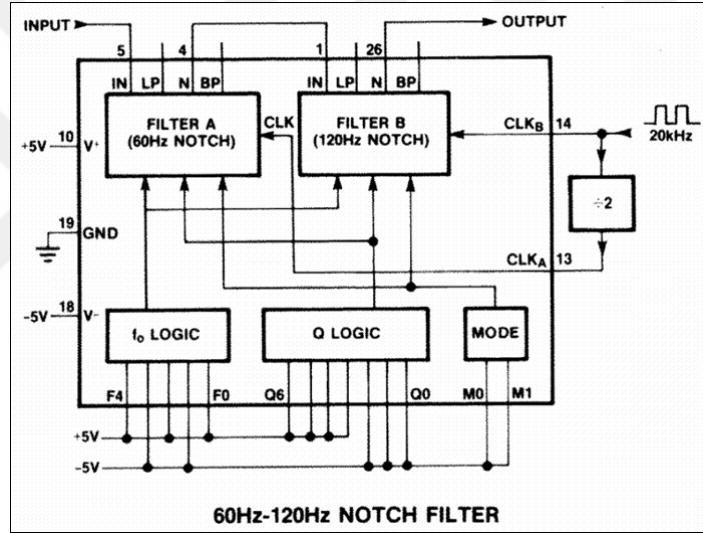
Programlanabilir analog devreler; statik ve dinamik olarak iki şekilde programlanabilmektedir.

Fonksiyonellik ve yapılarına göre de sınıflandırmak mümkündür.

- Programlanabilir kuvvetlendiriciler
- Programlanabilir filtreler
- OTA ve Op-amp tabanlı programlanabilir analog diziler (FPAK)



Şekil 2.1 Dijital olarak programlanabilir enstrümantasyon kuvvetlendirici.



Şekil 2.2 Pin-programlanabilir aktif filtre ve bant geçiren filtreler.

2.3. PROGRAMLANABİLİR ANALOG DİZİLER

Kuvvetlendirici, toplama devresi, fark alıcı, integratör, filtreleme gibi çeşitli analog fonksiyonlar için kullanılan yeniden ayarlanabilir çiplerdir.

FPGA'in analog eşdeğeri. FPGA'in aksine, içerisinde çok sayıda modül ve bağlantı noktası bulunmaktadır.

2.4. FPAA YAPISI VE ÇALIŞMA ŞEKLİ

FPAA'ler FPGA'in analog eşdeğeri olup, karmaşık analog sinyal ve sinyal işleme fonksiyonlarını entegre, önceden test edilmiş bir cihazda tasarlamaya ve uygulamanıza izin veren tümdevrelerdir [3].

Uygulama amacına göre akım veya gerilim modlu sürülebilirler. FPAA genellikle sürekli ve ayrık zaman için ayrı ayrı çalıştırılmalıdır.

Sürekli zaman cihazları; bir dizi transistör yada opamp'ın çalışmasına benzer şekildedir. Devre tasarımında parazitik kapasiteler ve gürültü marjları hesaba katılmalıdır.

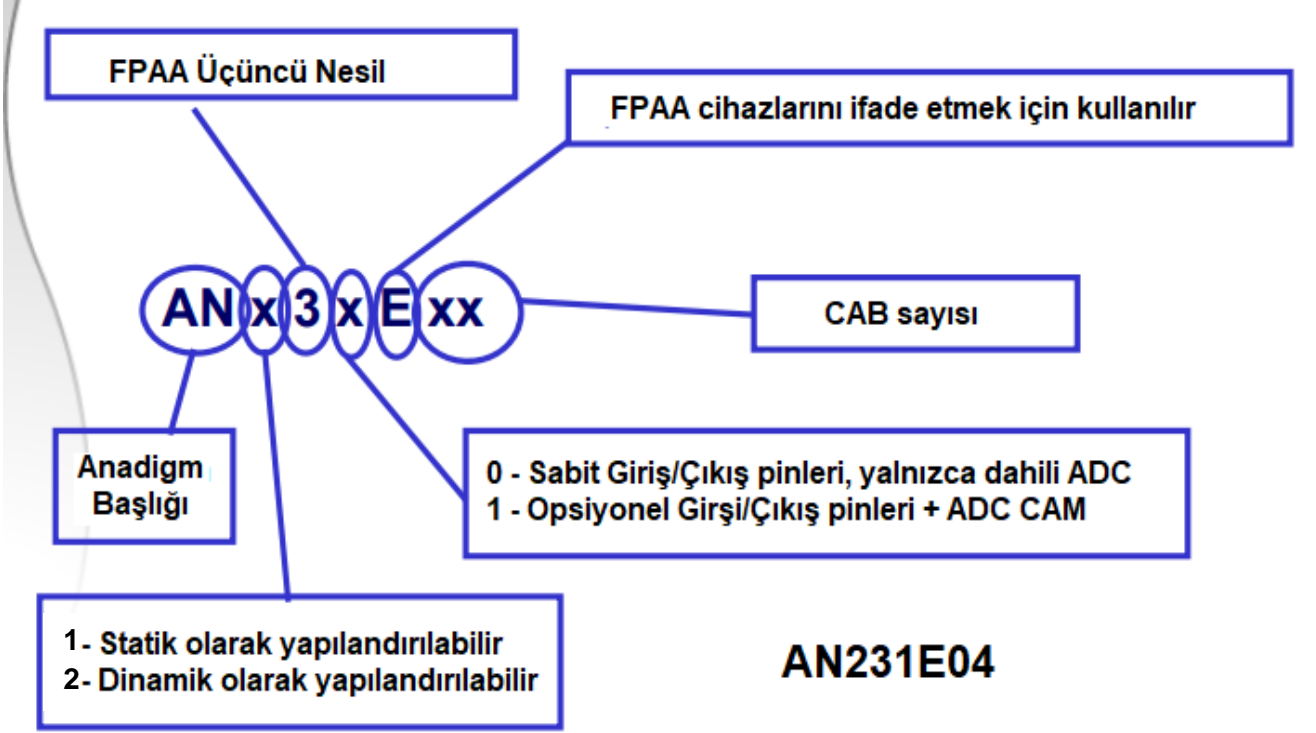
Ayrık zaman cihazları için; tüm blok örneklerinin giriş sinyalleri tutucu ve örnek devre ile yarı iletken anahtar ve bir kapasitörün birleştirilmesinden oluşmuştur. Bu tasarım çok daha karmaşık yarıiletken yapılarına ihtiyaç duyar.

Ayrık zamanda çalışan FPAA'lerde anahtarlanan kapının bant genişliği zamanlama frekansıyla sınırlanmaktadır. Diğer taraftan sürekli zamanda çalışan modelin ise genelde programlama esnekliği, diğerine nazaran daha kötüdür.

Şu anda FPAA üreticilerinin sayısı çok sınırlıdır. Kaynak eksikliği araştırmacıları kısıtlayan faktörlerin başında gelmektedir. Tablo 2.1' de üretilen FPAA çeşitleri gösterilmiştir.

Tablo 2.1 Üretilen FPAA çeşitleri.

FPAA	KAYNAK	TEKNOLOJİ	TASARIM TEKNİĞİ	BANT GENİŞLİĞİ
AN231E04	Anadigm	CMOS	Anahtarlı Kapasite	2 MHz
MPAA020	Motorola	Ayrık Zaman	Ayrık Zaman	200 kHz
EPAC50E30	IMP A.Ş.	CMOS	Anahtarlı Kapasite	125 kHz
FAS-TRAC020	Fast Analog Solutions	BJT	Sürekli Zaman	4 MHz
Lee & Gulak	Toronto Üniversitesi	CMOS	Sürekli Zaman	100 kHz
		CMOS	Akım Taşıyıcı	10 MHz



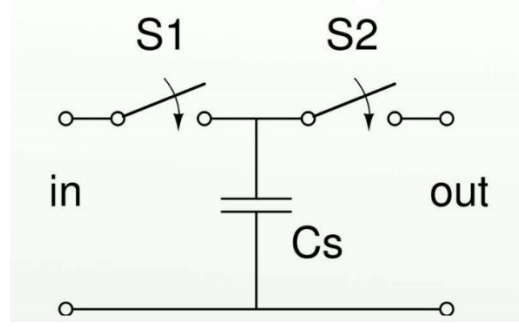
Şekil 2.5 Anadigm parça numaraları.

Anadigm FPAA 3.3 volt ve 5 volt, aynı giriş/çıkış yapısını paylaşan statik olarak yeniden yapılandırılabilir dpASP (dinamik olarak programlanmış Analog Sinyal İşlemciler) cihazlardır. Bu cihazların yeni bir yapılandırma bit akımı yüklemeye önce sıfırlanması gerekir [3].

Anadigm FPAA'ler aşağıdaki özellikleri sunar:

- Otomatik C kodu üretimi
- Bant genişliği DC - 2 MHz
- 90 dB'ye kadar geniş bant SNR
- 120 dB'ye kadar dar bant SNR
- Yerleşik giriş/çıkış özellikleri arasında düşük ofset sinyal için kısıyıcı yükselteç devresi ve kenar yumuşatma/destek filtreleri bulunur.

Anadigm, anahtarlı kapasite (switched capacitor) teknolojisini kullanır. Bu teknolojide iki düğüm arasında periyodik olarak anahtarlama yapılır böylece kapasitenin dolması ve boşalması sağlanır. Şekil 2.6' da anahtarlı kapasitör devresi gösterilmiştir.



Şekil 2.6 Anahtarlı kapasitör devresi.

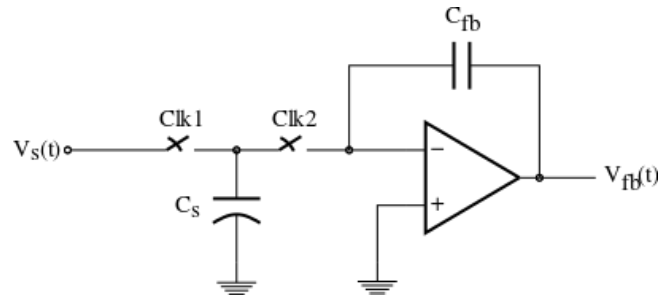
S1 anahtarı kapalı, S2 anahtarı açık konumda iken = kapasite dolar.

S2 kapalı, S1 açık iken = kapasite boşalır.

Anahtarlı kapasite tekniğini kullanımın avantajları:

- Direnç gibi davranan devreler kurulabilmesi
- Yüksek kesinlik
- Düşük güç tüketimi
- Kullanılan silikon boyutunun azalması bu avantajlar arasında gösterilebilir.

Anahtarlı kapasite tekniği ile tasarlanmış Op-amp integratör devresi şekil 2.7’de gösterilmiştir.



Şekil 2.7 Op-amp integratör.

2.4.1. Yapılandırılabilir Analog Modüller (CAMs)

Her FPAA, geniş bir analog işlev kütüphanesi içerir. Her analog fonksiyon girişini bir giriş pinine veya karmaşık sistemler oluşturmak için bir blok başka bir bloğun çıkış pinine bağlanabilir, böylece karmaşık sistem tasarımları kaskat bir şekilde oluşturulabilir. Bu işlemlerin hepsi bir yazılım kontrolü altındadır.

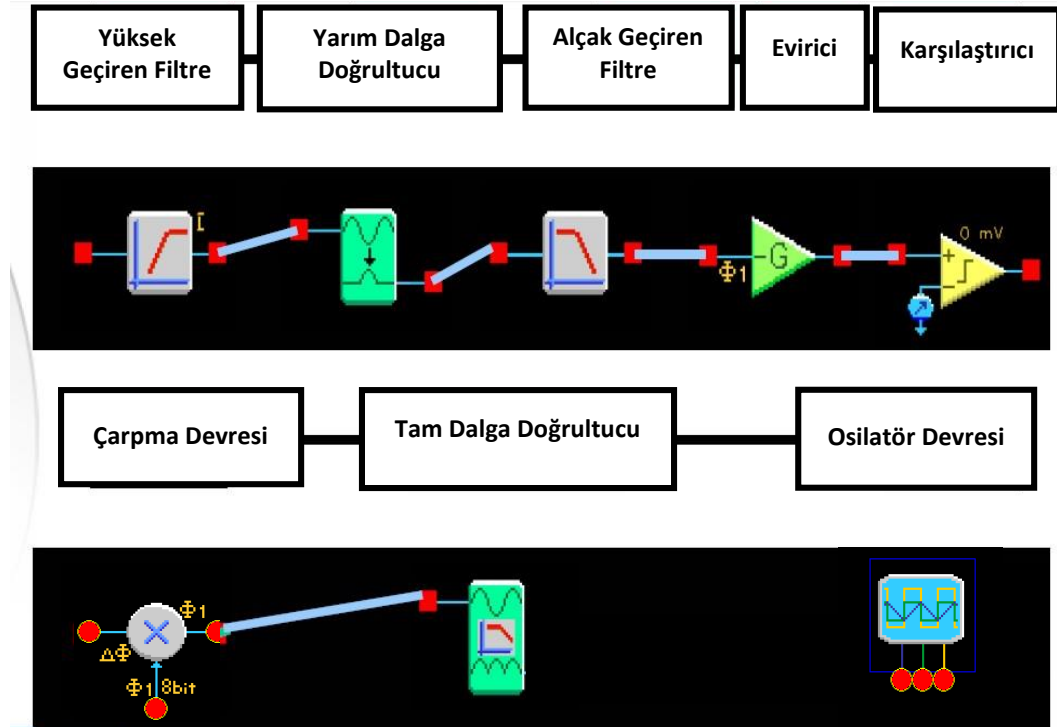
AnadigmDesigner2 yazılımı sayesinde temel analog işlemler için hazır CAM (Yapılandırılabilir Analog Modül) kütüphaneleri kullanılır. Her modül bir CAM kütüphanesinin üyesidir. Şekil 2.8 CAM tarayıcısını göstermektedir.

Chip Type	CAM	Description	Version	Approved
Function	ADC-SAR	Analog to Digital Converter (SAR)	(*)	Yes
All	Comparator	Comparator	(*)	Yes
Filters	DelayLine	Programmable Delay	(*)	Yes
Archive	DeltaSigmaMod	2nd order delta sigma modulator	(*)	No
	Differentiator	Inverting Differentiator	(*)	Yes
	Divider	Divider	(*)	Yes
	FilterBilinear	Bilinear Filter	4.0.6	Yes
	FilterBiquad	Biquadratic Filter	3.1.3	Yes
	FilterBiquadPole...	Biquadratic Filter with Independent Pole/Zero	(*)	Yes
	FilterDCBlockLP	DC Blocking HPF with Optional LPF	(*)	Yes*
	FilterLowFreqBil...	Low Corner Frequency Bilinear LPF (External...	(*)	Yes*
	FilterVoltageCo...	Voltage Controlled Filter	(*)	Yes*
	GainHalf	Half Cycle Gain Stage	(*)	Yes
	GainHold	Half Cycle Inverting Gain Stage with Hold	(*)	Yes
	GainInv	Inverting Gain Stage	(*)	Yes
	GainLimiter	Gain Stage with Output Voltage Limiting	(*)	Yes*
	GainPolarity	Gain Stage with Polarity Control	(*)	Yes
	GainSwitch	Gain Stage with Switchable Inputs	(*)	Yes
	GainVoltageCon...	Voltage Controlled Variable Gain Stage	(*)	Yes
	Hold	Sample and Hold	(*)	Yes
	HoldVoltageCon...	Voltage Controlled Sample and Hold	(*)	Yes
	Integrator	Integrator	(*)	Yes
	IntegratorHold	Window Integrator with Hold	(*)	Yes
	Multiplier	Multiplier	(*)	Yes
	MultiplierFilterL...	Multiplier with Low Corner Frequency LPF (E...	(*)	Yes*
	OscillatorSawSqr	Sawtooth and Square Wave Oscillator	0.0.5	Yes
	OscillatorSine	Sinewave Oscillator	(*)	(*)
	OscillatorSineFSK	Sinewave FSK Oscillator	(*)	(*)
	OscillatorTriSqr	Triangle and Square Wave Oscillator	(*)	(*)
	PeakDetect	Peak Detector	(*)	No
	PeakDetect2	Peak Detector	1.1.2	Yes*

Şekil 2.8 CAM tarayıcı seçimi.

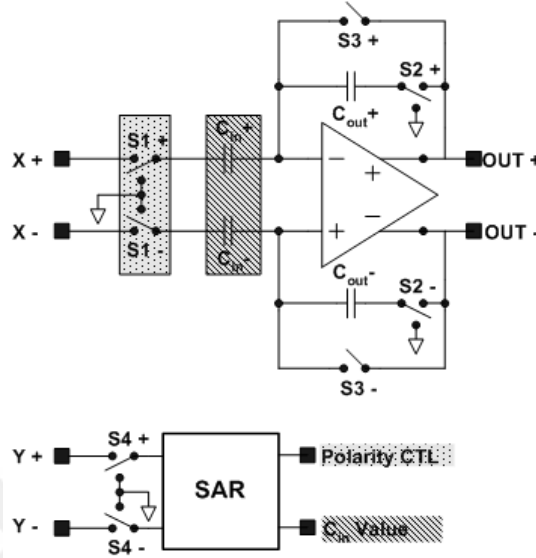
CAM seçim penceresinin sol tarafı, sistemde mevcut olan tüm kütüphaneleri listeler. CAM tarayıcıda CAM dosya adı, CAM'ın tanımlayıcı adı, CAM sürüm numarası ve CAM'ın onay durumu gösterilir. "Onaylandı" alanındaki bir yıldız işareti CAM'ın onaylandığı ancak standart olmayan özellikler içerdiği anlamına gelir.

Şekil 2.9 birbirine bağlı CAM devre örnekleri gösterilmektedir. Her CAM sembolünün üzerinde fonksiyon tanımına dair ibare belirtilmiştir.



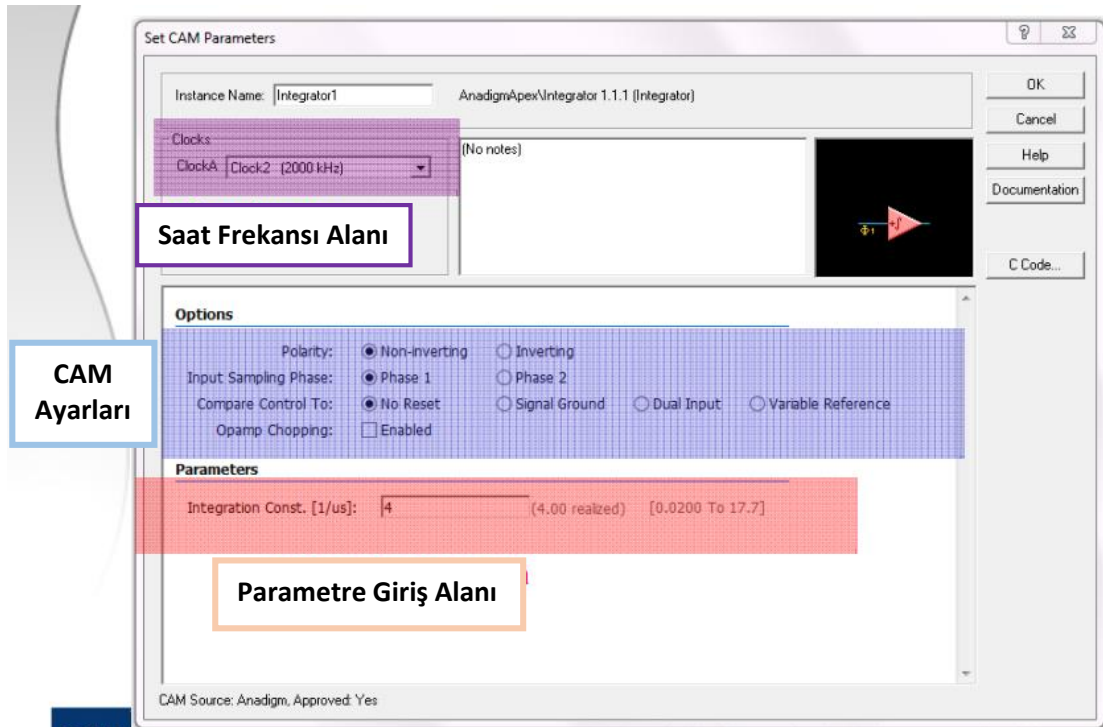
Şekil 2.9 CAM'lerle devre tasarımı örneği.

Anadigm zamana dayalı simülör kullandığı için her CAM'in bir eşdeğer devre modeli bulunmaktadır. Şekil 2.10'da örnek bir CAM uygulaması olan çarpma devresinin (multiplier) eşdeğeri gösterilmiştir.



Şekil 2.10 Çarpma devresi blok diyagramı.

CAM'lerin seçilmesi, yapılandırılması ve birbirlerine bağlanmasıyla karmaşık devreler tasarlanabilir. Her CAM, seçenekleri ve limitleri ayarlamak için bir kullanıcı arayüzüne sahiptir.



Şekil 2.11 CAM iletişim kutusu penceresi.

Tasarımcı, AnadigmDesigner2 EDA yazılımı sayesinde Yapılandırılabilir Analog Modülleri (CAMs) yapı taşları olarak kullanarak karmaşık analog fonksiyonlar oluşturabilir.

Analog modüllerin, kullanımı kolay sürükle ve bırak arayüzüyle tasarım işlemi dakikalar içinde test edilip, tüm analog sistemin hızlı bir şekilde kurulmasını, anında simüle edilmesini ve FPAA yongasına indirilmesini sağlar [3].

FPAA, kapsamlı bir yapılandırılabilir analog modül (CAM) yelpazesi sunmaktadır. Tablo 2.2' de CAM devre kütüphanesi tam listesi gösterilmiştir.

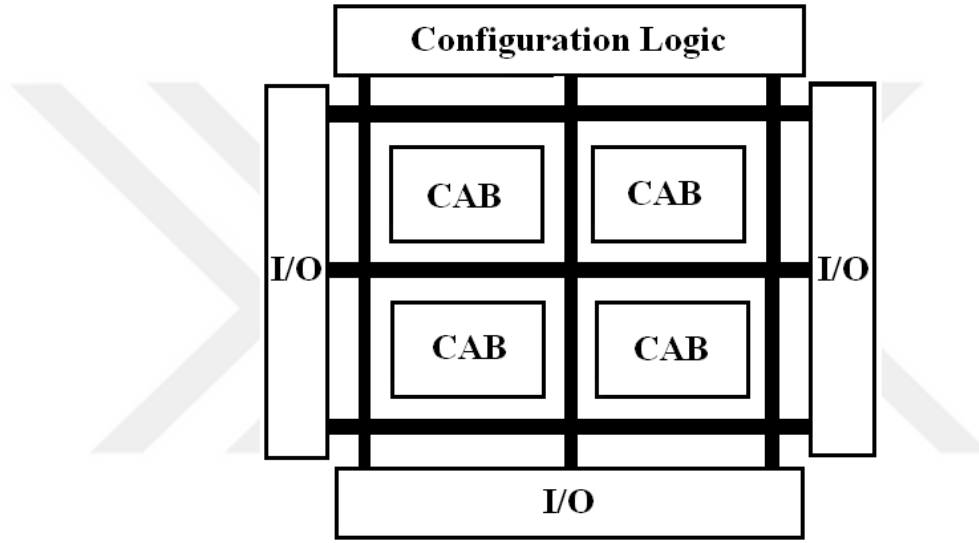
Tablo 2.2 CAM devre kütüphanesi.

CAM	Description	Version	Approved
ADC-SAR	Analog to Digital Converter (SAR)	(*)	Yes
Comparator	Comparator	(*)	Yes
DelayLine	Programmable Delay	(*)	Yes
DeltaSigmaMod	2nd order delta sigma modulator	(*)	No
Differentiator	Inverting Differentiator	(*)	Yes
Divider	Divider	(*)	Yes
FilterBilinear	Bilinear Filter	4.0.6	Yes
FilterBiquad	Biquadratic Filter	3.1.3	Yes
FilterBiquadPole...	Biquadratic Filter with Independent Pole/Zero	(*)	Yes
FilterDCBlockLP	DC Blocking HPF with Optional LPF	(*)	Yes*
FilterLowFreqBil...	Low Corner Frequency Bilinear LPF (External...	(*)	Yes*
FilterVoltageCo...	Voltage Controlled Filter	(*)	Yes*
GainHalf	Half Cycle Gain Stage	(*)	Yes
GainHold	Half Cycle Inverting Gain Stage with Hold	(*)	Yes
GainInv	Inverting Gain Stage	(*)	Yes
GainLimiter	Gain Stage with Output Voltage Limiting	(*)	Yes*
GainPolarity	Gain Stage with Polarity Control	(*)	Yes
GainSwitch	Gain Stage with Switchable Inputs	(*)	Yes
GainVoltageCon...	Voltage Controlled Variable Gain Stage	(*)	Yes
Hold	Sample and Hold	(*)	Yes
HoldVoltageCon...	Voltage Controlled Sample and Hold	(*)	Yes
Integrator	Integrator	(*)	Yes
IntegratorHold	Window Integrator with Hold	(*)	Yes
Multiplier	Multiplier	(*)	Yes
MultiplierFilterL...	Multiplier with Low Corner Frequency LPF (E...	(*)	Yes*
OscillatorSawSqr	Sawtooth and Square Wave Oscillator	0.0.5	Yes
OscillatorSine	Sinewave Oscillator	(*)	(*)
OscillatorSineFSK	Sinewave FSK Oscillator	(*)	(*)
OscillatorTriSqr	Triangle and Square Wave Oscillator	(*)	(*)
PeakDetect	Peak Detector	(*)	No
PeakDetect2	Peak Detector	1.1.2	Yes*
PeakDetectExt	Peak Detector (External Caps)	(*)	Yes*
PeriodicMultiplier	Arbitrary Periodic Waveform Multiplier	(*)	Yes
PeriodicWave	Arbitrary Periodic Waveform Generator	(*)	Yes
RectifierFilter	Rectifier with Low Pass Filter	(*)	Yes
RectifierHalf	Half Cycle Rectifier	(*)	Yes
RectifierHold	Half Cycle Inverting Rectifier with Hold	(*)	Yes
RM2FilterBiqua...	Switched Biquadratic Filter for RangeMaster...	(*)	Yes
SquareRoot	Square Root	(*)	Yes
SumBiquad	Sum/Difference Stage with Biquadratic Filter	(*)	Yes
SumDiff	Half Cycle Sum/Difference Stage	(*)	Yes
SumFilter	Sum/Difference Stage with Low Pass Filter	(*)	Yes
SumIntegrator	Sum/Difference Integrator	(*)	Yes
SumInv	Inverting Sum Stage	(*)	Yes
TransferFunction	User-defined Voltage Transfer Function	(*)	Yes
Transimpedance	Transimpedance Amplifier	1.0.6	Yes*
Voltage	DC Voltage Source	1.0.6	Yes
xDeltaSigmaMod	2nd Order Delta Sigma Modulator	(*)	No
xFilterBilinear	Bilinear Filter	(*)	No
xFilterBiquad	Biquadratic Filter	(*)	No
xFilterBiquadLow	Extended Low Frequency Biquadratic Filter	0.1.3	No
xOscillatorSineL...	Extended Low Frequency Sinewave Oscillator	0.1.3	No
xVCO	Voltage Controlled Oscillator	1.0.0	No
ZeroCross	Zero Crossing Detector	1.0.3	Yes

2.4.2. Yapılandırılabilir Analog Blok (CAB)

Tipik bir FPAA, programlanabilir eleman matrisi olan ve genelde CAB (Yapılandırılabilir Analog Blok) diye bilinen yapıları içerir. CAB' ler programlanan dahili ağları düzenleyen birimdir.

FPAA dört adet CAB hücresi, saat kaynağı (clock source), yapılandırılabilir mantık, hafıza ve kaydırma yazmacı (shift register) içerir. CAB'ler Giriş/Çıkış (I/O) hücreleri, yapılandırılabilir mantık ve hafıza blokları ile bağlantılıdır. Şekil 2.12' de dört CAB' li tipik bir FPAA' in blok diyagramı gösterilmiştir.



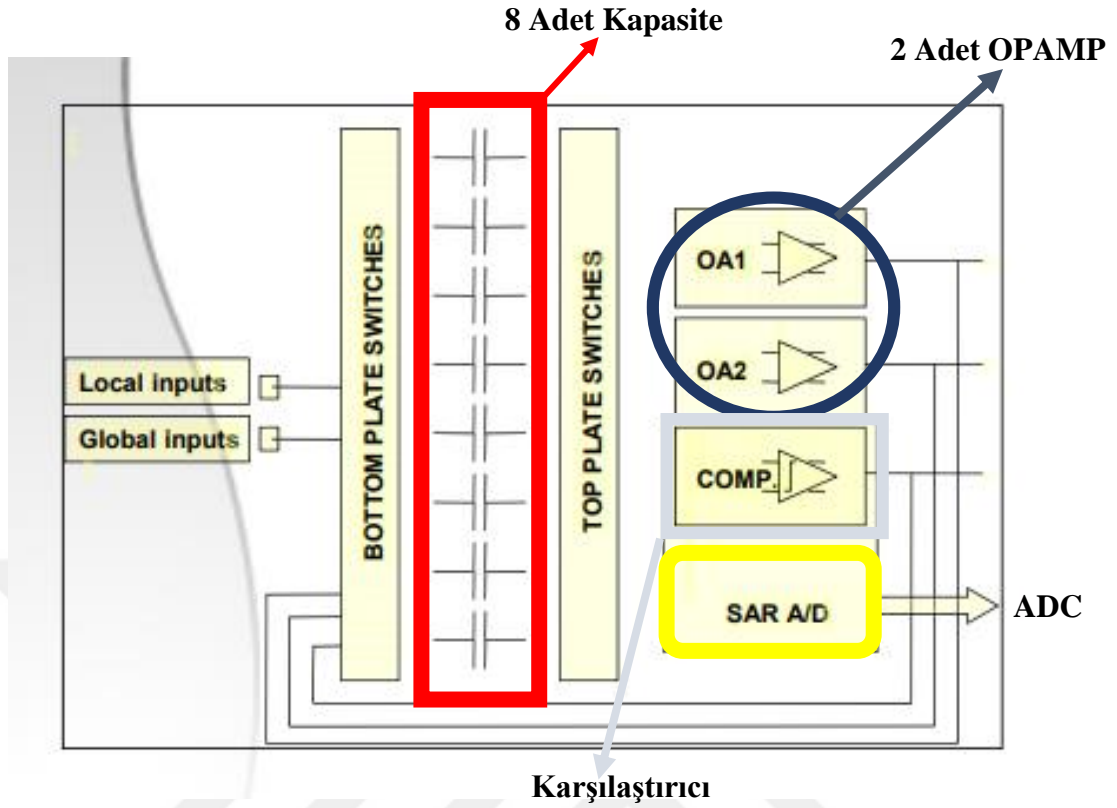
Şekil 2.12 Dört CAB'li FPAA blok diyagramı.

Analog bloklar oldukça hassas anahtarlamalı kapasitör teknolojisi ve diferansiyel sinyal kullanır, bu nedenle doğrusallık, eşleştirme ve ofsetler neredeyse mükemmeldir. Teknoloji kapasitörlü olduğundan dolayı süreç, sıcaklık ve besleme gerilimi değişimlerinden dolayı doğan performans değişimlerine neredeyse bağımsızlık kazanmıştır.

Kuvvetlendirici, toplama devresi, fark alıcı, integratör, filtreleme gibi çeşitli analog fonksiyonlar için kullanılan yeniden ayarlanabilir yapılar olup şekil 2.13'te bir CAB'in iç yapısı gösterilmiştir.

Yapılandırılabilir Analog Blok hücreleri iki adet Op-Amp devresi, 8 adet kapasite, 1 adet karşılaştırıcı (comparator) devresi, 1 adet ADC (analog-dijital dönüştürücü) ve kontrol edilebilen bir anahtar dizisi içerir.

Op-Amp gerilim karşılaştırıcı, çıkışın geriliminin giriş gerilimine göre değişkenlik gösterdiği devrelerdir.

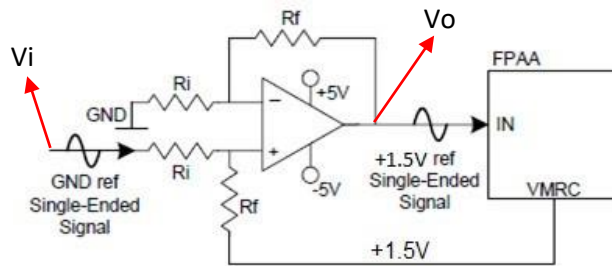


Şekil 2.13 CAB iç yapısı.

2.4.3. I / O Analog Arayüz Yöntemleri

2.4.3.1. OPAMP Devreleri

Anadigm, OPAMP devrelerini kullanır. Şekil 2.14, toprak referanslı bir sinyalin FPAA / dpASP'e giriş için +1.5 V'a nasıl kaydırılabileceğini gösterir. Bu devre ayrıca büyük sinyalleri zayıflatmak veya küçük sinyalleri büyötmek için de kullanılabilir.



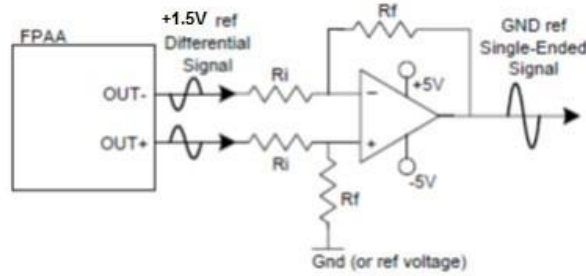
Şekil 2.14 Girişte seviye kayması.

$$0 - \frac{[V_i - 1,5] \cdot R_f + 1,5}{R_i} = \frac{[V_i - 1,5] \cdot R_f + 1,5}{R_f} - v_o$$

$$R_i = R_f \text{ için,}$$

$$V_o = V_i + 1.5V$$

Şekil 2.15, FPAA / dpASP çıktısını seviye kaydırmak için kullanılan, fakat aynı zamanda iki fark sinyalinin tek uçlu yapan bir OPAMP'ı göstermektedir. Ayrıca, bu devre düşük giriş empedanslı cihazları çalıştırabilir ve FPAA çıkışını istenen herhangi bir miktarda büyütme için kullanılabilir.



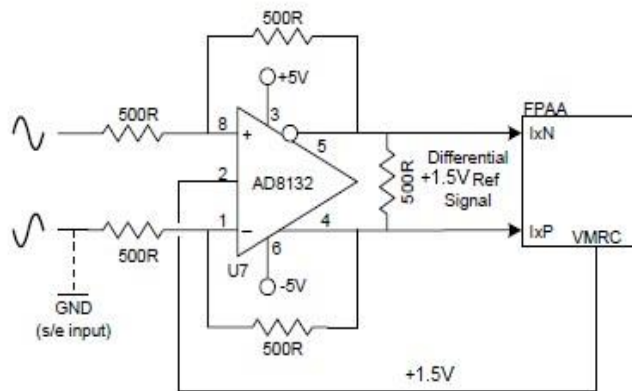
Şekil 2.15 Seviye kayması ve girişin çıkışta tek uçlu sinyale dönüştürülmesi.

$$R_i = R_f \text{ için } \longrightarrow V_o = \text{OUT+} - \text{OUT-}$$

Şekil, FPAA / dpASP devrenin toprak referanslı çıkışını gösterir, toprağa bağlı direnç R_f , seviye kaymalı sinyal için referans sağlar. Ayrıca bu devrede, direnç R_f 'yi toprak yerine bir gerilim kaynağına bağlayarak istenen FPAA çıkışını herhangi bir voltaja kaydırmak için de kullanılabilir.

2.4.3.2. Fark Yükselticiler (Diferansiyel Yükselteç)

Bu yöntem, ortak mod / referans voltaj girişleri ile diferansiyel OPAMP'ları kullanır. Bu cihaz, seviye değişimi yapmak ve / veya tek uçtan iki fark sinyali dönüşümü gerçekleştirmek için kullanılabilir. Şekil 2.16, kazancı 1 olan temel devreyi gösterir. Bu devrede alt girişin toprağa bağlı olduğu durumda, diferansiyel veya tek uçlu olarak çalışabilir.

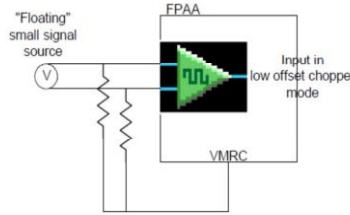


Şekil 2.16 Tek uçtan diferansiyel dönüşümü.

Devrenin kazancını ayarlamak için direnç değerleri değiştirilebilir. Bu da büyük genlikli sinyallerinin FPAA / dpASP'e girilmeden önce zayıflatılabileceği anlamına gelir.

2.4.3.3. Kıyıcı Devresi

Bu yöntem sadece deęişken referanslı ve küçük genlikli diferansiyel giriş sinyalleriyle kullanılır. Mikrofonlar ve ısıt çiftler gibi belirli sinyal sınıfları için oldukça yaygındır. Bu işlem için, sinyal kaynağı doğrudan FPAA girişine bağlanmalı ve "düşük ofset kıyıcı" moduna ayarlanmalıdır.



Şekil 2.17 Kıyıcı devresi.

Bu yöntem, ucuz ve bileşen toleranslarına bağımlı olmadan basit olması avantajına sahiptir. Dezavantajı, yalnızca düşük genlikli kayan sinyallerle kullanılabilmesidir.

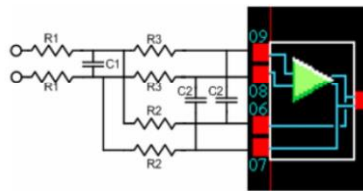
2.4.3.4. Rauch Filtre Kullanılarak Sinyal Girişi

Apex dpASP, 1-4 arasındaki I / O pinlerinde isteğe baęlı bir OPAMP girişi sağlar.

Bu I / O OPAMP, yalnızca pasif bileşenleri kullanarak dört görevi gerçekleştiren bir devre oluşturulmasına izin verir:

- Seviye bir giriş sinyali ön gerilimini VMR'ye kaydırır.
- Tek uçlu bir sinyali gerekirse diferansiyel bir sinyale dönüştürür.
- Gürültüyü azaltmak için giriş sinyali üzerinde 2 kutuplu alçak geçiren filtre işlevi gerçekleştirir.
- Bir giriş sinyalini dpASP'nin giriş aralığı ile en iyi şekilde eşleştirmek için sinyali kuvvetlendirebilir veya zayıflatabilir.
- Kullanılan bu devreye Rauch filtresi (veya çok geçişli çoklu geri besleme filtresi) denir.

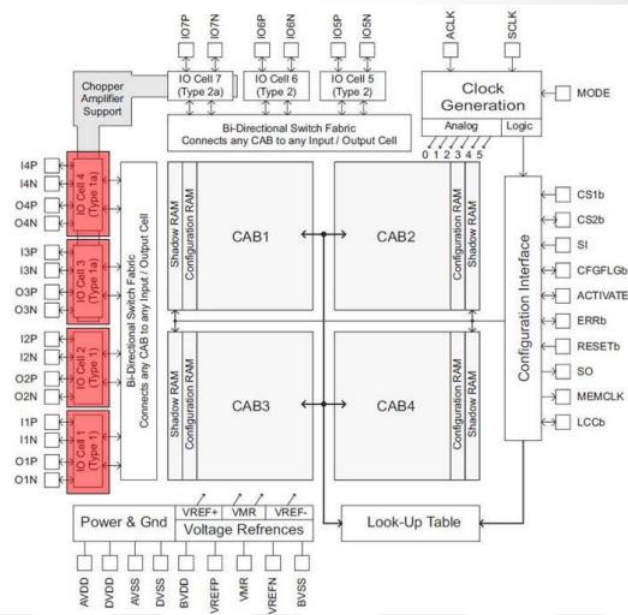
Şekil 2.18'de Rauch filte gösterilmiştir.



Şekil 2.18 Rauch giriş filtresi.

2.5. ANADIGMAPEX

2.5.1. Giriş/Çıkış Modu (I/O)

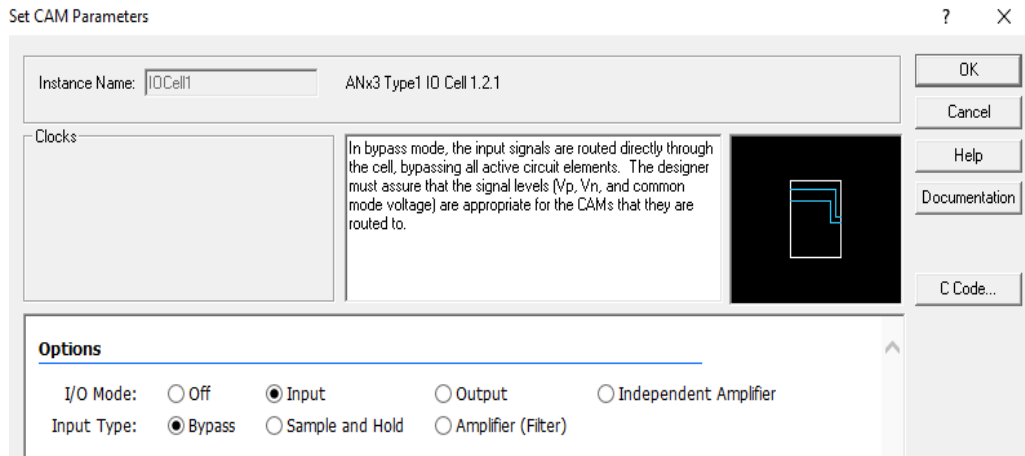


Şekil 2.19 AnadigmApex - giriş/çıkış (I/O) pini.

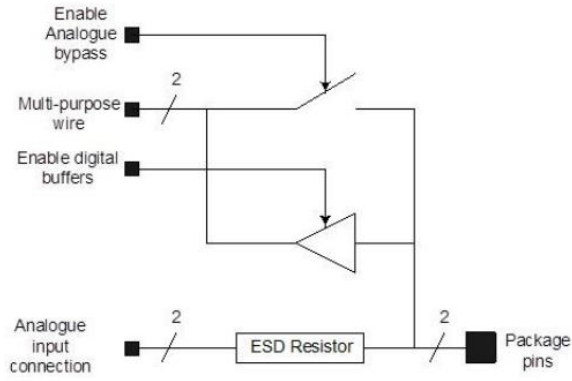
2.5.1.1. Giriş Modu (Input Mode)

Giriş modu aktif edilen her bir I / O hücresi, birden fazla seçenekte çalışabilir.

- Bypass modunda
- Örnek alma & örneği saklama (sample & hold) modunda
- Bir adet sürekli zaman alçak geçiren filtre ile
- I/O hücrelerinden ikisi için, düşük ofset gerilimine sahip kısıyıcı devresi seçeneği ile



Şekil 2.20 Giriş modu (input mode) arayüzü.

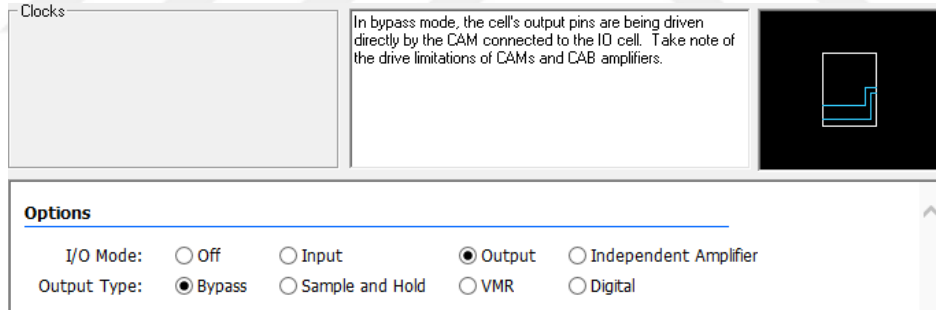


Şekil 2.21 Giriş modu (input mode) yapısı.

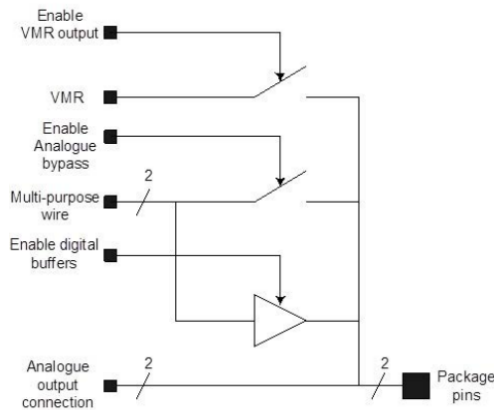
2.5.1.2. Çıkış Modu (Output Mode)

Çıkış modu aktif edilen her bir I / O hücresi, birden fazla seçenekte çalışabilir.

- Bypass modunda
- Örnek alma & örneği saklama (sample & hold) modunda
- Dijital çıkış modunda
- VMR (Voltage Mid Rail - besleme gerilimleri ortalaması) modunda

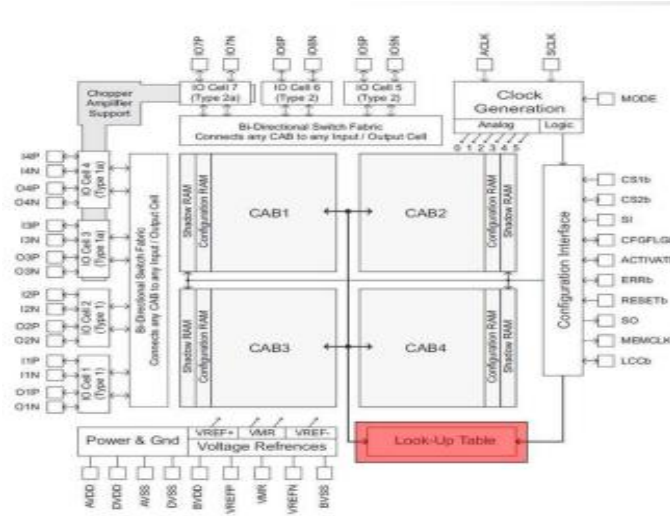


Şekil 2.22 Çıkış modu (output mode) arayüzü.



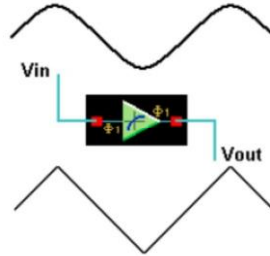
Şekil 2.23 Çıkış modu (output mode) yapısı.

2.5.2. AnadigmApex – Look-Up Table (LUT)



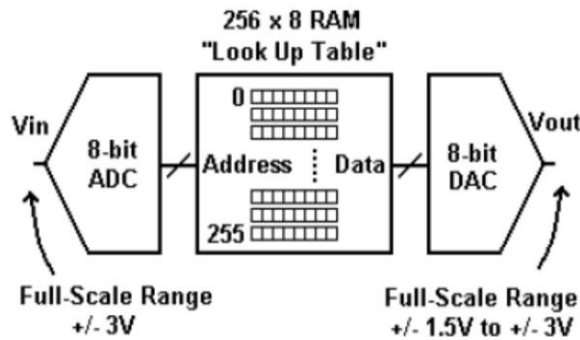
Şekil 2.24 AnadigmApex – LUT.

LUT kombinasyonu, rastgele dalga biçimi sentezi ve tablo tabanlı sensör doğrusallaştırma işlevleri gibi doğrusal olmayan fonksiyonlar oluşturmak için kullanılabilir. Şekil 2.25'deki örnek transfer fonksiyonu, gösterildiği gibi üçgen dalga çıkışına dönüştürülmüş bir sinüs fonksiyonudur.



Şekil 2.25 Sinüs transfer fonksiyonu etkisi.

CAM transfer fonksiyonu giriş gerilimini sayısallaştırıp, elde edilen veriyi bir LUT (LUT - 256 x 8-bit RAM) adresi olarak kullanır. LUT'tan gelen veri daha sonra tekrar bir analog sinyale dönüştürülür.



Şekil 2.26 Transfer fonksiyonu blok diyagramı.

Look-up table:

- Keyfi periyodik sinyaller oluşturulabilir.
- Keyfi transfer fonsiyonları oluşturulabilir. (x^2 , $\frac{1}{x}$ gibi)
- 256 bayt hafıza alanına sahiptir.

Bu bölüm FPAA için kullanılan mevcut teknolojilere ve çözümlere genel bir bakış niteliğindedir. Akademik FPAA projelerinin çoğunun temelinde OTA'ları kullanan sürekli zaman prensibine dayandığı, şu anda esas olarak Anadigm'den ticari olarak temin edilebilen devrelerin ayrık zamanlı SC prensibi üzerinde çalıştığı görülmektedir. SC teknolojisinin popülaritesinin bir nedeni, SC devrelerinin, anahtarlama frekansı ayarlaması yoluyla geniş bir parametre değişikliği aralığı elde etmesine izin vermesidir.

Akademik projeler CT teknolojisine daha çok yoğunlaşmaktadır, çünkü görüntü işleme ve kablosuz uygulamalar için gerekli olan yüksek bant genişliği ihtiyacı CT teknolojisi ile sağlanmaktadır.

Artık ikinci nesil AnadigmVortex üretilmediği için AnadigmApex'in üçüncü nesil FPAA / dpASP AN23x cihazlarının dahili blok tanımlaması incelemede odak noktası olarak belirlenmiştir.

2.5.3. AnadigmApex Geliştirme Donanımı

AnadigmApex geliştirme kartı, Anadigm FPAA / dpASP silikon cihazlarında analog tasarımları uygulamak ve test etmek için tasarlanmış, kullanımı kolay bir platformdur. Bu geliştirme kartında yer alan cihaz üçüncü nesil bir dpASP AN231E04 olduğundan, tüm açıklamalar bu bileşene odaklanacaktır. Ancak, uygulamalar FPAA AN131E04 serisi için de kullanılabilir.

2.5.3.1. AN231K04-DVLP3 Devre Kartı Ana Özellikleri

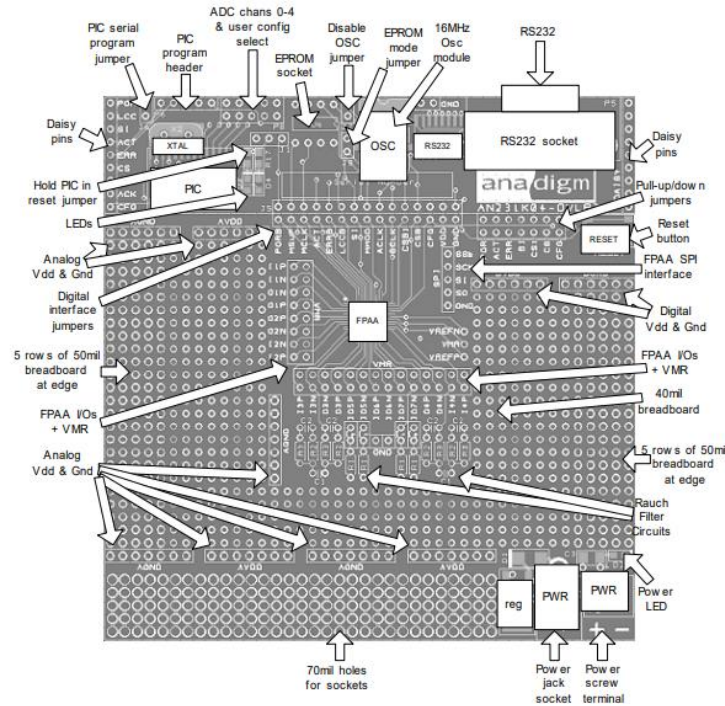
Devre tahtası fiziksel boyutları 4.8 x 3.8 inçtir. AnadigmDesigner2 devre dosyalarını indirmek için standart USB seri arabirimine sahiptir, yapılandırmaları uçucu olmayan belleğe, yerleşik mikrodenetleyici de yapılandırmaları önyükleme devresi olarak kullanılabilen flash özellikli mikroçip PIC 16F876A'da saklayabilir. Ayrıca EEPROM'a yazma ve önyükleme özelliğine de sahiptir (harici EEPROM ürünle birlikte verilmez, boş yuvadadır).

AN231K04-DVLP3 devre kartı özellikleri:

- AN231E04 cihazının çevresinde geniş devre tahtası kullanım alanı.
- Tüm dpASP cihazı analog I / O'ları için başlık pimleri.
- Sayısal bölümü elektriksel ve fiziksel olarak ayırma yeteneği.
- Çok kanallı sistemleri değerlendirmek için çoklu panellerin bağlanmasına izin veren papatya zinciri özelliği.
- AnadigmDesigner2 devre dosyalarını indirmek için standart bilgisayar arayüzü.
- Dahili 16 MHz osilatör modülü.

2.5.3.2. AN231K04-DVLP3 Yerleşim Planı

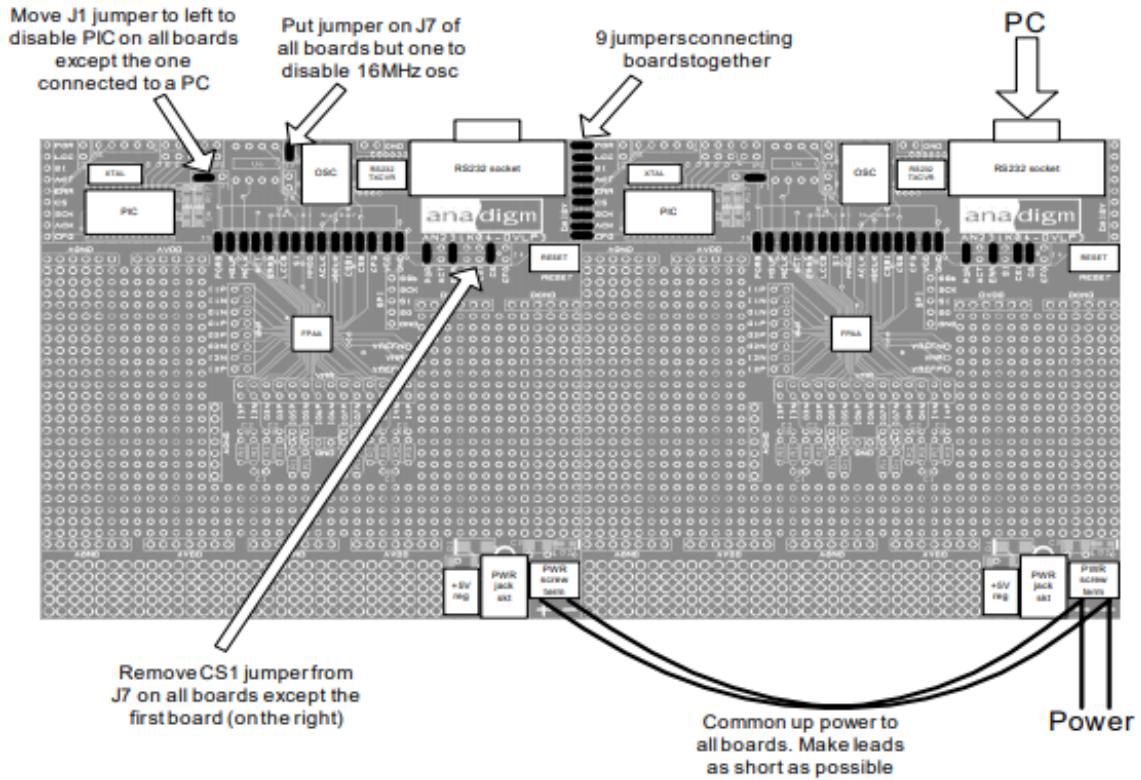
Şekil 2.27 tüm bileşenlerin, güç bağlantılarının ve atlama tellerinin kolayca yerleştirilebilmesini sağlayan panelin yerleşimi gösterilmektedir.



Şekil 2.27 FPAA devre tahtası panel yerleşimi.

2.5.3.3. Çoklu Çip Tasarımları - Papatya Zinciri

Tasarımların çoğunda, daha karmaşık devreleri gerçekleştirmek için birden fazla FPAA / dpASP gerekir. Şekil 2.28'de, papatya zinciri yapısı olarak birbirine bağlı iki panelin bağlantı şeması gösterilmektedir. Aynı şekilde talimatlar kullanılarak daha fazla devre tahtası da birbirlerine benzer şekilde bağlanabilir.



Şekil 2.28 İki geliştirme kartı ile papatya zinciri yapılandırması.

Günümüzde, FPAA devreleri hızlı prototipleme için çok rahat ve esnek bir platformdur. Bir sonraki bölümün kapsamı Anadigm donanım geliştirme platformundan programlama yazılım ortamına kadar olan kısım olarak belirlenmiştir.

2.6. ANADIGM DESIGNER@2 GELİŞTİRME YAZILIMI

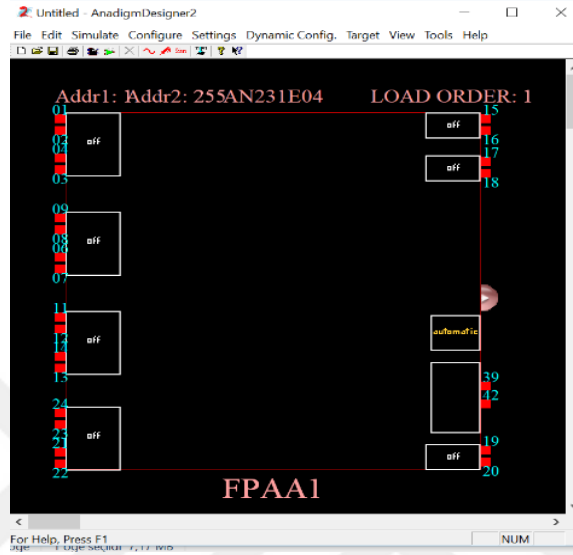
Anadigm geliştirme kartları, AnadigmDesigner 2 EDA aracılığı ile, kısa sürede dinamik olarak analog devreleri tasarlama, geliştirme, uygulama ve yeniden yapılandırma imkanı sunar.

Devre, her biri bir dizi analog işlevi uygulamak için kullanılabilen Konfigüre Edilebilir Analog Modülleri (CAMs) sürükleyip bırakarak uygulanır.

AnadigmDesigner 2, içerisinde donanım kurulumuna gerek olmadan devre davranışını değerlendirmek için uygun bir yol sağlayan zaman alanı simülatörü içerir. Simülatör kullanıcı arayüzü sezgiseldir. Hızlı bir şekilde tam bir analog sistem oluşturmak, onu hemen simüle etmek ve ardından test etmek için indirme butonuna tıklamanız ve tümdevreyi FPAA yongasına indirmeniz yeterli olacaktır.

2.6.1. AnadigmDesigner2 Kullanıcı Arayüzü

AnadigmDesigner2 yazılımı, kullanıcıya sekmeler kısmında bulunan az sayıda kısıyol simgeleriyle sezgisel bir arayüz sunar. Tasarım penceresi, FPAAs cihazlarının bir dış görüntüsünü içerir.



Şekil 2.29 AnadigmDesigner2 arayüzü.

Program ilk kez açıldığında, açılır menü çubuğunun hemen altında yazılım içerisinde en sık kullanılan işlemlerle ilişkili kısıyol butonları bulunmaktadır.

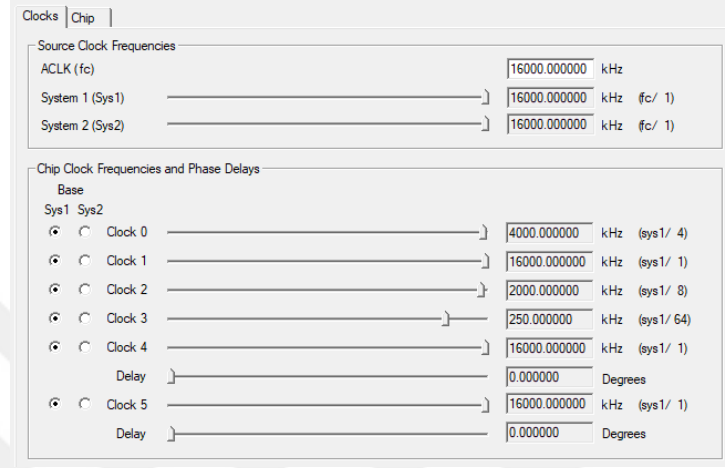
Şekil 2.30'da tasarım penceresinden çıkarılmış olan fonksiyon ve kısıyol seçenekleri bilgisinin ilgili tuş seçenekleri tablosu gösterilmektedir.

Kısa Yol	İşlev
Ctrl+n	Yeni Dosya Oluşturma
Ctrl+o	Var olan Dosyayı Açma
Ctrl+s	Kaydetme
Ctrl+p	Yazdırma
m	CAM Kütüphanesi
e	Düzenle / Taşı
d	Sil
w	Bağlantı Yolu Oluşturma
g	Sinyal (Fonksiyon) Jenaratörü
p	Osiloskop Probu
F5	Simülasyon Başlatımı
Ctrl-w	Verileri Devre Kartına İndirme
none	Hakkında
F1	Yardım

Şekil 2.30 Kısayol tuşları ve simgeleri.

2.6.2. Saat Frekansı Ayarı

Cihaz içindeki tüm sinyal işleme saat frekansları, ACLK pininde sunulan analog ana saat sinyali içerisindeki cihazdan türetilir. dpASP AN231E04 için AnadigmDesigner2 içerisindeki varsayılan saat frekansları ayarları Şekil 2.31’de gösterilmiştir.



Şekil 2.31 Saat frekansı ayarları.

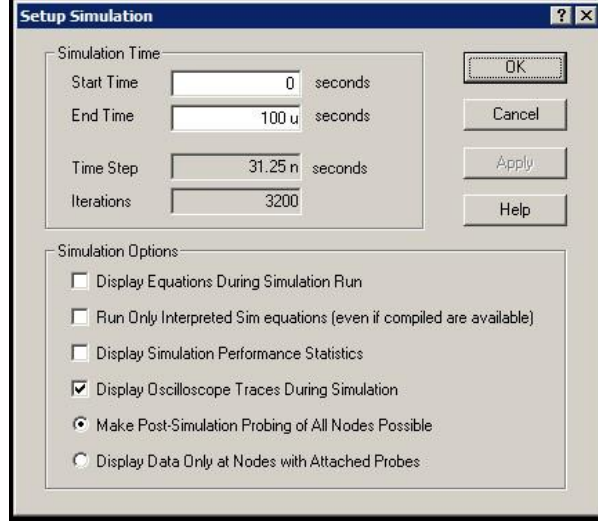
Saat frekansı, SC devreleride temel bir parametredir. Devre tasarımı yapılırken SC analog devrelerinin frekans parametrelerinde yapılan değişiklikler, daha sonrasında SC devrelerinin istenen şartlarda çalışmasını etkileyebileceğinden bu hususa dikkat edilmelidir.

2.6.3. Fonksiyonel Simülatör

AnadigmDesigner 2 fonksiyonel simülatörü, herhangi bir laboratuvar ekipmanına gerek olmadan devre tasarlayabilmek için dizayn edilmiştir. Simülatör zaman alanı sonuçlarını grafiksel olarak gösterir. Devreleri geliştirmek ve test etmek için gereken adımlar şunlardır:

- Tümdevreyi birleştirin.
- Sinyal jeneratörlerini kurun.
- Osiloskop problemlerini takın.
- Simülasyon parametrelerini ayarlayın.
- Simülatörü başlatın.

Beklendiğine göre olup olmadığını doğrulamak için sonuçları kontrol edin. Simülasyonu ayarlamak için, “Simüle Et” ve “Simülasyon Ayarla” açılır menüsü, simülasyon çalışmasının başlama ve durma zamanını belirlemeye izin verir. Şekil 2.32 simülatör için kurulum penceresini göstermektedir.

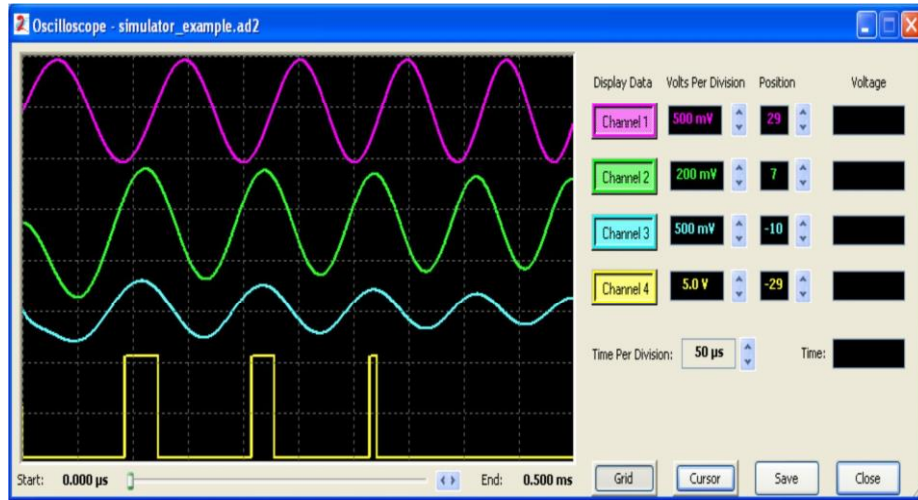


Şekil 2.32 Simülâtör kurulum penceresi.

“Time step” parametresi otomatik olarak hesaplanır. “İterasyonlar” simülasyon adımlarının sayısını ifade eder. Zaman adımı ve tekrar sayısı sadece “OK” seçildikten sonra ayarlanır. Simülasyonun başlatılması, aşağı açılır menü seçimi “Simule” ve ardından “Begin” kullanılarak gerçekleştirilir.

Tüm simülasyon sonuçları grafiksel analiz için hazır durumdadır. Devredeki problemlerin renkleri, grafikteki dalga formlarının renkleriyle aynıdır. Sinyal genlik göstergesi ölçüğü, ilgili "her bir kare başına volt" kontrolü kullanılarak ayarlanabilir.

Şekil 2.33, dalga şekli sonuçlarıyla birlikte Anadigm osiloskop ekranını göstermektedir.



Şekil 2.33 Bir simülasyon örneğini gösteren osiloskop ekranı.

Dalga formu penceresinde sola ve sağa sürüklemek için tek bir dikey imleç mevcuttur. İmleç yatay olarak hareket ettikçe, voltaj ve zaman göstergeleri de bu anlık simülasyon sonuçlarını yansıtacak şekilde güncellenir.

3. FPAA DEVRE UYGULAMALARI

FPAA, özellikle aşağıdaki alanlarda kullanımını arttırmaktadır:

- Sensör ve sinyal koşullandırma arayüzü
- Sinyal filtreleme
- Otomasyon ve endüstriyel kontrol
- İzleme ve tıbbi teşhis
- Hassas kontrol
- Ultra düşük frekanslı sinyal koşullandırma
- Analog sinyal işleme
- Radyo frekans sinyallerinin tanımlanması, radyo frekans tanımlaması (RFID)
- Ses sinyali koşullandırma (filtreleme efektleri, derin bas hoparlörler, birleştiriciler vb.)

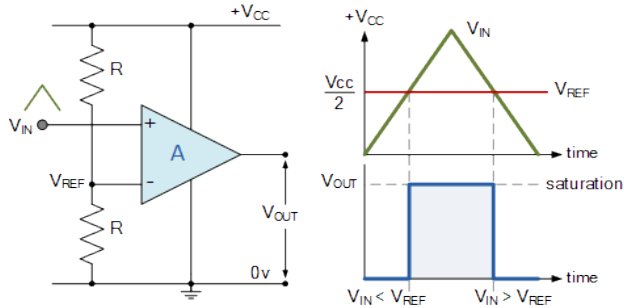
Devre tasarımı yapılırken, harici analog sinyaller için devre tahtasının dpASP G / Ç arayüzünün giriş kanallarına bağlantı yapılması gerekir. Bundan sonraki aşamalarda, bu tür devrelerin donanım uygulamasından bahsedecektir.

İleriki sayfalarda detaylı olarak gösterilecek olan tümdevre tasarımları, ilk aşamada AnadigmDesigner'da programlanıp simülasyonları yapıldıktan sonra Anadigm geliştirme kartına indirilerek gerçekleştirilmiştir. Daha sonrasında ise simülatörden elde edilen sonuçlar osiloskop görüntüleri ile karşılaştırılmıştır.

3.1. TRANSFER FONKSİYONU UYGULAMA ÖRNEKLERİ

Dinamik olarak programlanmış analog sinyal İşlemcisinin transfer fonksiyonu uygulamalarındaki davranışını değerlendirmek için, AnalogDesigner 2'de mevcut olan CAM uygulamalarına değinilmiştir.

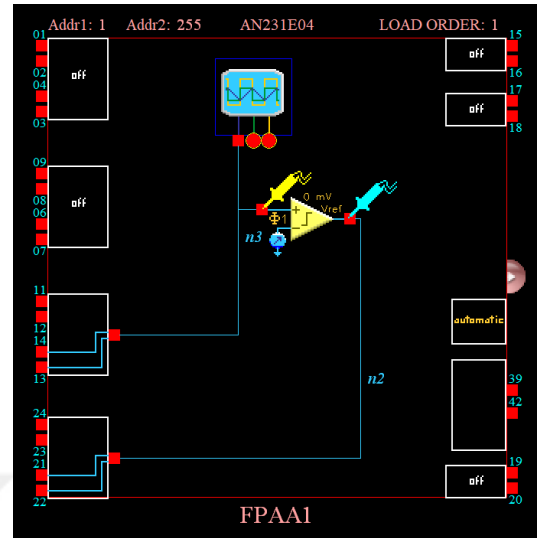
3.1.1. Opamp Karşılaştırıcı Devresi



Şekil 3.1 Op-Amp karşılaştırıcı devresi.

$$V_{IN} > V_{REF} \text{ için } V_{OUT} = +V_{CC}$$

$$V_{IN} < V_{REF} \text{ için } V_{OUT} = 0$$

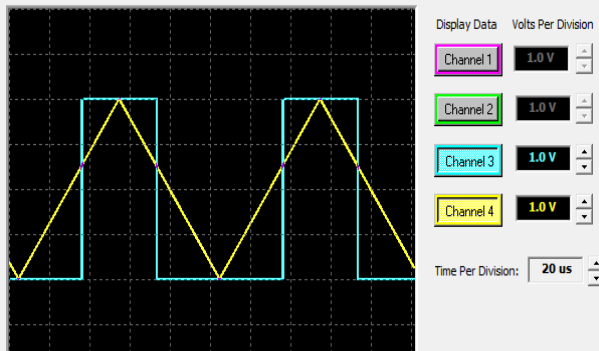


Şekil 3.2 Devre tasarımı ve yapılandırması.

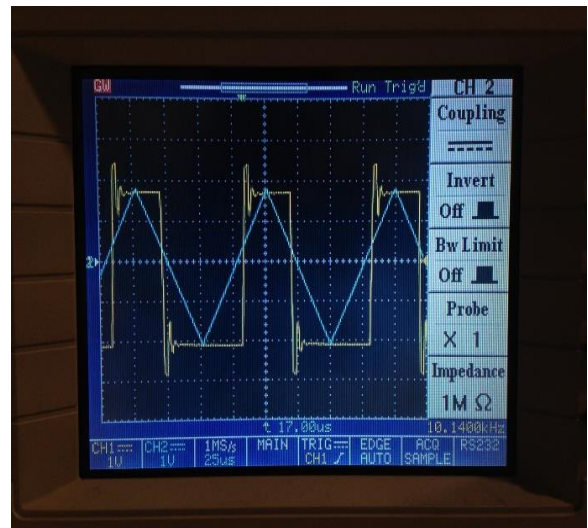
Opamp karşılaştırıcıda, referans gerilimi 0.5V olarak belirlenmiş olup, giriş sinyali için Anadigm kütüphanesinde bulunan osilatör devresi kullanılmıştır.

Simülasyon üzerindeki zaman alanı cevabı şekil 3.3'de gösterilmektedir.

Tasarımı dışa aktardıktan sonra, 10 kHz üçgen dalga giriş sinyali için Şekil 3.4'te gösterildiği gibi devrenin davranışını gözlemlemek mümkündür.

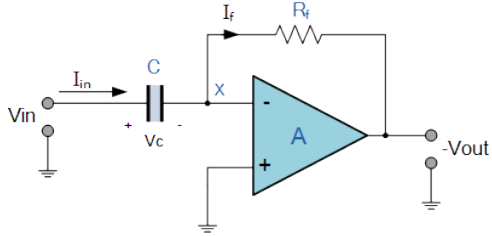


Şekil 3.3 Karşılaştırıcı zaman alanı cevabı.

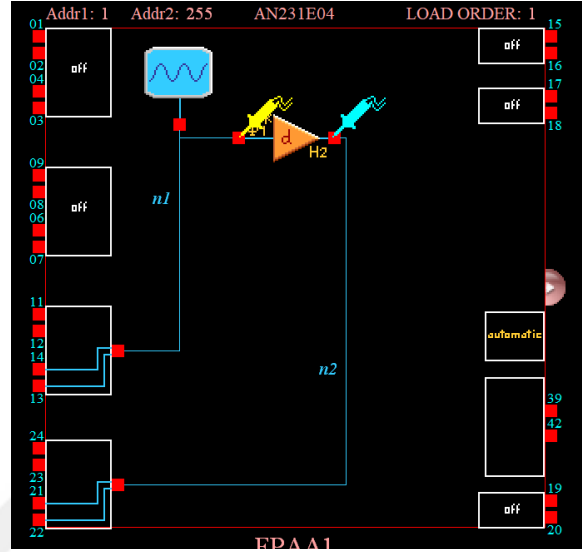


Şekil 3.4 Karşılaştırıcı osiloskop görüntüsü.

3.1.2. Türev Alıcı Opamp Devresi



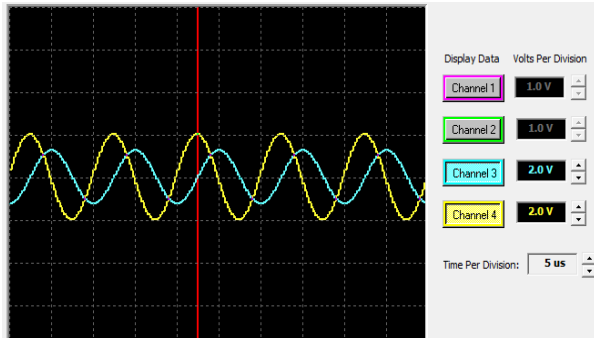
Şekil 3.5 Türev alıcı devre.



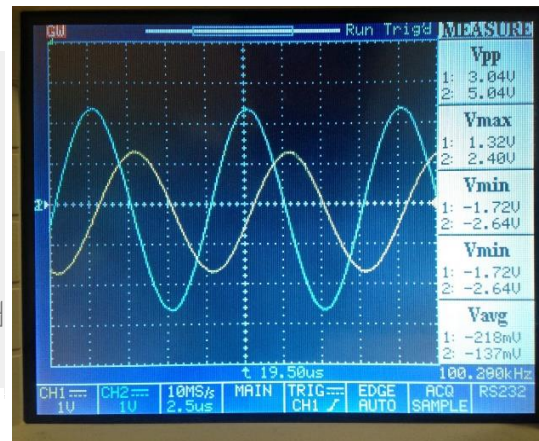
Şekil 3.6 Devre tasarımı ve yapılandırması.

Türev alıcı devrede, giriş sinyali için Anadigm kütüphanesinde bulunan osilatör devresi kullanılmıştır.

Simülatör üzerindeki zaman alanı cevabı şekil 3.8'de gösterilmektedir. Tasarımı dışa aktardıktan sonra, 100 kHz sinüzoidal giriş sinyali için Şekil 3.7'de gösterildiği gibi devrenin davranışını gözlemek mümkündür.



Şekil 3.7 Türev alıcı zaman alanı cevabı.



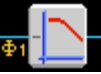
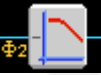
Şekil 3.8 Türev alıcı osiloskop görüntüsü.


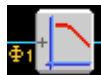
Sonraki bölümde filtre tasarımları, modülasyon yöntemleri, biyomedikal sinyal işleme uygulamaları gibi çeşitli alanlarda kullanılabilecek tümdevre tasarımları için simülasyon sonuçları ve donanım uygulamalarından elde edilen pratik sonuçlar karşılaştırılmıştır.



3.2. FPAА FİLTRE UYGULAMALARI

3.2.1. Birinci Dereceden (Bilinear) Filtre Tasarımları

3.2.1.1. Alçak Geçiren Bilinear Filtre

CAM Seçeneği: Giriş Örnekleme		Bu seçenek, CAM'in giriş sinyalini ne zaman örnekleyeceğini belirler. Bu seçenek, örnekleme frekansı bu girişe bağlı CAM'in frekansı ile eşleşecek şekilde seçilmelidir.
Faz 1		Bu versiyon, faz 1'de geçerli olan bir sinyale veya CAM çıkışına bağlanmalıdır.
Faz 2		Bu versiyon, faz 2'de geçerli olan veya sürekli olarak geçerli olan bir sinyale veya CAM çıkışına bağlanmalıdır.

CAM Seçeneği: Polarite		
Eviren		Bir eviricide, çıkış işaretindeki değişiklik giriş örnekleme frekansı ile gerçekleşir.
Evirmeyen		Bir evirmeyen filtrede, çıkış işaretindeki değişiklik giriş örnekleme frekansındaki faz kayması (bir saat periyodunun yarısı) ile geciktirilir.

CAM Seçeneği: Kaynak Kullanımı		
Minimum Kaynak		CAM, Bilinear Filtre oluşturmak için mümkün olan minimum yonga kaynaklarını kullanacaktır.
Alçak Köşe Frekansı		Bu filtrede, ekstra bir kondansatör kullanımı ile kesim frekansı daha aşağılara çekilebilir.

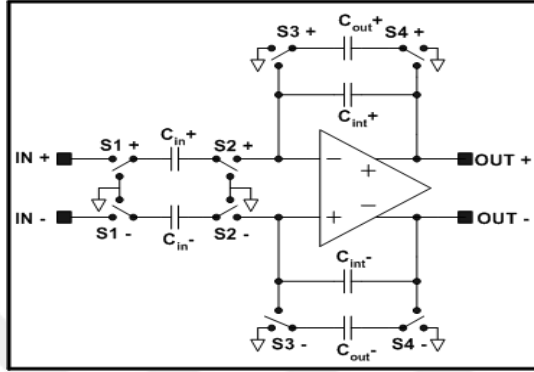
CAM Parametreleri:		
Kazanç	0.011 – 20.0 V/V	Köşe Frekans limitleri, filtre kazanç değeri ile de ilişkilidir.

Bu devre için transfer fonksiyonu:

$$\frac{V_{out}(s)}{V_{in}(s)} = \pm \frac{2\pi f_0 G}{s + 2\pi f_0}$$

G, geçiş bandı kazancı ve f_0 (kazancının $-3+20\text{Log}G$ dB olduğu frekans) köşe frekansıdır.

Bu CAM'i gerçekleştiren devre şekil 3.9'da gösterilmiştir.

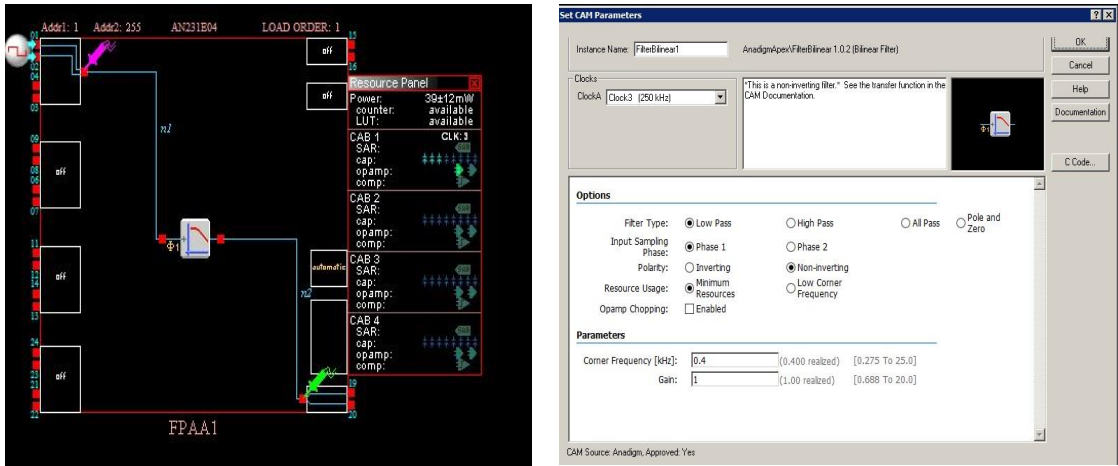


Şekil 3.9 dpASP'de uygulanan bilinear LPF donanım devresi.

Kapasitör değerleri belirlenirken, filtrenin kazanç değeri dikkate alınır.

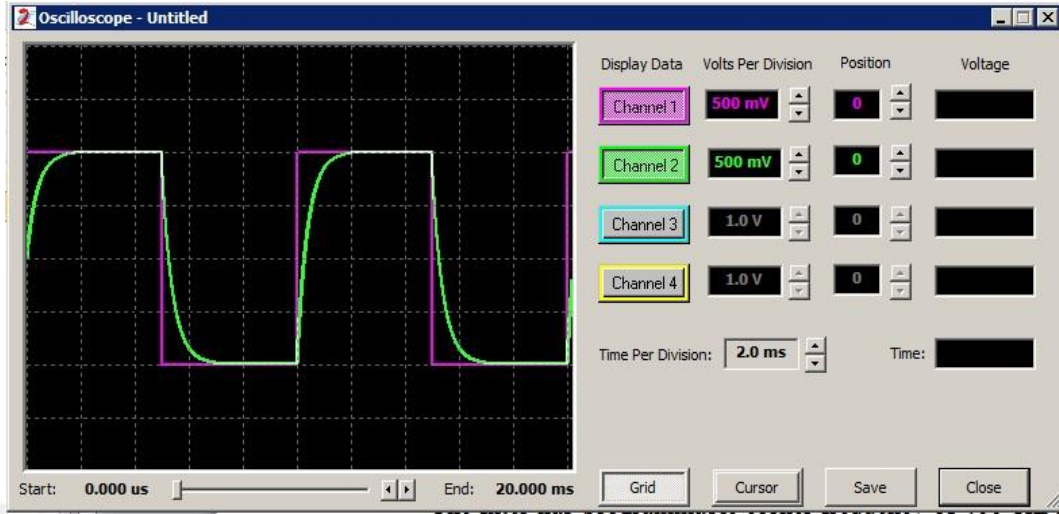
$$f_0 = \frac{f_c}{\pi} \frac{C_{out}}{(2C_{int} + C_{out})} \quad G = \frac{C_{in}}{C_{out}}$$

Bu bölümde, CAM tarafından gerçekleştirilen evirmeyen bir yapılandırmada 250 kHz saat frekansına sahip alçak geçiren filtre devre yapısı gösterilmiştir. Tek kutup oluşturan bilinear bir filtre kullanılmıştır. Filtre 400 Hz programlanabilir köşe frekansına sahiptir ve filtrenin girişine 100 Hz'lik bir kare dalga sinyal bağlıdır. Tasarlanan devre ve CAM konfigürasyonu Şekil 3.10'da gösterilmektedir.



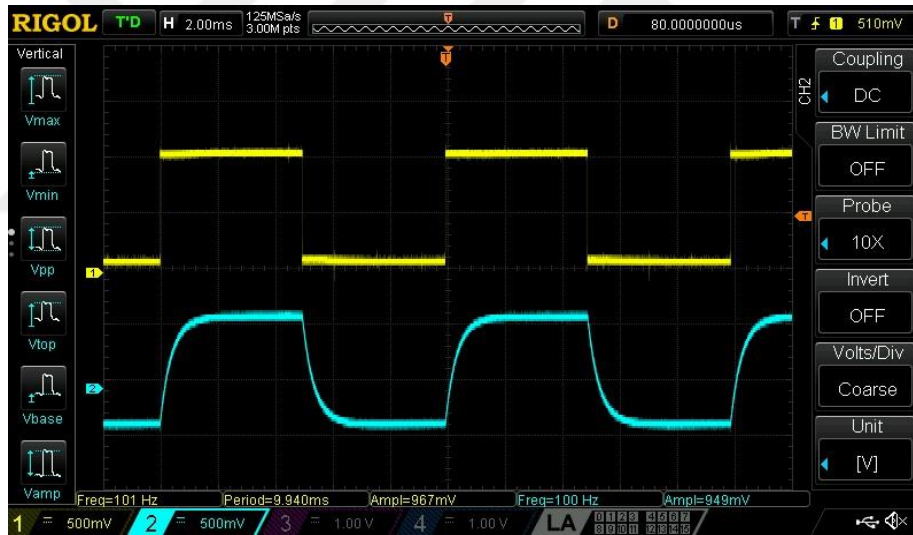
Şekil 3.10 Bilinear LPF devre tasarımı ve yapılandırması.

Simülâtör üzerindeki zaman alanı cevabı şekil 3.11'de yeşil renk ile gösterilmektedir.



Şekil 3.11 Bilineer LPF filtre zaman alanı cevabı.

Şekil 3.12'de, devrenin osiloskop görüntüsüne yer verilmiştir.



Şekil 3.12 Bilineer LPF filtre zaman alanı cevabı osiloskop görüntüsü.

3.2.1.2. Yüksek Geçiren Bilineer Filtre

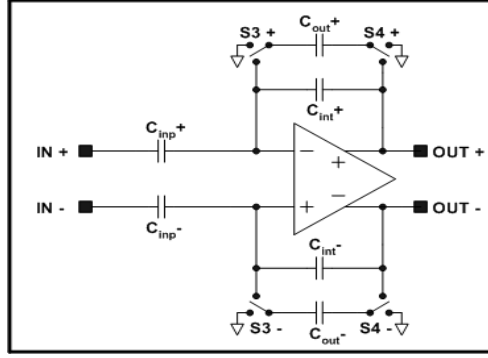
Bu devre için transfer fonksiyonu:

$$\frac{V_{out}(s)}{V_{in}(s)} = -\frac{Gs}{s + 2\pi f_0}$$

Bu CAM'ı gerçekleştiren devre şekil 3.13'te gösterilmiştir. Kapasitör değerleri belirlenirken, filtrenin kazanç değeri dikkate alınır.

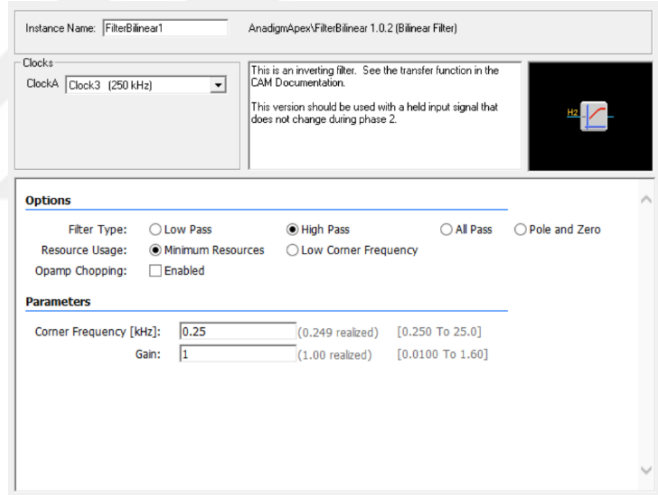
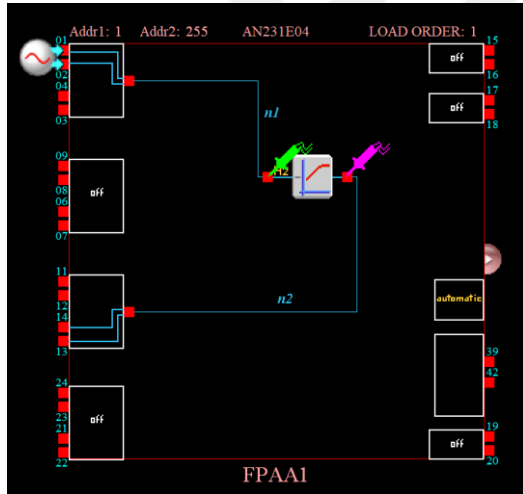
$$f_0 = \frac{f_c}{\pi} \frac{C_{out}}{(2C_{int} + C_{out})}$$

$$G = \frac{2C_{inp}}{(2C_{int} + C_{out})}$$



Şekil 3.13 dpASP'de uygulanan bilinear HPF donanım devresi.

Bu bölümde, CAM tarafından gerçekleştirilen evirmeyen bir yapılandırmada 250 kHz saat frekansına sahip yüksek geçiren filtre devre yapısı gösterilmiştir. Tek kutup oluşturan bilinear bir filtre kullanılmıştır. Filtre 250 Hz programlanabilir köşe frekansına sahiptir ve filtrenin girişine frekansı 300 Hz olan bir sinyal bağlıdır. Tasarlanan devre ve CAM konfigürasyonu Şekil 3.14'te gösterilmektedir.



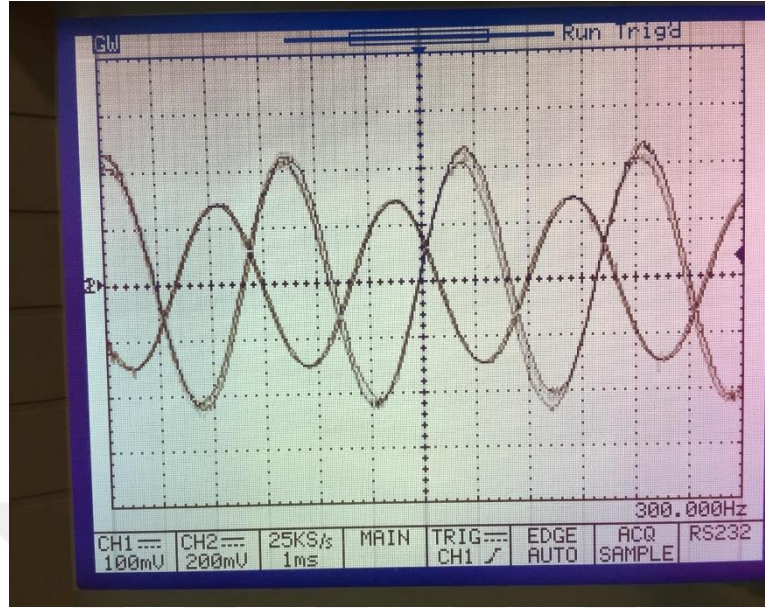
Şekil 3.14 Bilinear HPF devre tasarımı ve yapılandırması.

Simülasyon üzerindeki zaman alanı cevabı şekil 3.15'de pembe renk ile gösterilmektedir.



Şekil 3.15 Bilinear HPF filtre zaman alanı cevabı.

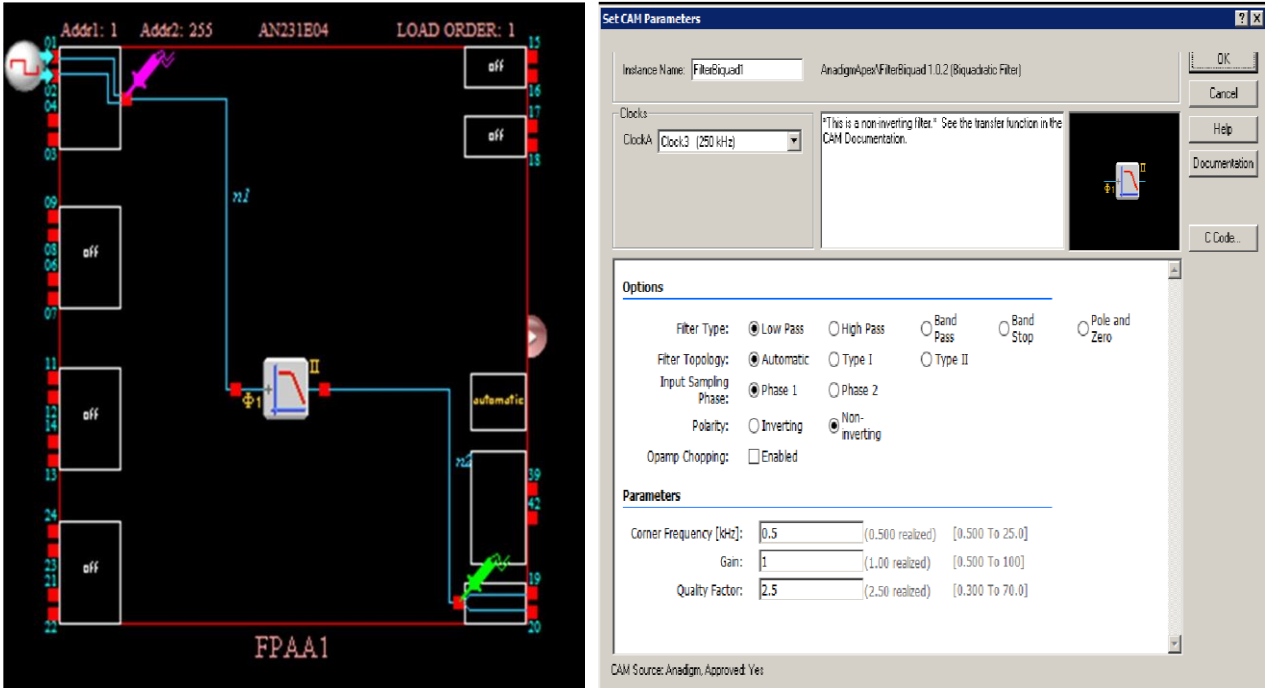
Şekil 3.16'da, devrenin osiloskop görüntüsüne yer verilmiştir.



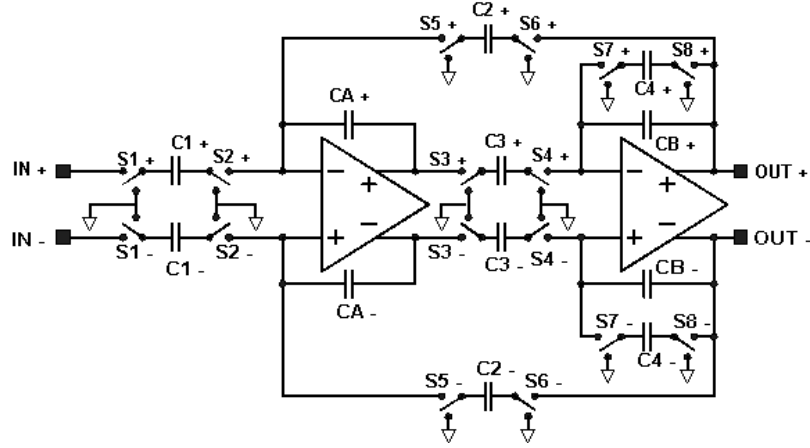
Şekil 3.16 Bilinear HPF filtre osiloskop görüntüsü.

3.2.2. İkinci Dereceden (Biquadratic) Alçak Geçiren Filtre

Bu CAM tam çevrim, iki kutuplu alçak geçiren filtre oluşturur. Programlanabilir köşe frekansı 500 Hz, kazancı 1 olup, kalite faktörü $Q = 2.5$ 'dir. Tasarlanan devre ve CAM konfigürasyonu Şekil 3.17'de gösterilmektedir.



Şekil 3.17 Biquadratic filtre tasarımı ve konfigürasyon ayarları.



Şekil 3.18 dpASP'de uygulanan biquadratic donanım devresi.

Simülatör üzerindeki zaman alanı cevabı, Şekil 3.19'da yeşil renk ile gösterilmektedir.



Şekil 3.19 Biquadratic filtre zaman alanı sistem yanıtı.

Şekil 3.20'de, devrenin osiloskop görüntüsüne yer verilmiştir.



Şekil 3.20 Biquadratic filtre sistem yanıtı osiloskop görüntüsü.

4. ANADIGM ARAÇLARI (ANADIGMFILTER VE ANADIGMPID)

Anadigm geliştirme arayüzünün yanı sıra, kullanıcıya iki ek araç sunar. Bunlardan ilki, çeşitli tip ve siparişlerde filtreler yaratan AnadigmFilter'dir. İkincisi ise AnadigmPID, bu araç Oransal İntegral Türevsel (PID) denetleyicileri gibi denetleyici uygulamalarının kapalı döngüde uygulanmasını sağlar. Bu araçların yapılandırmayı otomatik olarak AnadigmDesigner 2 tasarım veya donanım platformuna gönderme avantajı vardır.

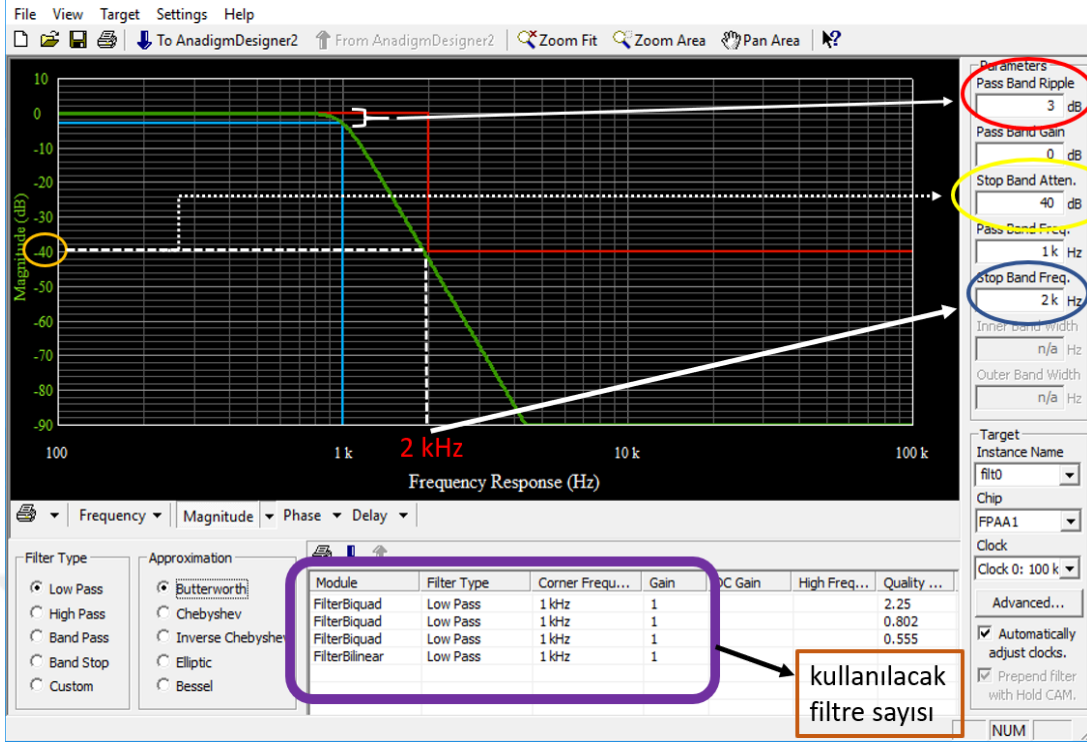
4.1. ANADIGMFILTER

AnadigmFilter, filtre tasarımına yardımcı olur. Mevcut filtreler:

- Butterwoth
- Chebyshev
- Ters Chebyshev
- Eliptik
- Bessel

Bant genişliği filtreleme türü ile ilgili olarak, aşağıdaki filtre türlerini seçmek mümkündür:

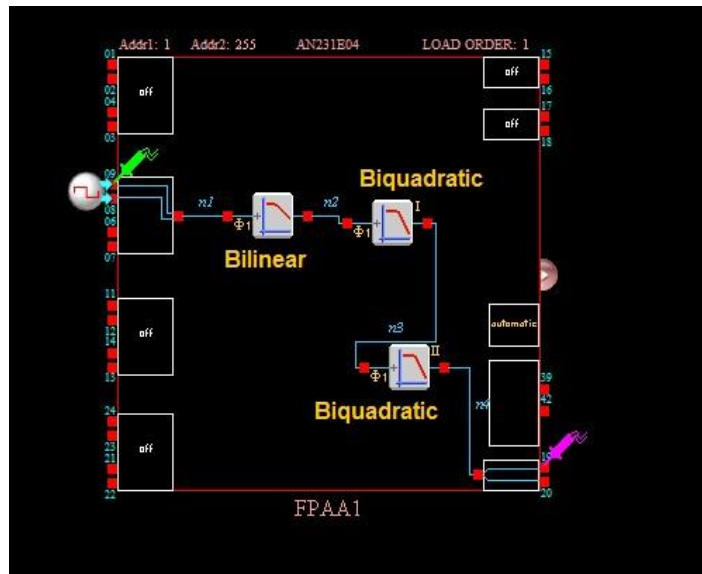
- Alçak Geçiren
- Yüksek geçiren
- Bant Geçiren
- Bant Söndüren
- Özel



Şekil 4.1 AnadigmFilter tasarım penceresi.

4.1.1. N'inci Derceden Transfer Fonksiyonu

Yüksek dereceli transfer fonksiyonu, yüksek dereceli polinom ifadeleri kullanılarak matematiksel olarak tanımlanabilir. Şekil 4.2, iki biquadratic filtre ve bir bilinear filtrenin birbirleri ile kaskad olarak birleşimini göstermektedir. Bu konfigürasyon, beşinci dereceden bir transfer fonksiyonunu oluşturur.

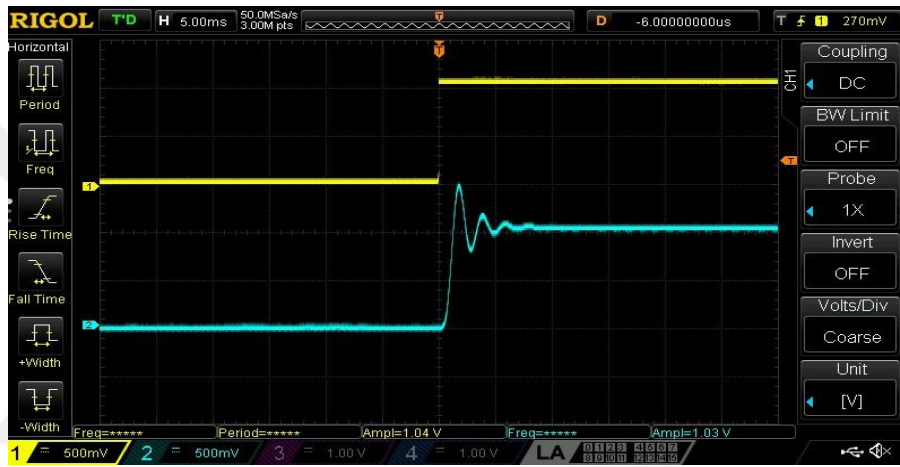


Şekil 4.2 Beşinci dereceden filtre tasarımı.

Simülasyon adım cevabı yeşil renk ile şekil 4.3'te gösterilmiştir.



Şekil 4.3 Beşinci dereceden filtre simülör adım cevabı.



Şekil 4.4 Beşinci dereceden filtre sistem yanıtı osiloskop görüntüsü.

Ayrıca AnadigmFilter aracında; Butterworth, Chebyshev, Eliptik ve Bessel filtrelerini kullanarak daha yüksek dereceli transfer fonksiyonları tasarlanabilir.

4.2. AKTİF FİLTRE ÇEŞİTLERİ

Bu bölümde Butterworth, Chebyshev, Bessel ve Eliptik filtreleri ayrı ayrı incelenecek olup, her birinin açık geçiren filtre tasarımında nasıl sonuçlar verdiği karşılaştırmalı olarak gösterilecektir.

4.2.1. Dördüncü Dereceden Alçak Geçiren Filtre Karşılaştırmaları

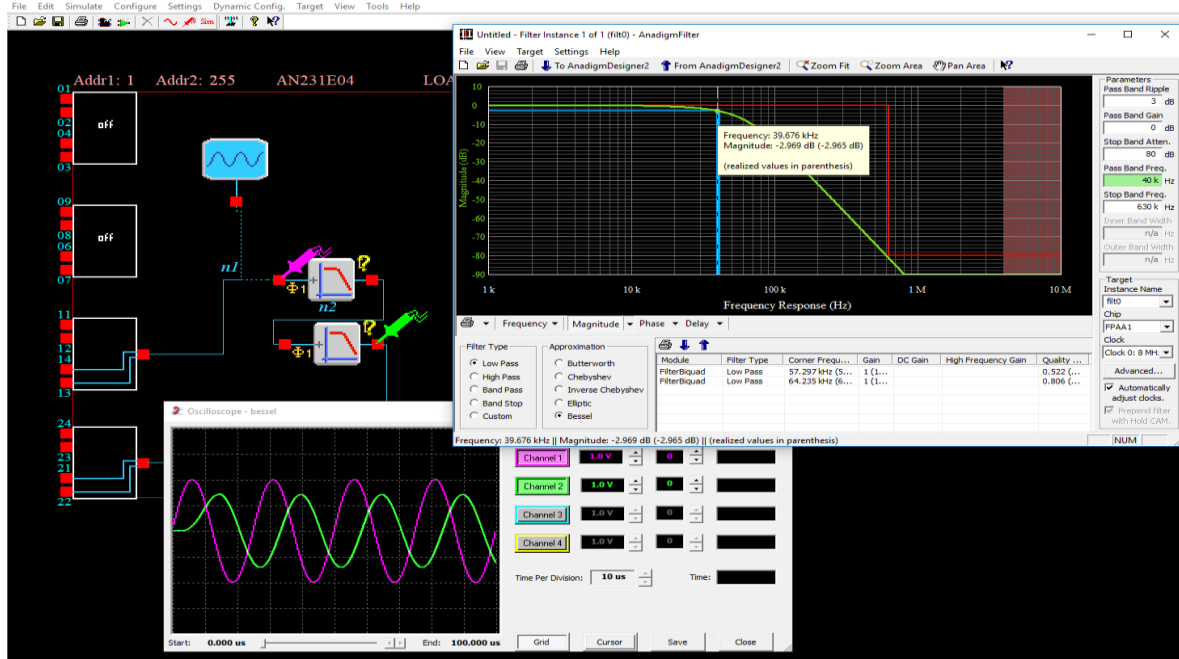
Filtre tasarım bilgilerini göz önüne alarak alçak geçiren filtre için:

- Geçiş bandı kazancı = 0 dB
- Durdurma bandı zayıflaması = 80 dB
- Geçiş bandı frekansı = 40 kHz

olarak belirlenmiş olup, filtre frekans kazancının hem 3 dB hem de 20 dB azaldığı değerleri için aktif filtre çeşitleri ayrı ayrı analiz edilmiştir.

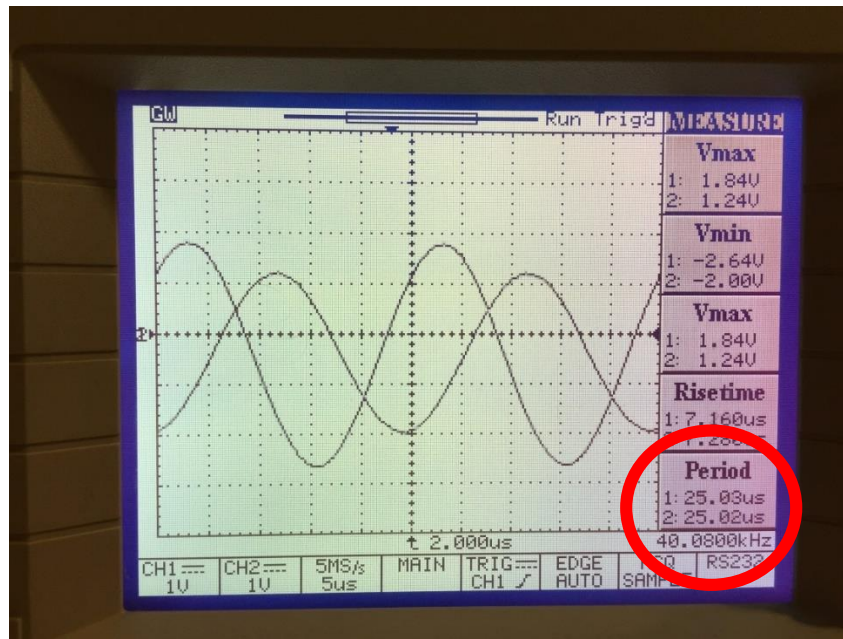
4.2.1.1. Dördüncü Dereceden Bessel Alçak Geçiren Filtre

Tasarlanan filtre devresi ve filtre konfigürasyonu Şekil 4.5'te gösterilmektedir.



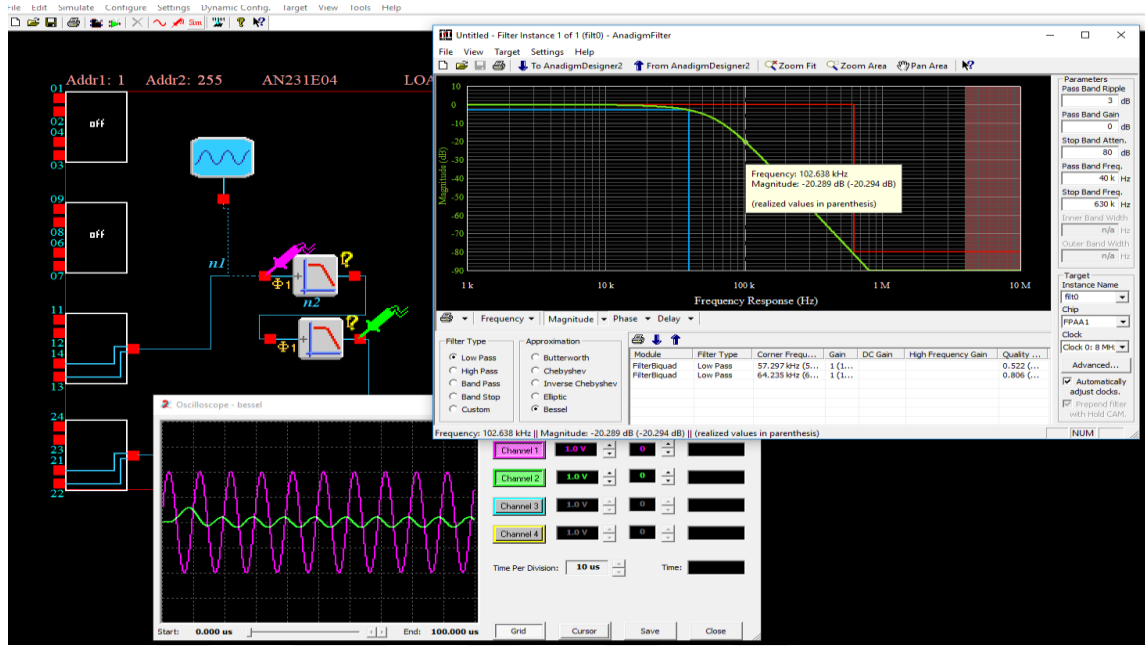
Şekil 4.5 Bessel iv. dereceden filtre devre tasarımı ve yapılandırması.

Kazancın 0.707 katına düştüğü nokta (-3 db) için, şekil 4.6'da devrenin osiloskop görüntüsüne yer verilmiştir.



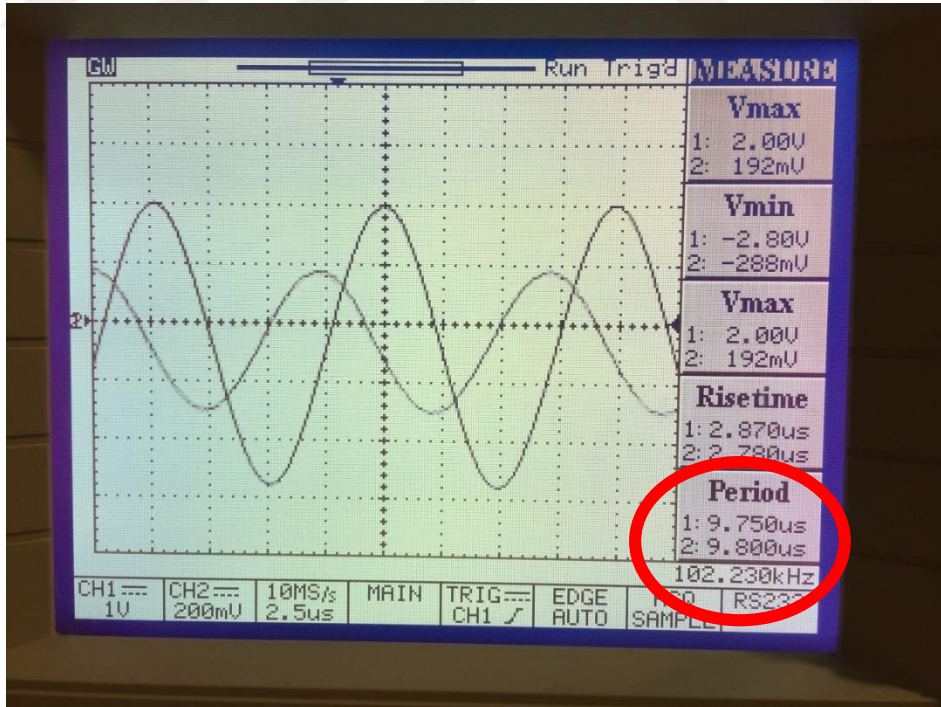
Şekil 4.6 Bessel filtre zaman alanı cevabı osiloskop görüntüsü - kesim frekansı.

Kazancın 0.1 katına düştüğü nokta (-20 db) için;



Şekil 4.7 Bessel filtre devre tasarımı ve yapılandırması.

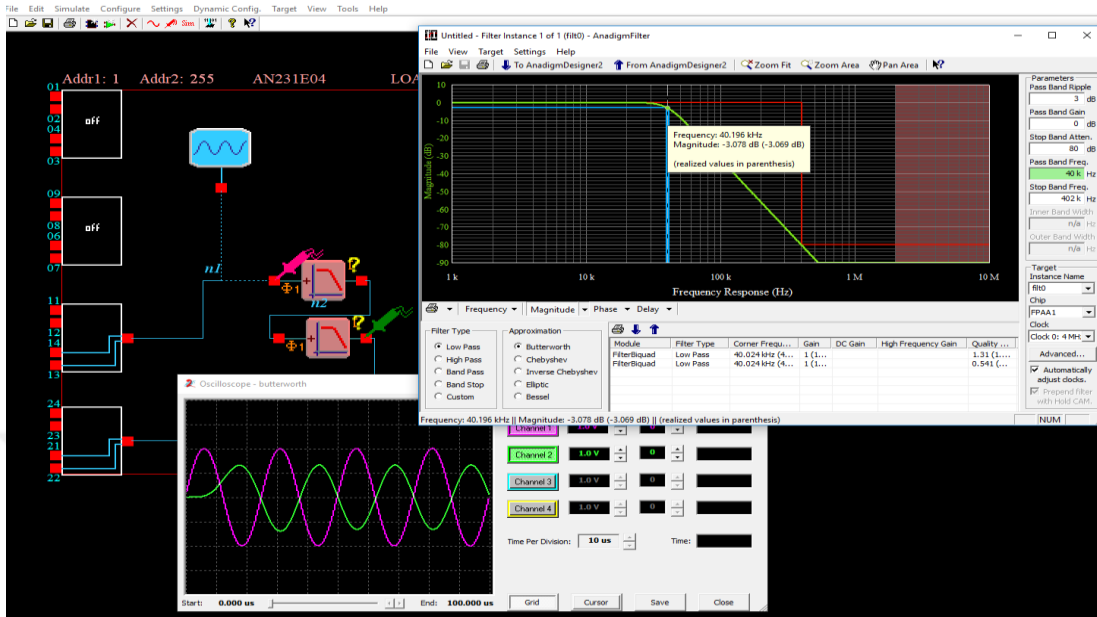
Kazancın 0.1 katına düştüğü nokta (-20 db) için, şekil 4.8’de devrenin osiloskop görüntüsüne yer verilmiştir. -20 dB’ye düştüğü yer için frekansı 102 kHz olarak ölçülmüştür.



Şekil 4.8 Bessel filtre zaman alanı cevabı osiloskop görüntüsü.

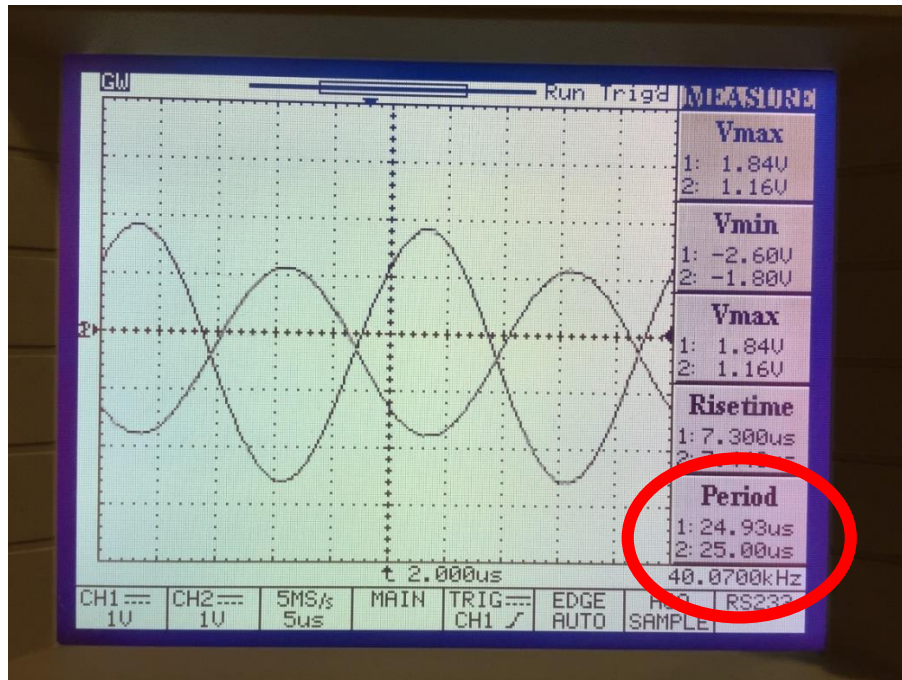
4.2.1.2. Dördüncü Dereceden Butterworth Alçak Geçiren Filtre

Tasarlanan filtre deversisi ve filtre konfigürasyonu Şekil 4.9'da gösterilmektedir.



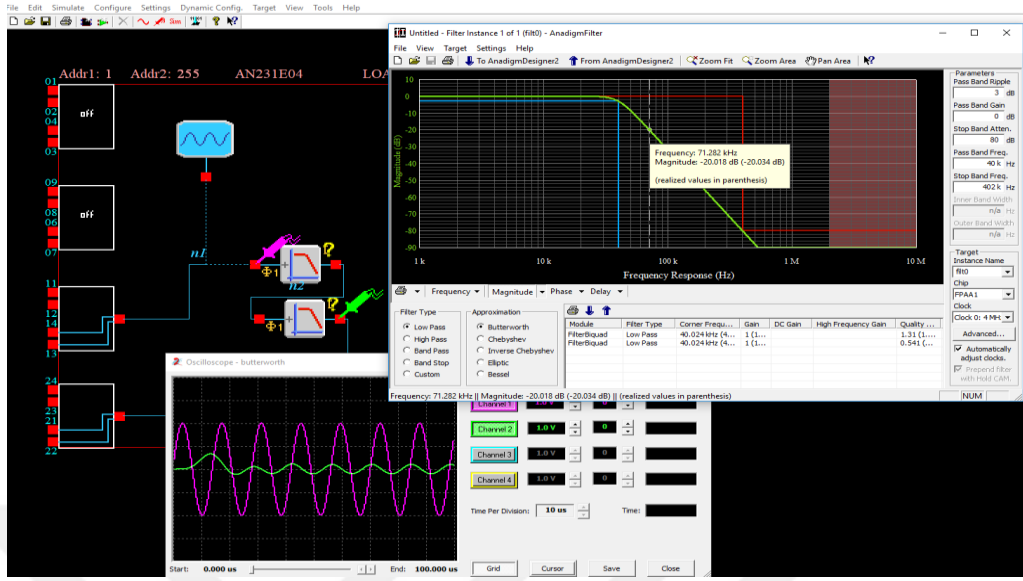
Şekil 4.9 Butterworth iv. dereceden filtre devre tasarımı ve yapılandırması.

Kazancın 0.707 katına düştüğü nokta (-3 db) için, şekil 4.10'da devrenin osiloskop görüntüsüne yer verilmiştir.



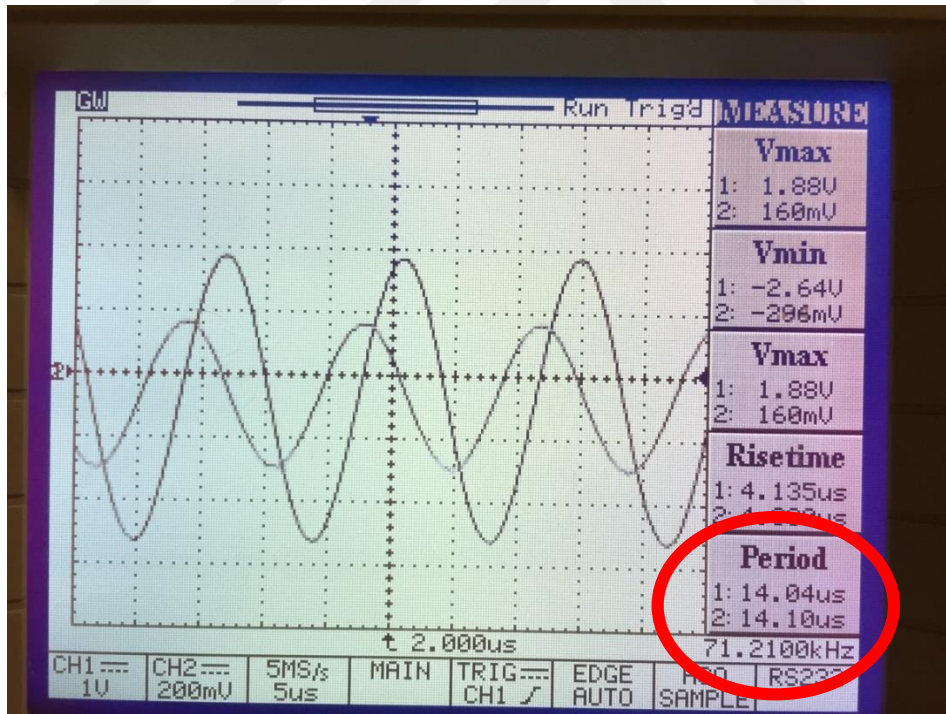
Şekil 4.10 Butterworth filtre zaman alanı cevabı osiloskop görüntüsü - kesim frekansı.

Kazancın 0.1 katına düştüğü nokta (-20 db) için;



Şekil 4.11 Butterworth filtre devre tasarımı ve yapılandırması.

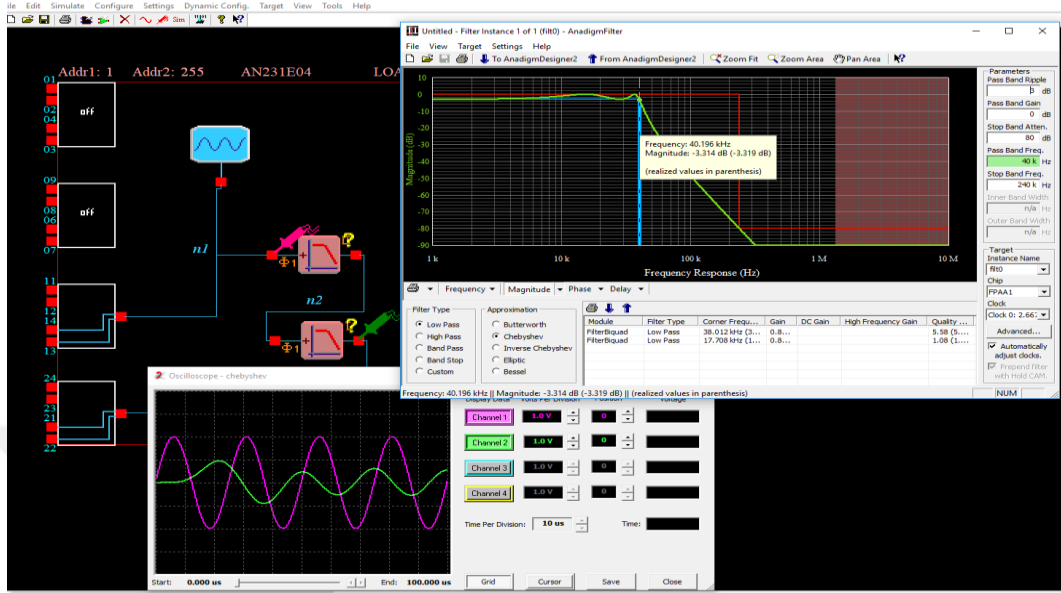
Kazancın 0.1 katına düştüğü nokta (-20 db) için, şekil 4.12’de devrenin osiloskop görüntüsüne yer verilmiştir. -20 dB’ye düştüğü yer için frekansı 71.2 kHz olarak ölçülmüştür.



Şekil 4.12 Butterworth filtre zaman alanı cevabı osiloskop görüntüsü.

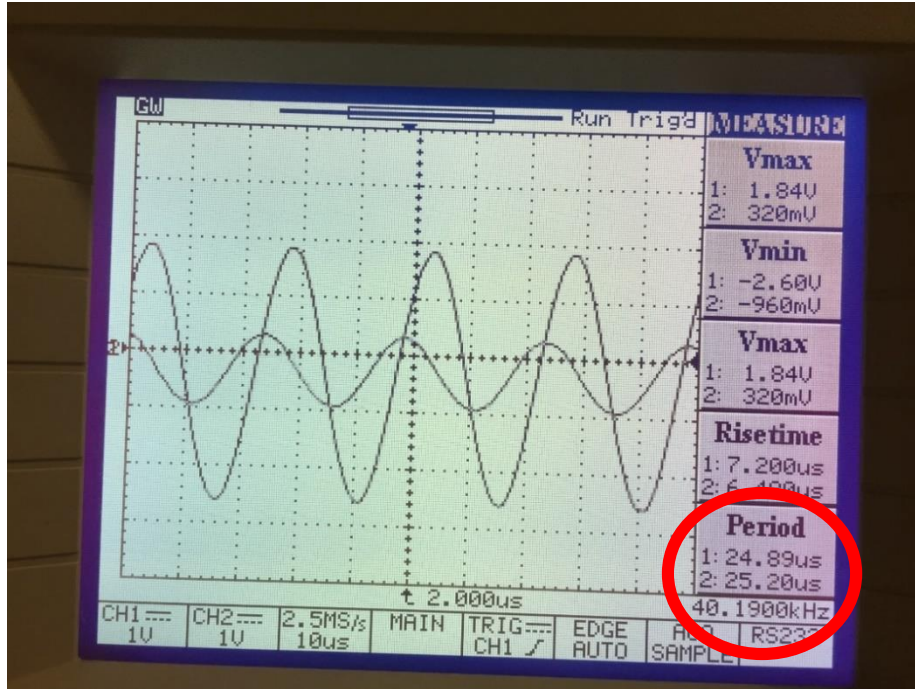
4.2.1.3. Dördüncü Dereceden Chbyshev Alçak Geçiren Filtre

Tasarlanan devre ve CAM konfigürasyonu Şekil 4.13'de gösterilmektedir.



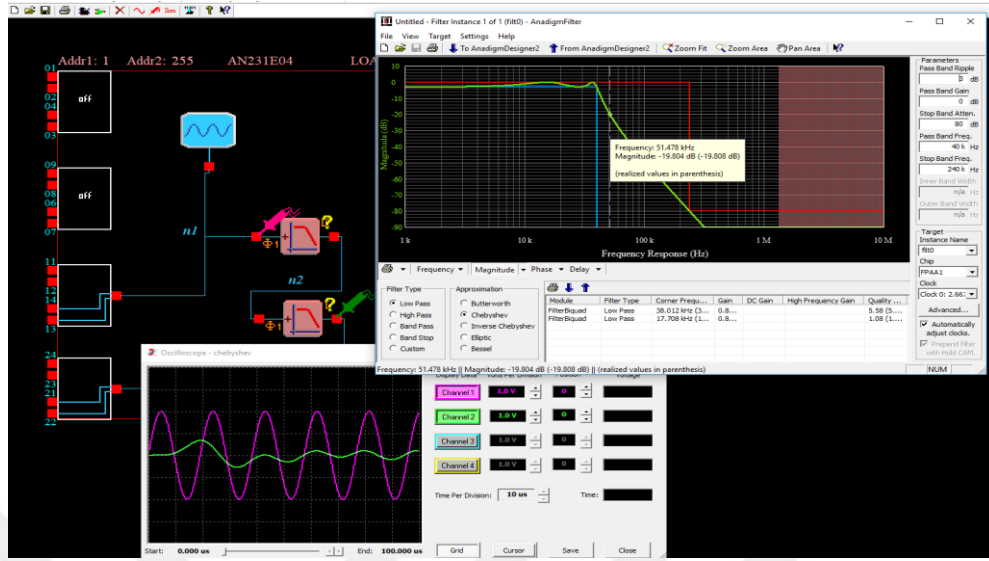
Şekil 4.13 Chbyshev iv. dereceden filtre devre tasarımı ve yapılandırması.

Kazancın 0.707 katına düştüğü nokta (-3 db) için, şekil 4.14'te devrenin osiloskop görüntüsüne yer verilmiştir.



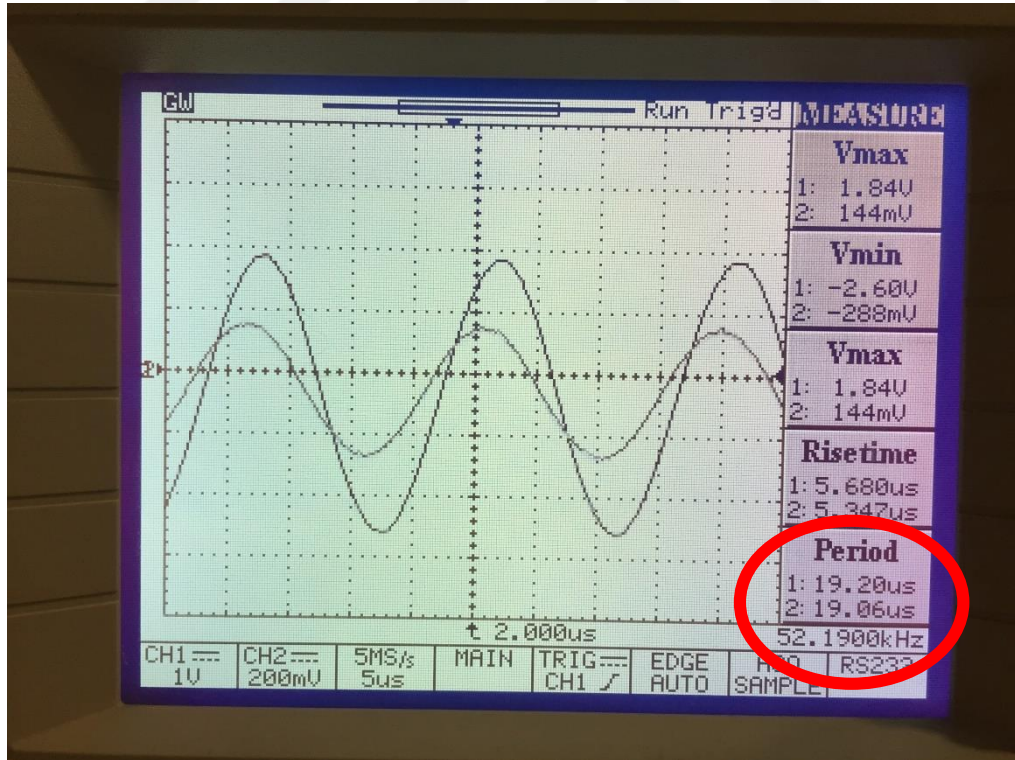
Şekil 4.14 Chbyshev filtre zaman alanı cevabı osiloskop görüntüsü - kesim frekansı.

Kazancın 0.1 katına düştüğü nokta (-20 db) için;



Şekil 4.15 Chbyshev filtre devre tasarımı ve yapılandırması.

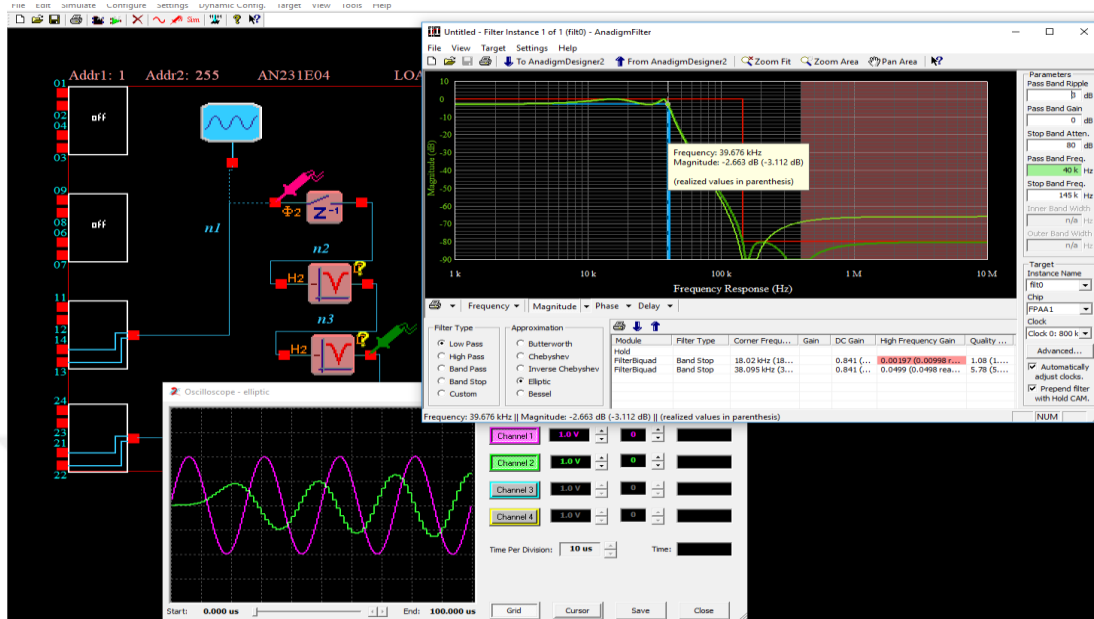
Kazancın 0.1 katına düştüğü nokta (-20 db) için, şekil 4.16’da devrenin osiloskop görüntüsüne yer verilmiştir. -20 dB’ye düştüğü yer için frekansı 52 kHz olarak ölçülmüştür.



Şekil 4.16 Chbyshev filtre zaman alanı cevabı osiloskop görüntüsü.

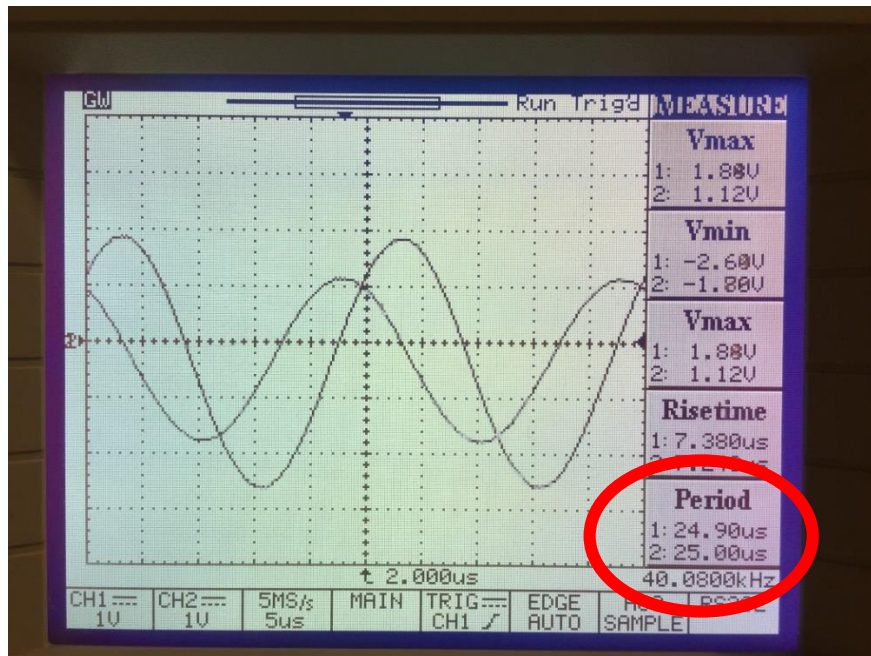
4.2.1.4. Dördüncü Dereceden Elliptic Alçak Geçiren Filtre

Tasarlanan filtre devresi ve filtre konfigürasyonu Şekil 4.17'de gösterilmektedir.



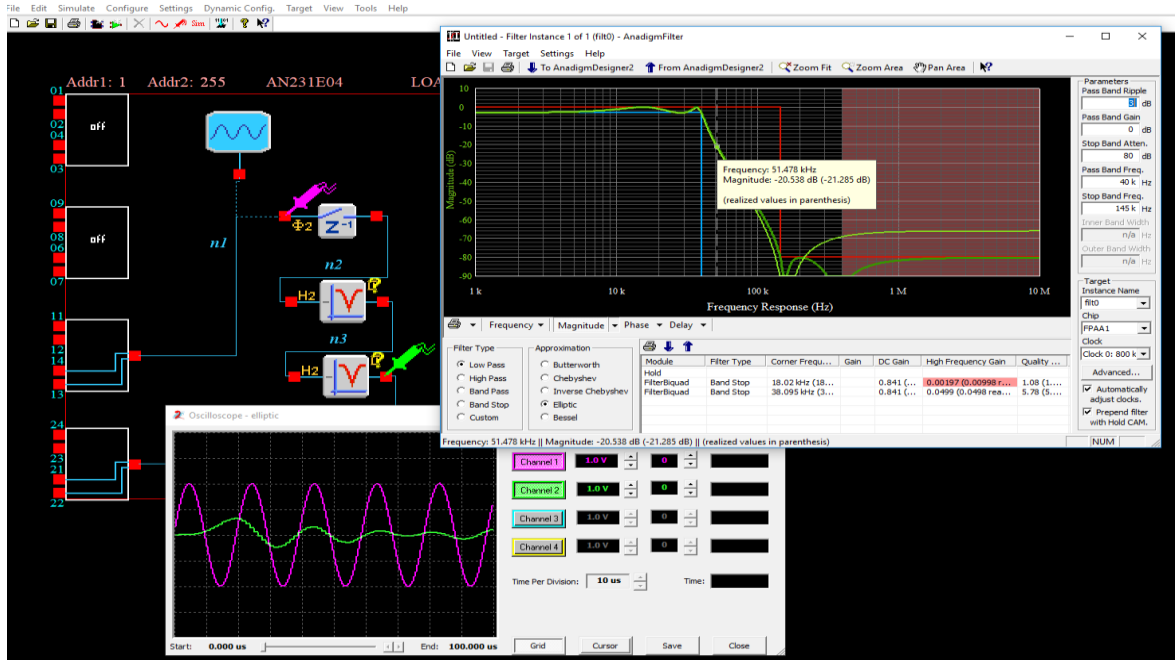
Şekil 4.17 Elliptic iv. dereceden filtre devre tasarımı ve yapılandırması.

Kazancın 0.707 katına düştüğü nokta (-3 db) için, şekil 4.18'de devrenin osiloskop görüntüsüne yer verilmiştir.



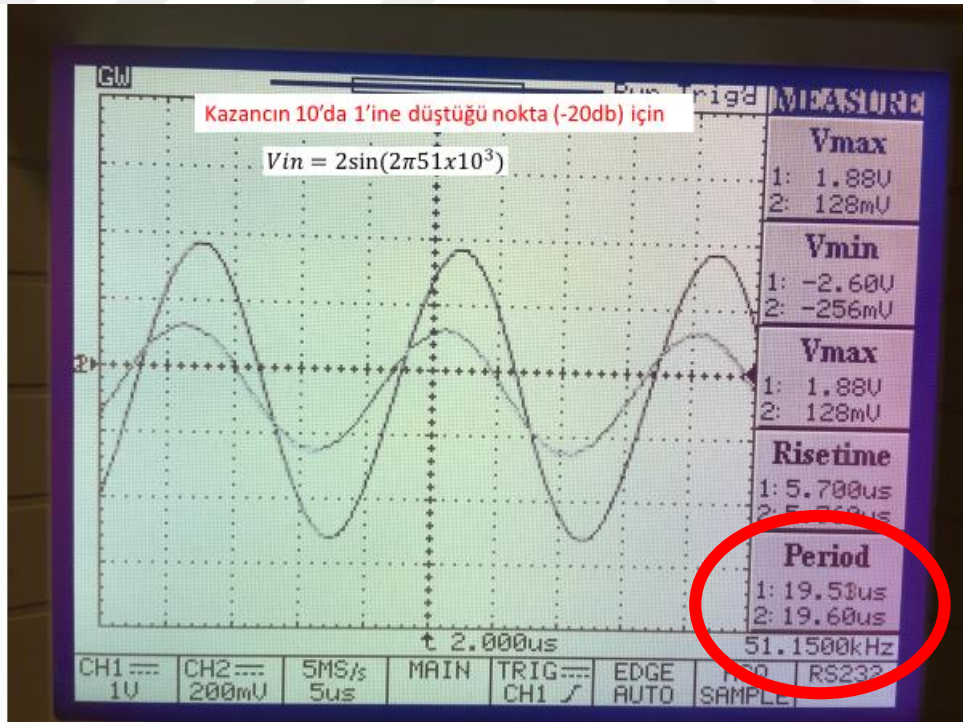
Şekil 4.18 Elliptic filtre zaman alanı cevabı osiloskop görüntüsü - kesim frekansı.

Kazancın 0.1 katına düştüğü nokta (-20 db) için;



Şekil 4.19 Elliptic filtre devre tasarımı ve yapılandırması.

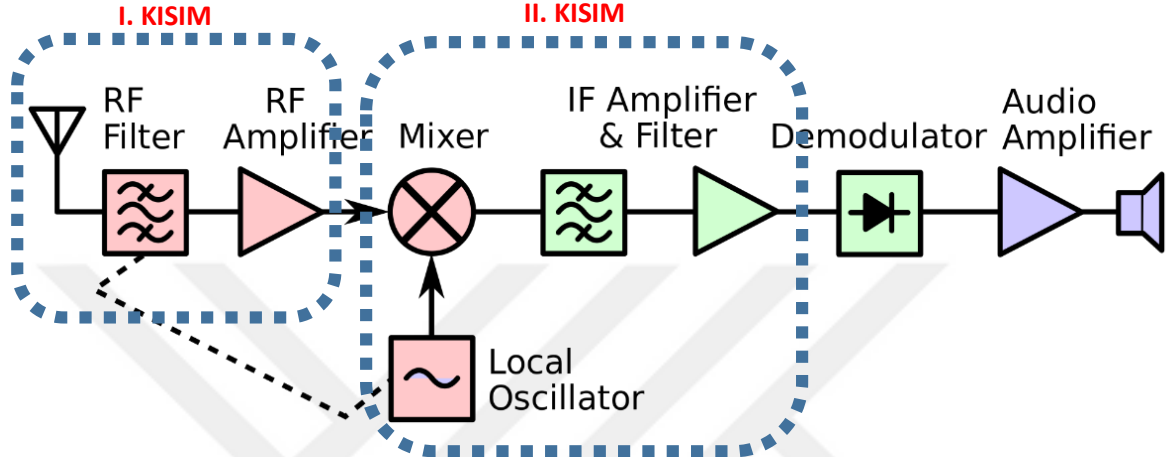
Kazancın 0.1 katına düştüğü nokta (-20 db) için, şekil 4.20’de devrenin osiloskop görüntüsüne yer verilmiştir. -20 dB’ye düştüğü yer için frekansı 51 kHz olarak ölçülmüştür.



Şekil 4.20 Elliptic filtre zaman alanı cevabı osiloskop görüntüsü.

4.3. SÜPERHETERODİN ALICI DEVRESİ

Süperheterodin alıcı, alınan bir sinyali orijinal taşıyıcı frekansından daha rahat işlenebilen bir sabit ara frekansa (IF) dönüştürmek için mikser kullanan bir radyo alıcısıdır. Hemen hemen tüm modern radyo alıcıları süperheterodin prensibini kullanmaktadır [4].



Şekil 4.21 Süperheterodin alıcı blok şeması.

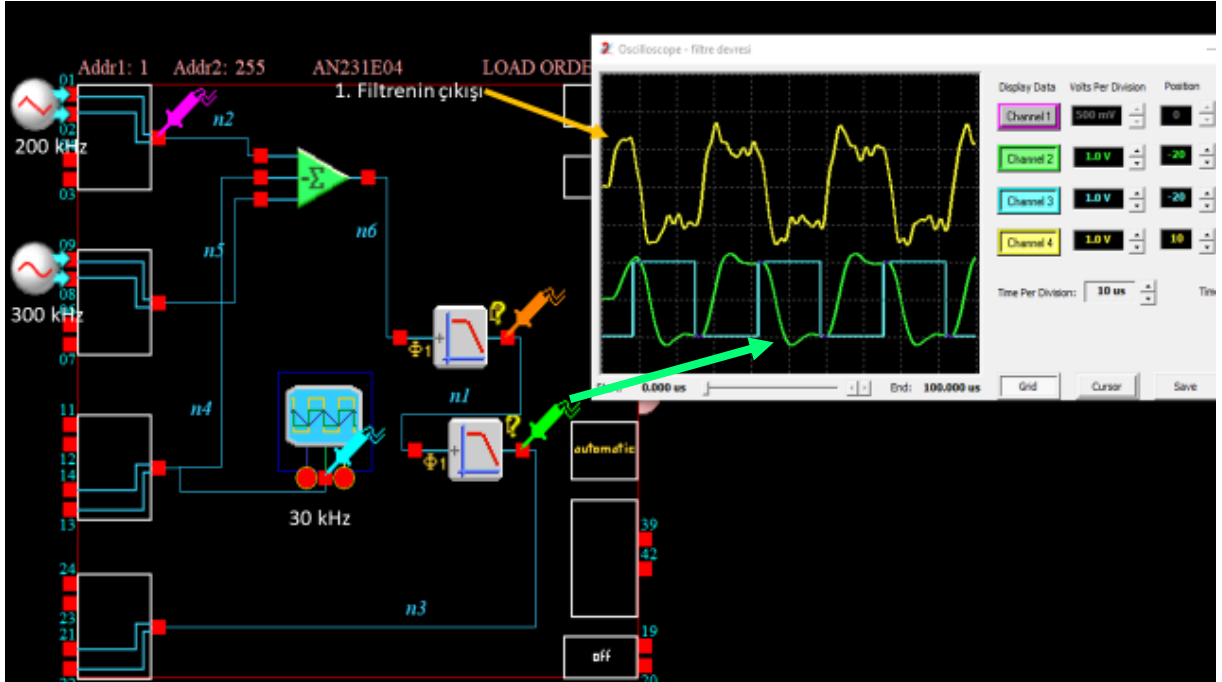
Resimde tipik bir süperheterodin alıcının blok şeması görülmektedir. Yüksek frekanslı işaretler anten üzerinden gelir ve süzgeçten geçirilir. Süzgeçten yalnızca istenen frekans bandındaki frekansa sahip işaretler geçer. Bu frekansa sahip işaretler karıştırıcı katına aktarılır. Karıştırıcıya bir diğer giriş ise yerel osilatörden yapılır. Bu iki işaret ve iki frekans arasındaki fark kadar bir değere sahip ara frekans işaretleri elde edilir. Ara frekans işaretleri ara frekans yükselticine uygulanır. Yükseltilen bu işaretler demodülatöre yollanır. Demodülatör çıkışı ise girişteki işaretin video bileşenidir [5].

Süperheterodin alıcı devresi FPAA üzerinde modellenirken iki kısım olarak incelenecektir.

İlk kısım devre yapısında üç girişli bir toplama devresi ve bu devrenin çıkışına bağlı bir filtre yapısı gösterilecektir. RF alıcı anten devresinin toplama devresi gibi çalıştığı varsayılmış olup, yüksek frekanslı işaretlerin anten üzerinden iletilerek süzgeçten geçirilmesi olayı Anadigm üzerinden yapılan bu tümdevre tasarımı ile FPAA devre kartının sadece prensip olarak bu işlemi çok yüksek olmayan frekanslarda (FPAA devresi çalışma frekansı çok yüksek frekanslara çıkamayacağı için) uygulayabileceği gösterilmek istenmiştir.

İkinci kısım devre yapısında ise genlik modülasyonu ve demodülasyon kısımları FPAA devre kartı üzerinden incelenmiştir.

4.3.1. I. Kısım Devre Yapısı



Şekil 4.22 Süperheterodin I. kısım devre yapısı.

Yukarıdaki toplama devresinin girişlerine üç farklı sinyal uygulanmıştır. (30 kHz' lik sinyal osilatör devresi kullanılarak; 200kHz ve 300 kHz' lik sinyaller için ise fonksiyon üreticileri devrenin girişlerine dışarıdan bağlanmıştır). Toplama devresi RF alıcı (receiver) olarak düşünülmüştür.

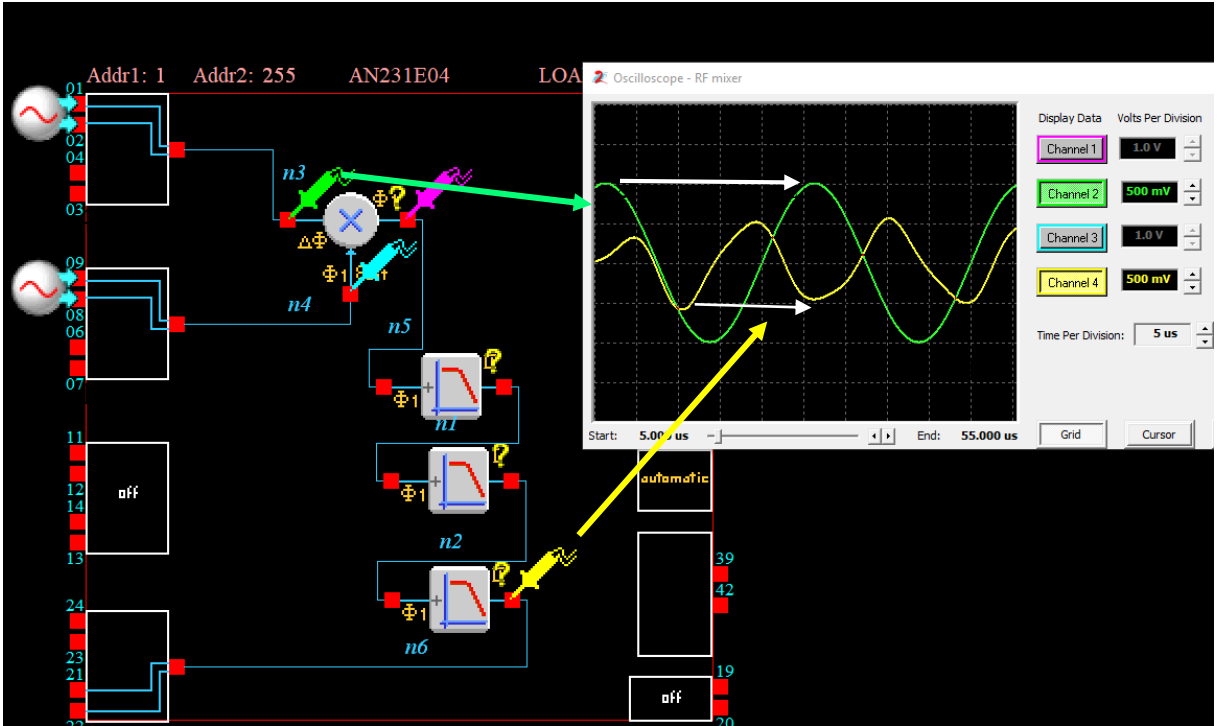
Elde edilen sinyal (200kHz sinüs + 300kHz üçgen + 30kHz kare toplamları) dördüncü dereceden bir alçak geçiren filtreden geçirilerek filtenin çıkışında 30 kHz'lik kare dalga sinyal elde edilmiştir.

Görüldüğü gibi toplama devresinin çıkışından elde edilen sinyal filtre yapısına uygulanmış olup, bu çıkış sinyali düşük dereceli bir filtre devresinden geçirilmesine rağmen istenilen sinyale (30 kHz kare sinyal) benzer bir sinyal bu filtre devresinin çıkışında gözlemlenebilmiştir. Daha doğruluklu bir çıkış sinyali elde edebilmek için kullanılan filtrenin bant genişliğinin düşürülmesi gerektiği yukarıda gösterilen simülasyon zaman alanı cevabından anlaşılabilmektedir. Fakat tek bir FPAA devre kartı üzerinden yapılabilecek uygulama sayısı sınırlı olup, bir tek FPAA kartı için sadece dört analog modül kullanılabilmektedir. Daha kesinlikli sonuçlar elde edebilmek için zincir FPAA tasarımı kullanılması önerilmektedir.

Süperheterodin alıcı devresi II. kısmı tasarlanırken üç farklı filtre yapısıyla (alçak geçiren, yüksek geçiren ve bant geçiren filtre) ayrı ayrı incelenmiştir.

4.3.2. II. Kısım Devre Yapısı

4.3.2.1. II. Kısım Devre – Alçak Geçiren Filtre Yapısı İle



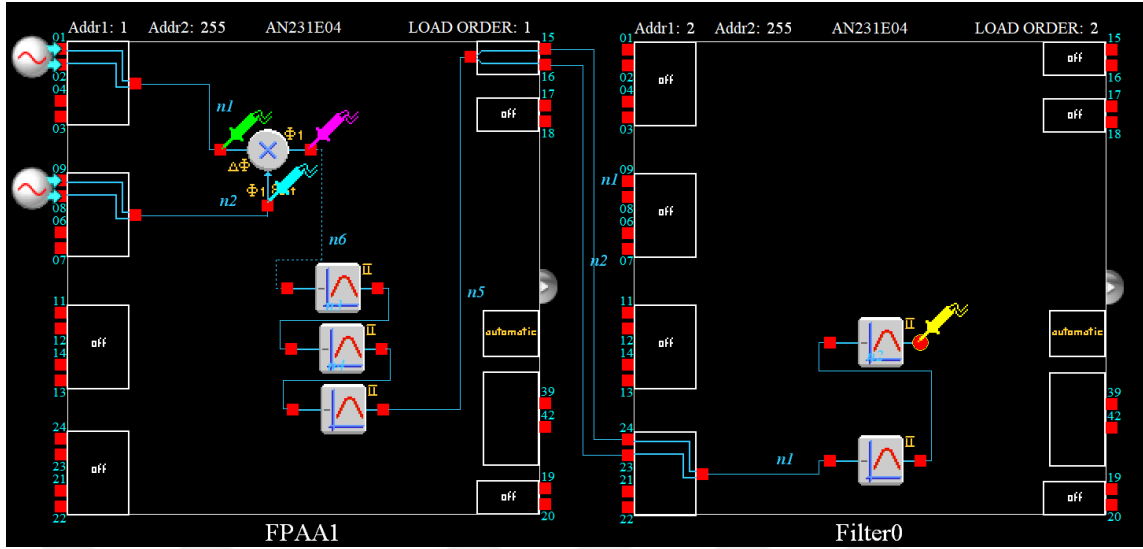
Şekil 4.23 Süperheterodin II. kısım devre yapısı – LPF ile.

Yukarıdaki çarpma devresinin girişlerine iki farklı sinyal uygulanarak genlik modülasyonu yapılmıştır. (40kHz ve 100 kHz' lik sinyaller için fonksiyon üreticileri devrenin girişlerine dışarıdan bağlanmıştır.) Elde edilen sinyal altıncı dereceden bir açık geçiren filtreden geçirilerek filtrenin çıkışında 60 kHz'lik kosinüs dalga sinyal elde edilmiştir.



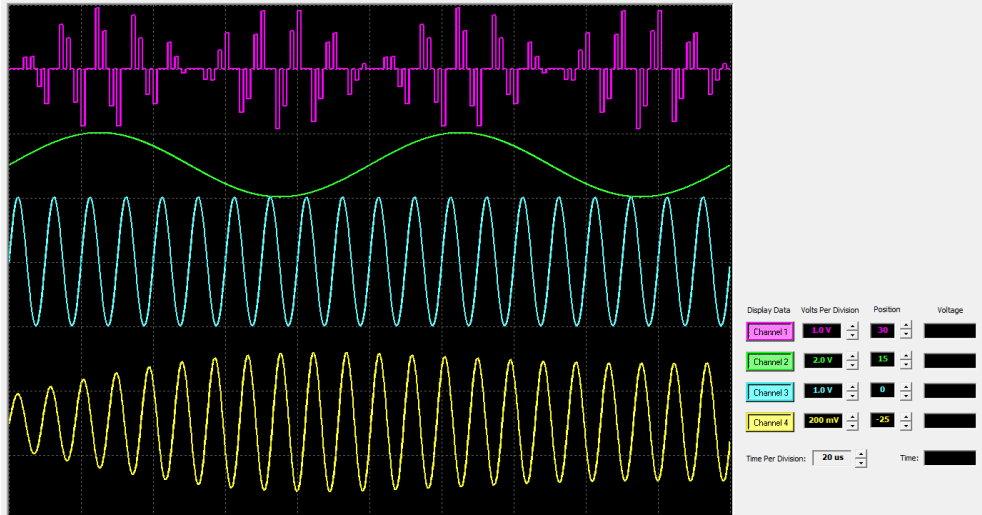
Şekil 4.24 II. kısım devre zaman alanı cevabı – LPF ile.

4.3.2.2. II. Kısım Devre Yapısı - Bant Geçiren Filtre Yapısı İle



Şekil 4.25 Süperheterodin II. kısım devre yapısı – BPF ile.

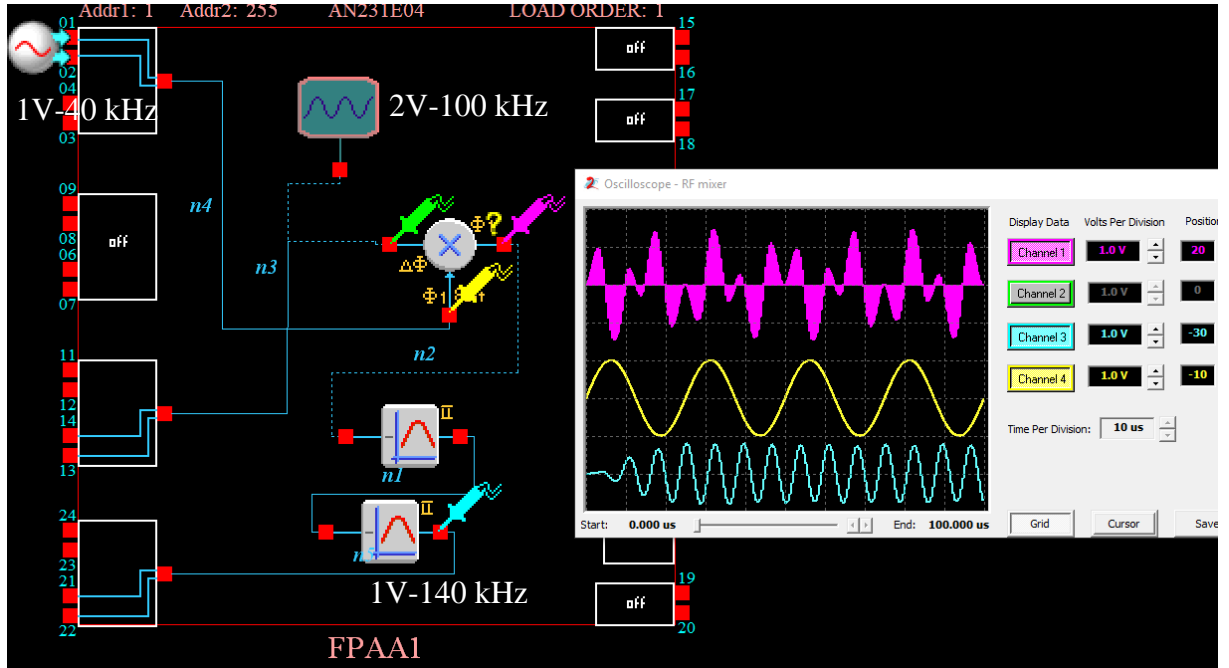
Yukarıdaki çarpma devresinin girişlerine iki farklı sinyal uygulanarak genlik modülasyonu yapılmıştır. (10 kHz mesaj sinyali ve 100 kHz taşıyıcı) Elde edilen sinyal onuncu dereceden bir bant geçiren filtreden geçirilerek, filtenin çıkışında 110 kHz'lik kosinüs dalga sinyal elde edilmiştir.



Şekil 4.26 II. kısım devre zaman alanı cevabı – BPF ile.

Süperheterodin alıcı devresi ikinci kısmında kullanılan çarpma devresinin girişine uygulanan mesaj sinyalinin frekansı değiştirilerek, kullanılan yüksek mertebeli bant geçiren filtrenin derecesinin düşürülmesi amaçlanmıştır. Bu doğrultuda ikinci kısım devre yapısı genlik modülasyonu için yeni bir tasarım ortaya atılmıştır. (100 kHz' lik sinyal osilatör devresi kullanılarak; 40 kHz' lik sinyal için ise fonksiyon üretici devrenin girişlerine dışarıdan bağlanmıştır.)

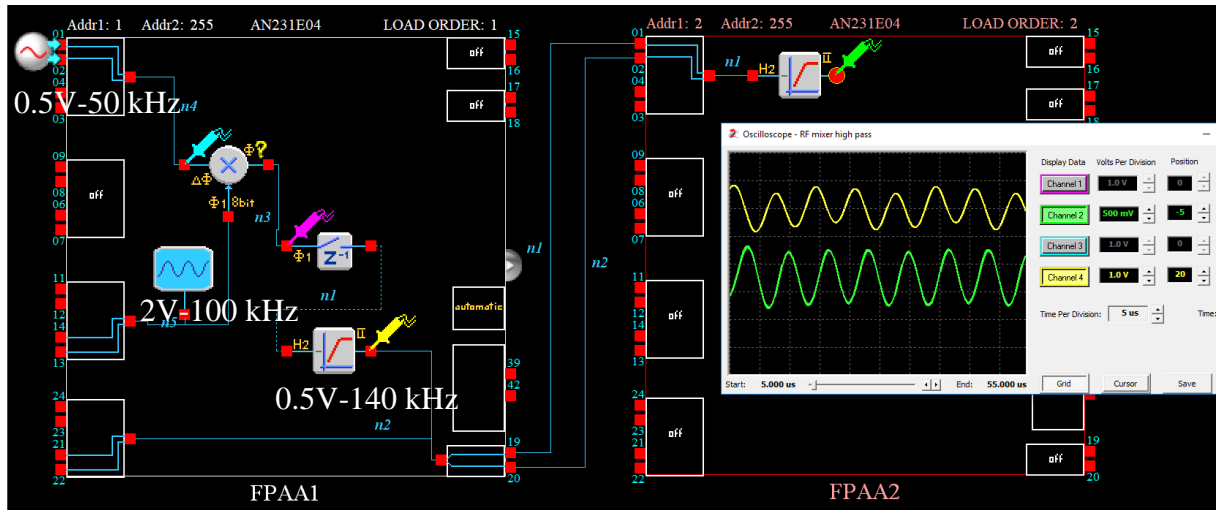
Elde edilen sinyal dördüncü dereceden bir bant geçiren filtreden geçirilerek filtenin çıkışında 140 kHz'lik kosinüs dalga sinyal elde edilmiştir.



Şekil 4.27 Süperheterodin II. kısım devre yapısı – IV. dereceden BPF ile.

4.3.2.3. II. Kısım Devre Yapısı – Yüksek Geçiren Filtre Yapısı İle

Şekil 4.28'deki çarpma devresinin girişlerine iki farklı sinyal uygulanarak genlik modülasyonu yapılmıştır. (100 kHz' lik sinyal osilatör devresi kullanılarak; 50 kHz' lik sinyal için ise fonksiyon üretici devrenin girişlerine dışarıdan bağlanmıştır)



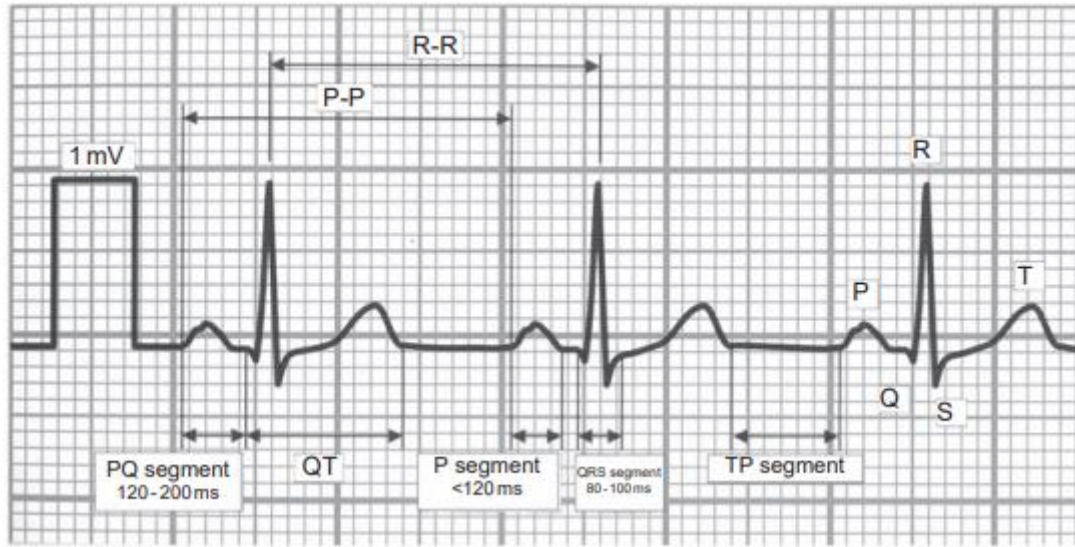
Şekil 4.28 Süperheterodin II. kısım devre yapısı – IV. dereceden HPF ile.

Elde edilen sinyal dördüncü dereceden bir yüksek geçiren filtreden geçirilerek filtenin çıkışında 140 kHz'lik kosinüs dalga sinyal elde edilmiştir.

4.4. EKG SİNYALLERİNDE GÜRÜLTÜ GİDERME

Tipik bir EKG sinyali, Şekil 4.29'da görüldüğü gibi küçük genliğe sahiptir. R pikinde bile sadece 1-2.5 mV'luk bir genlik değerine ulaşır. Mikroişlemci devrelerinde kullanılan standart [0V-5V] aralığa dönüştürmek için yaklaşık 2.000 kez büyütülmesi gerekir [6].

Ayrıca, EKG sinyalleri içerisinde temizlenmesi gereken farklı gürültü kaynakları da barındırır. Örneğin dijital devreden kaynaklı yüksek frekanslı gürültüler, kullanıcıların hareketlerinden kaynaklı düşük frekanslı gürültüler, şebeke geriliminden kaynaklı 50 (veya 60) Hz'lik gürültü vb. farklı tiplerdeki gürültü için farklı filtreler kullanmamız gerekir [6].



Şekil 4.29 EKG sinyali örneği.

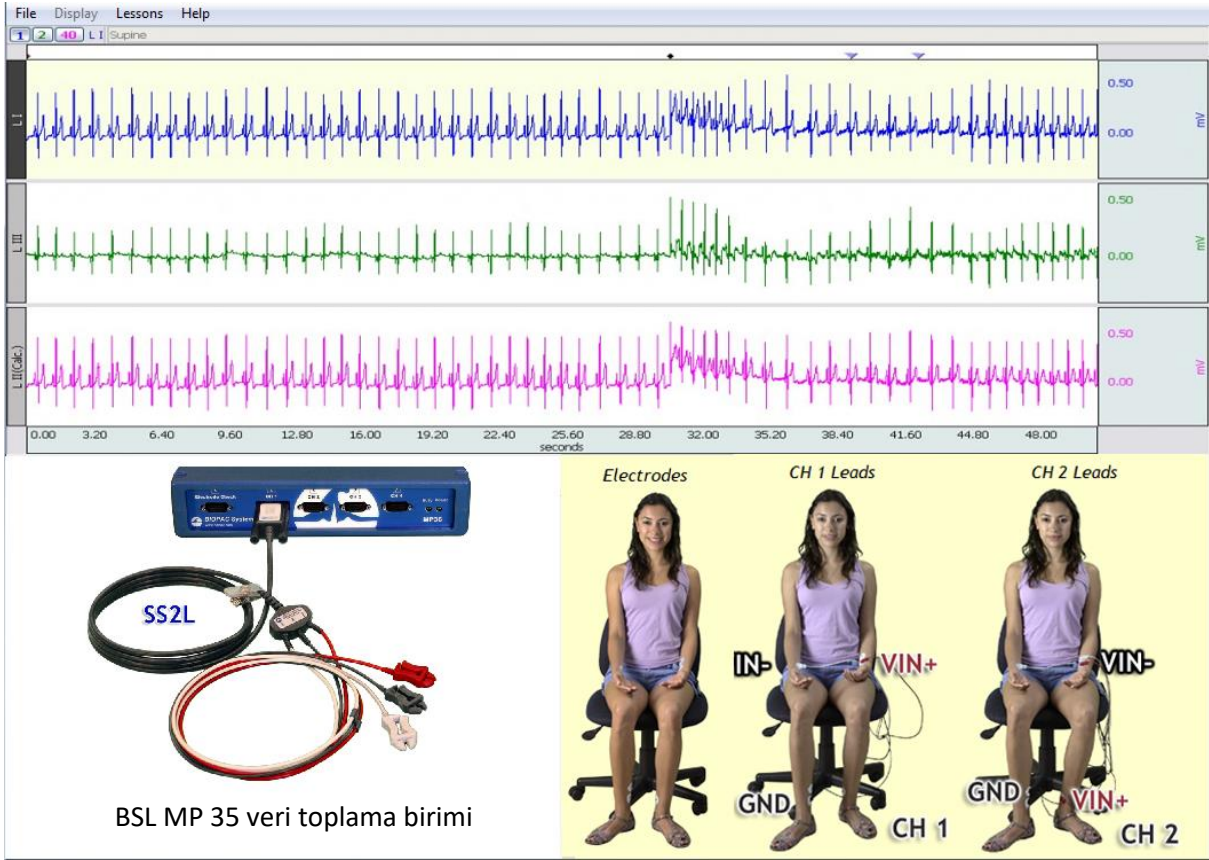
4.4.1. BIOPAC MP35

BSL sistemi kalp, kas, sinir ve beyindeki elektrik sinyallerini kaydetmek ve işlemek için dahili amplifikatörlere sahip veri toplama donanımı içerir. Veri toplama sistemi, elektrotlardan ve dönüştürücülerden gelen sinyalleri alır. Daha sonra bu verileri ham olarak dijital ortama aktarır. Aynı zamanda bu sinyalleri gürültüden de arındırabilir.

Elektrik sinyalleri çok küçüktür - genlik seviyeleri mikrovoltlar mertebesine kadar düşebilir - bu nedenle donanım bu sinyalleri kuvvetlendirir, istenmeyen elektrik gürültüsünü filtreler ve bu sinyalleri dijital ortama gürültüden arındırılış haliyle de aktarabilir (A/D), okuyabilir.

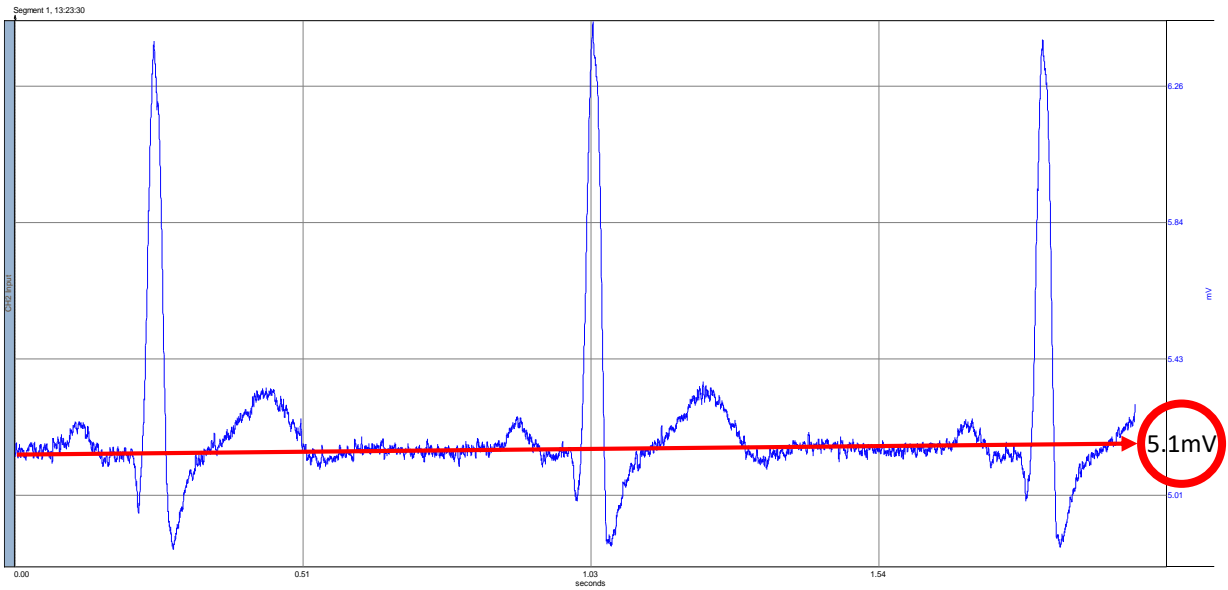
Biopac Student Lab yazılımı daha sonra dijitalize olmuş bu EKG sinyalini ekranda dalga şekli olarak görüntüler [7].

Şekil 4.30'da gösterildiği gibi, veri toplama işlemi için donanım ve yazılımı entegre eden BIOPAC MP 35 4-kanallı sistemi ile Lead II ölçüm yapılmıştır.



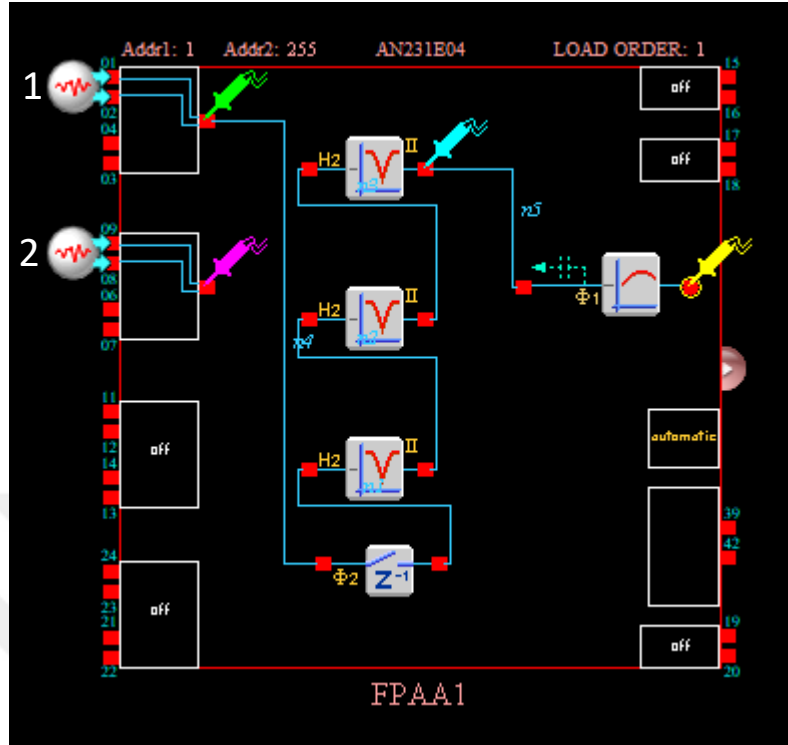
Şekil 4.30 BSL MP 35 bipolar leads kullanarak EKG kaydetme.

Bu bölümde, EKG sinyalini gürültüden temizlemek için iki farklı yazılım (Biopac BSL ve AnadigmDesigner2) teknolojisine karşılaştırmalı olarak yer verilecektir.



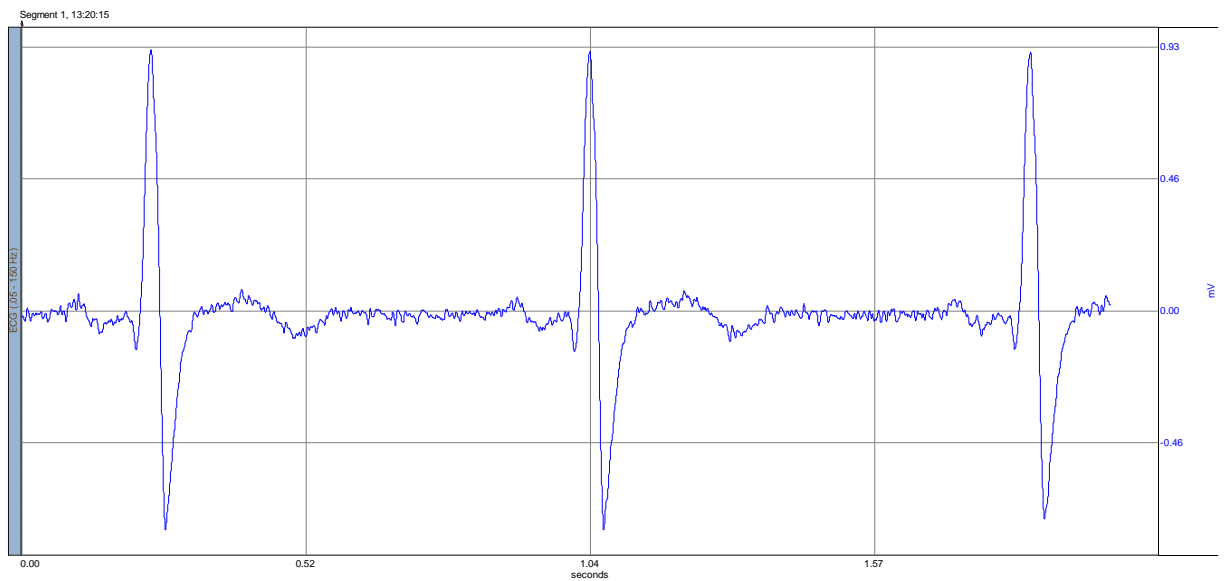
Şekil 4.31 Biopac BSL tarafından ölçülen ham ekg sinyali görüntüsü.

4.4.2. Biopac BSL & AnadigmDesigner2 Karşılaştırması



Şekil 4.32 AnadigmDesigner kullanarak filtre ve amplifikasyon bloklarının tasarlanması.

Yukarıda belirtilen 1 numaralı giriş sinyali, BIOPAC MP 35 tarafından ölçülen ham EKG sinyalidir. Elde edilen bu sinyal, gürültüden arındırılmak için devre girişine uygulanmıştır. Yukarıda belirtilen 2 numaralı sinyal, BIOPAC MP 35 tarafından gürültüden arındırılarak dijital ortama aktarılmış elektrik sinyalidir.



Şekil 4.33 BIOPAC tarafından gürültüden arındırılan EKG sinyali.

Sinyalin Anadigm tarafından filtrelenmiş hali şekil 4.34'te gösterilmiştir. Yeşil renkli ile görülen sinyal giriş sinyali, sarı renk ile görülen sinyal AnadigmDesigner tarafından filtrelenmiş EKG sinyalini ve son olarak mor renk ile gösterilmiş olan sinyal ise Biopac BSL tarafından filtrelenmiş EKG sinyalini temsil etmektedir.



Şekil 4.34 EKG sinyali zaman alanı cevabı.

AnadigmDesigner2 simülatör zaman alanı cevabına bakılarak, ham EKG sinyalini gürültüden temizlemek için kullanılan Biopac BSL'den elde edilen filtrelenmiş sinyal ile Anadigm tarafından filtrelenmiş sinyalin örtüşmekte olduğu gözlemlenmiş olup, FPAA'in ham EKG sinyalini gürültüden arındırmakta en az Biopac MP kadar yeterli olduğu görülmektedir.

Yukarıda görüldüğü gibi EKG sinyalinin gürültüden arındırılması için gerekli olan tüm filtrelerin (alçak geçiren, yüksek geçiren ve bant söndüren filtre yapıları) tasarımında FPAA kullanılmıştır. AnadigmDesigner2 filtreleme işlemi için yeterli kaynağa sahiptir.

5. TARTIŞMA VE SONUÇ

Günümüzde haberleşme ve biyomedikal sistemlerin tasarımında analog yapılar önemli bir yer işgal etmektedir. Bu sistemlerin içinde yer alan kuvvetlendirici yapıları ve filtreler gibi analog tümdevrelerin tasarımında simülasyon oldukça önemli bir yere sahip olmakla birlikte son zamanlarda simülasyonlar tek başlarına eksik kalmaktadır. Bu sistemlerin tasarımında deneysel sonuçlarında olması gerektiği kaçınılmaz bir hal almıştır.

Elektronik tümdevrelerin üretilmesi teknolojik olarak zor ve maliyet gerektirir. Yeniden yapılandırılabilir donanımlar uzun bir süredir devre tasarımcılarının ve mühendislerin ilgi alanı olmuştur. Son zamanlarda geliştirilen FPAA ile esnek tasarıma uygun bloklar üretilmiştir. FPAA kullanılması, analog tümdevrelerin programlanması ve tasarımı konusunda kolaylıklar sağlar. Ayrık elemanların temini ve maliyetinden kurtarır. Ayrıca tekrar programlanabilir yapı bize tek bir entegreyle birden fazla tasarımın gerçekleştirilmesi imkanını verir. Tasarım süreçleri uzun olan analog devrelerin tasarımını hızlandırmak için bilgisayar destekli yöntemler ve tekrar yapılandırılabilen yüksek performanslı devreler gerekmektedir. FPAA ile tasarım sürecinin kısaltılması, analog ve hibrit devreler için doğruluk, düşük fiyat ve hızlı bir şekilde devre modelleme- hedeflenmektedir.

Esnek tasarımlı oluşu ve birçok transfer fonksiyonunu gerçekleştirebilmelerinin yanı sıra FPAA'in yararları aşağıdaki şekilde özetlenebilir:

- Tasarım yöntemlerini basitleştirir.
- Devre karmaşasını ortadan kaldırır.
- Tasarım maddeleri ısıya karşı dayanıklıdır.
- İşlemlerdeki kesinlik sayesinde sistem güvenilirliği artar.

FPAA genellikle sürekli ve ayrık zaman için ayrı ayrı çalıştırılmalıdır. Ayrık zamanda çalışan FPAA'lerde anahtarlanan kapının bant genişliği zamanlama frekansıyla sınırlanmaktadır. Diğer taraftan sürekli zamanda çalışan modelin ise genelde programlama esnekliği, diğerine nazaran daha kötüdür.

Bu tez çalışmasında FPAA'lerin mantığının anlaşılması, FPAA tabanlı bir sistem gerçekleştirilmek istendiğinde dinamik yapılandırma bağlantılarının nasıl olacağı ve bu sistem için devre tasarımında dikkat edilmesi gereken hususlar konusundan bilgi verilmiştir.

Laboratuvar deneyleri için her türlü uygulama alanında kullanılan temel analog devre yapıları (kuvvetlendirici, osilatör, filtre vb. yapılar) FPAA devre kartı üzerinde uygulanmış ve incelenmiştir. Bu uygulamalar kapsamında, temel devre yapılarını kullanan çeşitli devreler geliştirilmiş ve uygulanmış olup platformdaki bütün FPAA modüllerinin kullanılabileceği ve platformun tümdevre uygulamaları için uygun olduğu gösterilmiştir.

Bu teknolojinin dezavantajı tek bir devre kartı için uygulama kapasitesinin sınırlı oluşudur. Çok daha karmaşık bir analog devre gerçekleştirmek için birkaç FPAA'yı birbirine bağlamak gerekli olacaktır.

Gerçek dünya sinyalleri dijital değil analogdur. FPAA'lerin kullanımı, bu sinyallerin A / D veya D / A dönüşümüne gerek kalmadan doğrudan kullanılabilmesine izin verir. Bunun nedeni, FPAA'lerin bu sinyalleri tamamen analog alanda alması, işlemesi ve iletmesidir. Ayrıca, FPAA'in hızı, sinyal dönüşümüne ihtiyaç duyulmaması nedeniyle gerçek zamanlı uygulamalar için uygundur.

Gerçekleştirilen devre uygulamalarında FPAA tasarımlarının sayısal çözümlerle uyduğu, yapılan ölçümlerde tasarımların sayısal çözümlere yakın sonuçlar verdiği gözlenmiştir.

6. KAYNAKLAR

- [1]. https://wikipedia.org/wiki/Field-programmable_analog_array, [Ziyaret tarihi: Şubat 2019].
- [2]. Baidyanath, R., 2000, Design of OTA based field programmable analog array, VLSI Design 2000. Wireless and Digital Imaging in the Millennium. Proceedings of 13th International Conference on VLSI Design, 3-7 Jan. 2000, Calcutta, India, IEEE, 0-7695-0487-6.
- [3]. <http://www.anadigm.com/fpaa.asp>, [Ziyaret tarihi: Mart 2019].
- [4]. https://tr.wikipedia.org/wiki/S%C3%BCperheterodin_al%C4%B1c%C4%B1, [Ziyaret tarihi: Mart 2019].
- [5]. <http://www.radartutorial.eu/09.receivers/rx05.tr.html>, [Ziyaret tarihi: Mart 2019].
- [6]. Hoai, L. T., Van N. P., A hardware implementation of intelligent ECG classifier, November 2014, COMPEL: The International Journal for Computation and Mathematics in Electrical and Electronic Engineering, Vol. 34 Issue: 3, pp.905-919.
- [7]. https://en.wikipedia.org/wiki/Biopac_student_lab, [Ziyaret tarihi: Mart 2019].
- [8]. Paulo Jorge Rodrigues Da Fonseca, 2015, Controller Implementation Using Analog Reconfigurable Hardware (FPAA), Postgraduate Thesis, Institute of Porto.
- [9]. Onursoy, V., 2018, Çok amaçlı FPAA tabanlı sistem geliştirme platformu tasarımı, Yüksek Lisans Tezi, Erciyes Üniversitesi.
- [10]. Karmani, M., Khedhiri, C., Hamdi B., 2011, Analog integrated circuit design and testing using the field programmable analog array technology, IJAET, Vol. 1, Issue 4, pp. 1-9.
- [11]. Eckstein, K., Möhringer P., Dynamically reconfiguring of the field programmable analogue array AN221E04.
- [12]. Yakimov, P., Manolov, E., Design and implementation of a V-f converter using FPAA, 2Th Int'l Spring Seminar on Electronics Technology.
- [13]. Tahir F., Ramadhan S., Analog programmable circuit implementation for memristor, 2018, Iraqi Journal of Electrical and Electronic Engineering Volume 14, No. 1.

- [14]. <https://www.anadigm.com/doc/UM231000-K001A.pdf>, [Ziyaret tarihi: Şubat 2019].
- [15]. http://www.bu.edu.eg/portal/uploads/Engineering,%20Shoubra/Electrical%20Engineering/2461/crs-12884/Files/GEE336_ElecCt_II_lec07.pdf, [Ziyaret tarihi: Şubat 2019].
- [16]. <https://www.anadigm.com/doc/UM231001-K001.pdf>, [Ziyaret tarihi: Şubat 2019].
- [17]. <https://www.anadigm.com/doc/trainingdocument3.pdf>, [Ziyaret tarihi: Şubat 2019].
- [18]. <https://www.anadigm.com/doc/trainingdocument2.pdf>, [Ziyaret tarihi: Şubat 2019].
- [19]. <https://www.anadigm.com/doc/trainingdocument1.pdf>, [Ziyaret tarihi: Şubat 2019].
- [20]. Asokan, P., 2011, Field programmable analog array implementation of active filter controller, Master of Science, North Carolina State University.
- [21]. Kay, M. S., Iaione, F., 2015, Reconfigurable embedded system for ECG signal acquisition, 28th International Symposium on Computer-Based Medical Systems, June 2015 Sao Carlos, Brazil, IEEE, 978-1-4673-6775-2.
- [22]. Yeşil, A., Kaçar, F., 2011, New simple CMOS realization of voltage differencing transconductance amplifier and its RF filter application, Radioengineering, vol. 20, no. 3.
- [23]. Morales, D. P., García, A., 2011, Flexible ECG acquisition system based on analog and digital reconfigurable devices, Sensors and Actuators A: Physical, Volume 165, Issue 2, Pages 261-270.
- [24]. <https://docs-emea.rs-online.com/webdocs/0aa5/0900766b80aa5683.pdf>, [Ziyaret tarihi: Şubat 2019].
- [25]. <http://pdf.datasheetcatalog.com/datasheet/maxim/MAX263-MAX268.pdf>, [Ziyaret tarihi: Şubat 2019].
- [25]. https://en.wikipedia.org/wiki/Switched_capacitor, [Ziyaret tarihi: Şubat 2019].
- [26]. <https://slideplayer.biz.tr/slide/10372056/>, [Ziyaret tarihi: Şubat 2019].

7. ÖZGEÇMİŞ

Kişisel Bilgiler	
Adı Soyadı	Umut Cem ORUÇOĞLU
Doğum Yeri	Bakırköy/İSTANBUL
Doğum Tarihi	18.02.1994
Uyruğu	<input checked="" type="checkbox"/> T.C. <input type="checkbox"/> Diğer:
Telefon	+905378808525
E-Posta Adresi	orucoglumut@gmail.com



Eğitim Bilgileri	
Lisans	
Üniversite	İstanbul Üniversitesi
Fakülte	Mühendislik Fakültesi
Bölümü	Elektrik-Elektronik Mühendisliği
Mezuniyet Yılı	05.01.2017

Yüksek Lisans	
Üniversite	İstanbul Üniversitesi-Cerrahpaşa
Enstitü Adı	Lisansüstü Eğitim Enstitüsü
Anabilim Dalı	Elektrik-Elektronik Mühendisliği Anabilim Dalı
Programı	Elektrik-Elektronik Mühendisliği Programı