



**T.C.
İSTANBUL ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**



YÜKSEK LİSANS TEZİ

**HABERLEŞME SİSTEMLERİNE YÖNELİK G_m -C
TABANLI DEVRE TASARIMLARI**

Mustafa KONAL

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Elektrik-Elektronik Mühendisliği Programı

Danışman

Doç. Dr. Fırat KAÇAR

Haziran, 2016

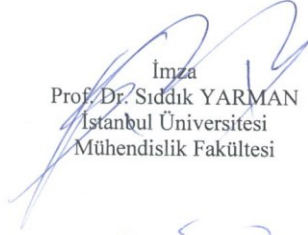
İSTANBUL

Bu çalışma 06/06/2016 tarihinde aşağıdaki jüri tarafından Elektrik-Elektronik Mühendisliği Anabilim Dalı Elektrik-Elektronik Mühendisliği programında Yüksek Lisans Tezi olarak kabul edilmiştir.

Tez Jürisi:



Doç. Dr. Fırat KAÇAR
İstanbul Üniversitesi
Mühendislik Fakültesi



Prof. Dr. Sıddık YARMAN
İstanbul Üniversitesi
Mühendislik Fakültesi



Doç. Dr. Niyazi ODABAŞIOĞLU
İstanbul Üniversitesi
Mühendislik Fakültesi



Prof. Dr. Ayten KUNTMAN
İstanbul Üniversitesi
Mühendislik Fakültesi



Doç. Dr. Metin YAZGI
İstanbul Teknik Üniversitesi
Elektrik Elektronik Fakültesi

ÖNSÖZ

Yüksek lisans eğitimim sürecinde ilgi ve desteğini benden esirgemeyen, tez çalışmamda bana sıkça vakit ayırarak değerli katkılarıyla beni yönlendiren hocam Doç. Dr. Fırat KAÇAR'a emeklerinden dolayı sonsuz teşekkürlerimi sunarım.

Hayatımın her evresinde bana destek olan aileme ve çalışmam süresince tüm zorlukları benimle göğüsleyen eşim Dilara KONAL'a minnettarım.

Haziran, 2016

Mustafa KONAL



İÇİNDEKİLER

Sayfa No

ÖNSÖZ.....	i
İÇİNDEKİLER	ii
ŞEKİL LİSTESİ.....	iii
TABLO LİSTESİ	vi
SİMGE VE KISALTMA LİSTESİ	vii
ÖZET.....	viii
SUMMARY	ix
1. GİRİŞ.....	1
2. GENEL KISIMLAR	3
2.1 JİRATÖR-C AKTİF ENDÜKTANSLARIN İLKELERİ	4
2.1.1 Kayıpsız Tek Ucu Topraklı Jiratör-C Aktif Endüktanslar	4
2.1.2 Kayıplı Tek Ucu Topraklı Jiratör-C Aktif Endüktanslar	6
2.2 AKTİF FİLTRE YAPILARI	9
3. MALZEME VE YÖNTEM	13
3.1 ORTAK KAYNAK VE ORTAK SAVAKLI YAPILAR	15
3.1.1 NMOS Tabanlı Endüktans Yapısı	15
3.1.2 PMOS Tabanlı Endüktans Yapısı	20
3.2 ORTAK GEÇİT VE ORTAK KAYNAKLI YAPILAR	25
3.2.1 NMOS Tabanlı Endüktans Yapısı	25
3.2.2 PMOS Tabanlı Endüktans Yapısı	30
3.2.3 PMOS ve NMOS Tabanlı Endüktans Yapısı.....	35
3.2.4 NMOS ve PMOS Tabanlı Endüktans Yapısı.....	40
4. BULGULAR	45
4.1 AKTİF ENDÜKTANS YAPILARIYLA GERÇEKLEŞTİRİLEN FİLTRE DEVRELERİ	45
4.1.1 İkinci Dereceden Band Geçiren Filtre	45
4.1.2 Üçüncü Dereceden Yüksek Geçiren Filtre	50
4.1.3 İkinci Dereceden Band Durduran Filtre.....	54
5. TARTIŞMA VE SONUÇ	61
KAYNAKLAR	63
ÖZGEÇMİŞ.....	67

ŞEKİL LİSTESİ

Sayfa No

Şekil 2.1 : Kayıpsız tek uçlu jirator-C aktif endüktans yapıları (a) ileri yönlü geçiş iletkeni pozitif, geri besleme yolundaki geçiş iletkeni negatif geçiş iletkenliğine sahip (b) ileri yönlü geçiş iletkeni negatif, geri besleme yolundaki geçiş iletkeni pozitif geçiş iletkenliğine sahip.	4
Şekil 2.2 : Temel geçiş iletkenlerinin basitleştirilmiş şemaları (a) ortak kaynaklı geçiş iletkeni (b) ortak geçitli geçiş iletkeni (c) ortak savaklı geçiş iletkeni (d,e) farklı çiftlerden oluşan geçiş iletkenleri.	6
Şekil 2.3 : Kayıplı tek uçlu jirator-C aktif endüktans yapısı ve eşdeğer devre yapısı.	7
Şekil 3.1 : Endüktans Benzetimleri (a) Ortak kaynak ve ortak savaklı, NMOS'lu yapı (b) Ortak kaynak ve ortak savaklı, PMOS tabanlı yapı (c) Ortak kaynak ve ortak geçitli, NMOS tabanlı yapı (d) Ortak kaynak ve ortak geçitli, PMOS tabanlı yapı (e) Ortak kaynak ve ortak geçitli, NMOS ve PMOS tabanlı yapı (f) Ortak kaynak ve ortak geçitli, NMOS ve PMOS tabanlı yapı.	14
Şekil 3.2 : Ortak kaynak ve ortak savaklı NMOS tabanlı aktif endüktans yapısı.	15
Şekil 3.3 : Aktif endüktans yapısının küçük işaret eşdeğeri.	16
Şekil 3.4 : Aktif endüktans yapısının eşdeğer devre modeli.	17
Şekil 3.5 : Aktif endüktans yapısının eşdeğer endüktans devresi.	18
Şekil 3.6 : Aktif endüktans değerinin ideal endüktans değeri ile karşılaştırılması.	18
Şekil 3.7 : İdeal ve aktif endüktansa ait empedansın frekansla değişimi.	19
Şekil 3.8 : Aktif endüktans değerinin kutuplama akımı ile değişimi.	19
Şekil 3.9 : Ortak kaynak ve ortak savaklı PMOS tabanlı aktif endüktans yapısı.	20
Şekil 3.10 : Aktif endüktans yapısının küçük işaret eşdeğeri.	21
Şekil 3.11 : Aktif endüktans yapısının eşdeğer devre modeli.	22
Şekil 3.12 : Aktif endüktans yapısının eşdeğer endüktans devresi.	23
Şekil 3.13 : Aktif endüktans değerinin ideal endüktans değeri ile karşılaştırılması.	23
Şekil 3.14 : İdeal ve aktif endüktansa ait empedansın frekansla değişimi.	24
Şekil 3.15 : Aktif endüktans değerinin kutuplama akımı ile değişimi.	24
Şekil 3.16 : Ortak geçit ve ortak kaynaklı NMOS tabanlı aktif endüktans yapısı.	25
Şekil 3.17 : Aktif endüktans yapısının küçük işaret eşdeğeri.	26

Şekil 3.18 : Aktif endüktans yapısının eşdeğer devre modeli.	27
Şekil 3.19 : Aktif endüktans yapısının eşdeğer endüktans devresi.....	28
Şekil 3.20 : Aktif endüktans değerinin ideal endüktans değeri ile karşılaştırılması.....	28
Şekil 3.21 : İdeal ve aktif endüktansa ait empedansın frekansla değişimi.	29
Şekil 3.22 : Aktif endüktans değerinin kutuplama akımı ile değişimi..	29
Şekil 3.23 : Ortak geçit ve ortak kaynaklı PMOS tabanlı aktif endüktans yapısı.....	30
Şekil 3.24 : Aktif endüktans yapısının küçük işaret eşdeğeri.....	31
Şekil 3.25 : Aktif endüktans yapısının eşdeğer devre modeli.	32
Şekil 3.26 : Aktif endüktans yapısının eşdeğer endüktans devresi.....	33
Şekil 3.27 : Aktif endüktans değerinin ideal endüktans değeri ile karşılaştırılması.....	33
Şekil 3.28 : İdeal ve aktif endüktansa ait empedansın frekansla değişimi.	34
Şekil 3.29 : Aktif endüktans değerinin kutuplama akımı ile değişimi.	34
Şekil 3.30 : Ortak geçit ve ortak kaynaklı PMOS ve NMOS tabanlı aktif endüktans yapısı.	35
Şekil 3.31 : Aktif endüktans yapısının küçük işaret eşdeğeri.....	36
Şekil 3.32 : Aktif endüktans yapısının eşdeğer devre modeli.	37
Şekil 3.33 : Aktif endüktans yapısının eşdeğer endüktans devresi.....	38
Şekil 3.34 : Aktif endüktans değerinin ideal endüktans değeri ile karşılaştırılması.....	38
Şekil 3.35 : İdeal ve aktif endüktansa ait empedansın frekansla değişimi.	39
Şekil 3.36 : Aktif endüktans değerinin kutuplama akımı ile değişimi.	39
Şekil 3.37 : Ortak geçit ve ortak kaynaklı NMOS ve PMOS tabanlı aktif endüktans yapısı.	40
Şekil 3.38 : Aktif endüktans yapısının küçük işaret eşdeğeri.....	41
Şekil 3.39 : Aktif endüktans yapısının eşdeğer devre modeli.	42
Şekil 3.40 : Aktif endüktans yapısının eşdeğer endüktans devresi.....	43
Şekil 3.41 : Aktif endüktans değerinin ideal endüktans değeri ile karşılaştırılması.....	43
Şekil 3.42 : İdeal ve aktif endüktansa ait empedansın frekansla değişimi.	44
Şekil 3.43 : Aktif endüktans değerinin kutuplama akımı ile değişimi.	44
Şekil 4.1 : İkinci dereceden band geçiren filtre yapıları (a) ideal band geçiren filtre (b) aktif endüktans elemanı ile gerçekleştirilen band geçiren filtre.	46

Şekil 4.2 : Band geçiren filtre yapılarının frekans analizi (a) kazanç eğrisi (b) faz eğrisi.....	47
Şekil 4.3 : Aktif endüktans elemanı ile gerçekleştirilen band geçiren filtre devresinin zaman analizi.	48
Şekil 4.4 : Aktif endüktans elemanı ile gerçekleştirilen band geçiren filtre devresinin THD grafiği.	49
Şekil 4.5 : Aktif endüktans elemanı ile gerçekleştirilen band geçiren filtre devresinin gürültü analizi.	49
Şekil 4.6 : Üçüncü dereceden yüksek geçiren filtre yapıları (a) ideal yüksek geçiren filtre (b) aktif endüktans elemanı ile gerçekleştirilen yüksek geçiren filtre.....	51
Şekil 4.7 : Yüksek geçiren filtre yapılarının frekans analizi (a) Kazanç eğrisi (b) faz eğrisi.	52
Şekil 4.8 : Aktif endüktans elemanı ile gerçekleştirilen yüksek geçiren filtre devresinin zaman analizi.	53
Şekil 4.9 : Aktif endüktans elemanı ile gerçekleştirilen yüksek geçiren filtre devresinin THD grafiği.	53
Şekil 4.10 : Aktif endüktans elemanı ile gerçekleştirilen yüksek geçiren filtre devresinin gürültü analizi.....	54
Şekil 4.11 : Endüktans benzetimi (a) yapının CMOS'larla gerçekleştirilmesi (b) eşdeğer devresi.	55
Şekil 4.12 : Aktif endüktansın ideal endüktans ile karşılaştırılması.....	56
Şekil 4.13 : İdeal ve aktif endüktansa ait empedansın frekansla değişimi.	56
Şekil 4.14 : İkinci dereceden band durduran filtre yapıları (a) ideal band durduran filtre (b) aktif endüktans elemanı ile gerçekleştirilen band durduran filtre.	57
Şekil 4.15 : Band durduran yapılarının frekans analizi (a) Kazanç eğrisi (b) faz eğrisi.....	59
Şekil 4.16 : Aktif endüktans elemanı ile gerçekleştirilen band durduran filtre devresinin gürültü analizi.....	60

TABLO LİSTESİ

Sayfa No

Tablo 3.1 : Aktif endüktans yapısında kullanılan MOS transistörlerin boyutları.	15
Tablo 3.2 : Aktif endüktans yapısında kullanılan MOS transistörlerin boyutları.	20
Tablo 3.3 : Aktif endüktans yapısında kullanılan MOS transistörlerin boyutları.	25
Tablo 3.4 : Aktif endüktans yapısında kullanılan MOS transistörlerin boyutları.	30
Tablo 3.5 : Aktif endüktans yapısında kullanılan MOS transistörlerin boyutları.	35
Tablo 3.6 : Aktif endüktans yapısında kullanılan MOS transistörlerin boyutları.	40
Tablo 4.1 : Band geçiren filtre yapısında kullanılan MOS transistörlerin boyutları.	45
Tablo 4.2 : Yüksek geçiren filtre yapısında kullanılan MOS transistörlerin boyutları.	50
Tablo 4.3 : Aktif endüktans yapısında kullanılan MOS transistörlerin boyutları.	55

SİMGE VE KISALTMA LİSTESİ

C_{gs}	: MOS transistörlerin geçit-kaynak kapasitansı
C_p	: Paralel parazitik kapasitans
CD	: Ortak savaklı
CG	: Ortak geçitli
CS	: Ortak kaynaklı
f_0	: Filtre kesim frekansı
g_m	: MOS transistörlerin geçiş iletkenliği
G_0	: Mos transistörlerin toplam iletkenliği
H_{AG}	: Alçak geçiren filtre transfer fonksiyonu
H_{BD}	: Band durduran filtre transfer fonksiyonu
H_{BG}	: Band geçiren filtre transfer fonksiyonu
H_{TG}	: Tüm geçiren filtre transfer fonksiyonu
H_{YG}	: Yüksek geçiren filtre transfer fonksiyonu
I_B	: Kutuplama akımı
Q	: Kalite faktörü
Q_p	: Kutup kalite faktörü
Q_z	: Sıfır kalite faktörü
R_p	: Paralel parazitik direnç
R_s	: Seri parazitik direnç
V_B, V_C	: Kutuplama gerilimleri
V_{BD}	: Band durduran filtre çıkış gerilimi
V_{BG}	: Band geçiren filtre çıkış gerilimi
V_{DD}	: Besleme gerilimi
V_G	: Giriş gerilimi
V_{IN}	: Giriş gerilimi
V_{YG}	: Yüksek geçiren filtre çıkış gerilimi
ω_0	: Doğal frekans
ω_p	: Kutup frekansı
ω_t	: Kesim frekansı
ω_z	: Sıfır frekansı
Y_{in}	: Giriş admitansı
Z_{in}	: Giriş empedansı

Kısaltmalar Açıklama

CCI	: Current Conveyor First Generation
DCCII	: Differential Current Conveyor Second Generation
OTRA	: Operational Transresistance Amplifier
THD	: Total Harmonic Distortion
VDBA	: Voltage Differencing Buffer Amplifier
VDCC	: Voltage Differencing Current Conveyor

ÖZET

YÜKSEK LİSANS TEZİ

HABERLEŞME SİSTEMLERİNE YÖNELİK G_m -C TABANLI DEVRE TASARIMLARI

Mustafa KONAL

İstanbul Üniversitesi

Fen Bilimleri Enstitüsü

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Danışman : Doç. Dr. Fırat KAÇAR

Haberleşme sistemlerine yönelik filtre, osilatör, endüktans benzetimi gibi analog devre uygulamalarında geçiş iletkenliği yapılarının önemli bir yeri bulunmaktadır. Analog devre uygulamaları için geçiş iletkenliği yapılarının kullanılmasının nedeni, geçiş iletkenliklerinin geniş bantlı olmaları, elektronik olarak kontrol edilebilir olmaları ve tümleştirmeye uygun olmalarıdır.

Bu çalışmada MOS teknolojisi kullanılarak gerçekleştirilmiş farklı aktif endüktans benzetimleri önerilmiştir. Aktif endüktans tasarımında G_m -C tekniği kullanılmış, MOS transistörlerin geçiş iletkenlik değerleri ve C_{gs} geçit-kaynak kapasitans değerlerinden yararlanılmıştır.

Aktif endüktans benzetimlerinin geçiş iletkenlikleri, kutuplama akımları ile değiştirilerek kontrol edilebilir ve istenilen endüktans değeri elde edilebilir. Ayrıca aktif endüktans yapıları minimum sayıda sadece MOS transistörler ve kutuplama akımları kullanılarak gerçekleştirilmiş, harici pasif devre elemanı kullanılmamıştır.

Ayrıca tez kapsamında aktif endüktans benzetimleri kullanılarak gerçekleştirilen farklı filtre yapıları gerçekleştirilmiştir. Aktif filtre yapıları pasif RLC devreleri ile karşılaştırılarak test edilmiş ve aktif endüktans yapılarının çalışabilirlikleri gösterilmiştir.

Önerilen endüktans devrelerinin frekans analizleri yapılmış, elektronik olarak kontrol edilebilir oldukları gösterilmiştir. Filtre devrelerinin frekans, zaman ve gürültü analizleri yapılmış, önerilen tüm devrelerin performanslarını göstermek amacıyla CMOS teknolojisi kullanılarak LT Spice programı ile doğrulukları test edilmiştir.

Haziran 2016, 76 Sayfa.

Anahtar kelimeler: Analog tümdevreler, endüktans, MOS, filtre.

SUMMARY

M.Sc. THESIS

G_m-C BASED CIRCUIT DESIGN FOR COMMUNICATION SYSTEMS

Mustafa KONAL

İstanbul University

Institute of Graduate Studies in Science and Engineering

Department of Electrical and Electronical Engineering

Supervisor : Assoc. Prof. Firat KAÇAR

There is an important role of transconductance structures in the analog circuit applications for communication systems such as filters, oscillators, inductance simulators. The reason for using the structures of the transconductance for analog circuit applications that transconductances have wide band, electronically tunable and suitable for integration.

In this study, different active inductance simulators realized by using MOS technology are proposed. Transconductance values of MOS transistors and C_{gs} gate-source capacitance values are utilized, G_m -C technique is used in the design of active inductances.

Transconductance values of the active inductance simulators can be controlled by changing the bias currents and the required inductance value can be obtained. Also, active inductance structures are implemented by using minimum number of only MOS transistors and biasing currents, external passive components are not used.

Furthermore in the thesis different filter structures realized by using active inductance simulators are achieved. Active filter structures have been tested comparing with passive RLC circuits and the utility of active inductance structures are shown.

Frequency analysis of the proposed active inductance circuits are performed and their tunability are shown. Frequency, time and noise analysis of filter circuits are performed and to demonstrate the performance of all the proposed circuits, they are tested with LT Spice using CMOS technology.

June 2016, 76 Pages.

Keywords: Analog integrated circuits, inductance, MOS, filter.

1. GİRİŞ

Haberleşme sistemlerine yönelik analog devre uygulamalarında aktif elemanlar kullanılarak gerçekleştirilen yapılar büyük önem arz etmektedir. Aktif elemanlar kullanılarak gerçekleştirilen filtre devreleri, osilatör devreleri, aktif endüktans yapıları, faz öteleme devreleri, doğrultucular vb. yapılar haberleşme sistemlerinde sıklıkla kullanılırlar. Uygulama devrelerinde geçiş iletkenliğinden faydalanmak için MOS transistörler kullanılarak gerçekleştirilen yapılar çok fazla tercih edilir. Elektronik devreler için çok önemli olan analog tümdevre tasarımında MOS teknolojisinin sıklıkla kullanılmasının başlıca nedeni gün geçtikçe analog ve sayısal sistemlerin iç içe girmesidir. Son zamanlara kadar daha çok sayısal sistemlerin gerçekleştirilmesinde kullanılan MOS teknolojisi günümüzde analog tümdevre yapı bloklarının oluşturulmasında gittikçe yaygınlaşarak kullanılmakta, literatürde sürekli olarak bu alanda yapılan yeni çalışmalarla karşılaşılmaktadır. Sayısal sistemlerde MOS teknolojisi yaygın olarak kullanıldığından analog sistemler için de aynı teknolojinin kullanılabilir olması ekonomik açıdan büyük yararlar sağlamaktadır [1].

Son zamanlarda CMOS teknolojisi ile gerçekleştirilen endüktans benzetim devrelerinin kullanımı yaygınlaşmış ve araştırmacıları yeni çalışmalara yönlendirmiştir. CMOS aktif endüktansların analog işaret işleme ve veri haberleşmesinde geniş bir uygulama yelpazesi bulunur. Pasif endüktans kullanımının getirdiği bazı kısıtlamalardan dolayı CMOS aktif endüktans kullanımının etkinliği artmıştır. Bu kısıtlamalardan bazıları gürültü, kontrol edilebilir olmaması ve çip üzerinde büyük bir alana ihtiyaç duyulmasıdır. Pasif endüktans elemanı yerine aktif elemanlar kullanılarak bu dezavantajlar giderilmeye çalışılmaktadır [2]. Aktif elemanlarla bu gibi sorunlar giderilmeye çalışılırken CMOS teknolojisi ile gerçekleştirilen benzetim devrelerinin yine de önemli kısıtları bulunmaktadır. Pasif endüktanslar güç harcamazken aktif endüktanslar güç harcamaktadır ve pasif endüktanslara göre daha yüksek gürültüye sahiptirler. Sınırlı band genişliği ve sınırlı dinamik alanları da söz edilen kısıtlardandır.

Bu çalışmada farklı endüktans benzetimi yapıları CMOS teknolojisi ile gerçekleştirilmiş ve LT Spice programı ile benzetimleri yapılarak performansları test edilmiştir. Endüktans benzetimi yapıları temel jirator-C topolojisine dayanarak gerçekleştirilmiş ve MOS transistörlerin g_m geçiş iletkenliği değerleri ve C_{gs} (gate-source, geçit-kaynak) kapasitesi değerlerinden yararlanılmıştır. Gerçekleştirilen endüktans benzetimi yapılarının eşdeğer devreleri gösterilmiş, ideal endüktans elemanı ile karşılaştırılmaları Spice benzetim programı yardımıyla sunulmuştur. Endüktans benzetimi yapıları minimum sayıda MOS transistör ve kutuplama akımları kullanılarak gerçekleştirilmiş, kutuplama akımlarının değişmesi ile endüktans değerlerinin değişimleri gösterilmiş ve yapıların elektronik olarak kontrol edilebilirliği test edilmiştir. Aktif endüktans elemanları düşük besleme gerilimi ile gerçekleştirilmiş, güç tüketimleri hesaplanarak ayrıntılı olarak incelenmiştir.

Tezin son bölümünde gerçekleştirdiğimiz endüktans benzetimi yapılarının kullanılabilirliğini göstermek amacıyla aktif endüktans elemanlarının kullanıldığı farklı filtre devreleri önerilmiştir. Önerilen filtre devrelerinin benzetimleri Spice benzetim programından yararlanılarak gerçekleştirilmiş, ideal filtre yapılarıyla karşılaştırmalı olarak sunulmuştur. Önerilen filtre devrelerinin dinamik analizleri yapılmış ve gürültü performansları ayrıntılı olarak incelenmiştir.

2. GENEL KISIMLAR

Haberleşme sistemlerine yönelik analog devre uygulamaları konusunda yapılan çalışmalar incelendiğinde, sadece aktif elemanlar kullanılarak geliştirilen yapılar büyük bir uygulama alanı bulmaktadırlar. Aktif elemanlar kullanılarak gerçekleştirilmiş yapılar endüktans benzetimleri, filtreler, osilatörler, faz öteleyiciler, doğrultucular vb. alanlarda kullanılırlar. MOS transistörlerin g_m geçiş iletkenliğinden yararlanılarak uygulanan yapılar sıklıkla kullanıldığından dolayı bu çalışmada sadece MOS transistörler kullanılarak gerçekleştirilen endüktans benzetimleri ve çeşitli filtre yapıları detaylı olarak incelenecektir.

RF sistemlerinde filtreler, osilatörler, faz öteleyiciler gibi birçok yapıda pasif endüktanslar büyük bir kullanım alanı bulmaktadırlar. Fakat pasif endüktans elemanlarının çip üzerinde fazla alan kaplamaları, yüksek maliyetleri, düşük kalite faktörüne sahip olmaları ve sınırlı endüktans değerine sahip olmaları gibi bazı dezavantajları vardır. Bu nedenle birçok uygulamada MOS transistörlerle gerçekleştirilen aktif endüktans elemanları kullanılmaktadır. Ayrıca pasif endüktanslar ayarlanabilir olmadığı için aktif endüktansların kullanımı devrelerde büyük avantajlar sağlamaktadır. Pasif endüktans yapılarından kaynaklanan dezavantajları gidermek için aktif endüktans yapıları kullanılırlar fakat aktif endüktans elemanlarının kullanımına bağlı olarak da ortaya bazı dezavantajlar çıkmaktadır. Pasif endüktanslar güç harcamazken aktif endüktanslar güç harcamaktadır ve pasif endüktanslara göre daha yüksek gürültüye sahiptirler. Aktif endüktanslar kullanıldıkları yapılara göre tek uçlu veya iki ucu serbest şekilde olabilirler. Bu nedenle kullanım alanlarında da sınırlamalar meydana gelmektedir.

Literatürde; VDBA, VDCC, DCCII, OTRA, CCI gibi çeşitli aktif elemanlarla gerçekleştirilmiş [3,4,5,6,7], sadece MOS transistörler kullanılarak gerçekleştirilmiş [8,9,10] ve sadece MOS transistörler ve birkaç pasif eleman kullanılarak gerçekleştirilmiş [11,12] şekilde birçok aktif endüktans benzetimi devresi bulunabilir. Aktif endüktans elemanlarının minimum sayıda aktif ve pasif eleman içermeleri, tümleştirmeye uygun olup olmamaları, elektronik olarak ayarlanabilir olmaları, iki ucu serbest ya da bir ucu topraklı olup olmamaları gibi kriterler tasarımcılar açısından önem arz etmektedir. Bu çalışmada en az sayıda MOS transistör kullanılarak küçük bir kırmık alana sahip, yüksek

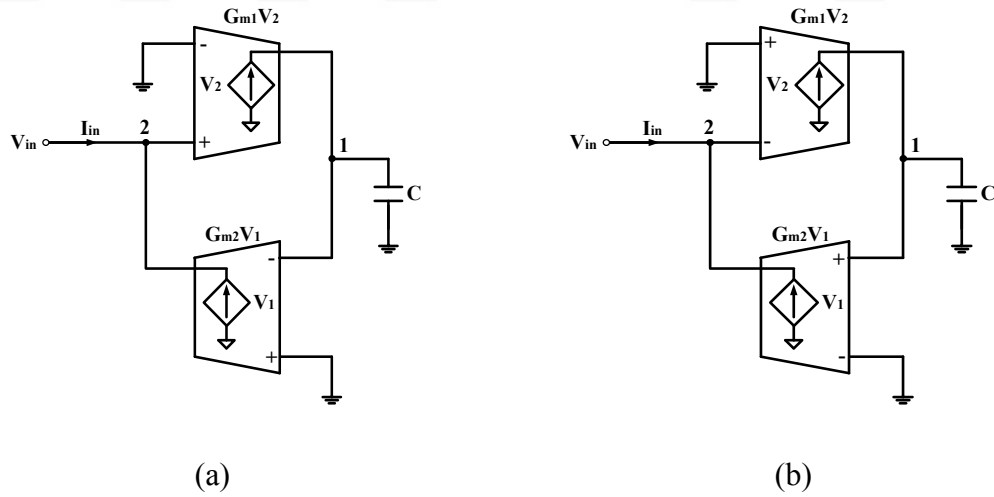
frekanslarda çalışabilen, elektronik olarak kontrol edilebilir, yüksek kalite faktörü, düşük gürültü ve düşük güç tüketimine sahip endüktans benzetimleri gerçekleştirilmiş ve detaylı olarak incelenmiştir. Gerçekleştirilen endüktans benzetimi yapıları temel jirator-C topolojisine dayanmaktadır.

2.1 JİRATÖR-C AKTİF ENDÜKTANSLARIN İLKELERİ

Jirator-C topolojisi ile iki ucu serbest ve tek uçlu aktif endüktans yapıları gerçekleştirilebilir. Bu bölümde tek ucu topraklı aktif endüktans yapılarının CMOS transistörler kullanılarak gerçekleştirilmesinden bahsedilecektir. Aktif endüktanslar, MOS transistörlerin g_m geçiş iletkenlikleri ve C_{gs} gate-source (geçit-kaynak) kapasitans değerleri kullanılarak temel jirator-C topolojisi ile gerçekleştirilirler.

2.1.1 Kayıpsız Tek Ucu Topraklı Jirator-C Aktif Endüktanslar

Bir jirator arka arkaya bağlı iki geçiş iletkeninden oluşur. Jiratorun bir ucuna Şekil 2.1’de gösterildiği gibi bir kapasitör bağlandığında bu ağa jirator-C ağı denir. Geçiş iletkenlerinin geçiş iletkenliği sabit ve ağıdaki geçiş iletkenlerinin giriş ve çıkış empedansları sonsuz ise bu jirator-C ağının kayıpsız olduğu söylenir.



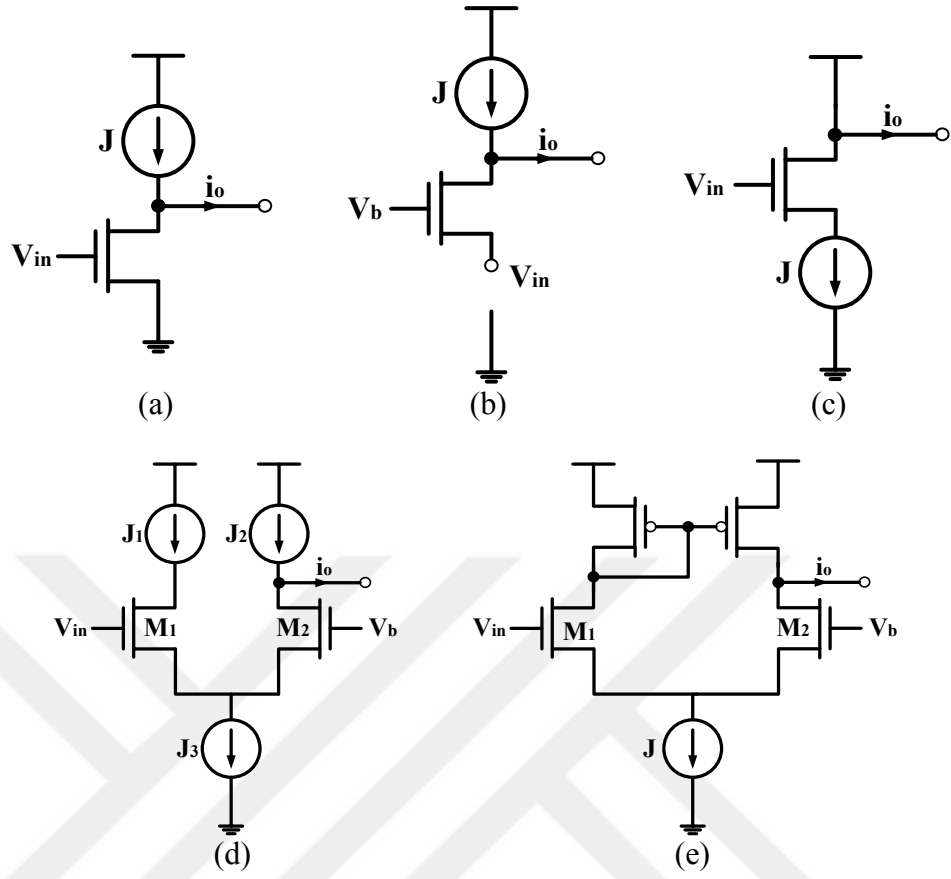
Şekil 2.1 : Kayıpsız tek uçlu jirator-C aktif endüktans yapıları (a) ileri yönlü geçiş iletkeni pozitif, geri besleme yolundaki geçiş iletkeni negatif geçiş iletkenliğine sahip (b) ileri yönlü geçiş iletkeni negatif, geri besleme yolundaki geçiş iletkeni pozitif geçiş iletkenliğine sahip.

$$Y = \frac{I_{in}}{V_2} = \frac{1}{s\left(\frac{C}{G_{m1}G_{m2}}\right)} \quad (2.1)$$

$$L = \frac{C}{G_{m1}G_{m2}} \quad (2.2)$$

Şekil 2.1(a)'da gösterilen kayıpsız jirator-C ağına baktığımızda 2 no'lu uçtaki admitansın değeri Denklem (2.1)'deki gibi olur. Denklem (2.1) gösteriyor ki jirator-C ağının 2 no'lu ucu Denklem (2.2)'de verilen endüktans değeri ile tek uçlu kayıpsız endüktans gibi davranır. Jirator-C ağı endüktansları sentezlemek için de kullanılabilir. Sentezlenen bu endüktanslara jirator-C aktif endüktansları denir. Jirator-C aktif endüktans elemanının endüktans değeri yük kapasitansı C ile doğru orantılı, jiratorün geçiş iletkenlerinin geçiş iletkenlikleri G_{m1} ve G_{m2} ile ters orantılıdır. Ayrıca Jirator-C ağı tüm frekans spektrumu üzerinde endüktiftir. Aynı zamanda Şekil 2.1(b)'de gösterildiği gibi geri besleme yolundaki geçiş iletkeni pozitif geçiş iletkenliğine sahip iken ileri yöndeki geçiş iletkeni negatif geçiş iletkenliği ile yapılandırılabilir.

Jirator-C ağının geçiş iletkenleri çeşitli yollarla yapılandırılabilir fakat sentezlenen endüktansların geniş bir frekans aralığına, düşük seviyede güç tüketimine ve geçiş iletkenlerinin mümkün olduğu kadar basit yapılandırılması için küçük bir çip alanına sahip olması gibi kısıtlamalar vardır. Şekil 2.2 jirator-C aktif endüktanslarını yapılandırmada genellikle kullanılan temel geçiş iletkenliğinin basitleştirilmiş şematini göstermektedir. Ortak kaynaklı geçiş iletkenleri negatif geçiş iletkenliğine sahipken ortak geçitli, ortak savaklı ve diferansiyel çifti geçiş iletkenlerinin hepsi pozitif geçiş iletkenliğine sahiptir. Bunu göstermek için ortak geçitli geçiş iletkeni yapısını ele alalım. V_{in} değerinin artması i_D akımının azalmasına yol açacaktır. Çünkü $i_o = J - i_D$, buna göre i_o artacaktır. Yani ortak geçitli geçiş iletkeninin geçiş iletkenliği pozitiftir. Şekil 2.2(d)'deki diferansiyel çifti geçiş iletkeni için de benzer şekildedir. V_{in} 'deki bir artış i_D 'nin artmasına neden olur. $i_{D2} = J_3 - i_{D1}$ olduğu için i_{D2} azalacaktır. Dahası $i_o = J_2 - i_{D2}$ olduğundan i_o artacaktır. Böylece diferansiyel çifti geçiş iletkeni pozitif geçiş iletkenliğine sahiptir diyebiliriz [2].

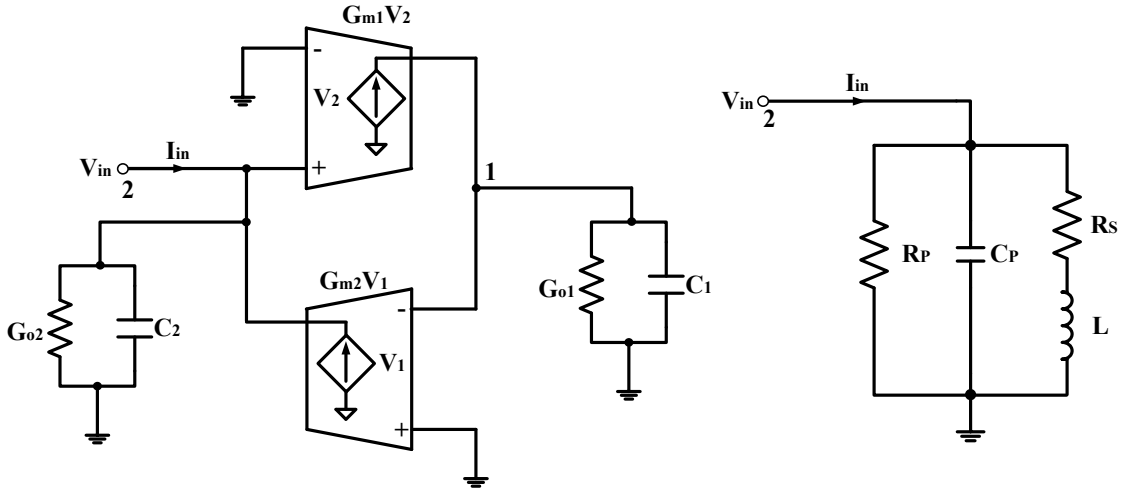


Şekil 2.2 : Temel geçiş iletkenlerinin basitleştirilmiş şemaları (a) ortak kaynaklı geçiş iletkeni (b) ortak geçitli geçiş iletkeni (c) ortak savaklı geçiş iletkeni (d,e) farklı çiftlerden oluşan geçiş iletkenleri.

2.1.2 Kayıplı Tek Ucu Topraklı Jiratör-C Aktif Endüktanslar

Jiratör-C ağının geçiş iletkenlerinin hem giriş hem de çıkış empedansları sonlu olduğunda sentezlenen endüktanslar kayıpsız olmaz. Ayrıca jiratör-C ağları sadece belirli frekans aralığında endüktiftir.

Şekil 2.3'te gösterilen Jiratör-C ağına baktığımızda G_{o1} ve G_{o2} sırasıyla 1 ve 2 no'lu düğümlerdeki toplam iletkenliği belirtir.



Şekil 2.3 : Kayıplı tek uçlu jirator-C aktif endüktans yapısı ve eşdeğer devre yapısı.

G_{01} ilk geçiş iletkeninin çıkış empedansını ve ikinci geçiş iletkeninin giriş empedansını sonlu yapar. Analizi kolaylaştırmak için geçiş iletkenlerinin geçiş iletkenliklerinin sabit olduğunu varsayalım.

$$(sC_1 + G_{01})V_1 - G_{m1}V_2 = 0 \text{ (düğüm)} \quad (2.3)$$

$$-I_{in} + (sC_2 + G_{02})V_2 - G_{m2}(-V_1) = 0 \text{ (düğüm 2)} \quad (2.4)$$

Denklem (2.3) ve Denklem (2.4)'deki düğüm denklemlerinden jirator-C ağının 2 no'lu ucundaki admitans değeri Denklem (2.5)'deki gibi olur.

$$Y = \frac{I_{in}}{V_2} = sC_2 + G_{02} + \frac{1}{s\left(\frac{C_1}{G_{m1}G_{m2}}\right) + \frac{G_{01}}{G_{m1}G_{m2}}} \quad (2.5)$$

Denklem (2.5)'den görülüyor ki Şekil 2.3'te verilen RLC ağının değerleri Denklem (2.6)'daki gibi olur.

$$\begin{aligned} R_p &= \frac{1}{G_{02}} \\ C_p &= C_2 \\ R_s &= \frac{G_{01}}{G_{m1}G_{m2}} \\ L &= \frac{C_1}{G_{m1}G_{m2}} \end{aligned} \quad (2.6)$$

Önceki sonuçları yorumlayacak olursak: Geçiş iletkenlerinin giriş ve çıkış iletkenlikleri dikkate alındığında jirator-C ağı parazitik paralel direnç R_p , paralel kapasitans C_p ve seri direnç R_s ile kayıplı endüktans gibi davranır. Omik kaybı düşürmek için R_s minimize edilirken R_p maksimize edilmelidir. R_p ve C_p sadece G_{o2} ve C_2 'den kaynaklanmaktadır. G_{o1} ve C_1 sadece R_s ve L 'yi etkiler.

$$\omega_0 = \frac{1}{LC_p} = \sqrt{\frac{G_{m1}G_{m2}}{C_1C_2}} = \sqrt{\omega_{t1}\omega_{t2}} \quad (2.7)$$

Aktif endüktansın RLC ağındaki rezonans frekansı Denklem (2.7)'deki gibidir. Burada Denklem (2.8) geçiş iletkenlerinin kesim frekansını verir.

$$\omega_{t1,2} = \frac{G_{m1,2}}{C_{1,2}} \quad (2.8)$$

ω_0 jirator-C aktif endüktansının self rezonans frekansıdır. Bu self rezonans frekansı tipik olarak aktif endüktansın çalıştığı maksimum frekans değeridir. Bir aktif endüktansın self rezonans frekansı aktif endüktansı oluşturan geçiş iletkenlerinin kesim frekansıyla ayarlanır.

Bir jirator-C aktif endüktansının küçük işaret davranışı tamamen kendi RLC eşdeğer devresiyle karakterize edilir. Jirator-C aktif endüktanslarının RLC eşdeğer devresi, aktif endüktansların maksimum işaret salınımı ve geçiş iletkenlerinin dc kutuplama şartındaki endüktansa bağımlılık gibi büyük işaret davranışlarını ölçmek için kullanılamaz.

Kayıpsız jirator-C aktif endüktanslarının 1 ve 2 no'lu düğümlerindeki iletkenlikler karşılaştırıldığında sentezlenen endüktansın empedansının fazı $\pi/2$ 'dir. Bununla birlikte bu iletkenlikler sıfır olmadığında sentezlenen endüktansın empedansının fazı $\pi/2$ kadar kayacak ve bu bir faz hatasına yol açacaktır. Faz hatası aktif endüktansların R_p ve R_s değerlerinden kaynaklanır. Pratik aktif endüktansların empedansının fazı sabit olmalı ve mümkün olduğu kadar $\pi/2$ değerine yakın olmalıdır.

Aktif endüktansları oluşturan geçiş iletkenlerinin sonlu giriş ve çıkış empedansları sonlu bir kalite faktörü oluşturur. Bu tür band geçiren filtre gibi uygulamalarda yüksek kalite

faktörlü aktif endüktanslar zorunludur. Bu gibi durumlarda aktif endüktansların kalite faktörünü arttırmak amacıyla, R_p ve R_s 'nin zararlarını dengeleyebilecek Q-geliştirme teknikleri kullanılmalıdır [2].

2.2 AKTİF FİLTRE YAPILARI

Elektronik sistemler çevrede birçok sinyal ve giriş bilgisi olmasına rağmen sadece bir tanesiyle işlem yapacak şekilde düzenlenmiştir. Filtre devreleri bu işlem yapılacak olan sinyali süzme işlemini yaparlar. Filtreler, girişlerine elektriksel bir işaret uygulandığında transfer fonksiyonlarına bağlı olarak bu işaretin belirli bir frekans bandını geçiren diğer bantları istenilen değere göre zayıflatan devrelerdir. Geçmişte kullanılan filtre yapıları pasif filtreler olarak tasarlanmışlardır. Pasif filtre devreleri direnç, kondansatör, bobin gibi temel devre elemanları kullanılarak oluşturulurlar. Fakat bobin elemanının boyutlarının ve ağırlığının büyük olması, lineer olmayan özellik göstermesi ve istenmeyen harmoniklere yol açması, gürültü ve maliyet gibi dezavantajlarından dolayı aktif filtrelerin tasarımı yaygınlaşmış ve bu konuda çalışmalar yapılmıştır.

Aktif elemanların ve C elemanlarının aynı kırmık üzerinde gerçekleştirilebilmesini sağlaması nedeniyle, MOS teknolojisi aktif filtre gerçekleştirilmesine son derece uygundur [1]. Bu çalışmada MOS teknolojisi kullanılarak aktif endüktans benzetimleri tasarlanacak ve bu aktif endüktans yapıları kullanılarak çeşitli filtre yapıları önerilecektir. Filtreler çalışma prensiplerine göre alçak geçiren filtreler, yüksek geçiren filtreler, band geçiren filtreler, band durduran filtreler ve tüm geçiren filtreler olarak sınıflandırılabilir. Belirlenen frekansın altındaki frekansları geçirip üstündekileri zayıflatıyorsa alçak geçiren filtre, belirlenen frekansın üstündeki frekansları geçirip altındakileri zayıflatıyorsa yüksek geçiren filtre, belirli bir frekans aralığındaki frekansları geçiriyorsa band geçiren filtre, belirli bir frekans aralığındaki frekansları zayıflatıyorsa bant durduran filtre, tüm frekansları geçirip çeşitli frekanslar arasında faz ilişkisini değiştiriyorsa tüm geçiren filtre olarak adlandırılırlar.

Bir filtrenin giriş çıkış karakteristiği bu filtrenin transfer fonksiyonundan elde edilir. Transfer fonksiyonunun genel ifadesi Denklem (2.9)'daki gibi yazılabilir. Filtrenin derecesini n belirler ve $n \geq m$ olmalıdır [13].

$$H(s) = \frac{V_o}{V_i} = \frac{a_m s^m + \dots + a_1 s + a_0}{s^n + \dots + b_1 s + b_0} \quad (2.9)$$

İkinci dereceden filtreler için transfer fonksiyonu Denklem (2.10)'daki gibi yazılabilir.

$$H(s) = \frac{a_2 s^2 + a_1 s + a_0}{s^2 + b_1 s + b_0} = \frac{a_2 (s + z_1)(s + z_2)}{(s + p_1)(s + p_2)} \quad (2.10)$$

Kompleks kutuplar ve sıfırlar için $z_2 = z_1^*$ ve $p_2 = p_1^*$ şeklindedir. Bu durumda Denklem (2.10)'daki ifade Denklem 2.11'deki gibi yazılabilir. $\text{Re}(\)$ reel kısmı ve $\text{Im}(\)$ imajiner kısmı belirtir.

$$H(s) = K \frac{s^2 + [2 \text{Re}(z_1)]s + \text{Re}(z_1)^2 + \text{Im}(z_1)^2}{s^2 + [2 \text{Re}(p_1)]s + \text{Re}(p_1)^2 + \text{Im}(p_1)^2} = K \frac{s^2 + (\omega_z / Q_z)s + \omega_z^2}{s^2 + (\omega_p / Q_p)s + \omega_p^2} \quad (2.11)$$

Denklem (2.11) ikinci dereceden fonksiyonlar için standart bir gösterimdir çünkü önemli filtre performans parametrelerini açıkça gösterir. DC kazanç ve asimptotik kazanç ifadeleri Denklem (2.12) ve Denklem (2.13)'de gösterildiği gibi ifade edilir.

$$20 \log_{10} |H(j0)| = 20 \log_{10} \left(K \frac{\omega_z^2}{\omega_p^2} \right) \quad (2.12)$$

$$20 \log_{10} |H(j\infty)| = 20 \log_{10} (K) \quad (2.13)$$

Kazanç fonksiyonu yaklaşık olarak kutup frekansı ω_p değerinde maksimuma ulaşır, sıfır frekansı ω_0 değerinde de minimumdur. ω_p ve ω_0 ifadeleri sırasıyla Denklem (2.14) ve Denklem (2.15)'te gösterilmiştir.

$$\omega_p = \sqrt{\text{Re}(p_1)^2 + \text{Im}(p_1)^2} \quad (2.14)$$

$$\omega_z = \sqrt{\text{Re}(z_1)^2 + \text{Im}(z_1)^2} \quad (2.15)$$

Kutup frekansındaki kutup kalite faktörü Q_p ve sıfır frekansındaki sıfır kalite faktörü Q_z Denklem (2.16) ve Denklem (2.17)'de sırasıyla gösterilmiştir.

$$Q_p = \frac{\omega_p}{2 \operatorname{Re}(p_1)} = \frac{\sqrt{\operatorname{Re}(p_1)^2 + \operatorname{Im}(p_1)^2}}{2 \operatorname{Re}(p_1)} \quad (2.16)$$

$$Q_z = \frac{\omega_z}{2 \operatorname{Re}(z_1)} = \frac{\sqrt{\operatorname{Re}(z_1)^2 + \operatorname{Im}(z_1)^2}}{2 \operatorname{Re}(z_1)} \quad (2.17)$$

$Q_z = \infty$ olduğu durumda $\operatorname{Re}(z_1) = 0$ olur ve $\omega_z = \operatorname{Im}(z)$ kazanç için önemsizdir. Ayrıca Q_p ve Q_z 'nin büyük değerleri için, $\omega_p \ll \omega_z$ veya $\omega_p \gg \omega_z$ olduğunda kazancın maksimum olduğu pozisyonun sıfırlarla bir ilgisi yoktur.

İkinci dereceden fonksiyonların birçok önemli özel durumu vardır. Eğer $a_2 = a_1 = 0$ ise $H(s)$ transfer fonksiyonu Denklem (2.18)'de gösterilen ikinci dereceden bir alçak geçiren filtreyi ifade eder.

$$H_{AG}(s) = \frac{K\omega_p^2}{s^2 + (\omega_p / Q_p)s + \omega_p^2} \quad (2.18)$$

$H_{AG}(s)$, $s = \infty$ 'da iki tane sıfıra sahiptir, dc kazanç $|H_{AG}(j0)|$, K değeridir ve $\omega \gg \omega_p$ için $|H_{AG}(j\omega)|$, 40 dB/decade düşer.

Eğer $a_1 = a_0 = 0$ ise $H(s)$ transfer fonksiyonu Denklem (2.19)'da gösterilen ikinci dereceden bir yüksek geçiren filtreyi ifade eder.

$$H_{YG}(s) = \frac{Ks^2}{s^2 + (\omega_p / Q_p)s + \omega_p^2} \quad (2.19)$$

K yüksek frekans kazancı $|H_{YG}(j\infty)|$ 'dir. Burada $|H_{YG}(j\omega)|$ düşük frekanslar için ω^2 kadar artar ve bu da 40 dB/decade eğimli bir değere tekabül eder.

Eğer Denklem (2.10)'da $a_0 = a_2 = 0$ ise bir band geçiren filtrenin $H(s)$ transfer fonksiyonu elde edilir.

$$H_{BG}(s) = \frac{K(\omega_p / Q_p)s}{s^2 + (\omega_p / Q_p)s + \omega_p^2} \quad (2.20)$$

Burada $K=|H_{BG}(j\omega_p)|$ orta band kazancıdır. $H_{BP}(s)$ $s=0$ ve $s=\infty$ 'da sifira sahiptir ve $\omega \ll \omega_p$ için kazanç 20 dB/decade artar, $\omega \gg \omega_p$ için 20 dB/decade azalır.

Denklem (2.10)'da $a_1=0$ olduğunda ikinci dereceden bir band durduran filtre kazanç karakteristiği oluşmaktadır. $K=|H_{BD}(j\infty)|$ yüksek frekans kazancıdır.

$$H_{BD}(s) = \frac{K(s^2 + \omega_z^2)}{s^2 + (\omega_p / Q_p)s + \omega_p^2} \quad (2.21)$$

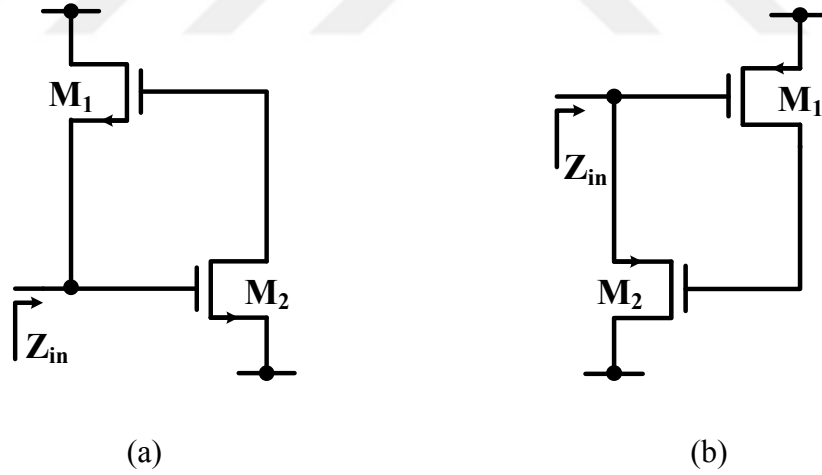
İkinci dereceden tüm geçiren filtreler için transfer fonksiyonu Denklem (2.22)'deki gibi ifade edilir.

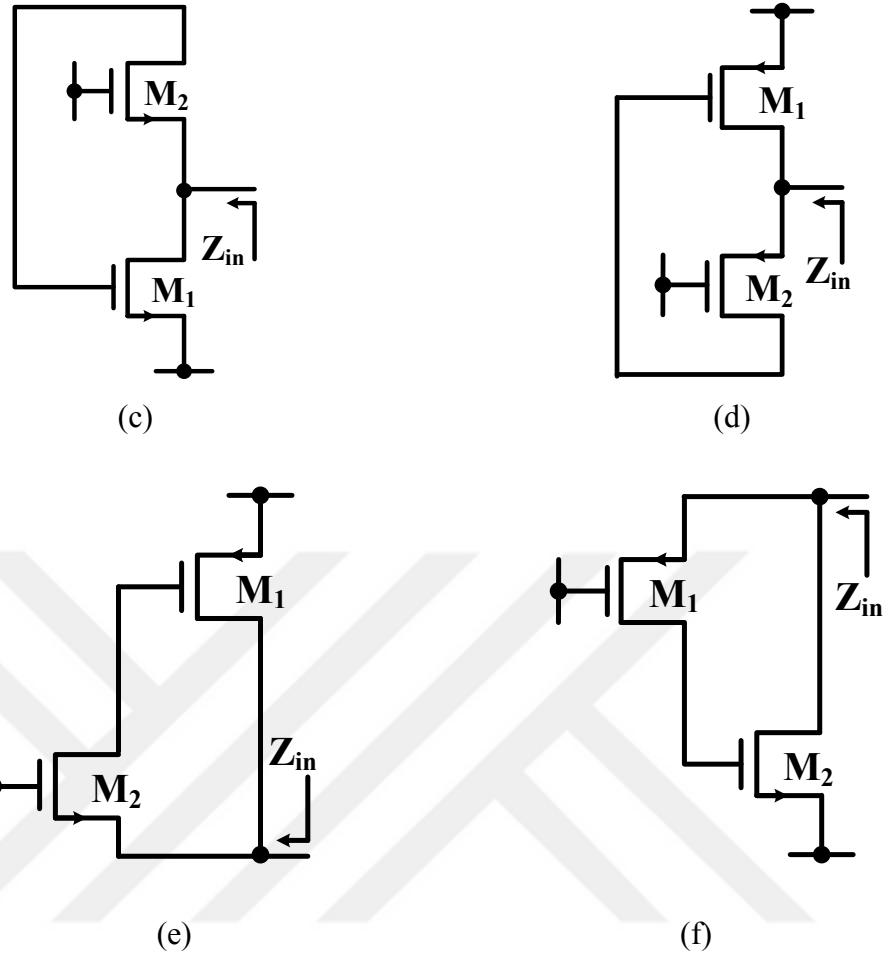
$$H_{TG}(s) = \frac{s^2 - (\omega_p / Q_p)s + \omega_p^2}{s^2 + (\omega_p / Q_p)s + \omega_p^2} \quad (2.22)$$

3. MALZEME VE YÖNTEM

CMOS aktif endüktansların analog işaret işleme ve veri haberleşmesinde geniş bir uygulama yelpazesi bulunur. Pasif endüktans kullanımının getirdiği bazı kısıtlamalardan dolayı CMOS aktif endüktans kullanımının etkinliği artmıştır. Bu kısıtlamalardan bazıları gürültü, kontrol edilebilir olmaması ve büyük bir silikon alana ihtiyaç duyulmasıdır. Pasif endüktans yerine aktif elemanlar kullanılarak bu dezavantajlar giderilmeye çalışılmaktadır. Bu nedenle son zamanlarda CMOS teknolojisi ile gerçekleştirilen endüktans benzetim devrelerinin kullanımı yaygınlaşmış ve araştırmacıları yeni çalışmalara yönlendirmiştir [1].

Tezin bu bölümünde Şekil 3.1'de gösterilen sadece MOS transistörler kullanılarak gerçekleştirilmiş aktif endüktans yapıları önerilmiştir. Bu yapıların kutuplamaları yapılarak eşdeğer endüktans devreleri ile birlikte çalışmaları gösterilmiştir. CMOS aktif endüktans yapılarının LT Spice programı kullanılarak benzetimleri yapılmış, TSMC 0.18 μm CMOS teknolojisi kullanılmıştır.





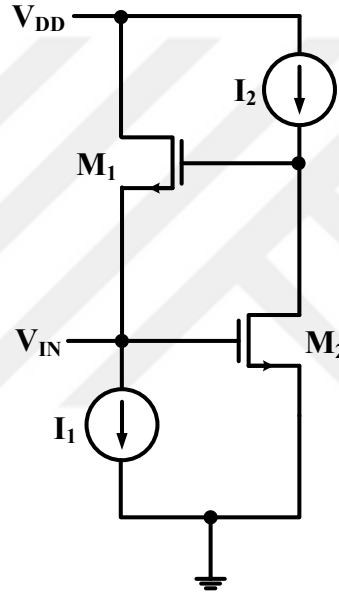
Şekil 3.1 : Endüktans Benzetimleri (a) Ortak kaynak ve ortak savaklı, NMOS'lu yapı (b) Ortak kaynak ve ortak savaklı, PMOS tabanlı yapı (c) Ortak kaynak ve ortak geçitli, NMOS tabanlı yapı (d) Ortak kaynak ve ortak geçitli, PMOS tabanlı yapı (e) Ortak kaynak ve ortak geçitli, NMOS ve PMOS tabanlı yapı (f) Ortak kaynak ve ortak geçitli, NMOS ve PMOS tabanlı yapı.

Yüksek frekans başarımları için transistörlerin ortak kaynak (common source-CS), ortak savak (common drain-CD) ve ortak geçit (common gate-CG) katları ve bunlardan kaynaklanan kapasite değerleri C_1 ve C_2 kullanılarak g_{m1} ve g_{m2} geçiş iletkenlikleri gerçekleştirilir. Ortak savak-CD ve ortak geçit-CG katı pozitif geçiş iletkenliği sağlarken, ortak kaynak-CS katı negatif geçiş iletkenliği sağlar. Böylece ortak kaynak ve ortak savak katı kullanarak veya ortak kaynak ve ortak geçit katı kullanarak topraklı aktif endüktans yapıları gerçekleştirilebilir.

3.1 ORTAK KAYNAK VE ORTAK SAVAKLI YAPILAR

3.1.1 NMOS Tabanlı Endüktans Yapısı

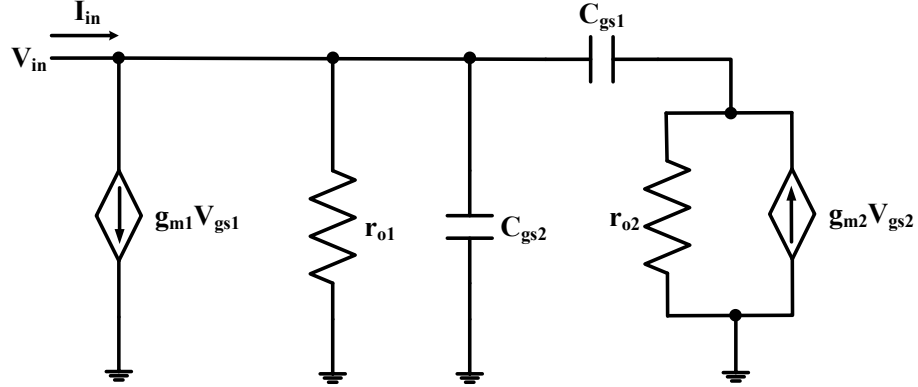
Şekil 3.1(a)'da gösterilen iki adet NMOS kullanılarak gerçekleştirilen ortak kaynak ve ortak savaklı yapı iki adet kutuplama akımı kullanılarak Şekil 3.2'de gösterilen aktif endüktans yapısı elde edilmiştir. V_{DD} besleme gerilimi 1.5 V alınmıştır ve MOS transistörlerin boyutları Tablo 3.1'deki gibidir. Kutuplama akımlarının değeri $I_1=50 \mu A$ ve $I_2=20 \mu A$ 'dir. Devrenin güç tüketiminin yaklaşık $105 \mu W$ gibi düşük bir değerde olduğu görülmüştür.



Şekil 3.2 : Ortak kaynak ve ortak savaklı NMOS tabanlı aktif endüktans yapısı.

Tablo 3.1 : Aktif endüktans yapısında kullanılan MOS transistörlerin boyutları.

Transistörler\Boyutlar	W (μm)	L (μm)
M ₁	14.4	0.36
M ₂	14.4	0.36



Şekil 3.3 : Aktif endüktans yapısının küçük işaret eşdeğeri.

Şekil 3.2'deki yapının küçük işaret analizi yapıp düzenlenirse eşdeğer devresi Şekil 3.3'deki gibi olur. Bu yapının analizi yapılarak admitansı hesaplanırsa;

$$Y_{in} = \frac{I_{in}}{V_{in}}$$

$$V_{in} = V_2$$

$$V_2 \times g_{o1} + V_1 \times g_{m1} + V_2 \times s \times C_{gs2} + V_1 \times s \times C_{gs1} = I_{in} \quad (3.1)$$

$$V_1 \times s \times C_{gs1} = (V_2 - V_1) \times g_{o2} + V_2 \times g_{m2} \quad (3.2)$$

Denklem (3.1) ve (3.2)'den;

$$V_2 \times g_{o1} + V_1 \times g_{m1} + V_2 \times s \times C_{gs2} + V_2 \times g_{o2} - V_1 \times g_{o2} + V_2 \times g_{m2} = I_{in} \quad (3.3)$$

$$V_2 (g_{o1} + s \times C_{gs2} + g_{o2} + g_{m2}) + V_1 (g_{m1} - g_{o2}) = I_{in}$$

Denklem (3.2)'den

$$V_2 (g_{o2} + g_{m2}) = V_1 (g_{o2} + s \times C_{gs1}) \quad (3.4)$$

$$V_1 = V_2 \times \frac{g_{o2} + g_{m2}}{g_{o2} + s \times C_{gs1}}$$

Denklem (3.3) ve (3.4)'ten;

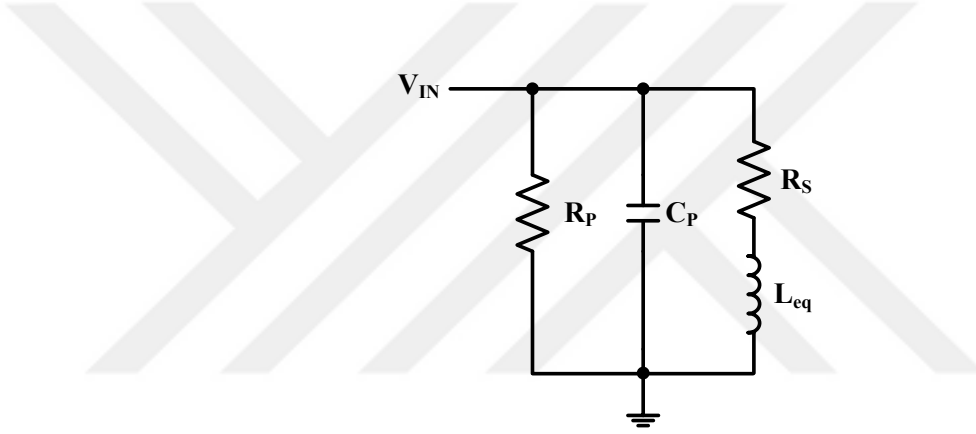
$$V_2[(g_{o1} + g_{o2} + g_{m2} + s \times C_{gs2}) + (\frac{(g_{o2} + g_{m2}) \cdot (g_{m1} - g_{o2})}{g_{o2} + s \times C_{gs2}})] = I_{in} \quad (3.5)$$

Denklem (3.1), (3.2), (3.3), (3.4), (3.5) kullanılarak devrenin admitansı;

$$Y_{in} = \frac{I_{in}}{V_{in}} = g_{o1} + g_{o2} + g_{m2} + s \times C_{gs2} + \frac{(g_{o2} + g_{m2}) \cdot (g_{m1} - g_{o2})}{g_{o2} + s \times C_{gs1}} \quad (3.6)$$

olarak elde edilir.

Elde edilen admitans değerine bakılarak yapıya uygun eşdeğer devre modeli Şekil 3.4'deki gibi olur.



Şekil 3.4 : Aktif endüktans yapısının eşdeğer devre modeli.

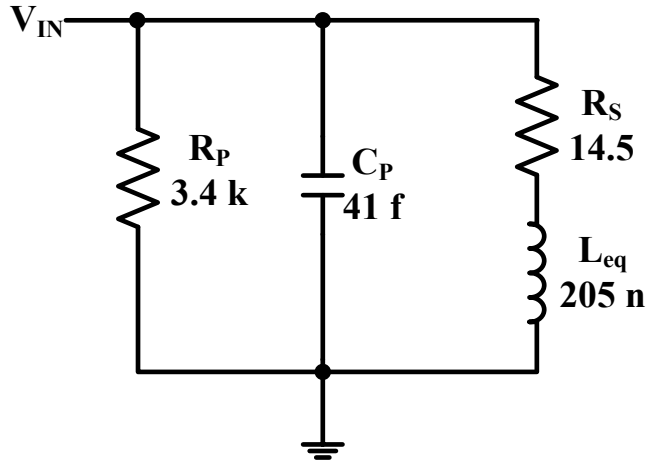
Eşdeğer devrede görülen paralel parazitik kapasite ve direnç değeri ile seri parazitik direnç değeri ve yapının endüktans değeri Denklem (3.6)'dan yararlanılarak aşağıdaki gibi hesaplanır.

$$R_p = \frac{1}{g_{o1} + g_{o2} + g_{m2}} \quad (3.7)$$

$$C_p = C_{gs2} \quad (3.8)$$

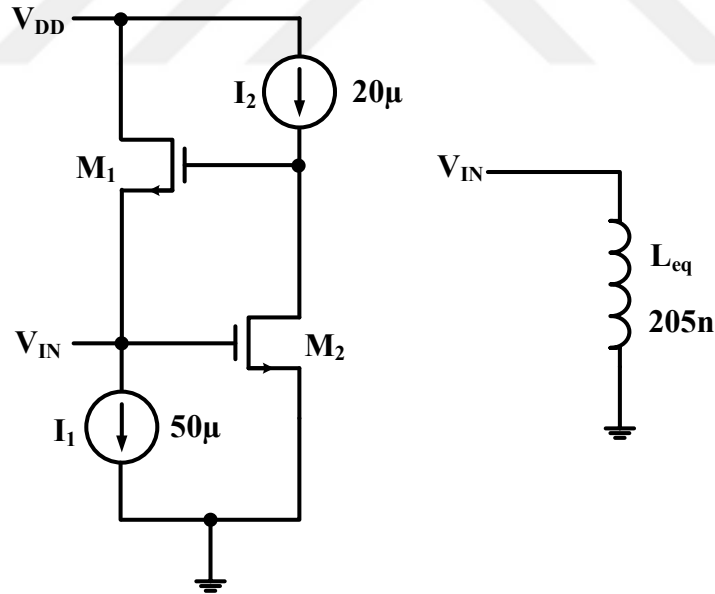
$$R_s = \frac{g_{o2}}{g_{m1} \times g_{m2}} \quad (3.9)$$

$$L_s = \frac{C_{gs1}}{g_{m1} \times g_{m2}} = \frac{(G_{gs1} + C_{gdov1} + C_{gdov2})}{g_{m1} \times g_{m2}} \quad (3.10)$$



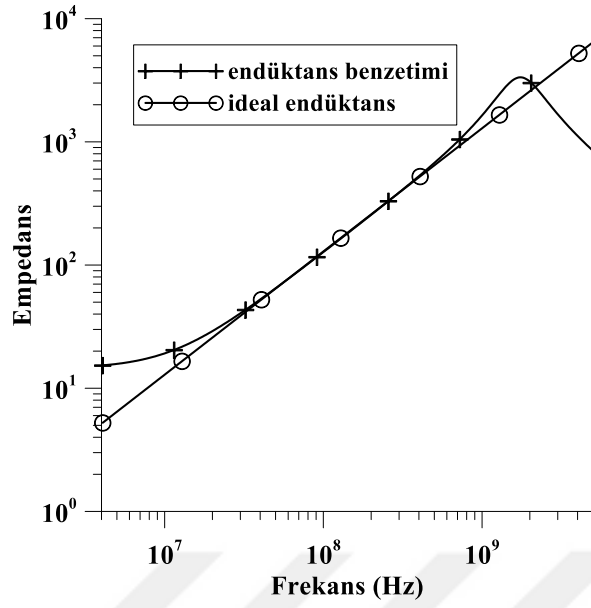
Şekil 3.5 : Aktif endüktans yapısının eşdeğer endüktans devresi.

Şekil 3.2’de gösterilen, kutuplama akımları kullanılarak gerçekleştirilen aktif endüktans yapısının eşdeğer endüktans devresi Şekil 3.5’deki gibidir. Devreden elde edilen aktif endüktans değerinin ideal endüktansla karşılaştırılması için Şekil 3.6’daki devrenin LT Spice programı ile benzetimi yapılmış ve elde edilen grafik Şekil 3.7’de gösterilmiştir.



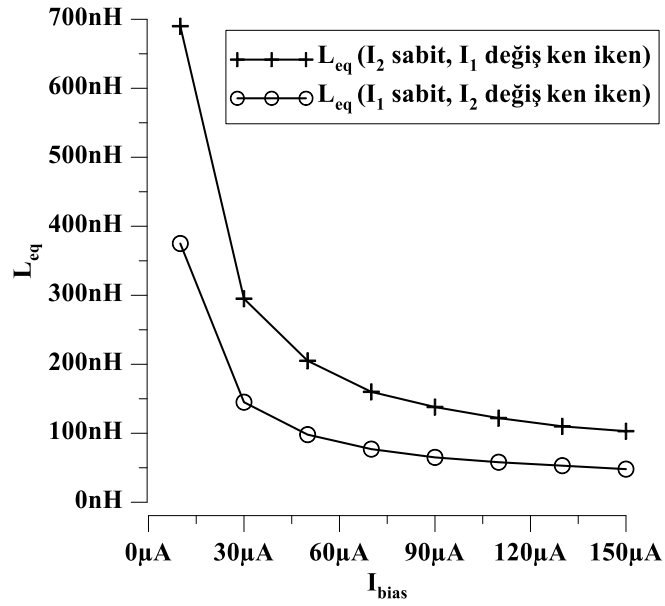
Şekil 3.6 : Aktif endüktans değerinin ideal endüktans değeri ile karşılaştırılması.

Şekil 3.7’de görülen benzetim sonucu incelendiğinde CMOS’larla gerçekleştirilen aktif endüktans yapısının ideal bir endüktans ile karşılaştırılması sonucu yapının yaklaşık 30 MHz ile 600 MHz arasında düzgün çalıştığı görülmektedir. Aktif endüktans devresinden elde edilen endüktansın değeri 205 nH’dir.



Şekil 3.7 : İdeal ve aktif endüktansa ait empedansın frekansla değişimi.

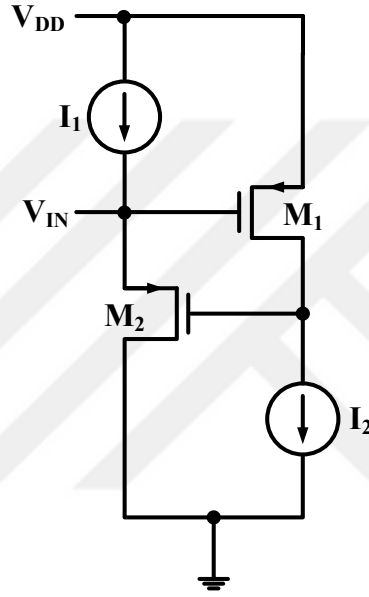
Aktif endüktans elemanının endüktans değeri elektronik olarak ayarlanabilir. I_1 ve I_2 kutuplama akımlarını değiştirerek yapının geçiş iletkenliği değeri değiştirilebilir ve böylelikle endüktans değeri de istenilen şekilde ayarlanabilir. Şekil 3.6'daki devrede $I_1=50 \mu\text{A}$ iken I_2 akımının farklı değerleri için ve $I_2=20 \mu\text{A}$ iken I_1 akımının farklı değerleri için endüktans değerinin değişim grafiği Şekil 3.8'de gösterilmiştir.



Şekil 3.8 : Aktif endüktans değerinin kutuplama akımı ile değişimi.

3.1.2 PMOS Tabanlı Endüktans Yapısı

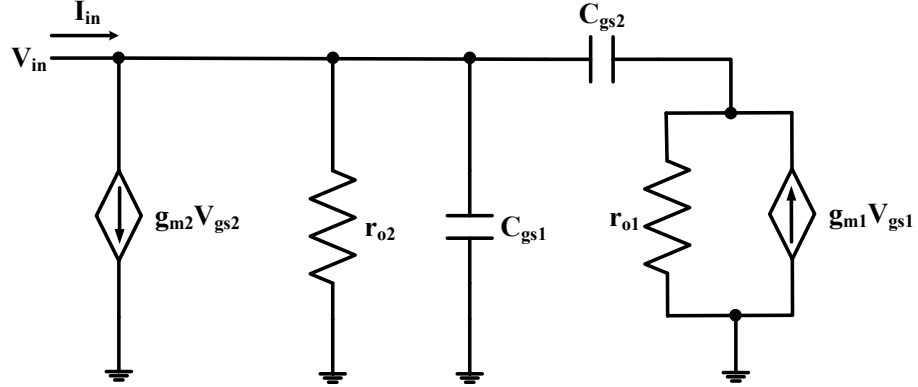
Şekil 3.1(b)'de gösterilen iki adet PMOS kullanılarak gerçekleştirilen ortak kaynak ve ortak savaklı yapı iki adet kutuplama akımı kullanılarak Şekil 3.9'da gösterilen aktif endüktans yapısı elde edilmiştir. V_{DD} besleme gerilimi 1.5 V alınmıştır ve MOS transistörlerin boyutları Tablo 3.2'deki gibidir. Kutuplama akımlarının değeri $I_1=50 \mu A$ ve $I_2=20 \mu A$ 'dir. Devrenin güç tüketiminin yaklaşık $105 \mu W$ gibi düşük bir değerde olduğu görülmüştür.



Şekil 3.9 : Ortak kaynak ve ortak savaklı PMOS tabanlı aktif endüktans yapısı.

Tablo 3.2 : Aktif endüktans yapısında kullanılan MOS transistörlerin boyutları.

Transistörler\Boyutlar	W (μm)	L (μm)
M ₁	14.4	0.36
M ₂	14.4	0.36



Şekil 3.10 : Aktif endüktans yapısının küçük işaret eşdeğeri.

Şekil 3.9'daki yapının küçük işaret analizi yapıлып düzenlenirse eşdeğer devresi Şekil 3.10'daki gibi olur. Bu yapının analizi yapılarak admitansı hesaplanırsa;

$$Y_{in} = \frac{I_{in}}{V_{in}}$$

$$V_{in} = V_1$$

$$V_1 \times g_{o2} + V_2 \times g_{m2} + V_1 \times s \times C_{gs1} + V_2 \times s \times C_{gs2} = I_{in} \quad (3.11)$$

$$V_2 \times s \times C_{gs2} = (V_1 - V_2) \times g_{o1} + V_1 \times g_{m1} \quad (3.12)$$

Denklem (3.11) ve (3.12)'den;

$$V_1 \times g_{o2} + V_2 \times g_{m2} + V_1 \times s \times C_{gs1} + V_1 \times g_{o1} - V_2 \times g_{o1} + V_1 \times g_{m1} = I_{in} \quad (3.13)$$

$$V_1 (g_{o2} + s \times C_{gs1} + g_{o1} + g_{m1}) + V_2 (g_{m2} - g_{o1}) = I_{in}$$

Denklem (3.12)'den;

$$V_1 (g_{o1} + g_{m1}) = V_2 (g_{o1} + s \times C_{gs2}) \quad (3.14)$$

$$V_2 = V_1 \times \frac{g_{o1} + g_{m1}}{g_{o1} + s \times C_{gs2}}$$

Denklem (3.13) ve (3.14)'ten;

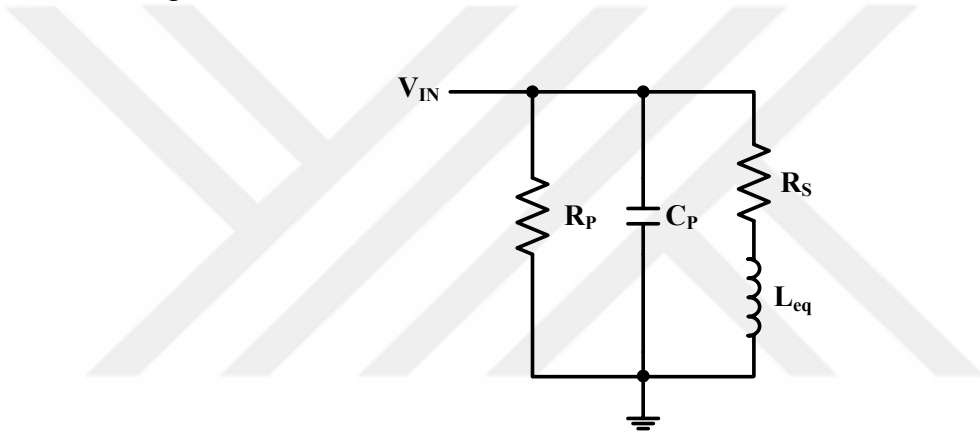
$$V_1[(g_{o1} + g_{o2} + g_{m1} + s \times C_{gs1}) + (\frac{(g_{o1} + g_{m1}) \cdot (g_{m2} - g_{o1})}{g_{o1} + s \times C_{gs2}})] = I_{in} \quad (3.15)$$

Denklem (3.11), (3.12), (3.13), (3.14), (3.15) kullanılarak devrenin admitansı;

$$Y_{in} = \frac{I_{in}}{V_{in}} = g_{o1} + g_{o2} + g_{m1} + s \times C_{gs1} + \frac{(g_{o1} + g_{m1}) \cdot (g_{m2} - g_{o1})}{g_{o1} + s \times C_{gs2}} \quad (3.16)$$

olarak elde edilir.

Elde edilen admitans değerine bakılarak yapıya uygun eşdeğer devre modeli Şekil 3.11'deki gibi olur.



Şekil 3.11 : Aktif endüktans yapısının eşdeğer devre modeli.

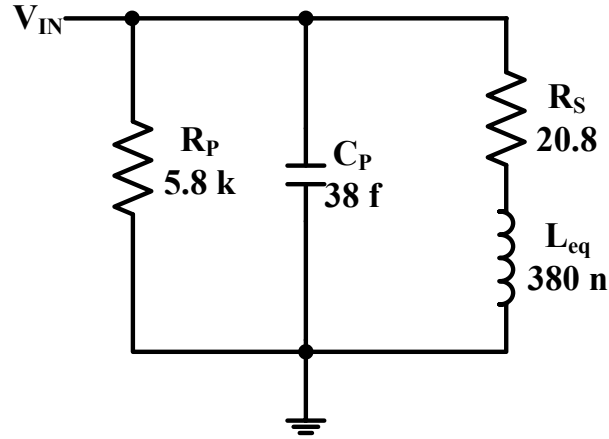
Eşdeğer devrede görülen paralel parazitik kapasite ve direnç değeri ile seri parazitik direnç değeri ve yapının endüktans değeri Denklem (3.16)'dan yararlanılarak aşağıdaki gibi hesaplanır.

$$R_p = \frac{1}{g_{o1} + g_{o2} + g_{m1}} \quad (3.17)$$

$$C_p = C_{gs1} \quad (3.18)$$

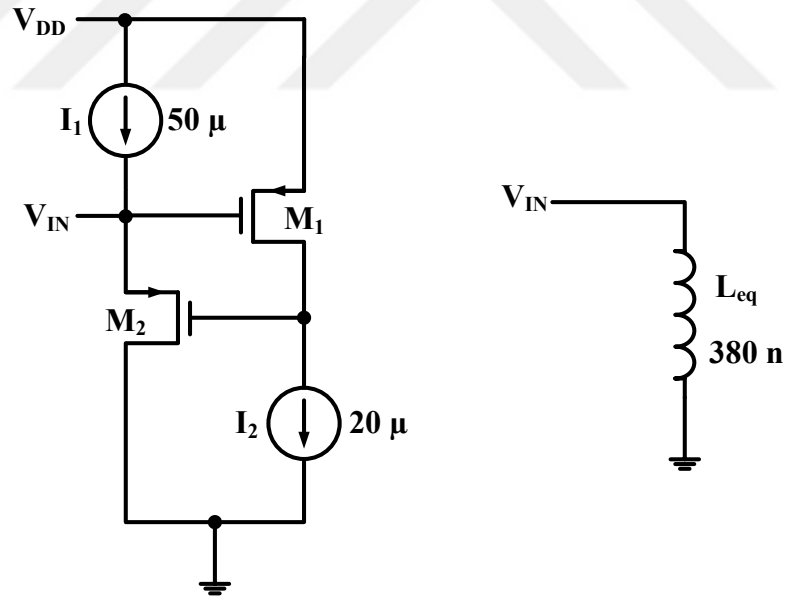
$$R_s = \frac{g_{o1}}{g_{m1} \times g_{m2}} \quad (3.19)$$

$$L_s = \frac{C_{gs2}}{g_{m1} \times g_{m2}} = \frac{(C_{gs2} + C_{gdov1} + C_{gdov2})}{g_{m1} \times g_{m2}} \quad (3.20)$$



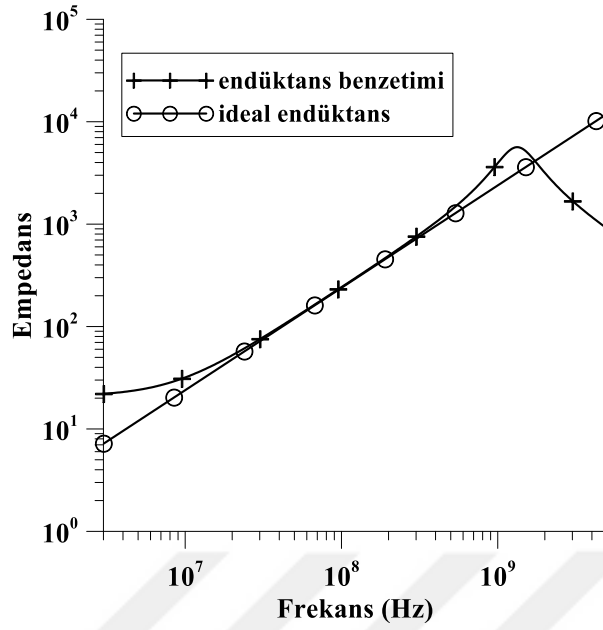
Şekil 3.12 : Aktif endüktans yapısının eşdeğer endüktans devresi.

Şekil 3.9’da gösterilen, kutuplama akımları kullanılarak gerçekleştirilen aktif endüktans yapısının eşdeğer endüktans devresi Şekil 3.12’deki gibidir. Devreden elde edilen aktif endüktans değerinin ideal endüktansla karşılaştırılması için Şekil 3.13’deki devrenin LT Spice programı ile benzetimi yapılmış ve elde edilen grafik Şekil 3.14’de gösterilmiştir.



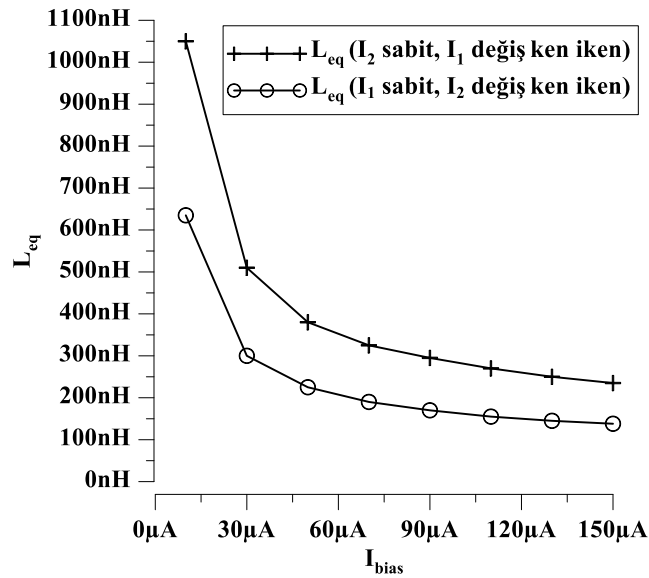
Şekil 3.13 : Aktif endüktans değerinin ideal endüktans değeri ile karşılaştırılması.

Şekil 3.14’de görülen benzetim sonucu incelendiğinde CMOS’larla gerçekleştirilen aktif endüktans yapısının ideal bir endüktans ile karşılaştırılması sonucu yapının yaklaşık 30 MHz ile 400 MHz arasında düzgün çalıştığı görülmektedir. Aktif endüktans devresinden elde edilen endüktansın değeri 380 nH’dir.



Şekil 3.14 : İdeal ve aktif endüktansa ait empedansın frekansla değişimi.

Aktif endüktans elemanının endüktans değeri elektronik olarak ayarlanabilir. I_1 ve I_2 kutuplama akımlarını değiştirerek yapının geçiş iletkenliği değeri değiştirilebilir ve böylelikle endüktans değeri de istenilen şekilde ayarlanabilir. Şekil 3.13'deki devrede $I_1=50 \mu\text{A}$ iken I_2 akımının farklı değerleri için ve $I_2=20 \mu\text{A}$ iken I_1 akımının farklı değerleri için endüktans değerinin değişim grafiği Şekil 3.15'de gösterilmiştir.

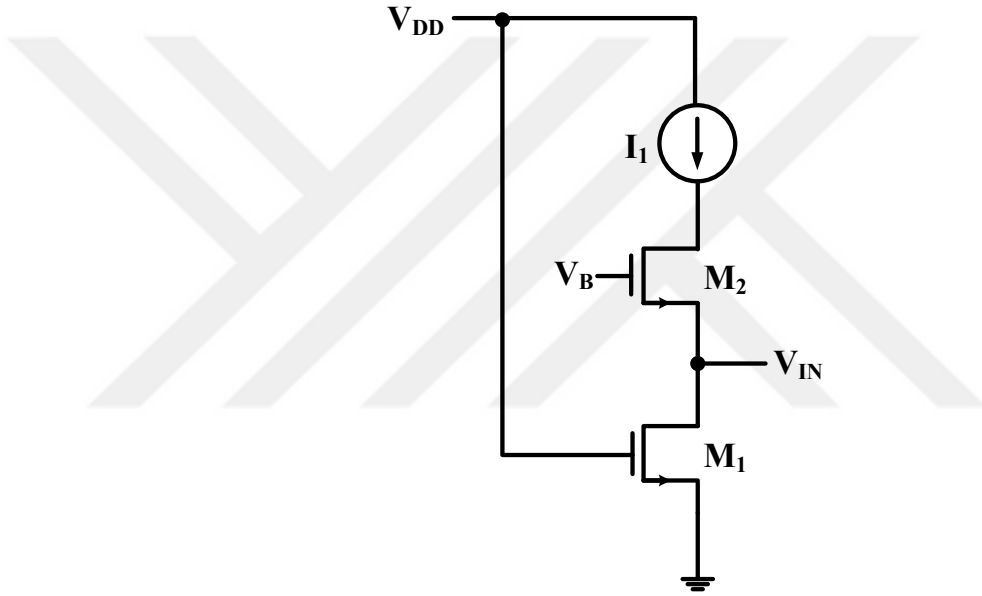


Şekil 3.15 : Aktif endüktans değerinin kutuplama akımı ile değişimi.

3.2 ORTAK GEÇİT VE ORTAK KAYNAKLI YAPILAR

3.2.1 NMOS Tabanlı Endüktans Yapısı

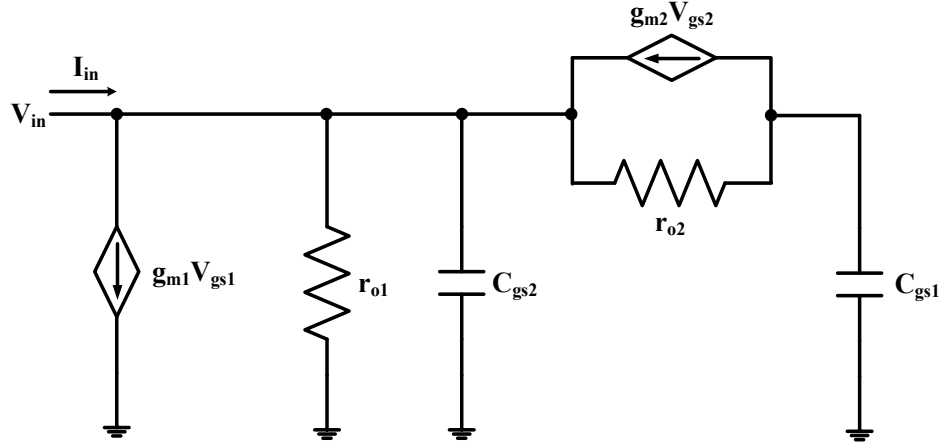
Şekil 3.1(c)'de gösterilen iki adet NMOS kullanılarak gerçekleştirilen ortak geçit ve ortak kaynaklı yapı bir adet kutuplama akımı kullanılarak Şekil 3.16'da gösterilen aktif endüktans yapısı elde edilmiştir. V_{DD} besleme gerilimi 1.5 V alınmıştır ve MOS transistörlerin boyutları Tablo 3.3'deki gibidir. Kutuplama akımının değeri $I_1=50 \mu A$ 'dir. V_B besleme gerilimi 0.7 V alınmıştır ve devrenin güç tüketiminin yaklaşık $75 \mu W$ gibi düşük bir değerde olduğu görülmüştür.



Şekil 3.16 : Ortak geçit ve ortak kaynaklı NMOS tabanlı aktif endüktans yapısı.

Tablo 3.3 : Aktif endüktans yapısında kullanılan MOS transistörlerin boyutları.

Transistörler\Boyutlar	W (μm)	L (μm)
M ₁	14.4	0.36
M ₂	14.4	0.36



Şekil 3.17 : Aktif endüktans yapısının küçük işaret eşdeğeri.

Şekil 3.16'daki yapının küçük işaret analizi yapıp düzenlenirse eşdeğer devresi Şekil 3.17'deki gibi olur. Bu yapının analizi yapılarak admitansı hesaplanırsa;

$$Y_{in} = \frac{I_{in}}{V_{in}}$$

$$V_{in} = V_2$$

$$V_2 \times g_{o1} + V_1 \times g_{m1} + V_2 \times s \times C_{gs2} + V_2 \times g_{o2} - V_1 \times g_{o2} + V_2 \times g_{m2} = I_{in} \quad (3.21)$$

$$V_1 \times s \times C_{gs1} + V_1 \times g_{o2} - V_2 \times g_{o2} - V_2 \times g_{m2} = 0 \quad (3.22)$$

Denklem (3.21)'den;

$$V_2 (g_{o1} + s \times C_{gs2} + g_{o2} + g_{m2}) + V_1 (g_{m1} - g_{o2}) = I_{in} \quad (3.23)$$

Denklem (3.22)'den;

$$V_2 (g_{o2} + g_{m2}) = V_1 (g_{o2} + s \times C_{gs1}) \quad (3.24)$$

$$V_1 = V_2 \times \frac{g_{o2} + g_{m2}}{g_{o2} + s \times C_{gs1}}$$

Denklem (3.23)'den;

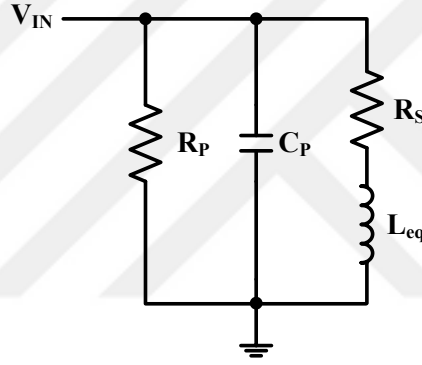
$$V_2[(g_{o1} + g_{o2} + g_{m2} + s \times C_{gs2}) + (\frac{(g_{o2} + g_{m2}) \cdot (g_{m1} - g_{o2})}{g_{o2} + s \times C_{gs2}})] = I_{in} \quad (3.25)$$

Denklem (3.21), (3.22), (3.23), (3.24), (3.25) kullanılarak devrenin admitansı;

$$Y_{in} = \frac{I_{in}}{V_{in}} = g_{o1} + g_{o2} + g_{m2} + s \times C_{gs2} + \frac{(g_{o2} + g_{m2}) \cdot (g_{m1} - g_{o2})}{g_{o2} + s \times C_{gs1}} \quad (3.26)$$

olarak elde edilir.

Elde edilen admitans değerine bakılarak yapıya uygun eşdeğer devre modeli Şekil 3.18'deki gibi olur.



Şekil 3.18 : Aktif endüktans yapısının eşdeğer devre modeli.

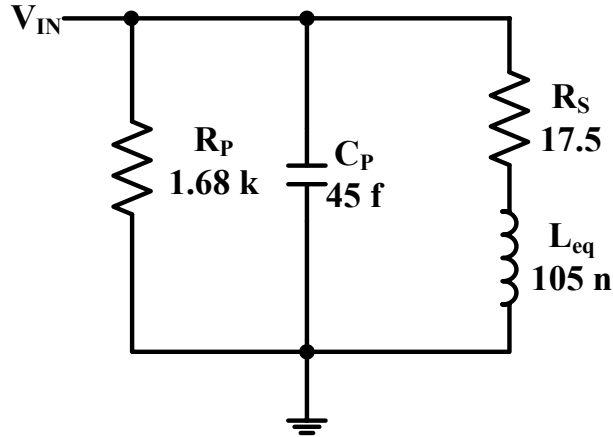
Eşdeğer devrede görülen paralel parazitik kapasite ve direnç değeri ile seri parazitik direnç değeri ve yapının endüktans değeri Denklem (3.26)'dan yararlanılarak aşağıdaki gibi hesaplanır.

$$R_p = \frac{1}{g_{o1} + g_{o2} + g_{m2}} \quad (3.27)$$

$$C_p = C_{gs2} \quad (3.28)$$

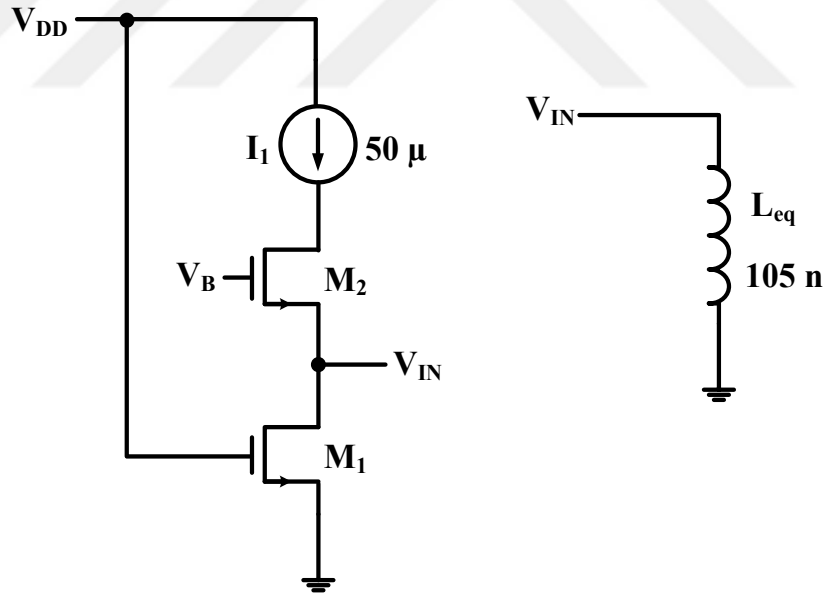
$$R_s = \frac{g_{o2}}{g_{m1} \times g_{m2}} \quad (3.29)$$

$$L_s = \frac{C_{gs1}}{g_{m1} \times g_{m2}} = \frac{(G_{gs1} + C_{gdov1} + C_{gdov2})}{g_{m1} \times g_{m2}} \quad (3.30)$$



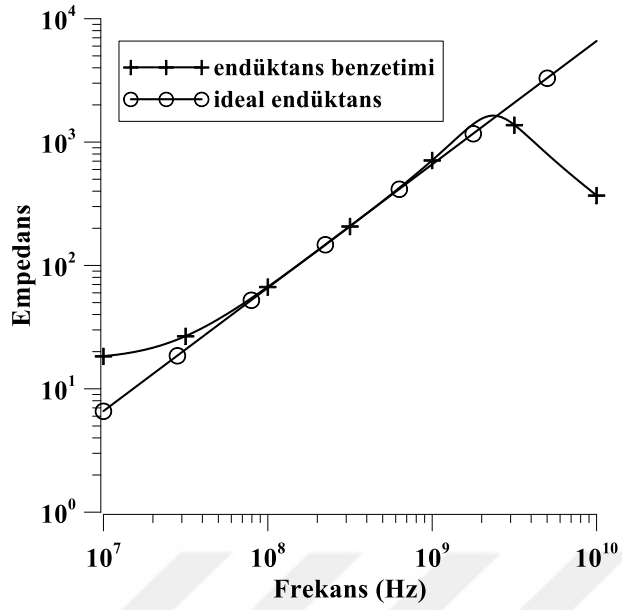
Şekil 3.19 : Aktif endüktans yapısının eşdeğer endüktans devresi.

Şekil 3.16’da gösterilen, kutuplama akımı kullanılarak gerçekleştirilen aktif endüktans yapısının eşdeğer endüktans devresi Şekil 3.19’daki gibidir. Devreden elde edilen aktif endüktans değerinin ideal endüktansla karşılaştırılması için Şekil 3.20’deki devrenin LT Spice programı ile benzetimi yapılmış ve elde edilen grafik Şekil 3.21’de gösterilmiştir.



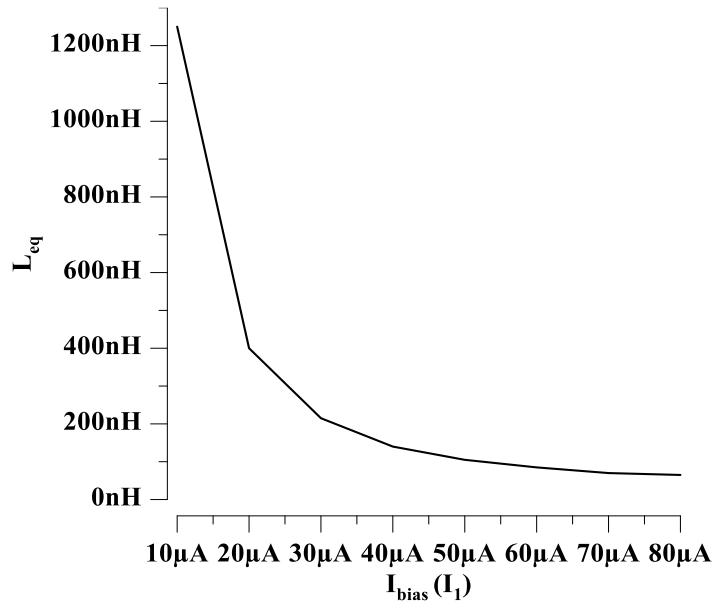
Şekil 3.20 : Aktif endüktans değerinin ideal endüktans değeri ile karşılaştırılması.

Şekil 3.21’de görülen benzetim sonucu incelendiğinde CMOS’larla gerçekleştirilen aktif endüktans yapısının ideal bir endüktans ile karşılaştırılması sonucu yapının yaklaşık 60 MHz ile 1 GHz arasında düzgün çalıştığı görülmüştür. Aktif endüktans devresinden elde edilen endüktansın değeri 105 nH’dir.



Şekil 3.21 : İdeal ve aktif endüktansa ait empedansın frekansla değişimi.

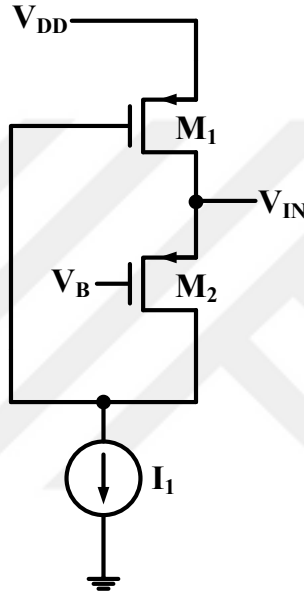
Aktif endüktans elemanının endüktans değeri elektronik olarak ayarlanabilir. I_1 kutuplama akımını değiştirerek yapının geçiş iletkenliği değeri değiştirilebilir ve böylelikle endüktans değeri de istenilen şekilde ayarlanabilir. Şekil 3.20'deki devrede I_1 kutuplama akımının farklı değerleri için endüktans değerinin değişim grafiği Şekil 3.22'de gösterilmiştir.



Şekil 3.22 : Aktif endüktans değerinin kutuplama akımı ile değişimi..

3.2.2 PMOS Tabanlı Endüktans Yapısı

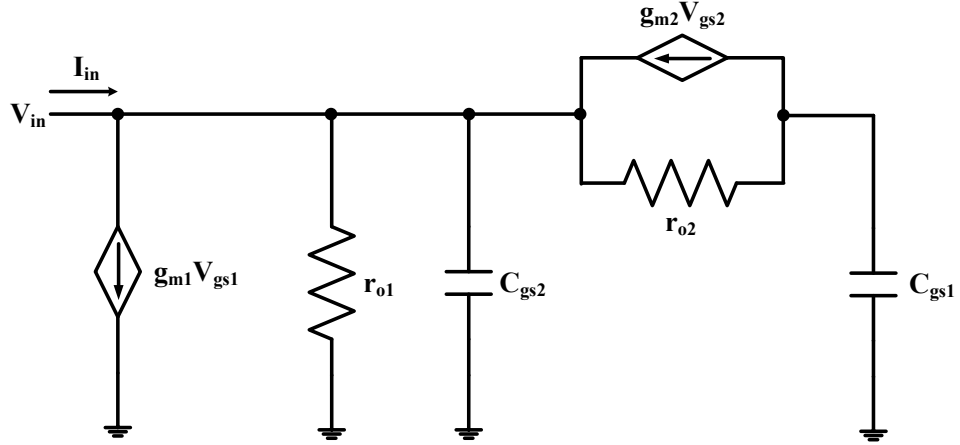
Şekil 3.1(d)'de gösterilen iki adet PMOS kullanılarak gerçekleştirilen ortak geçit ve ortak kaynaklı yapı bir adet kutuplama akımı kullanılarak Şekil 3.23'de gösterilen aktif endüktans yapısı elde edilmiştir. V_{DD} besleme gerilimi 1.5 V alınmıştır ve MOS transistörlerin boyutları Tablo 3.4'deki gibidir. Kutuplama akımının değeri $I_1=20 \mu A$ 'dir. V_B besleme gerilimi 0.6 V alınmıştır ve devrenin güç tüketiminin yaklaşık $30 \mu W$ gibi düşük bir değerde olduğu görülmüştür.



Şekil 3.23 : Ortak geçit ve ortak kaynaklı PMOS tabanlı aktif endüktans yapısı.

Tablo 3.4 : Aktif endüktans yapısında kullanılan MOS transistörlerin boyutları.

Transistörler\Boyutlar	W (μm)	L (μm)
M ₁	14.4	0.36
M ₂	14.4	0.36



Şekil 3.24 : Aktif endüktans yapısının küçük işaret eşdeğeri.

Şekil 3.23'deki yapının küçük işaret analizi yapıp düzenlenirse eşdeğer devresi Şekil 3.24'deki gibi olur. Bu yapının analizi yapılarak admitansı hesaplanırsa;

$$Y_{in} = \frac{I_{in}}{V_{in}}$$

$$V_{in} = V_2$$

$$V_2 \times g_{o1} + V_1 \times g_{m1} + V_2 \times s \times C_{gs2} + V_2 \times g_{o2} - V_1 \times g_{o2} + V_2 \times g_{m2} = I_{in} \quad (3.31)$$

$$V_1 \times s \times C_{gs1} + V_1 \times g_{o2} - V_2 \times g_{o2} - V_2 \times g_{m2} = 0 \quad (3.32)$$

Denklem (3.31)'den;

$$V_2 (g_{o1} + s \times C_{gs2} + g_{o2} + g_{m2}) + V_1 (g_{m1} - g_{o2}) = I_{in} \quad (3.33)$$

Denklem (3.32)'den;

$$V_2 (g_{o2} + g_{m2}) = V_1 (g_{o2} + s \times C_{gs1}) \quad (3.34)$$

$$V_1 = V_2 \times \frac{g_{o2} + g_{m2}}{g_{o2} + s \times C_{gs1}}$$

Denklem (3.33)'den;

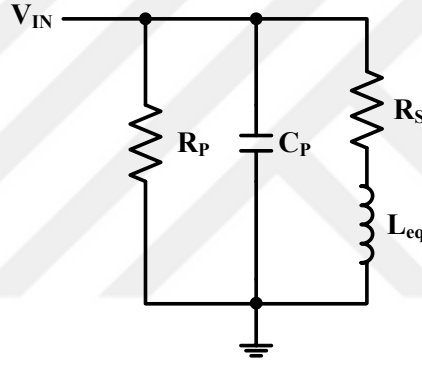
$$V_2[(g_{o1} + g_{o2} + g_{m2} + s \times C_{gs2}) + (\frac{(g_{o2} + g_{m2}) \cdot (g_{m1} - g_{o2})}{g_{o2} + s \times C_{gs2}})] = I_{in} \quad (3.35)$$

Denklem (3.31), (3.32), (3.33), (3.34), (3.35) kullanılarak devrenin admitansı;

$$Y_{in} = \frac{I_{in}}{V_{in}} = g_{o1} + g_{o2} + g_{m2} + s \times C_{gs2} + \frac{(g_{o2} + g_{m2}) \cdot (g_{m1} - g_{o2})}{g_{o2} + s \times C_{gs1}} \quad (3.36)$$

olarak elde edilir.

Elde edilen admitans değerine bakılarak yapıya uygun eşdeğer devre modeli Şekil 3.25'deki gibi olur.



Şekil 3.25 : Aktif endüktans yapısının eşdeğer devre modeli.

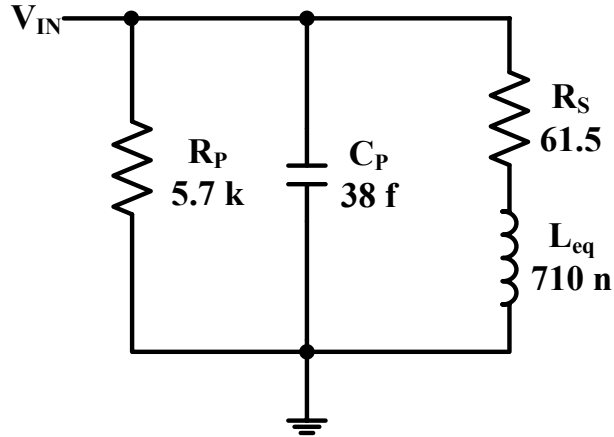
Eşdeğer devrede görülen paralel parazitik kapasite ve direnç değeri ile seri parazitik direnç değeri ve yapının endüktans değeri Denklem (3.36)'dan yararlanılarak aşağıdaki gibi hesaplanır.

$$R_p = \frac{1}{g_{o1} + g_{o2} + g_{m2}} \quad (3.37)$$

$$C_p = C_{gs2} \quad (3.38)$$

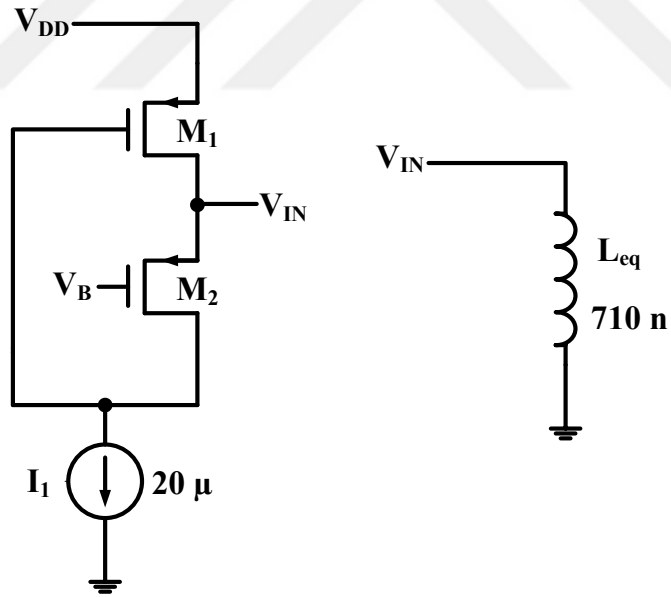
$$R_s = \frac{g_{o2}}{g_{m1} \times g_{m2}} \quad (3.39)$$

$$L_s = \frac{C_{gs1}}{g_{m1} \times g_{m2}} = \frac{(G_{gs1} + C_{gdov1} + C_{gdov2})}{g_{m1} \times g_{m2}} \quad (3.40)$$



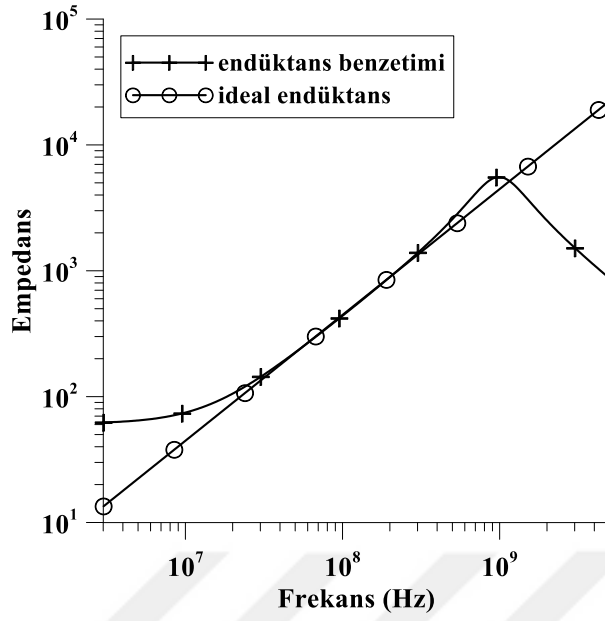
Şekil 3.26 : Aktif endüktans yapısının eşdeğer endüktans devresi.

Şekil 3.23’de gösterilen, kutuplama akımı kullanılarak gerçekleştirilen aktif endüktans yapısının eşdeğer endüktans devresi Şekil 3.26’daki gibidir. Devreden elde edilen aktif endüktans değerinin ideal endüktansla karşılaştırılması için Şekil 3.27’deki devrenin LT Spice programı ile benzetimi yapılmış ve elde edilen grafik Şekil 3.28’de gösterilmiştir.



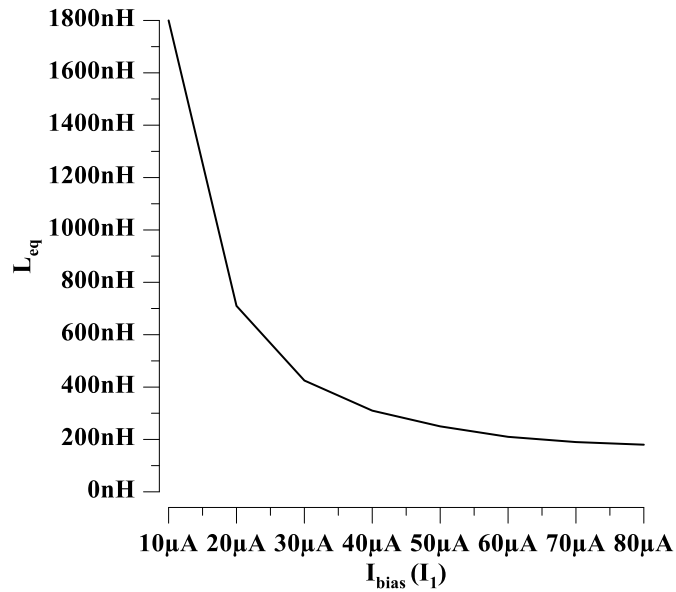
Şekil 3.27 : Aktif endüktans değerinin ideal endüktans değeri ile karşılaştırılması.

Şekil 3.28’de görülen benzetim sonucu incelendiğinde CMOS’larla gerçekleştirilen aktif endüktans yapısının ideal bir endüktans ile karşılaştırılması sonucu yapının yaklaşık 30 MHz ile 400 MHz arasında düzgün çalıştığı görülmüştür. Aktif endüktans devresinden elde edilen endüktansın değeri 710 nH’dir.



Şekil 3.28 : İdeal ve aktif endüktansa ait empedansın frekansla değişimi.

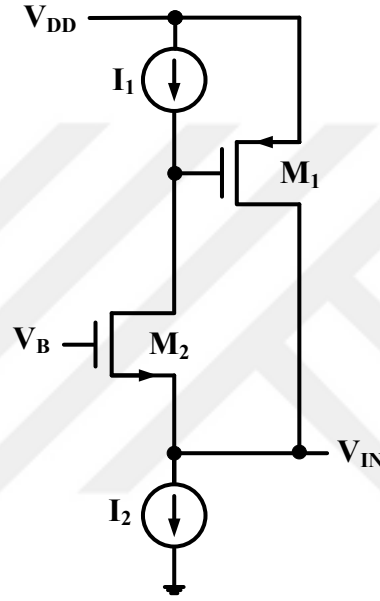
Aktif endüktans elemanının endüktans değeri elektronik olarak ayarlanabilir. I_1 kutuplama akımını değiştirerek yapının geçiş iletkenliği değeri değiştirilebilir ve böylelikle endüktans değeri de istenilen şekilde ayarlanabilir. Şekil 3.27'deki devrede I_1 kutuplama akımının farklı değerleri için endüktans değerinin değişim grafiği Şekil 3.29'da gösterilmiştir.



Şekil 3.29 : Aktif endüktans değerinin kutuplama akımı ile değişimi.

3.2.3 PMOS ve NMOS Tabanlı Endüktans Yapısı

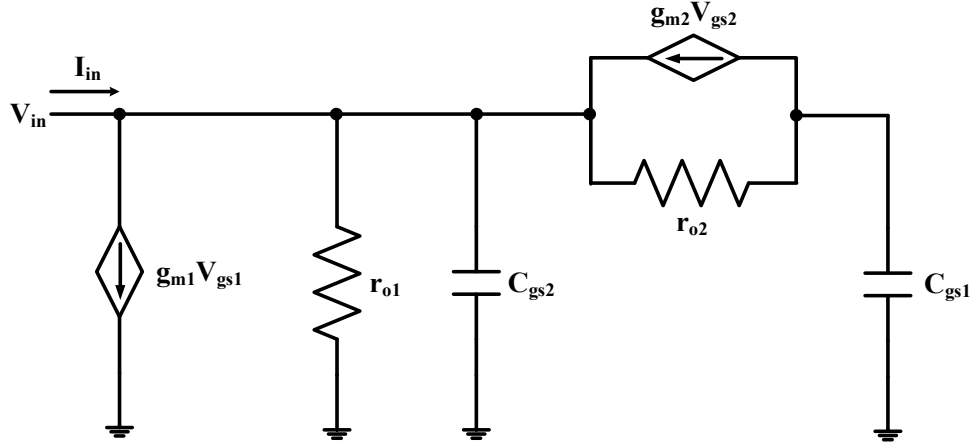
Şekil 3.1(e)'de gösterilen bir adet PMOS ve bir adet NMOS kullanılarak gerçekleştirilen ortak geçit ve ortak kaynaklı yapı iki adet kutuplama akımı kullanılarak Şekil 3.30'da gösterilen aktif endüktans yapısı elde edilmiştir. V_{DD} besleme gerilimi 1.5 V alınmıştır ve MOS transistörlerin boyutları Tablo 3.5'deki gibidir. Kutuplama akımlarının değerleri $I_1=20 \mu\text{A}$ ve $I_2=50 \mu\text{A}$ 'dır. V_B besleme gerilimi 0.5 V alınmıştır ve devrenin güç tüketiminin yaklaşık $75 \mu\text{W}$ gibi düşük bir değerde olduğu görülmüştür.



Şekil 3.30 : Ortak geçit ve ortak kaynaklı PMOS ve NMOS tabanlı aktif endüktans yapısı.

Tablo 3.5 : Aktif endüktans yapısında kullanılan MOS transistörlerin boyutları.

Transistörler\Boyutlar	W (μm)	L (μm)
M ₁	14.4	0.36
M ₂	14.4	0.36



Şekil 3.31 : Aktif endüktans yapısının küçük işaret eşdeğeri.

Şekil 3.30'daki yapının küçük işaret analizi yapıp düzenlenirse eşdeğer devresi Şekil 3.31'deki gibi olur. Bu yapının analizi yapılarak admitansı hesaplanırsa;

$$Y_{in} = \frac{I_{in}}{V_{in}}$$

$$V_{in} = V_2$$

$$V_2 \times g_{o1} + V_1 \times g_{m1} + V_2 \times s \times C_{gs2} + V_2 \times g_{o2} - V_1 \times g_{o2} + V_2 \times g_{m2} = I_{in} \quad (3.41)$$

$$V_1 \times s \times C_{gs1} + V_1 \times g_{o2} - V_2 \times g_{o2} - V_2 \times g_{m2} = 0 \quad (3.42)$$

Denklem (3.41)'den;

$$V_2 (g_{o1} + s \times C_{gs2} + g_{o2} + g_{m2}) + V_1 (g_{m1} - g_{o2}) = I_{in} \quad (3.43)$$

Denklem (3.42)'den;

$$V_2 (g_{o2} + g_{m2}) = V_1 (g_{o2} + s \times C_{gs1}) \quad (3.44)$$

$$V_1 = V_2 \times \frac{g_{o2} + g_{m2}}{g_{o2} + s \times C_{gs1}}$$

Denklem (3.43)'den;

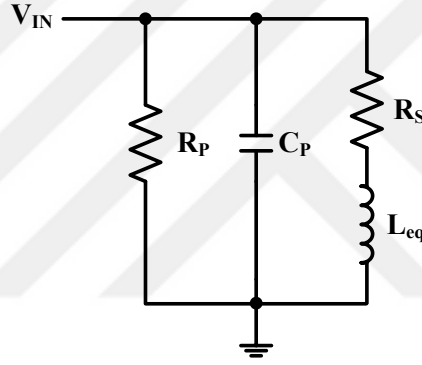
$$V_2[(g_{o1} + g_{o2} + g_{m2} + s \times C_{gs2}) + (\frac{(g_{o2} + g_{m2}) \cdot (g_{m1} - g_{o2})}{g_{o2} + s \times C_{gs2}})] = I_{in} \quad (3.45)$$

Denklem (3.41), (3.42), (3.43), (3.44), (3.45) kullanılarak devrenin admitansı;

$$Y_{in} = \frac{I_{in}}{V_{in}} = g_{o1} + g_{o2} + g_{m2} + s \times C_{gs2} + \frac{(g_{o2} + g_{m2}) \cdot (g_{m1} - g_{o2})}{g_{o2} + s \times C_{gs1}} \quad (3.46)$$

olarak elde edilir.

Elde edilen admitans değerine bakılarak yapıya uygun eşdeğer devre modeli Şekil 3.32'deki gibi olur.



Şekil 3.32 : Aktif endüktans yapısının eşdeğer devre modeli.

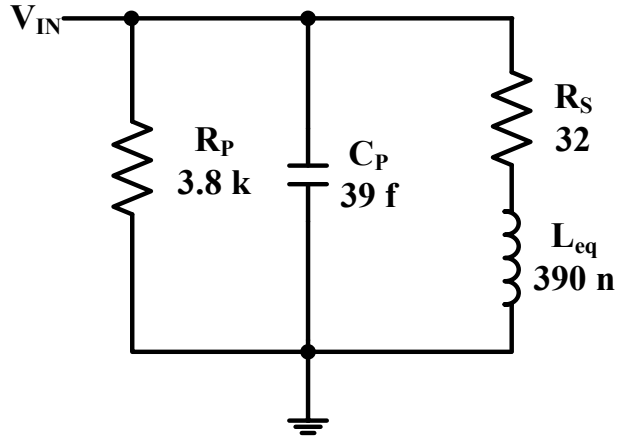
Eşdeğer devrede görülen paralel parazitik kapasite ve direnç değeri ile seri parazitik direnç değeri ve yapının endüktans değeri Denklem (3.46)'dan yararlanılarak aşağıdaki gibi hesaplanır.

$$R_p = \frac{1}{g_{o1} + g_{o2} + g_{m2}} \quad (3.47)$$

$$C_p = C_{gs2} \quad (3.48)$$

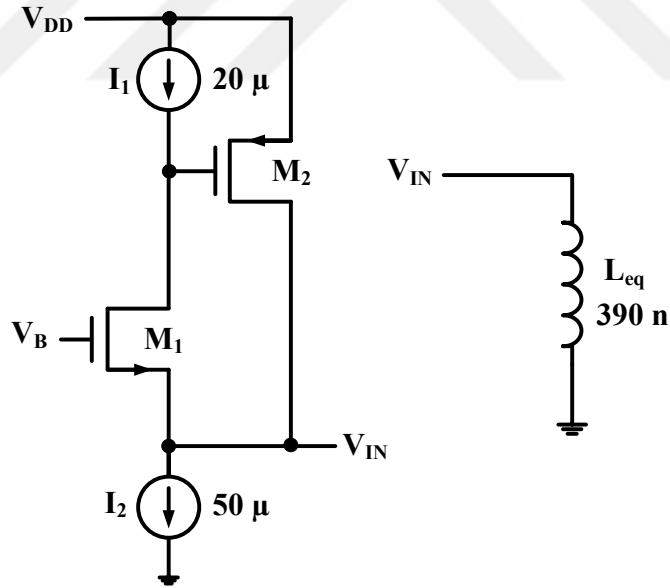
$$R_s = \frac{g_{o2}}{g_{m1} \times g_{m2}} \quad (3.49)$$

$$L_s = \frac{C_{gs1}}{g_{m1} \times g_{m2}} = \frac{(G_{gs1} + C_{gdov1} + C_{gdov2})}{g_{m1} \times g_{m2}} \quad (3.50)$$



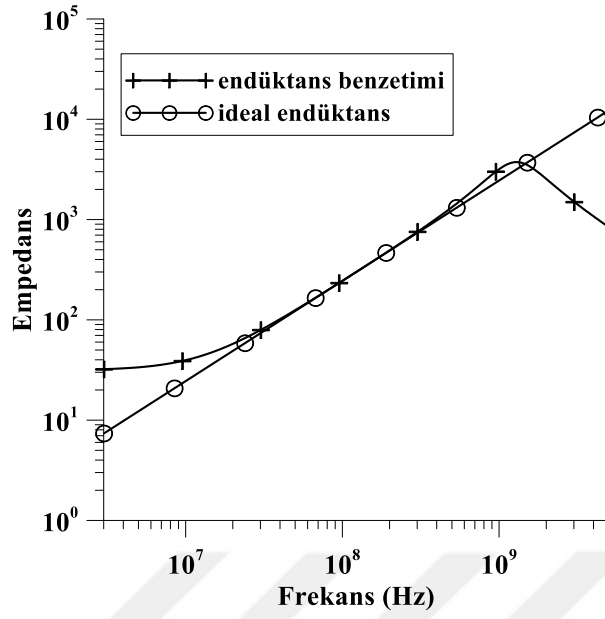
Şekil 3.33 : Aktif endüktans yapısının eşdeğer endüktans devresi.

Şekil 3.30'da gösterilen, kutuplama akımı kullanılarak gerçekleştirilen aktif endüktans yapısının eşdeğer endüktans devresi Şekil 3.33'deki gibidir. Devreden elde edilen aktif endüktans değerinin ideal endüktansla karşılaştırılması için Şekil 3.34'deki devrenin LT Spice programı ile benzetimi yapılmış ve elde edilen grafik Şekil 3.35'de gösterilmiştir.



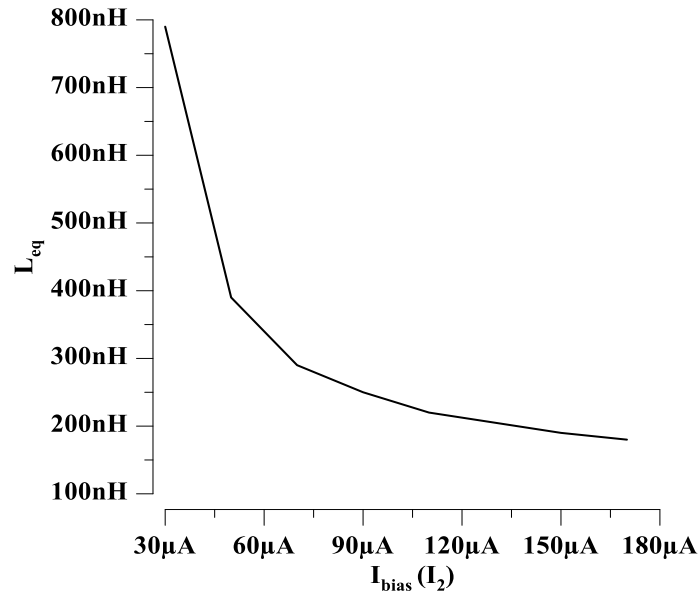
Şekil 3.34 : Aktif endüktans değerinin ideal endüktans değeri ile karşılaştırılması.

Şekil 3.35'de görülen benzetim sonucu incelendiğinde CMOS'larla gerçekleştirilen aktif endüktans yapısının ideal bir endüktans ile karşılaştırılması sonucu yapının yaklaşık 30 MHz ile 500 MHz arasında düzgün çalıştığı görülmüştür. Aktif endüktans devresinden elde edilen endüktansın değeri 390 nH'dir.



Şekil 3.35 : İdeal ve aktif endüktansa ait empedansın frekansla değişimi.

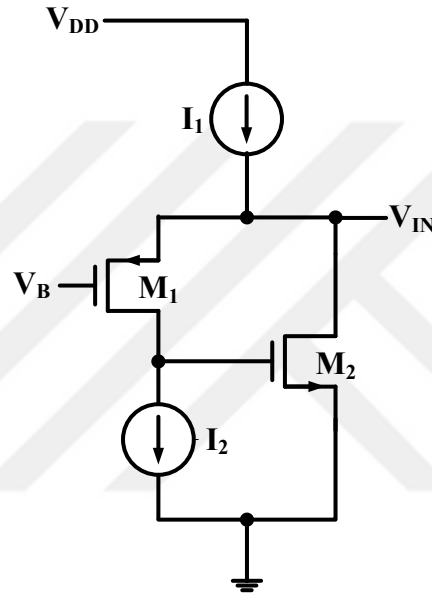
Aktif endüktans elemanının endüktans değeri elektronik olarak ayarlanabilir. I_2 kutuplama akımını değiştirerek yapının geçiş iletkenliği değeri değiştirilebilir ve böylelikle endüktans değeri de istenilen şekilde ayarlanabilir. Şekil 3.34'deki devrede $I_1=20 \mu\text{A}$ iken I_2 kutuplama akımının farklı değerleri için endüktans değerinin değişim grafiği Şekil 3.36'da gösterilmiştir.



Şekil 3.36 : Aktif endüktans değerinin kutuplama akımı ile değişimi.

3.2.4 NMOS ve PMOS Tabanlı Endüktans Yapısı

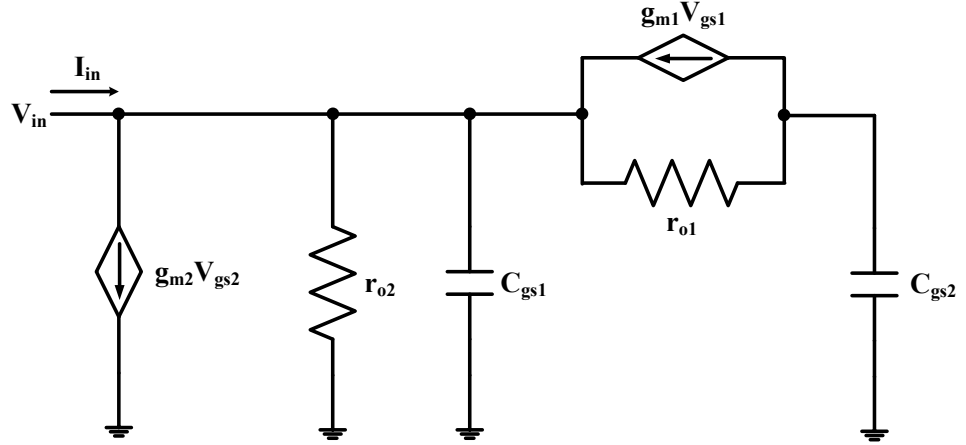
Şekil 3.1(f)'de gösterilen bir adet NMOS ve bir adet PMOS kullanılarak gerçekleştirilen ortak geçit ve ortak kaynaklı yapı iki adet kutuplama akımı kullanılarak Şekil 3.37'de gösterilen aktif endüktans yapısı elde edilmiştir. V_{DD} besleme gerilimi 1.5 V alınmıştır ve MOS transistörlerin boyutları Tablo 3.6'deki gibidir. Kutuplama akımlarının değeri $I_1=50 \mu A$ ve $I_2=20 \mu A$ 'dir. V_B besleme gerilimi 0.5 V alınmıştır ve devrenin güç tüketiminin yaklaşık $75 \mu W$ gibi düşük bir değerde olduğu görülmüştür.



Şekil 3.37 : Ortak geçit ve ortak kaynaklı NMOS ve PMOS tabanlı aktif endüktans yapısı.

Tablo 3.6 : Aktif endüktans yapısında kullanılan MOS transistörlerin boyutları.

Transistörler\Boyutlar	W (μm)	L (μm)
M ₁	14.4	0.36
M ₂	14.4	0.36



Şekil 3.38 : Aktif endüktans yapısının küçük işaret eşdeğeri.

Şekil 3.37'deki yapının küçük işaret analizi yapıp düzenlenirse eşdeğer devresi Şekil 3.38'deki gibi olur. Bu yapının analizi yapılarak admitansı hesaplanırsa;

$$Y_{in} = \frac{I_{in}}{V_{in}}$$

$$V_{in} = V_1$$

$$V_1 \times g_{o2} + V_2 \times g_{m2} + V_1 \times s \times C_{gs1} + V_1 \times g_{o1} - V_2 \times g_{o1} + V_1 \times g_{m1} = I_{in} \quad (3.51)$$

$$V_2 \times s \times C_{gs2} + V_2 \times g_{o1} - V_1 \times g_{o1} - V_1 \times g_{m1} = 0 \quad (3.52)$$

Denklem (3.51)'den;

$$V_1 (g_{o2} + s \times C_{gs1} + g_{o1} + g_{m1}) + V_2 (g_{m2} - g_{o1}) = I_{in} \quad (3.53)$$

Denklem (3.52)'den;

$$V_1 (g_{o1} + g_{m1}) = V_2 (g_{o1} + s \times C_{gs2}) \quad (3.54)$$

$$V_2 = V_1 \times \frac{g_{o1} + g_{m1}}{g_{o1} + s \times C_{gs2}}$$

Denklem (3.53)'den;

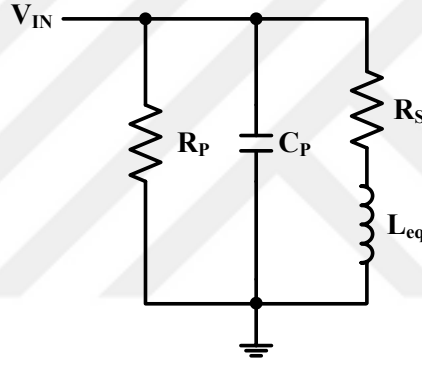
$$V_1[(g_{o1} + g_{o2} + g_{m1} + s \times C_{gs1}) + (\frac{(g_{o1} + g_{m1}) \cdot (g_{m2} - g_{o1})}{g_{o1} + s \times C_{gs2}})] = I_{in} \quad (3.55)$$

Denklem (3.51), (3.52), (3.5), (3.54), (3.55) kullanılarak devrenin admitansı;

$$Y_{in} = \frac{I_{in}}{V_{in}} = g_{o1} + g_{o2} + g_{m1} + s \times C_{gs1} + \frac{(g_{o1} + g_{m1}) \cdot (g_{m2} - g_{o1})}{g_{o1} + s \times C_{gs2}} \quad (3.56)$$

olarak elde edilir.

Elde edilen admitans değerine bakılarak yapıya uygun eşdeğer devre modeli Şekil 3.39'daki gibi olur.



Şekil 3.39 : Aktif endüktans yapısının eşdeğer devre modeli.

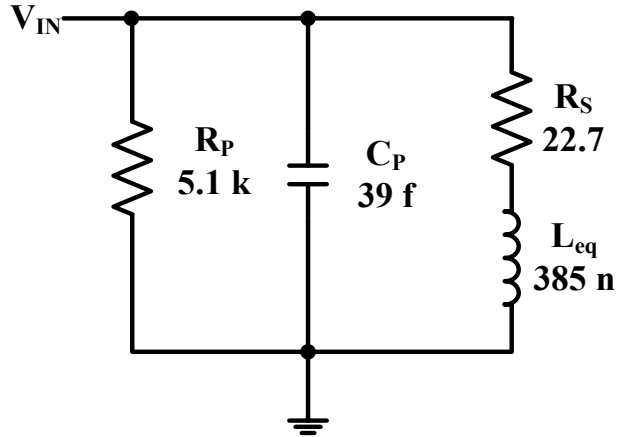
Eşdeğer devrede görülen paralel parazitik kapasite ve direnç değeri ile seri parazitik direnç değeri ve yapının endüktans Değeri Denklem (3.56)'dan yararlanılarak aşağıdaki gibi hesaplanır.

$$R_p = \frac{1}{g_{o1} + g_{o2} + g_{m1}} \quad (3.57)$$

$$C_p = C_{gs1} \quad (3.58)$$

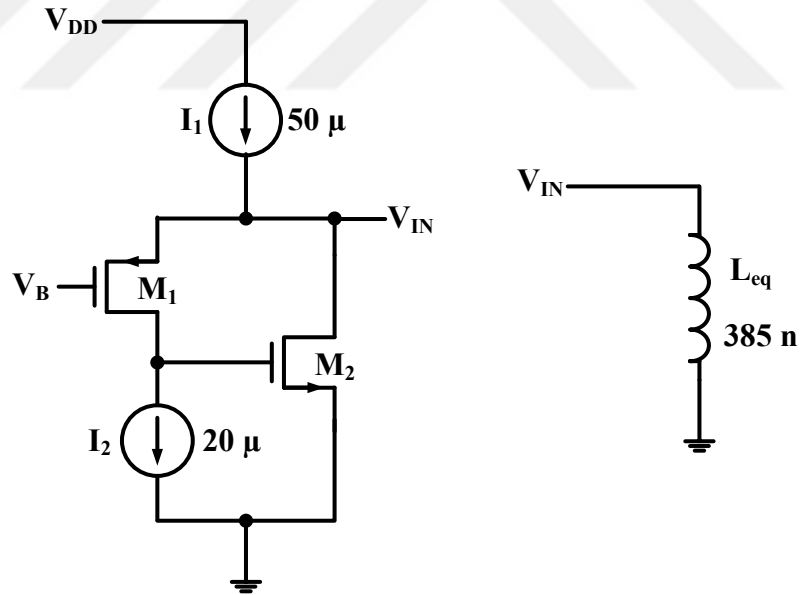
$$R_s = \frac{g_{o1}}{g_{m1} \times g_{m2}} \quad (3.59)$$

$$L_s = \frac{C_{gs2}}{g_{m1} \times g_{m2}} = \frac{(C_{gs2} + C_{gdov1} + C_{gdov2})}{g_{m1} \times g_{m2}} \quad (3.60)$$



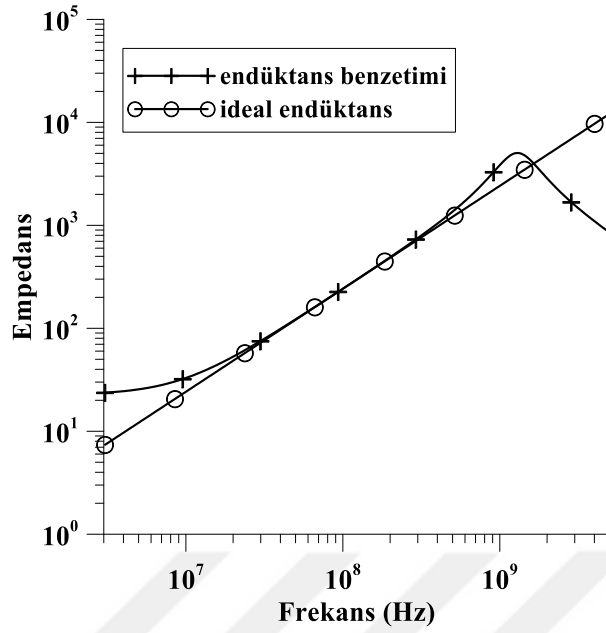
Şekil 3.40 : Aktif endüktans yapısının eşdeğer endüktans devresi.

Şekil 3.37’de gösterilen, kutuplama akımları kullanılarak gerçekleştirilen aktif endüktans yapısının eşdeğer endüktans devresi Şekil 3.40’daki gibidir. Devreden elde edilen aktif endüktans değerinin ideal endüktansla karşılaştırılması için Şekil 3.41’deki devrenin LT Spice programı ile benzetimi yapılmış ve elde edilen grafik Şekil 3.42’de gösterilmiştir.



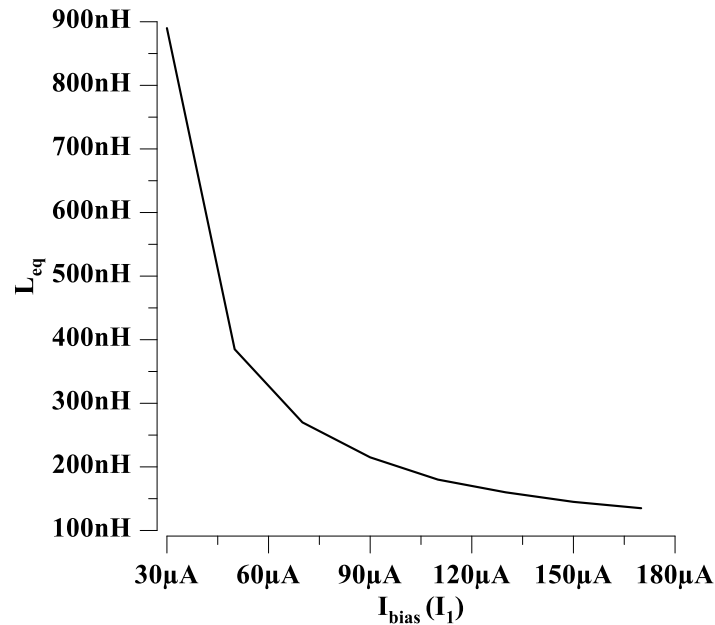
Şekil 3.41 : Aktif endüktans değerinin ideal endüktans değeri ile karşılaştırılması.

Şekil 3.41’de görülen benzetim sonucu incelendiğinde CMOS’larla gerçekleştirilen aktif endüktans yapısının ideal bir endüktans ile karşılaştırılması sonucu yapının yaklaşık 30 MHz ile 450 MHz arasında düzgün çalıştığı görülmüştür. Aktif endüktans devresinden elde edilen endüktansın değeri 385 nH’dir.



Şekil 3.42 : İdeal ve aktif endüktansa ait empedansın frekansla değişimi.

Aktif endüktans elemanının endüktans değeri elektronik olarak ayarlanabilir. I_1 kutuplama akımını değiştirerek yapının geçiş iletkenliği değeri değiştirilebilir ve böylelikle endüktans değeri de istenilen şekilde ayarlanabilir. Şekil 3.41'deki devrede $I_2=20 \mu\text{A}$ iken I_1 kutuplama akımının farklı değerleri için endüktans değerinin değişim grafiği Şekil 3.43'de gösterilmiştir.



Şekil 3.43 : Aktif endüktans değerinin kutuplama akımı ile değişimi.

4. BULGULAR

4.1 AKTİF ENDÜKTANS YAPILARIYLA GERÇEKLEŞTİRİLEN FİLTRE DEVRELERİ

Bu bölümde, önerilen aktif endüktanslar ile filtre devreleri gerçekleştirilecektir. Uygulama devrelerinde önceki bölümde tasarlanan endüktans benzetimleri kullanılacak ve LT Spice programı ile bu devrelerin benzetimleri yapılacaktır.

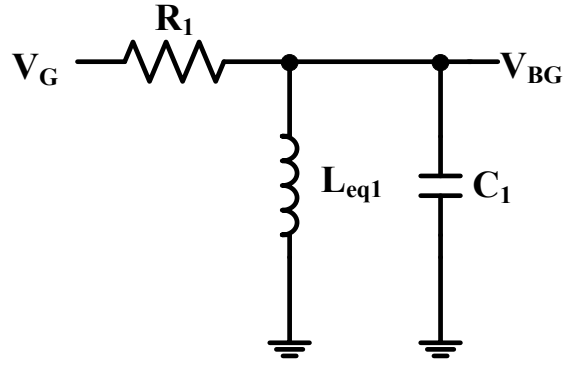
4.1.1 İkinci Dereceden Band Geçiren Filtre

CMOS'larla gerçekleştirilmiş endüktans benzetimi kullanılarak gerçekleştirilen band geçiren filtre devresi önerilmiştir. Band geçiren filtre devresinin ideal yapısı Şekil 4.1(a)'da gösterildiği gibidir. Önerilen devrede şekilde gösterilen pasif endüktans L_{eq1} yerine Şekil 3.1(e)'de gösterilen endüktans benzetimi yapısı kullanılmıştır. Endüktans benzetimi devresinin kutuplamaları Şekil 3.30'da gösterildiği gibi oluşturulmuştur. $I_1=10 \mu A$, $I_2=100 \mu A$ ve $V_B=0.48 V$ olarak alınmış transistörlerin boyutları Tablo 4.1'de verilmiştir.

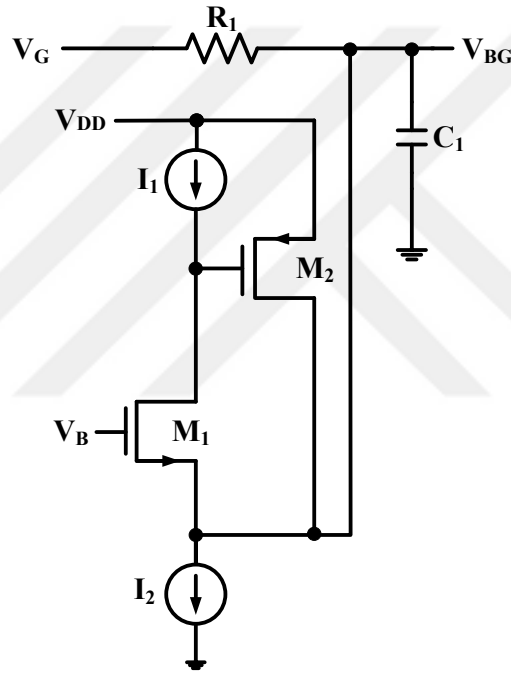
Tablo 4.1 : Band geçiren filtre yapısında kullanılan MOS transistörlerin boyutları.

Transistörler\Boyutlar	W (μm)	L (μm)
M ₁	14.4	0.36
M ₂	14.4	0.36

Şekil 3.1(e)'de gösterilen aktif endüktans yapısının yukarıdaki değerler kullanılarak benzetimi yapıldığında 410 nH'lik bir endüktans değeri elde edilmektedir. Aktif endüktans yapısı 20 MHz ile 400 MHz frekans aralığında düzgün çalışmaktadır. Aktif endüktans yapısının başarımını göstermek için Şekil 4.1(b)'deki band geçiren filtre yapısı verilmiştir. İkinci dereceden band geçiren filtre yapısını $f_0=200$ MHz frekansında çalıştırmak için $R_1=520 \Omega$, $C_1=1.5$ pF hesaplanmıştır. Şekil 4.1'de gösterilen yapıların LT Spice benzetim sonuçları Şekil 4.2'deki gibi olmuştur.

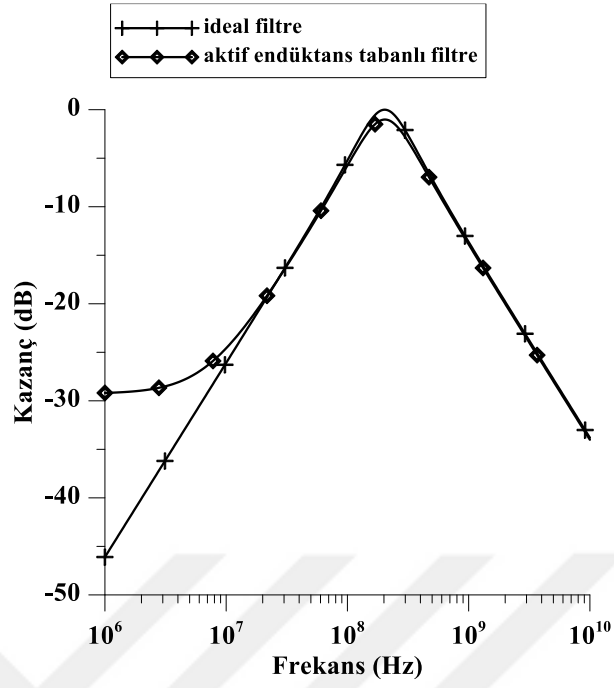


(a)

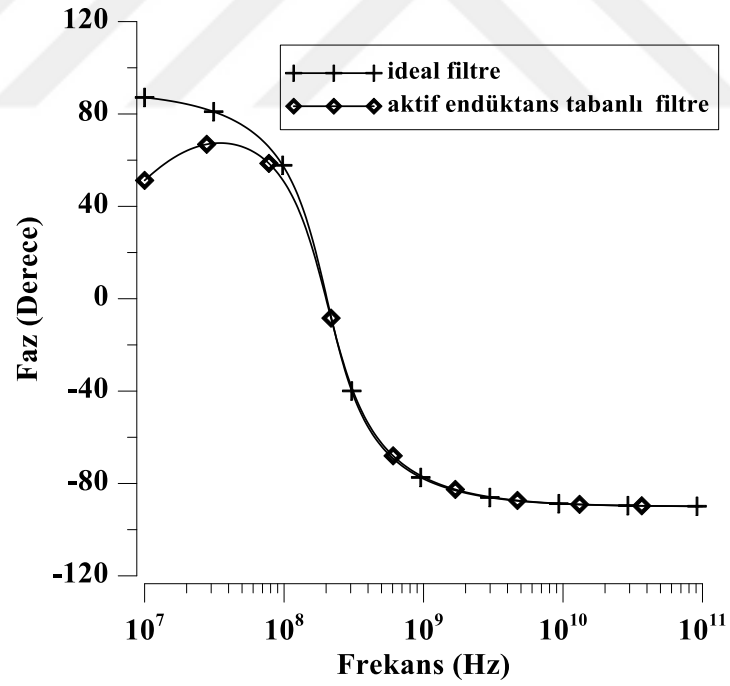


(b)

Şekil 4.1 : İkinci dereceden band geçiren filtre yapıları (a) ideal band geçiren filtre (b) aktif endüktans elemanı ile gerçekleştirilen band geçiren filtre.



(a)



(b)

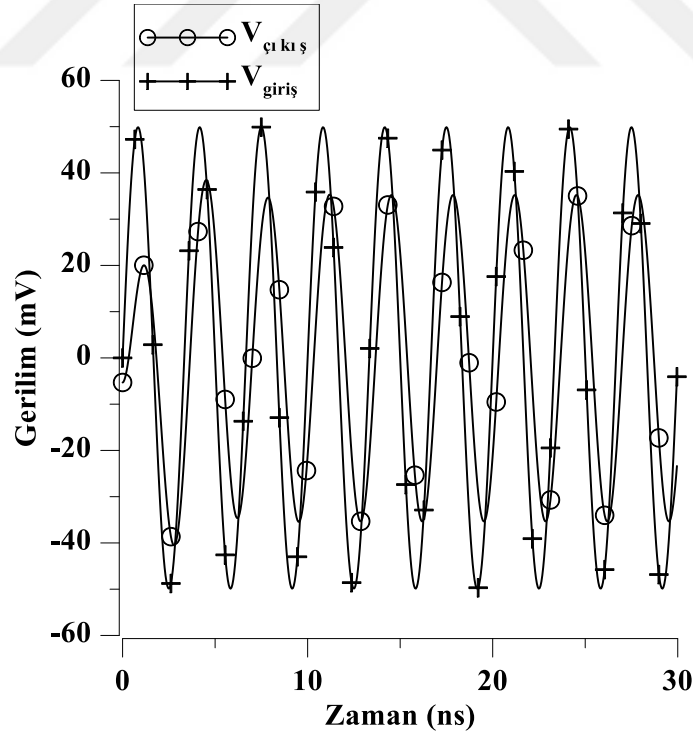
Şekil 4.2 : Band geçiren filtre yapılarının frekans analizi (a) kazanç eğrisi (b) faz eğrisi.

İdeal ve aktif endüktans kullanılarak gerçekleştirilmiş filtre yapılarının iyi bir uyum içinde olduğu grafiklerden görülmektedir. Kazanç ve faz eğrileri, endüktansın çalıştığı aralıklarda birbirlerine çok yakın değerlerdedir.

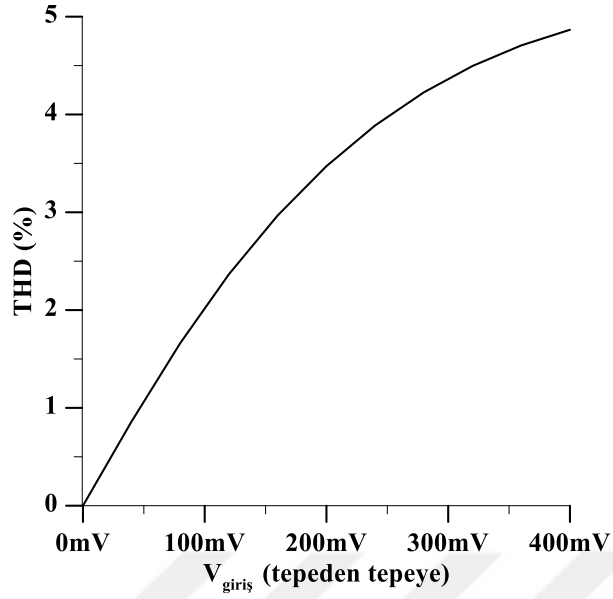
İkinci dereceden band geçiren filtrenin transfer fonksiyonu Denklem (4.1)'deki gibidir.

$$H_{BG}(s) = \frac{\frac{1}{RC}s}{s^2 + \frac{1}{RC}s + \frac{1}{LC}} \quad (4.1)$$

İkinci dereceden band geçiren filtrenin dinamik analizini yapmak için girişine frekansı 300 MHz olan 100 mV tepeden tepeye sinusoidal işaret uygulanmıştır. Şekil 4.3'de görülen çıkış işareti elde edilmiştir. Aynı zamanda devrenin toplam harmonik distorsiyonunu (THD) gözlemek amacıyla distorsiyon benzetimi yapılmış, tepeden tepeye 400 mV'un altındaki değerler için THD değerlerinin kabul edilebilir sınırlar içinde olduğu Şekil 4.4'de gösterilmiştir.

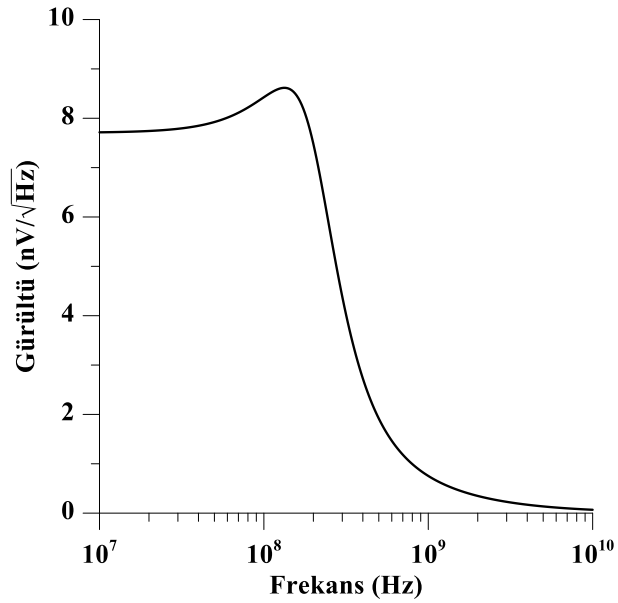


Şekil 4.3 : Aktif endüktans elemanı ile gerçekleştirilen band geçiren filtre devresinin zaman analizi.



Şekil 4.4 : Aktif endüktans elemanı ile gerçekleştirilen band geçiren filtre devresinin THD grafiği.

Endüktans benzetimi ile gerçekleştirilen ikinci dereceden band geçiren filtre devresinin gürültü performansı incelendiğinde, 200 MHz frekans değerinde yaklaşık $7.5 \text{ nV}/\sqrt{\text{Hz}}$ civarında olduğu Şekil 4.5'te gösterilmiştir. Band geçiren filtre yapısının düşük gürültü gerilimine sahip olduğu söylenebilir.



Şekil 4.5 : Aktif endüktans elemanı ile gerçekleştirilen band geçiren filtre devresinin gürültü analizi.

Endüktans benzetimi ile gerçekleştirilmiş band geçiren filtre yapısı haberleşme sistemlerinde, analog işaret işleme ve benzeri uygulamalarda kullanılabilirler.

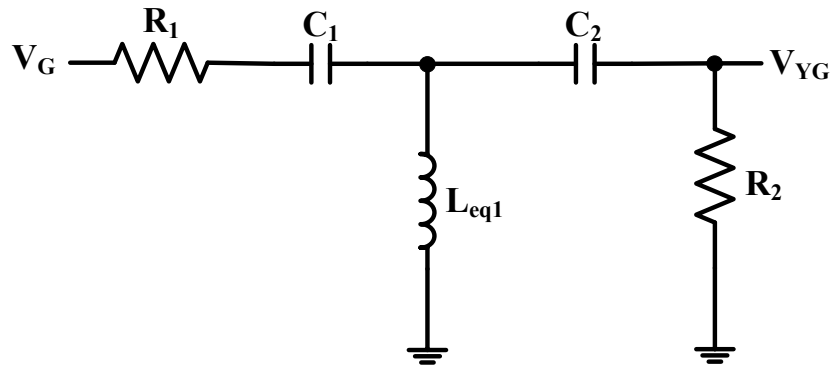
4.1.2 Üçüncü Dereceden Yüksek Geçiren Filtre

CMOS'larla gerçekleştirilmiş endüktans benzetimi kullanılarak gerçekleştirilen yüksek geçiren filtre devresi önerilmiştir. Yüksek geçiren filtre devresinin ideal yapısı Şekil 4.6(a)'da gösterildiği gibidir. Önerilen devrede şekilde gösterilen pasif endüktans L_{eq1} yerine Şekil 3.1(f)'de gösterilen endüktans benzetimi yapısı kullanılmıştır. Endüktans benzetimi devresinin kutuplamaları Şekil 3.37'de gösterildiği gibi oluşturulmuştur. $I_1=60 \mu A$, $I_2=10 \mu A$ ve $V_B=0.9 V$ olarak alınmış transistörlerin boyutları Tablo 4.2'de verilmiştir.

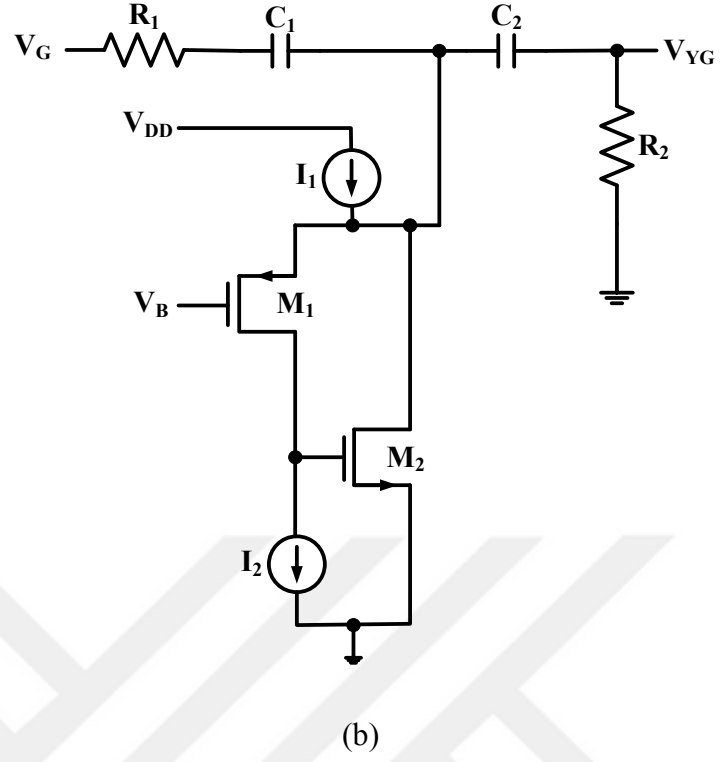
Tablo 4.2 : Yüksek geçiren filtre yapısında kullanılan MOS transistörlerin boyutları.

Transistörler\Boyutlar	W (μm)	L (μm)
M ₁	7.2	0.36
M ₂	14.4	0.36

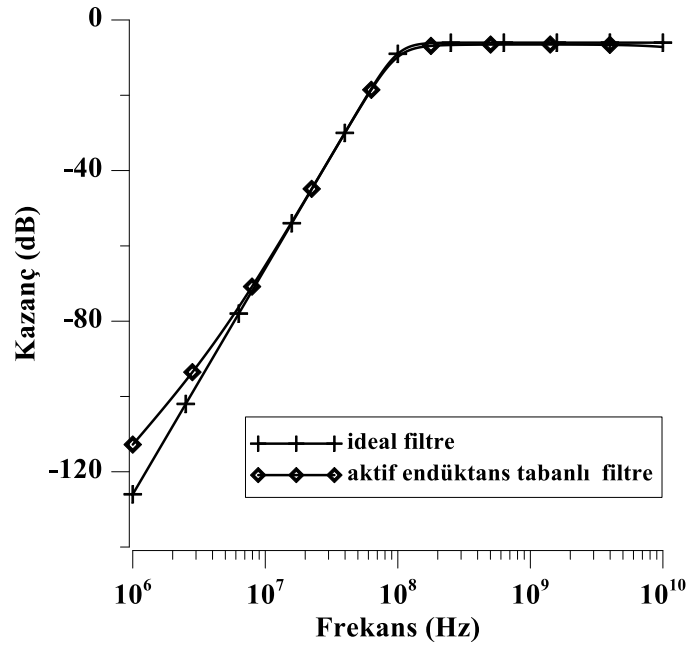
Şekil 3.1(f)'de gösterilen aktif endüktans yapısının yukarıdaki değerler kullanılarak benzetimi yapıldığında 480 nH'lik bir endüktans değeri elde edilmektedir. Buna göre aktif endüktans yapısı 10 MHz ile 500 MHz frekans aralığında düzgün çalışmaktadır. Aktif endüktans yapısının başarımını göstermek için Şekil 4.6(b)'deki yüksek geçiren filtre yapısı verilmiştir. Üçüncü dereceden yüksek geçiren filtre yapısını $f_0=100$ MHz frekansında çalıştırmak için $R_1=R_2=600 \Omega$, $C_1=C_2=2.65$ pF hesaplanmıştır. Şekil 4.6'da gösterilen yapıların LT Spice benzetim sonuçları Şekil 4.7'deki gibi olmuştur.

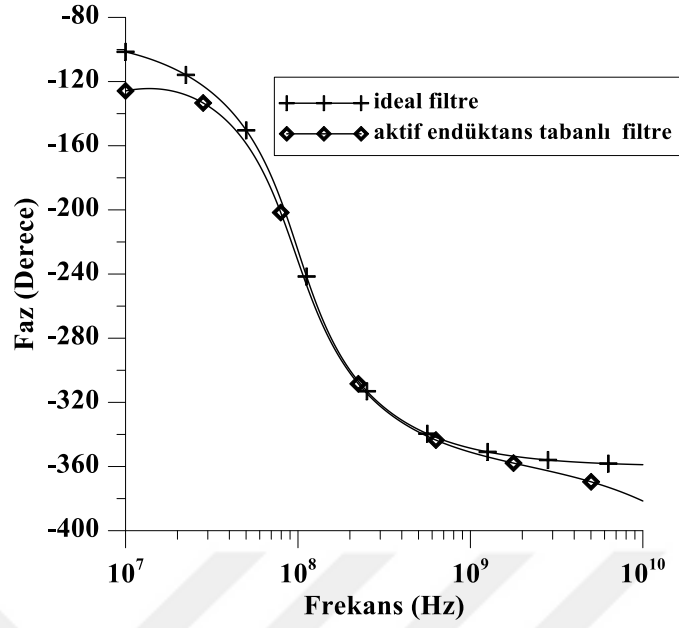


(a)



Şekil 4.6 : Üçüncü dereceden yüksek geçiren filtre yapıları (a) ideal yüksek geçiren filtre (b) aktif endüktans elemanı ile gerçekleştirilen yüksek geçiren filtre.



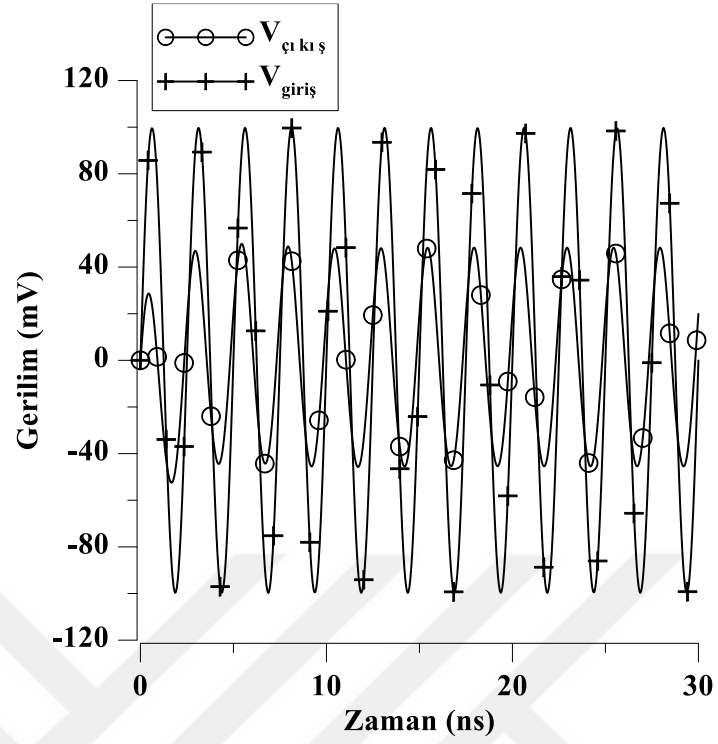


(b)

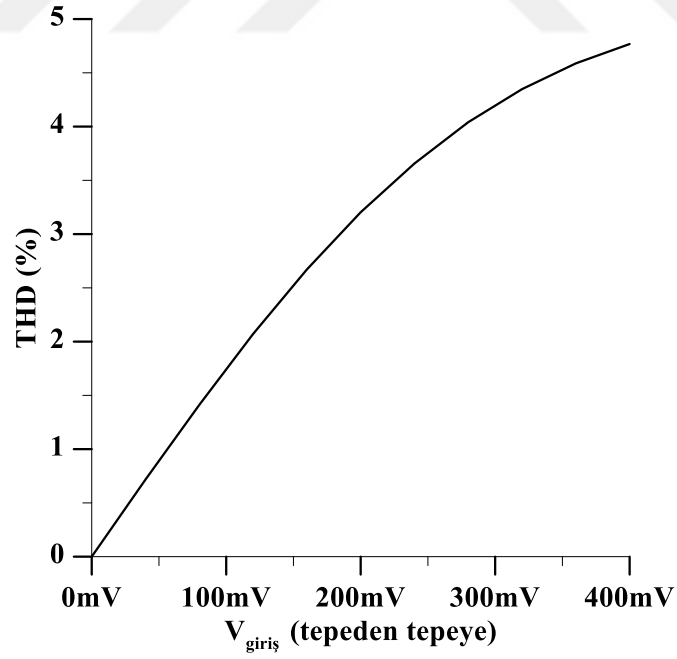
Şekil 4.7 : Yüksek geçiren filtre yapılarının frekans analizi (a) Kazanç eğrisi (b) faz eğrisi.

İdeal ve aktif endüktans kullanılarak gerçekleştirilmiş filtre yapılarının kazanç ve faz eğrileri incelendiğinde filtre karakteristiklerinin iyi bir uyum içinde olduğu grafiklerden görülmektedir.

Üçüncü dereceden yüksek geçiren filtrenin dinamik analizini yapmak için girişine frekansı 400 MHz olan 200 mV tepeden tepeye sinusoidal işaret uygulanmıştır. Şekil 4.8'de görülen çıkış işareti elde edilmiştir. Aynı zamanda devrenin toplam harmonik distorsiyonunu (THD) gözlemlemek amacıyla distorsiyon benzetimi yapılmış, tepeden tepeye 400 mV'un altındaki değerler için THD değerlerinin kabul edilebilir sınırlar içinde olduğu Şekil 4.9'da gösterilmiştir.

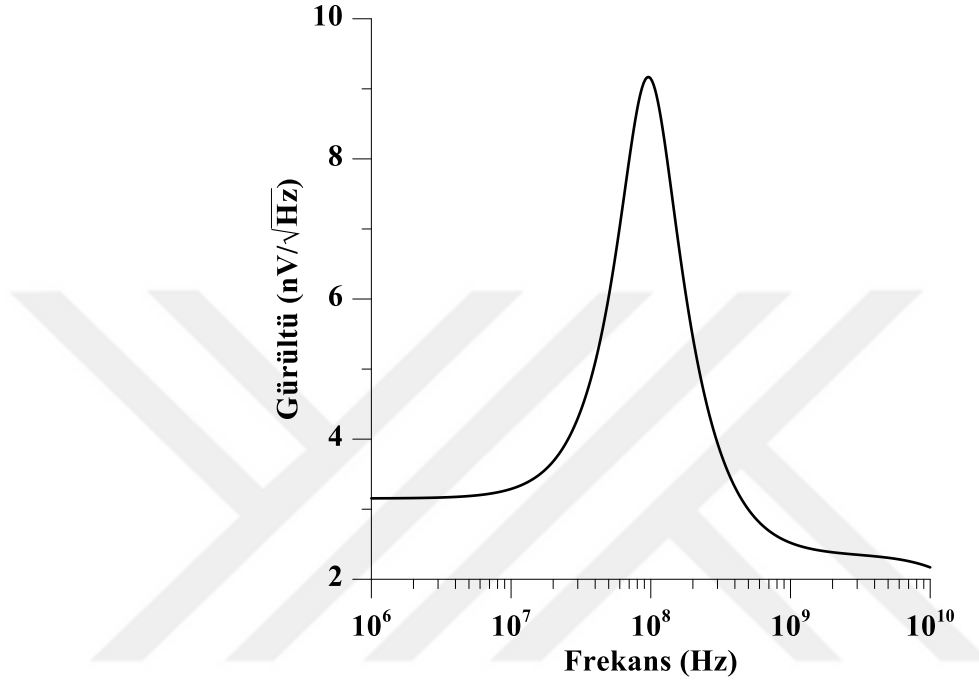


Şekil 4.8 : Aktif endüktans elemanı ile gerçekleştirilen yüksek geçiren filtre devresinin zaman analizi.



Şekil 4.9 : Aktif endüktans elemanı ile gerçekleştirilen yüksek geçiren filtre devresinin THD grafiği.

Endüktans benzetimi ile gerçekleştirilen üçüncü dereceden yüksek geçiren filtre devresinin gürültü performansı incelendiğinde, 100 MHz frekans değerinde yaklaşık 9.14 $\text{nV}/\sqrt{\text{Hz}}$ civarında olduğu Şekil 4.10'da gösterilmiştir. Yüksek geçiren filtre yapısı için düşük gürültü gerilimine sahip olduğu söylenebilir.

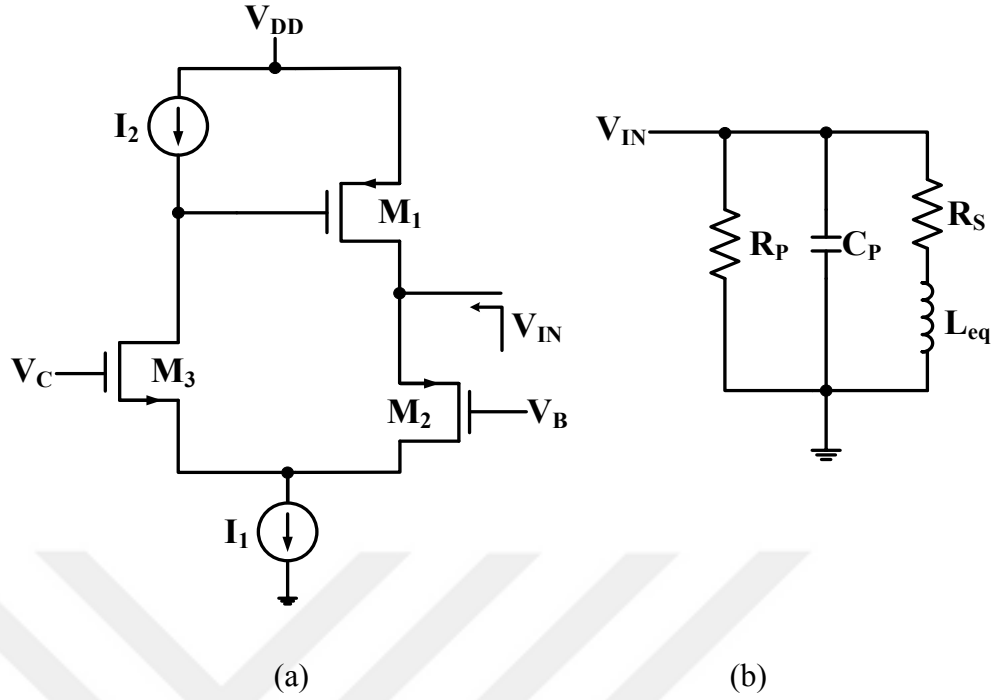


Şekil 4.10 : Aktif endüktans elemanı ile gerçekleştirilen yüksek geçiren filtre devresinin gürültü analizi.

Endüktans benzetimi ile gerçekleştirilmiş yüksek geçiren filtre yapısı analog işaret işleme uygulamaları ve haberleşme sistemlerinde kullanılabilirler.

4.1.3 İkinci Dereceden Band Durduran Filtre

CMOS'larla gerçekleştirilmiş endüktans benzetimi kullanılarak gerçekleştirilen band durduran filtre devresi önerilmiştir. Endüktans elemanı olarak Şekil 3.1(d)'deki yapıya ek olarak bir adet NMOS transistör kullanılmıştır. Bu transistör Şekil 4.11(a)'da görüldüğü gibi devrenin negatif paralel-gerilim geribesleme katı olarak çevrim kazancını artırır, böylelikle seri parazitik direnç değerini azaltır.



Şekil 4.11 : Endüktans benzetimi (a) yapının CMOS'larla gerçekleştirilmesi (b) eşdeğer devresi.

Endüktans yapısının eşdeğer devresi Şekil 4.11(b)'de gösterildiği gibidir ve değerler Denklem (4.2)'de gösterildiği gibi hesaplanabilir.

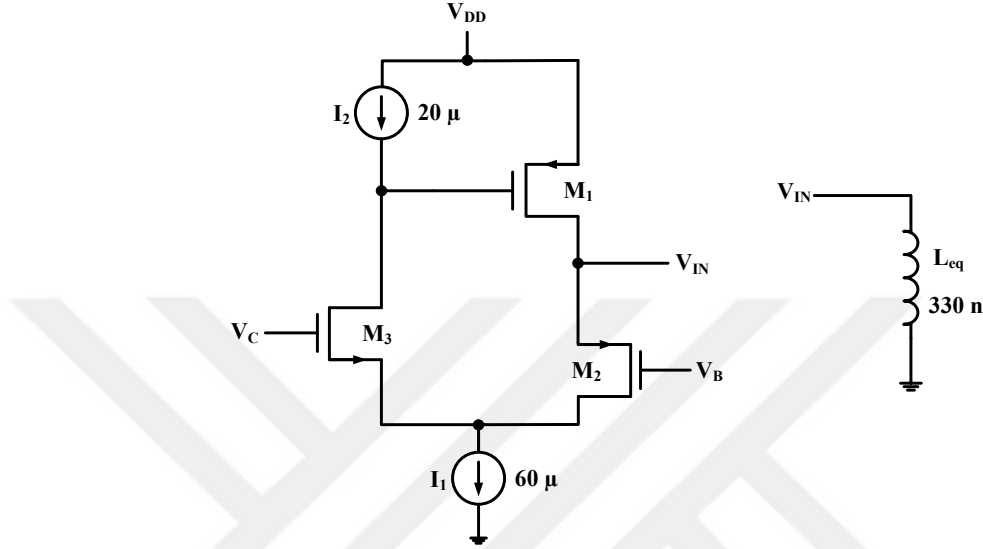
$$\begin{aligned}
 C_p &= C_{gs3} \\
 R_p &= \frac{1}{g_{ds2}} \\
 R_s &= \frac{g_{ds1}g_{ds3}}{g_{m1}g_{m2}g_{m3}} \\
 L_{eq} &= \frac{C_{gs2}}{g_{m2}g_{m3}}
 \end{aligned} \tag{4.2}$$

Tablo 4.3 : Aktif endüktans yapısında kullanılan MOS transistörlerin boyutları.

Transistörler\Boyutlar	W (µm)	L (µm)
M ₁	21.6	0.36
M ₂	14.4	0.36
M ₃	3.6	0.36

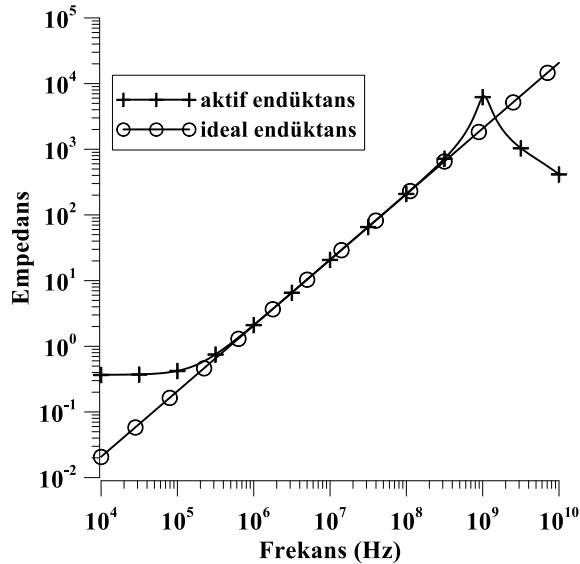
Aktif endüktans yapısında üç adet MOS transistör ve iki adet kutuplama akımı kullanılmıştır. MOS transistörlerin boyutları Tablo 4.3'te verilmiştir. Kutuplama akımları

$I_1=60 \mu\text{A}$, $I_2=20 \mu\text{A}$ olarak seçilmiş, $V_B=0.5 \text{ V}$, $V_C=1 \text{ V}$ olarak alınmıştır. Bu durumda endüktans benzetimi yapısının değeri yaklaşık olarak 330 nH 'dir. Aktif endüktans yapısını ideal endüktans değeri ile karşılaştırmak için Şekil 4.12'deki devre kurulmuş ve sonuçları Şekil 4.13'te gösterilmiştir.



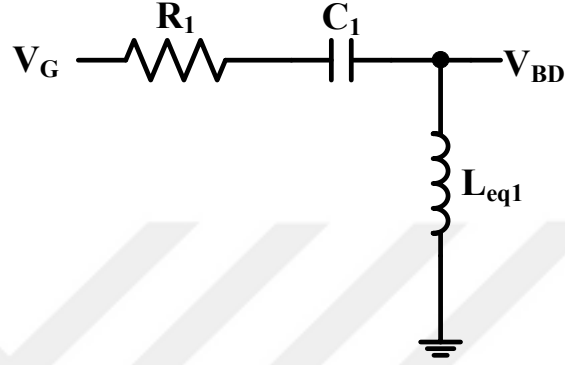
Şekil 4.12 : Aktif endüktansın ideal endüktans ile karşılaştırılması.

Şekil 4.13'den görüldüğü gibi endüktans benzetimi yapısı 1 MHz ile 100 MHz arasında düzgün çalışmaktadır.

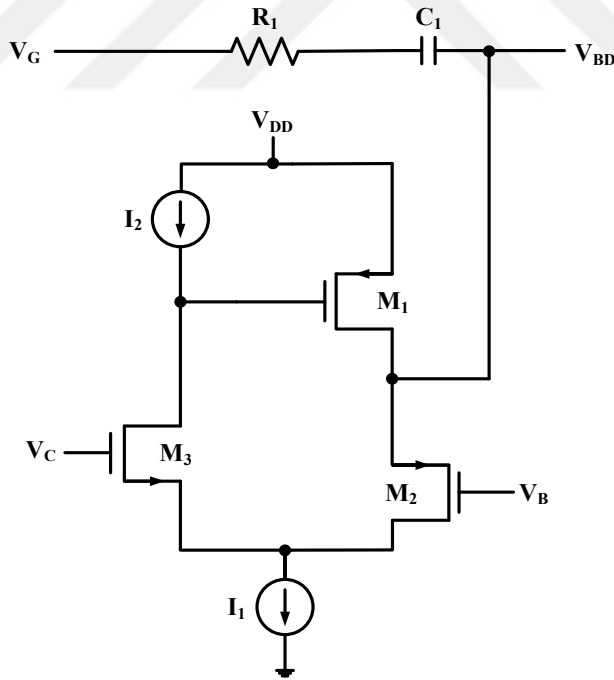


Şekil 4.13 : İdeal ve aktif endüktansa ait empedansın frekansla değişimi.

Aktif endüktans yapısının başarımını göstermek için band durduran filtre yapısı önerilmiştir. Endüktans benzetimi kullanılarak gerçekleştirilen ikinci dereceden band durduran filtre devresinin ideal yapısı Şekil 4.14(a)'da gösterildiği gibidir. Önerilen devrede şekilde gösterilen pasif endüktans L_{eq1} yerine Şekil 4.12'de gösterilen endüktans benzetimi yapısı kullanılmıştır.



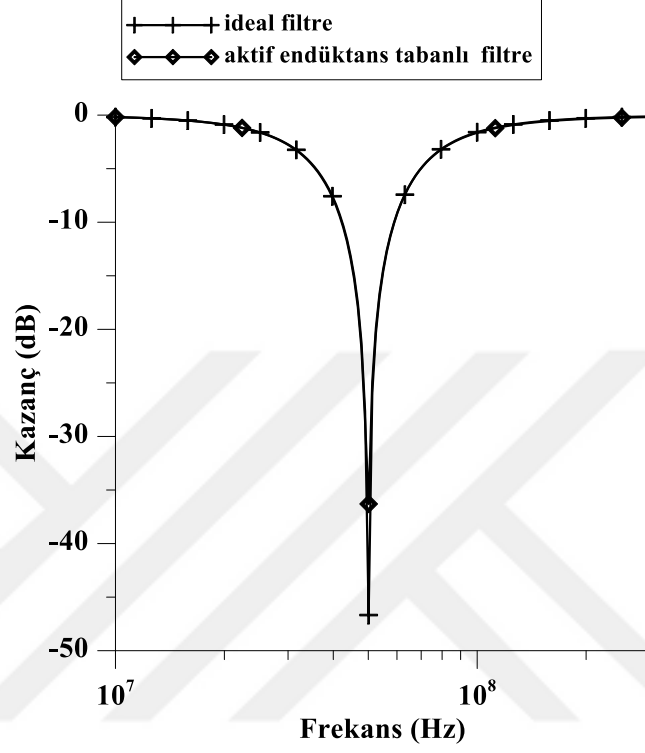
(a)



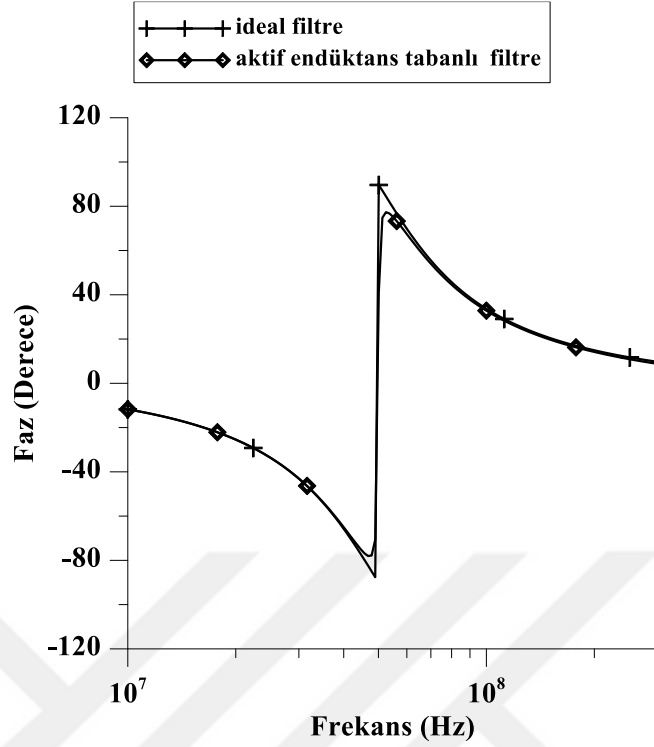
(b)

Şekil 4.14 : İkinci dereceden band durduran filtre yapıları (a) ideal band durduran filtre (b) aktif endüktans elemanı ile gerçekleştirilen band durduran filtre.

Band durduran filtre yapısını $f_0=50$ MHz frekansında çalıştırmak için $R_1=103.6 \Omega$, $C_2=30.7$ pF hesaplanmıştır. Şekil 4.14’de gösterilen yapıların LT Spice benzetim sonuçları Şekil 4.15’deki gibi olmuştur.



(a)



(b)

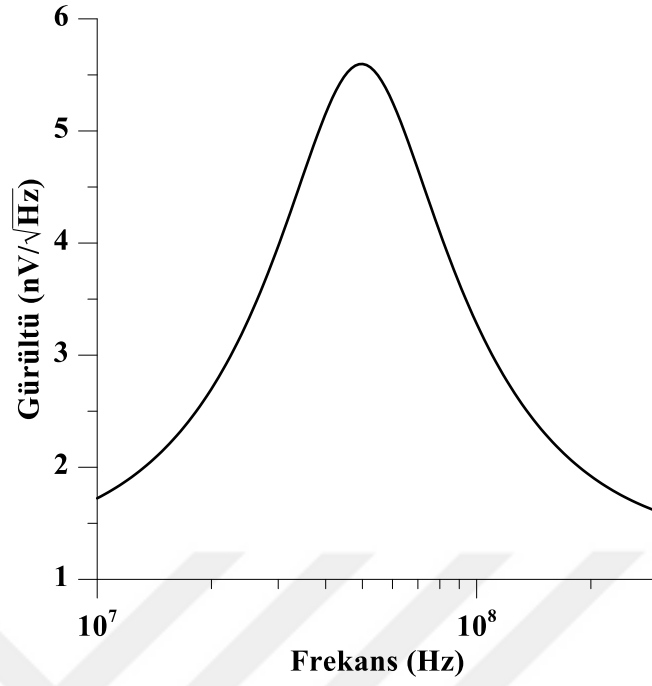
Şekil 4.15 : Band durduran yapılarının frekans analizi (a) Kazanç eğrisi (b) faz eğrisi.

İdeal ve aktif endüktans kullanılarak gerçekleştirilmiş band durduran filtre yapılarının iyi bir uyum içinde olduğu grafiklerden görülmektedir. Kazanç ve faz eğrileri, endüktansın çalıştığı aralıklarda birbirlerine çok yakın değerlerdedir.

İkinci dereceden band durduran filtrenin transfer fonksiyonu Denklem (4.3)'teki gibidir.

$$H_{BD}(s) = \frac{s^2 + \frac{1}{LC}}{s^2 + \frac{R}{L}s + \frac{1}{LC}} \quad (4.3)$$

Endüktans benzetimi ile gerçekleştirilen ikinci dereceden band durduran filtre devresinin gürültü performansı incelendiğinde, 50 MHz frekans değerinde yaklaşık $5.6 \text{ nV}/\sqrt{\text{Hz}}$ civarında olduğu Şekil 4.16'da gösterilmiştir. Band durduran filtre yapısının düşük gürültü gerilimine sahip olduğu söylenebilir.



Şekil 4.16 : Aktif endüktans elemanı ile gerçekleştirilen band durduran filtre devresinin gürültü analizi.

Endüktans benzetimi ile gerçekleştirilmiş band durduran filtre yapısı haberleşme sistemlerinde, analog işaret işlemede ve benzeri uygulamalarda kullanılabilirler.

5. TARTIŞMA VE SONUÇ

Günümüzde haberleşme sistemlerinde önemli bir yeri olan analog tümdevre tasarımları için aktif endüktans yapıları önerilmiştir. Endüktans benzetimi yapıları için uygun kutuplamalar yapılmış ve bu yapıların kullanıldığı çeşitli filtre uygulamaları gerçekleştirilmiştir. Bu yapıların performanslarını göstermek için LT Spice programı kullanılarak yapıların benzetimleri ve gerekli devre analizleri yapılmıştır.

Öncelikle minimum sayıda MOS transistör kullanılarak aktif endüktans yapılarının gerçekleştirilmesi için önerilerde bulunulmuş daha sonra gösterilen yapılar kutuplama devreleriyle beraber sunulmuştur. Önerilen endüktans benzetimleri ortak kaynak-ortak savak katları ve ortak geçit-ortak kaynak katları kullanılarak gerçekleştirilmiş, her iki durum için de farklı MOS transistör ve farklı sayıda kutuplama akımı kullanılarak gösterilmiştir.

Ortak kaynak-ortak savaklı yapılar PMOS tabanlı ve NMOS tabanlı yapılar olmak üzere ikişer adet MOS transistör ve ikişer adet kutuplama akımı kullanılarak önerilmiş, başarımları benzetimler yapılarak gösterilmiştir. Ortak geçit-ortak kaynaklı yapılar PMOS tabanlı ve NMOS tabanlı yapılar olmak üzere ikişer adet MOS transistör ve birer adet kutuplama akımı kullanılarak başarımları gösterilmiştir. Aynı zamanda bir adet PMOS transistör, bir adet NMOS transistör ve ikişer adet kutuplama akımı kullanılarak gerçekleştirilen ortak geçit-ortak kaynaklı endüktans benzetimi yapıları da önerilmiştir.

Önerilen tüm aktif endüktans yapılarının benzetimleri yapılarak elde edilen endüktans değerleri idealleri ile karşılaştırmalı olarak sunulmuştur. Simülasyon sonuçları incelendiğinde önerilen endüktans devreleri ile ideal endüktans sonuçlarının iyi bir uyum içinde olduğu görülmüştür. Endüktans benzetimlerinin küçük işaret analizleri yapılmış, elde edilen eşdeğer devreler gösterilmiştir. Bütün endüktans yapıları temel jirator-C topolojisine dayanılarak tek uçlu olarak elde edilmiş, endüktans değeri ve oluşan parazitik direnç ve kapasite değerlerinin optimize edilmesi için gerekli olan parametreler gösterilmiştir. Endüktans değerlerinin, MOS transistörlerin geçiş iletkenliği kullanılarak elektronik olarak ayarlanabilir olduğu gösterilmiş, ayrıca benzetimleri yapılarak farklı kutuplama akımları için elde edilen farklı endüktans değerleri gösterilmiştir.

Bu çalışmada önerilen endüktans yapıları kullanılarak çeşitli filtre uygulamaları gerçekleştirilmiş ve endüktans benzetimlerinin başarımları gösterilmiştir. İlk olarak ortak geçit-ortak kaynak katları kullanılarak elde edilen yapılar için uygulama devresi olarak ikinci dereceden band geçiren filtre ve üçüncü dereceden yüksek geçiren filtre seçilmiştir.

Aktif endüktans tabanlı filtre yapılarının doğruluğunu göstermek amacıyla LT Spice programı ile benzetimleri yapılarak pasif RLC filtreler ile karşılaştırmalı olarak sunulmuştur. Her iki devrenin de performanslarını test etmek amacıyla büyük işaret cevabı, THD analizleri ve gürültü gerilimi analizleri yapılmıştır.

Ayrıca uygulama devresi olarak ikinci dereceden band durduran filtre yapısı seçilmiştir. Band durduran filtreyi aktif endüktanslar ile gerçekleştirirken seri parazitik direncin olumsuz etkisini gidermek amacıyla önerilen endüktans benzetimine ek olarak bir adet MOS transistör kullanılmıştır. Elde edilen yapının eşdeğer devresi verilmiş ve başarımını göstermek amacıyla band durduran filtre yapısında kullanılmıştır. Filtre devresi, benzetimi yapılarak pasif RLC band durduran filtre ile karşılaştırmalı olarak sunulmuştur. Yapının frekans analizi verilmiş ve performansını göstermek amacıyla gürültü analizi yapılmıştır.

Literatürde birçok aktif endüktans benzetimi olmasına rağmen bu çalışmada önerilen endüktans yapılarının önemi minimum sayıda MOS transistör kullanılarak gerçekleştirilmesidir. Ayrıca yapılar gerçekleştirilirken ek olarak sadece kutuplama akımları kullanılmış hiçbir harici pasif devre elemanı kullanılmamıştır. MOS transistörlerin geçiş iletkenliklerinin elektronik olarak ayarlanabilmesi endüktans değerinin kontrol edilebilmesini sağlamaktadır. Aktif endüktans benzetimlerinin bu avantajların yanı sıra pasif endüktans elemanına göre çip üzerinde daha az yer kaplaması da önemlidir ve üretim maliyetlerinin azalmasını sağlamaktadır. Önerilen sadece MOS'larla gerçekleştirilmiş endüktans devrelerinin filtre tasarımında, osilatörlerde ve endüktanslarla gerçekleştirilebilecek olası analog işaret işleme uygulamaları ve haberleşme sistemlerinde yararlı olacağı düşünülmektedir.

KAYNAKLAR

- [1]. Kuntman, H., 1997, *Analog MOS Tümdevre Tekniği*, İ.T.Ü. Kütüphanesi, ISBN: 975-561-101-0.
- [2]. Yuan, F., 2008, *CMOS active inductors and transformers: Principle, implementation, and applications*, Springer, New York, ISBN: 978-0-387-76477-1.
- [3]. Yeşil, A., Kaçar, F. and Gürkan, K., 2014, Lossless grounded inductance simulator employing single VDBA and its experimental band-pass filter application, *AEU-International Journal of Electronics and Communications*, 68(2), 143-150.
- [4]. Kaçar, F., Yeşil, A., Minaei, S. and Kuntman, H., 2014, Positive/negative lossy/lossless grounded inductance simulators employing single VDCC and only two passive elements, *AEU-International Journal of Electronics and Communications*, 68(1), 73-78.
- [5]. Bilgin, M., 2012, Canonical inductor simulators with grounded capacitors using DCCII, *International Journal of Electronics*, 99(7), 1027–1035.
- [6]. Pandey, R., Pandey, N., Paul, S. K., Singh, A., Sriram, B. and Trivedi, K., 2013, Novel grounded inductance simulator using single OTRA, *International Journal of Circuit Theory and Applications*, 42(10) 1069-1079.
- [7]. Arslan, E., Metin, B., Herencsar, N., Koton, J., Morgul, A. and Cicekoglu, O., 2012, High performance wideband CMOS CCI and its application in inductance simulator design, *Advances in Electrical and Computer Engineering*, 12(3), 21-26.
- [8]. Thanachayanont, A. and Ngow, S. S., 2002, Low voltage high-Q VHF CMOS transistor-only active inductor, *IEEE International Midwest Symposium on Circuits and Systems*, 4-7 Aug. 2002, ISB: 0-7803-7523-8, 552–555.
- [9]. Manjula, J. and Malarvizhi, S., 2013, Design of low power low noise tunable active inductors for multiband RF front end communication circuits, *International Conference on Communication and Signal Processing*, 3-5 Apr. 2013, Melmaruvathur, ISBN: 9781467348669, 868-872.
- [10]. Saberkari, A., Ziabakhsh, S., Martínez, H. And Alarcón, E., 2014, Design and comparison of flipped active inductors with high quality factors, *Electronics Letters*, 50(13), 925-927.
- [11]. Saad, S., Mhiri, M., Hammadi, A. B. and Besbes, K., 2016, A New Low-power, High-Q, Wide Tunable CMOS Active Inductor for RF Applications, *IETE Journal of Research*, 62(2), 265-273.
- [12]. Uyanik, H. U. and Tarim, N., 2007, Compact low voltage high-Q CMOS active inductor suitable for RF applications, *Analog Integrated Circuits and Signal Processing*, 51(3), 191-194.

- [13]. Schaumann, R., Ghausi, M. S. and Laker, K. R., *Design of Analog Filters: Passive, Active RC and Switched Capacitor*, Prentice Hall, New Jersey, ISBN: 0-13-200288-4.
- [14]. Andriesei, C., Goraş, L., Temcamani, F. and Delacressonière, B., 2009, CMOS RF Active Inductor with Improved Tuning Capability, *International Semiconductor Conference*, 12-14 Oct. 2009, Sinaia, ISBN: 978-1-4244-4413-7, 397-400.
- [15]. Çetinkaya, H. and Tarim, N., 2008, A Tunable Active Filter in CMOS for RF applications, *Order A Journal On The Theory Of Ordered Sets And Its Applications*, 3, 121-124.
- [16]. Kaçar, F., Yeşil, A., 2010, Novel Grounded Parallel Inductance Simulators Realization Using a Minimum Number of Active and Passive Components, *Microelectronics Journal*, 41(10), 632-638.
- [17]. Kia, H. B., A'Ain, A. K., Grout, I. and Kamisian, I., 2013, A reconfigurable low-noise amplifier using a tunable active inductor for multistandard receivers, *Circuits, Systems, and Signal Processing*, 32(3), 979-992.
- [18]. Kao, H., Lee, P. and Chiu, H., 2015, A Wide Tuning-Range CMOS VCO with a Tunable Active Inductor, *Mathematical Problems in Engineering*, 2015, 2-9.
- [19]. Niranjana, V., Kumar, A. and Jain, S. B., 2013, CMOS Active Inductor for Low Voltage and Low Power Wireless Applications, *International Conference on wireless and Optical Communications Networks*, 26-28 July 2013, Bhopal, ISBN: 978-1-4673-5997-9, 1-4.
- [20]. Mal, A., Mehra, R., Dwivedi, A. K. and Islam, A., 2015, CMOS Based Compact Wide Band Tunable Active Inductor Design, *International Conference on Innovations in Information Embedded and Communication Systems*, 19-20 March 2015, Ciampatore, ISBN: 978-1-4799-6817-6, 1-6.
- [21]. Jeong, Y. J., Kim, Y. M., Chang, H. J. and Yun, T. Y., 2012, Low-power CMOS VCO with a low-current, high-Q active inductor, *IET Microwaves, Antennas & Propagation*, 6(7), 788.
- [22]. Aljarajreh, H., Reaz, M. B. I., Amin, M. S. And Husain, H., 2013, An active inductor based low noise amplifier for RF receive, *Electronics and Electrical Engineering*, 19(5), 49-52.
- [23]. Sato, Takahide. and Ito, T., 2013, Design of low distortion active inductor and its applications, *Analog Integrated Circuits and Signal Processing*, 75(2), 245-255.
- [24]. Zito, D., Pepe, D. and Fonte, A., 2015, High-Frequency CMOS Active Inductor : Design Methodology and Noise Analysis, *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 23(6), 1123-1136.
- [25]. Halkhams, I., Bekkali, M., Hamdani, W., Mazer, S., Mehdi, M. and Algani, C., 2015, Fully Differential Active Inductor For CMOS Active Filter Applications,

International Conference on Electrical and Information Technologies, 25-27 March 2015, Marrakech, ISBN: 978-1-4799-7478-8, 7-10.

- [26]. Ma, M. and Li, Zh., 2014, Low Voltage Low Cost Quadrature Oscillator Based on Active Inductor, *Wireless Personal Communications*, 77(1), 247-253.
- [27]. Manjula, J. and Malarvizhi, S., 2014, Performance analysis of a low power low noise tunable band pass filter for multiband RF front end, *Journal of Semiconductors*, 35(3), 1-7.
- [28]. Ren, S. and Benedik, C., 2013, RF CMOS active inductor band pass filter with post fabrication calibration, *AEU-International Journal of Electronics and Communications*, 67(12), 1058-1067.
- [29]. Zhou, Y. and Yuan, F., 2010, Subthreshold CMOS Active Inductors with Applications to Low-Power Injection-Locked Oscillators for Passive Wireless Microsystems, *IEEE International Midwest Symposium on Circuits and Systems*, 1-4 Aug. 2010, Seattle, ISBN: 978-1-4244-7771-5, 885-888.
- [30]. Dobson, K., Ahmadi, S. and Zaghoul, M., 2013, A 6 th Order Continuous Time Band-Pass Sigma Delta Analog to Digital Modulator with Active Inductor Based Resonators, *IEEE International Midwest Symposium on Circuits and Systems*, 4-7 Aug. 2013, Columbus, ISBN: 978-1-4799-0066-4, 281-284.
- [31]. Kia, H. B., A'ain, A. K. and Grout, I., 2014, Wide tuning-range CMOS VCO based on a tunable active inductor, *International Journal of Electronics*, 101(1), 88-97.
- [32]. Bang, J. and Ryu, I., 2014, Design of A 10MHz Bandpass Filter Using Grounding and Floating CDTA Active Inductors, *Journal of the Korea Academia-Industrial cooperation Society*, 15(11), 6804-6809.
- [33]. Tang, A., Zhu, G. and Yuan, F., 2013, Current-mode phase-locked loop with constant-Q active inductor CCO and active transformer loop filter, *Analog Integrated Circuits and Signal Processing*, 74(2), 365-375.
- [34]. Colucci, P., Leuzzi, G., Pantoli, L. and Stornelli, V., 2012, Third Order Integrable UHF Bandpass Filter Using Active Inductors, *Microwave and Optical Technology Letters*, 54(6), 1426-1429.
- [35]. Moezzi, M. and Bakhtiar, M. S., 2012, Wideband LNA Using Active Inductor With Multiple Feed-Forward Noise Reduction Paths Wideband LNA Using Active Inductor With Multiple Feed-Forward Noise Reduction Paths, *IEEE Transactions on microwave Theory and Techniques*, 60(4), 1069-1078.
- [36]. Kia, H. B. and A'ain, A. K., 2014, A Wide Tuning Range Voltage Controlled Oscillator with a High Tunable Active Inductor, *Wireless Personal Communications*, 79(1), 31-41.

- [37]. Lai, Y. and Zheng, C., 2013, A Novel Folded Active Inductor for Wireless Communication SoC, *International SoC Design Conference*, 17-19 Nov. 2013, Busan, ISBN: 978-1-4799-1142-4, 306-309.
- [38]. Manjula, J. and Malarvizhi, S., 2013, A 1GHz current reuse low noise amplifier with active inductor load, *IEEE International Multi Conference on Automation, Computing, Control, Communication and Compressed Sensing*, 22-23 March 2013, Kottayam, ISBN: 978-1-4673-5090-7, 211-215.
- [39]. Rafei, M. and Mosavi, M. R., 2013, A New 0.25-12.5 GHz High Quality Factor Low-Power Active Inductor Using Local RC Feedback to Cancel Series-Loss Resistance, *Arabian Journal for Science and Engineering*, 38(11), 3125-3132.



ÖZGEÇMİŞ

Kişisel Bilgiler



Adı Soyadı	MUSTAFA KONAL
Uyruğu	T.C.
Doğum tarihi, Yeri	28.11.1987, GİRESUN
Telefon	+90 544 554 2945
E-mail	mustafa.konal@istanbul.edu.tr

Eğitim

Derece	Kurum/Anabilim Dalı/Programı	Yılı
Yüksek Lisans	İ.Ü. Fen Bilimleri Enstitüsü / Elektrik-Elektronik Mühendisliği Anabilim Dalı / Elektrik-Elektronik Mühendisliği Programı	2016
Lisans	Kayseri Erciyes Üniversitesi / Elektrik-Elektronik Mühendisliği Bölümü	2011
Lise	Giresun Atatürk Lisesi (Yabancı Dil Ağırlıklı)	2005